

Paul Horowitz & Winfield Hill

TRAITÉ DE L'ÉLECTRONIQUE ANALOGIQUE ET NUMÉRIQUE

VOLUME 2 : TECHNIQUES NUMÉRIQUES & ANALOGIQUES

PUBLITRONIC / ELEKTOR

Droit d'auteur

La protection du droit d'auteur s'étend non seulement au contenu mais également aux illustrations, y compris aux circuits imprimés et aux projets y relatifs. En conformité avec l'article 30 de la Loi sur les brevets, les circuits mentionnés ne peuvent être exécutés qu'à des fins particulières ou scientifiques et non pas dans ou pour une entreprise; ces exécutions et/ou applications se font en dehors de toute responsabilité de l'éditeur.

En application de la loi du 11 mars 1957, toute reproduction ou copie de ce livre, même partielle et sur quelque support que ce soit, sans l'accord écrit de l'éditeur, est interdite.

Le code de la propriété intellectuelle du 1^{er} juillet 1992 interdit expressément la photocopie à usage collectif sans autorisation des ayants droits.

**Toute reproduction ou copie, même partielle,
de ce livre, sans l'accord écrit de l'éditeur, est interdite.**

© 1996 Elektor
première édition
deuxième impression
novembre 1996

L'édition originale de cet ouvrage a été publiée en anglais par Cambridge University Press sous le titre *The Art of Electronics*

Traduction : Jean-Paul BRODIER, Jean-Pierre CHARLIER, Jean-Claude SABATIER

Mise en page : Marilène THIÉBAUT-BRODIER

Couverture : ETCETERA (édition courante) – Ton GULIKERS (édition spéciale)

Photocomposition : Guillaume le Maréchal

Réalisation et coordination de l'édition française : Denis MEYER

Imprimé en Allemagne par FVA/Fulda

PRÉFACE*

Cet ouvrage est conçu comme manuel et comme livre de référence pour la conception de circuits électroniques ; il commence à un niveau accessible sans connaissance préalable de l'électronique et mène le lecteur à un degré raisonnable de maîtrise de la conception des circuits électroniques. Il est né d'une collection de notes écrites comme support pour un semestre de cours d'électronique à Harvard. Le recrutement de ce cours est disparate : étudiants de maîtrise qui amassent des connaissances pour travailler finalement dans l'industrie ou la recherche, étudiants en doctorat qui envisagent un domaine précis de recherche, ou chercheurs patentés soudain handicapés par leur incapacité à « faire » de l'électronique.

Il existe d'excellents traités de chaque spécialité de l'électronique, écrits pour les études d'ingénieur ou pour l'ingénieur en activité, qui s'attaquent à la totalité du domaine de l'électronique mais semblent souffrir d'un excès de détail (le syndrome du manuel scolaire), d'un excès de simplification (le syndrome du livre de recettes), ou d'un piètre équilibre du contenu. Une grande partie de la pédagogie fréquente dans le début des manuels scolaires ne sert à rien, en fait, aux techniciens versés dans la pratique. Les circuits utiles et les méthodes d'analyse d'usage quotidien restent trop souvent cachés, en revanche, dans les notes d'application, les magazines professionnels et des recueils de caractéristiques difficiles à obtenir. En d'autres termes, il y a une tendance, parmi les auteurs de manuels, à exposer la théorie de l'électronique, plutôt que la pratique et l'art de l'électronique. Le traitement de l'électronique dans ce livre reflète notre philosophie selon laquelle l'électronique, telle qu'elle est pratiquée habituellement, est avant tout un artisanat, une combinaison de quelques lois fondamentales avec des règles empiriques et un grand sac d'astuces.

◇ Pour l'aider dans sa navigation, nous avons signalé au lecteur, par un losange, les sections qu'il peut sauter sans risque lors d'une lecture rapide.

NOTICE LÉGALE

Dans ce livre nous nous sommes efforcés d'enseigner les techniques de la conception de circuits électroniques, au moyen d'exemples de circuits et de données que nous pensons exactes. Cependant les exemples, données et autres informations ne sont considérés que comme des aides à l'enseignement et ne sauraient être utilisés dans une application particulière sans une vérification et des tests indépendants par la personne qui conçoit l'application. La vérification et les tests indépendants sont particulièrement importants dans toute application où un fonctionnement incorrect risquerait de causer des dommages aux personnes ou aux biens. Pour ces raisons, nous ne garantissons ni expressément ni implicitement que les exemples, données, ou autres informations dans ce volume ne comportent aucune erreur ou conviennent à une application particulière.

LES AUTEURS ET L'ÉDITEUR RÉCUSENT EXPRESSÉMENT LES GARANTIES IMPLICITES D'ADAPTATION À LA COMMERCIALISATION OU À UN USAGE PARTICULIER, même si les auteurs ont eu connaissance d'un projet déterminé, et même si un projet déterminé est mentionné dans le livre. Les auteurs et l'éditeur récusent aussi toute responsabilité pour les dommages directs, indirects, accidentels ou consécutifs qui pourraient résulter d'une utilisation quelconque des exemples, données ou autres informations contenues dans ce livre.

* Ceci est un extrait de la préface originale. Le texte intégral se trouve en tête du premier volume.

PRÉFACE DU SECOND VOLUME DE L'ÉDITION FRANÇAISE

Faute de pouvoir les énumérer toutes, nous ne soulignerons ici que celle des particularités de la deuxième partie du TRAITÉ qui nous paraît la plus méritoire et la plus originale, à savoir sa manière d'aborder et de résoudre les problèmes posés à l'électronicien par la mise au point de circuits à microcontrôleurs et microprocesseurs : nulle part ailleurs, le logiciel, sans quoi même les meilleurs circuits ne valent pas plus qu'une souris d'ordinateur sans bouton, n'a été traité avec un tel sens des réalités pratiques.

Quelques remarques sur la traduction française :

- Si le premier chapitre de ce livre est numéroté 8 (et non 1), c'est parce que l'édition française en deux volumes suit la numérotation des chapitres de l'original en un seul volume. Il n'est pas nécessaire d'avoir lu le premier volume du TRAITÉ DE L'ÉLECTRONIQUE ANALOGIQUE & NUMÉRIQUE pour tirer profit de la lecture du deuxième, et inversement. De l'un à l'autre il y a néanmoins une progression logique, car les fondements de l'électronique, de *TOUTE* l'électronique, ne sont évidemment traités qu'une fois, dans le premier.
- L'existence en français du seul mot « résistance » pour désigner à la fois le composant et la grandeur électrique n'est pas de nature à faciliter la clarté des énoncés. Diverses tentatives ont été faites, notamment par des enseignants sans doute bien intentionnés, pour imposer un « résistor » français, calqué gauchement sur l'anglais. Il nous a semblé opportun, à l'occasion de la publication de ce TRAITÉ, de relancer la croisade pour le dépavage de l'enfer en général et pour le recours au bon sens en particulier. Ici tout plaide en faveur de la création d'un néologisme, certes, mais d'un bon ! C'est pourquoi nous avons proposé, pour désigner le composant, le mot « résisteur », calqué logiquement sur « condensateur » ou « transformateur » .
- Ce qui n'est pas traduit dans les images, par souci de compatibilité avec la littérature d'usage courant, l'est dans le texte, et en plus, ce second volume est complété par un petit lexique du vocabulaire technique de base. Cependant, dans les schémas, les points décimaux (par exemple 1.5 V) n'ont pas été remplacés par des virgules (1,5 V). Si nous avons préféré égratigner les convenances plutôt que de nous y conformer, c'est pour ne pas courir le risque, lors d'une modification d'une telle envergure, d'introduire des erreurs quasi indécélables par la suite. Dans tous les tableaux, en revanche, l'usage typographique français de la virgule décimale a été respecté.

Nous voudrions pour finir inciter nos lecteurs à nous signaler les coquilles qui auraient échappé à notre vigilance, et nous les remercions d'avance pour leur contribution à l'amélioration de cet ouvrage.

TABLE DES MATIÈRES (volume 1)

PRÉFACE

XVII

1 LES BASES

INTRODUCTION

1

TENSION, COURANT ET RÉSISTANCE

1.1 Tension et courant	1
1.2 Relation entre tension et courant : la résistance	3
1.3 Diviseurs de tension	7
1.4 Sources de tension et sources de courant	8
1.5 Circuits équivalents de Thévenin	9
1.6 Résistance dynamique	13

SIGNAUX

1.7 Signaux sinusoïdaux	15
1.8 Amplitudes des signaux et décibels	16
1.9 Autres signaux	17
1.10 Niveaux logiques	19
1.11 Sources de signaux	19

CONDENSATEURS ET CIRCUITS ALTERNATIFS

1.12 Condensateurs	20
1.13 Circuits RC : tension et courant en fonction du temps	23
1.14 Différentiateurs	25
1.15 Intégrateurs	26

INDUCTANCES ET TRANSFORMATEURS

1.16 Inductances	27
1.17 Transformateurs	28
1.18 Analyse en fréquence de circuits réactifs	30
1.19 Filtres RC	35
1.20 \diamond Diagramme de phase	39
1.21 Pôles et décibels par octave	40
1.22 Circuits résonants et filtres actifs	41
1.23 Autres applications des condensateurs	42
1.24 Généralisation du théorème de Thévenin	42

DIODES ET CIRCUITS À DIODES

1.25 Diodes	42
1.26 Redressement	44
1.27 Filtrage d'alimentation	45
1.28 Configurations de redresseurs pour alimentations	46
1.29 Régulateur	48
1.30 Applications pratiques des diodes	48
1.31 Charges inductives et protection par diode	52

AUTRES COMPOSANTS PASSIFS

1.32 Composants électro-mécaniques	53
1.33 Indicateurs	56
1.34 Composants variables	57

EXERCICES COMPLÉMENTAIRES

2 TRANSISTORS

INTRODUCTION	61
2.1 Premier modèle du transistor : amplificateur de courant	62
QUELQUES CIRCUITS DE BASE À TRANSISTORS	
2.2 Interrupteur à transistor	63
2.3 Émetteur-suiveur	64
2.4 Émetteurs-suiveurs comme régulateurs de tension	68
2.5 Polarisation des émetteurs-suiveurs	69
2.6 Source de courant à transistor	72
2.7 Amplificateur en émetteur commun	76
2.8 Déphaseur à gain unitaire	77
2.9 Transconductance	78
MODÈLE D'EBERS-MOLL et CIRCUITS À TRANSISTORS ÉLÉMENTAIRES	
2.10 Modèle amélioré du transistor : amplificateur à transconductance	79
2.11 Révision de l'émetteur-suiveur	82
2.12 Révision de l'amplificateur en émetteur commun	82
2.13 Polarisation de l'amplificateur en émetteur commun	84
2.14 Miroirs de courant	88
QUELQUES ÉLÉMENTS DE CONSTRUCTION D'AMPLIFICATEURS	
2.15 \diamond Étages de sortie <i>push-pull</i>	91
2.16 Configuration Darlington	94
2.17 \diamond Auto-élévation	96
2.18 Amplificateurs différentiels	98
2.19 Capacité et effet Miller	102
2.20 Transistors à effet de champ	104
QUELQUES CIRCUITS À TRANSISTORS TYPIQUES	
2.21 Alimentations régulées	104
2.22 Thermostat	105
2.23 Logique simple à transistors et à diodes	107
CIRCUITS QUI-S'EXPLIQUENT-D'EUX-MÊMES	
2.24 Bons circuits	107
2.25 Mauvais circuits	107
EXERCICES COMPLÉMENTAIRES	110

3 TRANSISTORS À EFFET DE CHAMP

INTRODUCTION	
3.1 Caractéristiques des <i>FET</i>	114
3.2 Types de <i>FET</i>	116
3.3 Caractéristiques universelles des <i>FET</i>	119
3.4 Caractéristiques de drain des <i>FET</i>	120
3.5 Dispersion des caractéristiques des <i>FET</i>	122
CIRCUITS DE BASE À <i>FET</i>	
3.6 Sources de courant à <i>JFET</i>	124
3.7 Amplificateurs à <i>FET</i>	129
3.8 Sources suiveuses	132
3.9 Courant de grille de <i>FET</i>	135
3.10 <i>FET</i> comme résistances variables	138
COMMULATEURS À <i>FET</i>	
3.11 Commutateurs analogiques à <i>FET</i>	141
3.12 Limites des commutateurs à <i>FET</i>	144
3.13 Quelques exemples de commutateurs analogiques à <i>FET</i>	150
3.14 <i>MOSFET</i> , logique et commutateurs de puissance	152
3.15 Précautions pour la manipulation des <i>MOSFET</i>	170
CIRCUITS QUI-S'EXPLIQUENT-D'EUX-MÊMES	

4 RÉTROACTION ET AMPLIFICATEURS OPÉRATIONNELS

INTRODUCTION

4.1 Introduction à la rétroaction 175
 4.2 Amplificateurs opérationnels 176
 4.3 Les règles d'or 177

CIRCUITS DE BASE À AMPLIFICATEUR OPÉRATIONNEL

4.4 Amplificateur inverseur 177
 4.5 Amplificateur non-inverseur 178
 4.6 Suiveur 179
 4.7 Sources de courant 180
 4.8 Avertissements essentiels pour les circuits à amplificateur opérationnel 182

ASSIETTE ANGLAISE DE CIRCUITS À AMPLIFICATEURS OPÉRATIONNELS

4.9 Circuits linéaires 183
 4.10 Circuits non linéaires 187

ÉTUDE DÉTAILLÉE DE L'AMPLIFICATEUR OPÉRATIONNEL

4.11 Divergence de fonctionnement par rapport à l'amplificateur opérationnel idéal 190
 4.12 Effets des imperfections de l'amplificateur opérationnel sur le comportement d'un circuit 194
 4.13 Amplificateurs opérationnels à faible puissance et programmables 211

ÉTUDE DÉTAILLÉE D'UN CHOIX DE CIRCUITS À AMPLIFICATEURS OPÉR.

4.14 Amplificateur logarithmique 217
 4.15 Détecteur de crête actif 218
 4.16 Échantillonneur-bloqueur 221
 4.17 Écrêteur actif 223
 4.18 Circuit de valeur absolue 224
 4.19 Intégrateurs 224
 4.20 \diamond Différentiateurs 227

\diamond L'AMPLIFICATEUR OPÉR. AVEC UNE TENSION D'ALIM. SIMPLE 227

4.21 \diamond Polarisation des amplificateurs en alternatif à alimentation simple 228
 4.22 \diamond Amplificateurs opérationnels à alimentation simple 228

COMPARATEURS ET TRIGGER DE SCHMITT

4.23 Comparateurs 232
 4.24 Trigger de Schmitt 234

RÉTROACTION AVEC AMPLIFICATEURS À GAIN FINI 235

4.25 Equation du gain 235
 4.26 Effets de la rétroaction sur des circuits amplificateurs 236
 4.27 \diamond Deux exemples d'amplificateurs à transistors avec rétroaction 239

CIRCUITS À AMPLIFICATEURS OPÉRATIONNELS TYPIQUES 241

4.28 Amplificateur de laboratoire universel 241
 4.29 Oscillateur commandé par tension 243
 4.30 \diamond Commutateur linéaire *JFET* avec compensation de R_{ON} 244
 4.31 \diamond Détecteur de passage à zéro TTL 245
 4.32 \diamond Circuit de lecture du courant de charge 245

COMPENSATION DE FRÉQUENCE D'UN AMPLIFICATEUR À RÉTROACTION 246

4.33 Gain et déphasage en fonction de la fréquence 247
 4.34 Méthodes de compensation d'un amplificateur 248
 4.35 \diamond Réponse en fréquence du réseau de rétroaction 250

CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES 254

EXERCICES COMPLÉMENTAIRES 254

5 FILTRES ACTIFS ET OSCILLATEURS

FILTRES ACTIFS

267

5.1 Réponse en fréquence des filtres *RC* 267
 5.2 Caractéristiques idéales des filtres *LC* 268

TABLE DES MATIÈRES (volume 1)

5.3	Introduction aux filtres actifs	269
5.4	Principaux critères de qualité des filtres.	271
5.5	Types de filtres	272
CIRCUITS DE FILTRES ACTIFS		276
5.6	Circuits à source commandée	277
5.7	Notre tableau simplifié pour le calcul des filtres à VCVS	278
5.8	Filtres programmables	280
5.9	◊ Filtre de réjection en double T	283
5.10	◊ Filtres à gyrateur	284
5.11	Filtres à commutation de condensateur	285
OSCILLATEURS		
5.12	Introduction aux oscillateurs	288
5.13	Oscillateurs à relaxation	288
5.14	Circuit temporisateur classique : le 555	290
5.15	Oscillateurs commandés en tension	295
5.16	Oscillateurs en quadrature	297
5.17	◊ Oscillateur à pont de Wien	301
5.18	◊ Oscillateurs <i>LC</i>	302
5.19	Oscillateurs à quartz	305
CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES		308
EXERCICES SUPPLÉMENTAIRES		308
6 RÉGULATEURS DE TENSION ET CIRCUITS DE PUISSANCE		
RÉGULATEURS DE BASE AVEC LE CLASSIQUE 723		
6.1	Le régulateur 723	313
6.2	Régulateur positif	315
6.3	Régulateur à fort courant	317
CHALEUR ET SCHEMAS DE PUISSANCE		
6.4	Transistors de puissance et évacuation de la chaleur	318
6.5	◊ Limitation de courant par repliement	321
6.6	Protection contre les surtensions	323
6.7	◊ Considérations annexes sur la conception des alimentations à fort courant	325
6.8	◊ Alimentations programmables	328
6.9	◊ Exemple de circuit d'alimentation	328
6.10	Autres circuits intégrés régulateurs	330
ALIMENTATION NON RÉGULÉE		330
6.11	Composants côté secteur	331
6.12	Transformateur	333
6.13	Composants en continu	334
RÉFÉRENCES DE TENSION		
6.14	◊ Diodes Zener	336
6.15	◊ Références à barrière de potentiel (V_{BE})	342
RÉGULATEURS À TROIS BORNES ET À QUATRE BORNES		
6.16	Régulateurs à trois bornes	348
6.17	Régulateurs tripodes ajustables	349
6.18	Commentaires sur les régulateurs tripodes	352
6.19	Régulateurs à découpage et convertisseurs continu-continu	360
ALIMENTATIONS À USAGE SPÉCIAL		
6.20	◊ Régulateurs à haute tension	373
6.21	◊ Alimentations à faible bruit et à faible dérive	379
6.22	◊ Régulateurs à micropuissance	381
6.23	Convertisseurs de tension à condensateurs flottants (pompes de charge)	382
6.24	Alimentations à courant constant	384
6.25	Modules d'alimentation du commerce	387

CIRCUITS QUI S'EXPLIQUENT-D'EUX-MÊMES	389
EXERCICES SUPPLÉMENTAIRES	389
7 CIRCUITS DE PRÉCISION ET CIRCUITS À FAIBLE BRUIT	
CIRCUITS DE PRÉCISION À AMPLIFICATEURS OPÉRATIONNELS	
7.1 Précision et plage dynamique	395
7.2 Budget d'erreur	396
7.3 Exemple de circuit : amplificateur de précision avec compensation automatique du décalage	396
7.4 Budget d'erreur d'un circuit de précision	397
7.5 Erreurs des composants	398
7.6 Erreurs d'entrée de l'amplificateur	400
7.7 Erreurs de sortie de l'amplificateur	407
7.8 Amplificateurs à zéro automatique (à découpage)	418
AMPLIFICATEURS DIFFÉRENTIELS ET AMPLIFICATEURS DE MESURE	424
7.9 Amplificateur de différence	425
7.10 Amplificateur de mesure standard à trois amplificateurs opérationnels	429
BRUIT INTRINSÈQUE DES AMPLIFICATEURS	432
7.11 Origines et sortes de bruit	434
7.12 Rapport signal-bruit et facteur de bruit	437
7.13 Tension et courant de bruit de l'amplificateur à transistors	440
7.14 \diamond Montages à faible bruit à transistors	442
7.15 Bruit des <i>FET</i>	448
7.16 Choix des transistors à faible bruit	449
7.17 \diamond Bruit des amplificateurs différentiels et des amplificateurs à rétroaction	449
\diamond MESURES DE BRUIT ET SOURCES DE BRUIT	
7.18 \diamond Mesure sans source de bruit	453
7.19 \diamond Mesures avec une source de bruit	454
7.20 \diamond Sources de bruit et de signaux	456
7.21 \diamond Limitation de la bande passante et mesure de tensions efficaces	457
7.22 Pot pourri de bruit	459
INTERFÉRENCES : BLINDAGE ET MISE À LA TERRE	
7.23 Parasites	459
7.24 Masses de signal	462
7.25 \diamond Raccordement de la masse entre les appareils	462
CIRCUITS QUI S'EXPLIQUENT-D'EUX-MÊMES	
7.26 Idées de circuits	470
EXERCICES SUPPLÉMENTAIRES	470
APPENDICES	
APPENDICE A : L'OSCILLOSCOPE	477
APPENDICE B : RAPPEL DE MATHÉMATIQUES	483
APPENDICE C : CODE DE COULEURS DES RÉSISTANCES À 5%	486
APPENDICE D : RÉSISTANCES DE PRÉCISION À 1%	487
APPENDICE E : COMMENT DESSINER LES SCHÉMAS	489
APPENDICE F : DROITE DE CHARGE	492
APPENDICE G : TRANSISTOR EN SATURATION	495
APPENDICE H : LES FILTRES <i>LC</i> BUTTERWORTH	497
APPENDICE I : PRÉFIXES DES RÉFÉRENCES DE CIRCUITS INTÉGRÉS	501
APPENDICE J : FEUILLES DE CARACTÉRISTIQUES	504
INDEX	527

TABLES DES MATIÈRES (volume 2)

8 ÉLECTRONIQUE NUMÉRIQUE

NOTIONS ÉLÉMENTAIRES DE LOGIQUE	1
8.1 Numérique, analogique	1
8.2 États logiques	1
8.3 Systèmes de numération	3
8.4 Opérateurs logiques et tables de vérité	7
8.5 \diamond Portes discrètes	10
8.6 Exemple de circuit de porte	11
8.7 Notation logique assertorique	12
TTL ET CMOS	13
8.8 Catalogue de portes courantes	13
8.9 Circuit interne des portes	14
8.10 Caractéristiques des familles <i>TTL</i> et <i>CMOS</i>	15
8.11 Composants à trois états et à collecteur ouvert	16
LOGIQUE COMBINATOIRE	20
8.12 Identités logiques	20
8.13 Simplification et tableaux de Karnaugh	21
8.14 Fonctions combinatoires intégrées	23
8.15 Réalisation de tables de vérité arbitraires	29
LOGIQUE SÉQUENTIELLE	35
8.16 Circuits à mémoire : bascules	35
8.17 Bascule synchrone	36
8.18 Mémoires et opérateurs logiques : logique séquentielle	41
8.19 Synchroniseur	44
MULTIVIBRATEUR MONOSTABLES	46
8.20 Caractéristiques des monostables	46
8.21 Exemple de circuit à monostable	48
8.22 Précautions avec les monostables	48
8.23 Temporisation par des compteurs	51
FONCTIONS SÉQUENTIELLES DISPONIBLES EN CIRCUITS INTÉGRÉS	52
8.24 Verrous et registres	52
8.25 Compteurs	53
8.26 Registres à décalage	55
8.27 PAL séquentielles	56
8.28 Fonctions séquentielles diverses	70
QUELQUES CIRCUITS NUMÉRIQUES TYPIQUES	71
8.29 Compteur modulo n : exemple de synchronisation	73
8.30 Affichage numérique à LED multiplexé	75
8.31 \diamond Pilote de télescope astronomique	77
8.32 \diamond Générateur de n impulsions	77
PATHOLOGIES LOGIQUES	80
8.33 Problèmes en courant continu	80
8.34 Problèmes de commutation	81
8.35 Faiblesses congénitales des <i>TTL</i> et <i>CMOS</i>	83
CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES	85
8.36 Idées de circuits	85
8.37 Mauvaises idées	85
EXERCICES COMPLÉMENTAIRES	85

9 LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

COMMENT ASSURER L'INTERFACE ENTRE CMOS ET TTL ?	95
9.1 ◊ L'épopée des familles logiques	95
9.2 Caractéristiques d'entrée et de sortie	100
9.3 Comment assurer l'interface entre familles logiques ?	103
9.4 Comment attaquer les entrées CMOS et TTL ?	105
9.5 Commande de logique numérique par comparateur et amplificateur opérationnel	108
9.6 Commentaires à propos des entrées logiques	109
9.7 Comparateurs	110
9.8 Commande de dispositifs numériques externes en CMOS et TTL	113
9.9 Comment réaliser les interfaces des LSI en NMOS	118
9.10 Optoélectronique	120
SIGNAUX NUMÉRIQUES ET LONGS FILS	130
9.11 Interconnexions sur platines	130
9.12 Connexions entre platines	132
9.13 ◊ Bus de données	132
9.14 Commande de liaisons par câbles	134
CONVERSION ANALOGIQUE/NUMÉRIQUE	144
9.15 Introduction aux convertisseurs A/N	144
9.16 Convertisseurs numériques/analogiques (CNA)	145
9.17 ◊ CNA du domaine temporel (à valeur moyenne)	149
9.18 CNA à multiplication	150
9.19 Choix d'un CNA	151
9.20 Convertisseurs analogiques-numériques	151
9.21 Techniques d'équilibre de charges	157
9.22 ◊ Quelques raretés en convertisseurs A/N et N/A	161
9.23 Choix d'un CAN	167
QUELQUES EXEMPLES DE CONVERSION A/N	168
9.24 Systèmes de saisie de données A/N à seize canaux	168
9.25 Voltmètre numérique à trois chiffres et demi	170
9.26 ◊ Coulombmètre	172
BOUCLES À PHASE ASSERVIE	173
9.27 Introduction aux boucles à phase asservie	173
9.28 ◊ Calcul des PLL	178
9.29 ◊ Exemple de conception : le multiplieur de fréquence	179
9.30 ◊ Synchronisation et asservissement	183
9.31 ◊ Quelques applications des PLL	183
SUITES BINAIRES PSEUDO-ALÉATOIRES ET GÉNÉRATEURS DE BRUIT	187
9.32 ◊ Générateur numérique de bruit	187
9.33 ◊ Séquences de registres à décalage à rétroaction	187
9.34 ◊ Générateurs de bruit analogique à séquences de longueur maximale	190
9.35 ◊ Spectre de puissance des séquences de registres à décalage	190
9.36 ◊ Filtre passe-bas	192
9.37 ◊ Bouclage	193
9.38 ◊ Filtres numériques	196
CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES	200
EXERCICES SUPPLÉMENTAIRES	200
10 MICRO-ORDINATEURS	
MINI-ORDINATEURS, MICRO-ORDINATEURS ET MICROPROCESSEURS	205
10.1 Architecture d'un ordinateur	206
EXEMPLE DE JEU D'INSTRUCTIONS	210

TABLE DES MATIÈRES (volume 2)

10.2	Langage assembleur et langage machine	210
10.3	Jeu d'instructions simplifié du 8086	210
10.4	Exemple de programme	215
SIGNAUX DE BUS ET INTERFACES		216
10.5	Signaux fondamentaux du bus : données, adresses, scrutation	216
10.6	Entrées/sorties programmées : sortie de données	217
10.7	Entrées/sorties programmées : entrée de données	221
10.8	Entrées/sorties programmées : registres d'état	222
10.9	Interruptions	225
10.10	Traitement des interruptions	227
10.11	Interruptions en général	230
10.12	Accès direct à la mémoire	234
10.13	Résumé des signaux du bus de l'IBM PC	238
10.14	◊ Bus synchrone contre bus asynchrone	239
10.15	Autres bus de micro-ordinateurs	241
10.16	Raccordement de périphériques à l'ordinateur	244
NOTIONS DE SYSTÈMES LOGICIELS		246
10.17	Programmation	247
10.18	Systèmes d'exploitation, fichiers et utilisation de la mémoire	249
NOTIONS DE COMMUNICATION DE DONNÉES		251
10.19	Communication sérielle et ASCII	252
10.20	Communication parallèle : Centronics, SCSI, IPI, GPIB (488)	263
10.21	Réseaux locaux	267
10.22	◊ Exemple d'interface : compactage des données par le matériel	268
10.23	Formats des nombres	271
 11 MICROPROCESSEURS		
APERÇU DÉTAILLÉ DU 68008		276
11.1	Registres, mémoire et entrées/sorties	276
11.2	Jeu d'instructions et adressage	277
11.3	Représentation en langage machine	282
11.4	Signaux du bus 68008	284
EXEMPLE DE PROJET COMPLET : MOYENNEUR DE SIGNAL ANALOGIQUE		291
11.5	Conception du circuit	292
11.6	Programmation : cahier des charges	306
11.7	Programmation : les détails	309
11.8	◊ Performances	330
11.9	Quelques réflexions <i>a posteriori</i>	331
CIRCUITS INTÉGRÉS AUXILIAIRES DE MICROPROCESSEURS		333
11.10	Circuits intégrés à échelle moyenne	333
11.11	Circuits intégrés à grande échelle	336
11.12	Mémoire	344
11.13	Autres microprocesseurs	354
11.14	Émulateurs, systèmes de mise au point, analyseurs logiques et cartes d'évaluation	355
 12 TECHNIQUES DE CONSTRUCTION ÉLECTRONIQUE		
RÉALISATION DU PROTOTYPE		361
12.1	Montage d'essai	361
12.2	Platines préimprimées pour prototypes	361
12.3	Plaquettes à connexions enroulées	363
CIRCUITS IMPRIMÉS		366
12.4	Fabrication des platines	366
12.5	◊ Conception des platines	368

12.6	Implantation des composants	372
12.7	Quelques conseils supplémentaires à propos des platines	374
12.8	Techniques spécialisées	375
CONSTRUCTION DES APPAREILS		386
12.9	Logement d'une platine dans un appareil	386
12.10	Boîtiers	388
12.11	Conseils de construction	389
12.12	Refroidissement	390
12.13	Quelques conseils électriques	392
12.14	Où se procurer les composants ?	394
13	HAUTES FRÉQUENCES ET COMMUTATION RAPIDE	
AMPLIFICATEURS HAUTES FRÉQUENCES		397
13.1	Amplificateur à transistor en hautes fréquences : premier contact	397
13.2	◊ Le modèle en alternatif	398
13.3	◊ Exemple de calcul de circuit HF	401
13.4	Configurations d'amplificateurs HF	402
13.5	◊ Un exemple d'amplificateur à large bande	404
13.6	◊ Quelques améliorations du schéma équivalent	407
13.7	◊ Le montage à double contre-réaction ou paire à rétro-action série	408
13.8	◊ Amplificateurs modulaires	408
CIRCUITS EN RADIOFRÉQUENCES		415
13.9	Lignes de transmission	415
13.10	◊ <i>Stubs</i> , <i>baluns</i> et transformateurs	418
13.11	Amplificateurs accordés	419
13.12	Sous-ensembles de circuits radiofréquences	422
13.13	Mesure de la tension ou de la puissance ?	426
COMMUNICATIONS RADIOFRÉQUENCES : AM		431
13.14	Quelques concepts de communications	431
13.15	Modulation d'amplitude	432
13.16	Récepteur superhétérodyne	434
TECHNIQUES DE MODULATION AVANCÉES		437
13.17	◊ Bande latérale unique	437
13.18	◊ Modulation de fréquence	438
13.19	◊ Modulation par décalage de fréquence	441
13.20	◊ Modèles de modulation par impulsions	441
◊ TRUCS ET ASTUCES EN RADIOFRÉQUENCES		443
13.21	◊ Techniques d'assemblage	443
13.22	◊ Amplificateurs et composants HF peu ordinaires	444
COMMUTATION À HAUTE VITESSE		446
13.23	Modèle de transistor et équations	447
13.24	Outils informatiques de modélisation	451
◊ QUELQUES EXEMPLES DE COMMUTATION À HAUTE VITESSE		452
13.25	◊ Commande en haute tension	452
13.26	◊ Commande de bus à collecteur ouvert	453
13.27	◊ Exemple ; préamplificateur pour tube photomultiplicateur	455
CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES		457
EXERCICES COMPLÉMENTAIRES		457
14	CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION	
INTRODUCTION		461
14.1	Faible puissance : quand et pourquoi ?	462

SOURCES D'ÉNERGIE	465
14.2 Piles et accumulateurs	465
14.3 Modules d'alimentation par le secteur	478
14.4 ◊ Cellules solaires	479
14.5 Courants de signalisation	483
COMMUTATION DES ALIMENTATIONS ET RÉGULATEURS	
POUR MICROPUISSANCE	488
14.6 Commutation des alimentations	488
14.7 Régulateurs pour circuits de micropuissance	492
14.8 Masses flottantes	496
14.9 Références de tension de micropuissance et capteurs de température	500
CIRCUITS LINÉAIRES À TRÈS FAIBLE CONSOMMATION	502
14.10 Contraintes de la conception de circuits linéaires à faible consommation	502
14.11 Exemple de schéma linéaire discret	504
14.12 Amplificateurs opérationnels à très faible puissance	505
14.13 Comparateurs à très faible consommation	518
14.14 Temporisateurs et oscillateurs à très faible consommation	520
CIRCUITS NUMÉRIQUES À TRÈS FAIBLE CONSOMMATION	523
14.15 Familles <i>CMOS</i>	523
14.16 Maintenir faible la consommation des <i>CMOS</i>	524
14.17 Microprocesseurs et périphériques à très faible consommation	528
14.18 Exemple de projet à microprocesseur : enregistreur de températures journalières	532
CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES	540
14.19 Idées	540
15 MESURES ET TRAITEMENT DE SIGNAUX	
CAPTEURS	543
15.1 Température	544
15.2 Intensité lumineuse	553
15.3 Contrainte et déplacement	560
15.4 Accélération, pression, force et vitesse	565
15.5 Champ magnétique	568
15.6 Mesure du vide	569
15.7 Détecteurs de particules	569
15.8 Sondes de tension pour la biologie et la chimie	575
ÉTALONS ET MESURES DE PRÉCISION	579
15.9 ◊ Étalons de fréquence	580
15.10 Mesure de fréquence, de période et d'intervalle de temps	583
15.11 ◊ Étalons et mesures de tension et de résistance	591
TECHNIQUES DE LIMITATION DE BANDE PASSANTE	593
15.12 Le problème du rapport signal/bruit	593
15.13 Calcul de valeur moyenne et échantillonnage à canaux multiples	593
15.14 Rendre un signal périodique	598
15.15 Détection cohérente	600
15.16 Analyse d'amplitude d'impulsion	604
15.17 Convertisseurs temps/amplitude	605
ANALYSE SPECTRALE ET TRANSFORMÉES DE FOURIER	605
15.18 Analyseurs de spectre	605
15.19 Les analyseurs de spectre à l'écoute de l'univers	609
CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES	609
BIBLIOGRAPHIE 614	LEXIQUE 620
	INDEX 626

8 ÉLECTRONIQUE NUMÉRIQUE

NOTIONS ÉLÉMENTAIRES DE LOGIQUE

8.1 Numérique, analogique

Jusqu'à présent, c'est-à-dire dans les chapitres 1 à 7 de ce Traité, nous avons eu affaire à des circuits dont les tensions d'entrée et de sortie variaient sur toute une plage de valeurs : circuits *RC*, amplificateurs, intégrateurs, redresseurs, amplificateurs opérationnels, etc. Rien de plus naturel quand on traite des signaux continus (comme les signaux audio) ou des tensions à variation continue provenant d'appareils de mesure (par exemple des capteurs de température ou de lumière, ou des sondes biologiques ou chimiques).

Cependant, il est des cas où le signal d'entrée est discontinu (discret) par nature : les impulsions d'un détecteur de particules, les « bits » de données d'un interrupteur, d'un clavier ou d'un ordinateur. Dans ces cas, l'utilisation de l'électronique numérique (des circuits qui ne traitent que des « 1 » et des « 0 ») est aussi naturelle que pratique. De plus, il est souvent souhaitable de convertir les grandeurs continues (analogiques) en grandeurs numériques et vice versa (au moyen de convertisseurs numérique/analogique et analogique/numérique), pour effectuer des calculs sur ces grandeurs, dans un calculateur ou un ordinateur, ou pour stocker de grandes quantités de données sous forme numérique. Dans les cas typiques, un microprocesseur ou un ordinateur peut surveiller les signaux d'une expérience ou d'un processus industriel, adapter les paramètres de l'expérience en fonction des données obtenues, et stocker les résultats collectés ou calculés pendant le déroulement de l'expérience.

Un autre exemple intéressant de la puissance des techniques numériques est la transmission de signaux analogiques sans dégradation par le bruit : un signal audio ou vidéo, par exemple, capte lors des transmissions par câble ou par radio un « bruit » qui ne peut plus être supprimé. Si, au contraire, le signal est converti en une suite de nombres qui représentent son amplitude à des instants successifs dans le temps, et si ces nombres sont transmis sous la forme de signaux

numériques, le signal analogique reconstitué à la réception (par des convertisseurs numérique/analogique) ne comportera pas d'erreurs ; cela à condition que le niveau de bruit sur le canal de transmission ne soit pas assez haut pour empêcher la reconnaissance correcte des 0 et des 1. Cette technique, dite PCM (*Pulse-Code Modulation*, modulation par impulsions codées), est particulièrement intéressante si le signal doit passer par une série de relais ou « répéteurs », comme dans le cas d'un appel téléphonique transcontinental, parce que la régénération numérique à chaque étage assure une transmission sans bruit. Les informations et les images envoyées de l'espace lointain par les sondes spatiales récentes ont été transmises en modulation par impulsions codées. L'audio numérique est devenue courante à la maison, sous la forme des disques optiques de douze centimètres dits *compacts* ; ils stockent les morceaux de musique sous la forme d'une suite de paires de nombres à seize bits ; ces nombres représentent l'amplitude des deux signaux, toutes les 23 microsecondes, six milliards de bits au total.

En fait, le matériel numérique est devenu si puissant que des tâches qui semblaient réservées aux procédés analogiques sont mieux remplies maintenant par les méthodes numériques. Par exemple, un thermomètre analogique pourrait comporter un microprocesseur et une mémoire pour améliorer la linéarité en compensant les écarts entre la courbe réelle et la courbe théorique du capteur. Ce genre d'application est devenu très courant, tout comme les microprocesseurs. Au lieu de tenter d'énumérer les possibilités de l'électronique numérique, commençons à la découvrir. Les applications apparaîtront naturellement en cours de route.

8.2 États logiques

Par « électronique numérique », nous désignons des circuits dans lesquels deux états seulement sont possibles à n'importe quel point ; c'est-à-dire qu'un transistor ne peut être que bloqué ou saturé. Nous

8. ÉLECTRONIQUE NUMÉRIQUE

préférons habituellement parler de tensions plutôt que de courants, les tensions sont dites HAUTE ou BASSE. Les deux états peuvent représenter une information par un *bit* (*B*inary *d*igiT, chiffre binaire). [N.d.T. : L'adjectif français « digital » qualifie ce qui se rapporte aux doigts. Le mot anglais *digital* signifie numérique, de *digit*, chiffre ; celui qui l'utilise en français au sens de numérique laisse supposer qu'il compte sur ses doigts. Risible !] L'information représentée sous forme numérique par le bit peut être quelconque, par exemple :

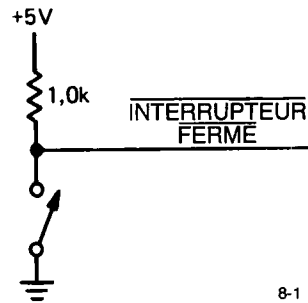
un bit d'un nombre,
l'état d'un interrupteur, ouvert ou fermé,
la présence ou l'absence d'un signal
le fait qu'un niveau analogique se situe au-dessus ou en-dessous d'un seuil prédéfini,
le fait qu'un événement s'est déjà produit ou non,
la nécessité d'entreprendre une action donnée,
etc.

HAUT et BAS

Les états HAUT et BAS représentent suivant une convention les valeurs VRAI et FAUX de la logique booléenne. Si l'état HAUT à un point donné représente la valeur VRAI, la ligne de signal est dite à « logique positive », et inversement. Cela peut prêter à confusion. La figure 8.1 montre un exemple : « INTERRUPTEUR FERMÉ » est vrai quand la sortie est BASSE ; c'est un signal en « logique négative » (logique BASSE serait plus exact, puisque nous ne traitons pas de tensions négatives) ; la ligne correspondante peut être repérée par une barre au-dessus du symbole. La barre (prononcez « barre ») au dessus du symbole signifie NON ; la ligne est au niveau HAUT si l'interrupteur N'est PAS fermé. Retenez que la présence ou l'absence de la barre de négation indique si la ligne est au niveau HAUT ou BAS quand la condition (INTERRUPTEUR FERMÉ) est remplie.

Un circuit numérique « sait » ce que représente un signal en fonction de son origine, comme un circuit analogique peut « savoir » ce que représente la sortie d'un amplificateur opérationnel donné. Cependant, les circuits numériques permettent une souplesse plus grande ; les mêmes lignes de signal peuvent être utilisées pour véhiculer, à des instants différents,

différentes sortes d'information ou même dans des directions différentes. Pour réaliser ce « multiplexage », il faut envoyer d'autres informations (bits d'adresse ou bits d'état). Vous verrez plus loin de nombreux exemples de cette possibilité très utile. Pour l'instant, imaginons que tout circuit est câblé de façon à remplir une fonction déterminée, qu'il sait ce qu'est cette fonction, d'où lui viennent les signaux d'entrée, où vont ses signaux de sortie.



8-1

Figure 8.1

Pour apporter un peu de confusion dans une situation simple au départ, nous introduisons les notions de 1 et 0. Ces symboles signifient VRAI et FAUX en logique booléenne ; ils sont parfois utilisés avec le même sens en électronique. Malheureusement, ils sont utilisés aussi dans un autre sens : 1 = HAUT et 0 = BAS ! Nous essaierons d'éviter les ambiguïtés en utilisant le mot HAUT (ou le symbole H) et le mot BAS (ou le symbole B) pour représenter les états logiques ; cette méthode est largement utilisée dans l'industrie électronique. Nous n'utiliserons les 1 et 0 que s'il n'y a pas d'ambiguïté.

Plage de tension de HAUT et BAS

Dans les circuits numériques, les niveaux de tension correspondants à HAUT et BAS peuvent varier dans une certaine plage. Par exemple, la logique CMOS rapide (« HC », *High speed CMOS*) considère comme BAS des niveaux d'entrée compris entre la masse et 1,5 V, et comme HAUT des niveaux d'entrée inférieurs de 1,5 V à la tension d'alimentation de 5 V. En fait, les niveaux de sortie HAUT et BAS ne sont décalés que d'un dixième de volt par rapport aux tensions de masse (0 V) et d'alimentation positive (+5 V ; la sortie est un transistor MOS saturé raccordé

à l'une des lignes d'alimentation ; voir la figure 8.17). Cela autorise une dispersion de la fabrication, des variations du circuit sous l'effet de la température, de la charge, de la tension d'alimentation, etc. Cela autorise aussi la présence de « bruit », les déchets divers qui se trouvent ajoutés au signal lors de son voyage à travers le circuit (par le couplage capacitif, les parasites extérieurs, etc.). Le circuit qui reçoit le signal décide s'il est HAUT ou BAS et réagit en conséquence. Tant que le bruit ne transforme pas les 1 en 0 ou inversement, tout va bien ; comme le bruit est éliminé à chaque étage, des 0 et des 1 « propres » sont régénérés. Dans ce sens, l'électronique numérique est parfaite et exempte de bruit.

L'expression *immunité au bruit* décrit le niveau de bruit maximal qui peut se trouver superposé aux niveaux logiques (dans le pire des cas) sans provoquer de défauts de fonctionnement. Par exemple, la logique *TTL* présente une immunité au bruit de 0,4 V, puisque une *entrée TTL* interprète comme un niveau BAS toute valeur égale ou inférieure à +0,8 V, comme un niveau HAUT toute valeur égale ou supérieure à +2,0 V, alors que les niveaux de *sortie* dans le pire des cas sont de +0,4 V et +2,4 V (voir l'encadré sur les niveaux logiques). En pratique l'immunité au bruit est nettement supérieure à ce chiffre, les niveaux de tension de sortie typiques sont de +0,2 V et +3,4 V, le seuil décisif des entrées est proche de +1,3 V. N'oubliez pas, toutefois, que si vous voulez dessiner de bons circuits, vous devez utiliser les valeurs du cas le plus défavorable. Il est bon de se souvenir que les différentes familles logiques présentent des degrés divers d'immunité au bruit. L'immunité de la famille *CMOS* est supérieure à celle de la famille *TTL*, celle de la famille *ECL* est inférieure. Naturellement, la sensibilité au bruit d'un système numérique dépend aussi du niveau de bruit présent, lequel dépend lui-même de facteurs comme la qualité de l'étage de sortie, l'inductance des lignes de masse, l'existence de longues lignes de « bus », et de la vitesse de montée des sorties pendant les transitions logiques (ce qui produit des courants transitoires, donc des pointes de tension sur la ligne de masse, du fait de la charge capacitive). Nous envisagerons certains de ces problèmes dans les sections 9.11 à 9.13.

8.3 Systèmes de numération

La plupart des conditions que nous avons représentées plus haut par un niveau numérique s'expliquent d'elles-mêmes. La façon de représenter un nombre par un niveau logique est une autre question, très intéressante.

Un nombre décimal (à base 10) est simplement une suite d'entiers que multiplie des puissances successives de 10 ; les produits individuels sont ajoutés les uns aux autres. Par exemple,

$$137,06 = 1 \times 10^2 + 3 \times 10^1 + 7 \times 10^0 \\ + 0 \times 10^{-1} + 6 \times 10^{-2}$$

Dix symboles (de 0 à 9) sont nécessaires, la puissance de 10 multipliée par chacun est déterminée par sa position par rapport au signe décimal (virgule). Si nous voulons représenter un nombre au moyen de deux symboles seulement (0 et 1) au lieu de dix (0 à 9), nous utilisons le système de numération binaire (base 2). Chaque 1 et chaque 0 multiplie une puissance de 2. Par exemple,

$$1101_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 \\ = 13_{10}$$

Les symboles 1 et 0 sont des chiffres binaires ou bits (*Binary digit*). L'indice (toujours donné en base 10) représente la base du système de numération utilisé, il est souvent essentiel pour éviter les confusions puisque les symboles sont toujours les mêmes.

Nous pouvons convertir un nombre binaire en nombre décimal par la méthode décrite ci-dessus. Pour convertir dans l'autre sens, la méthode consiste à diviser par deux et à noter les restes. Pour convertir 13_{10} en binaire,

$$13 / 2 = 6 \text{ reste } 1$$

$$6 / 2 = 3 \text{ reste } 0$$

$$3 / 2 = 1 \text{ reste } 1$$

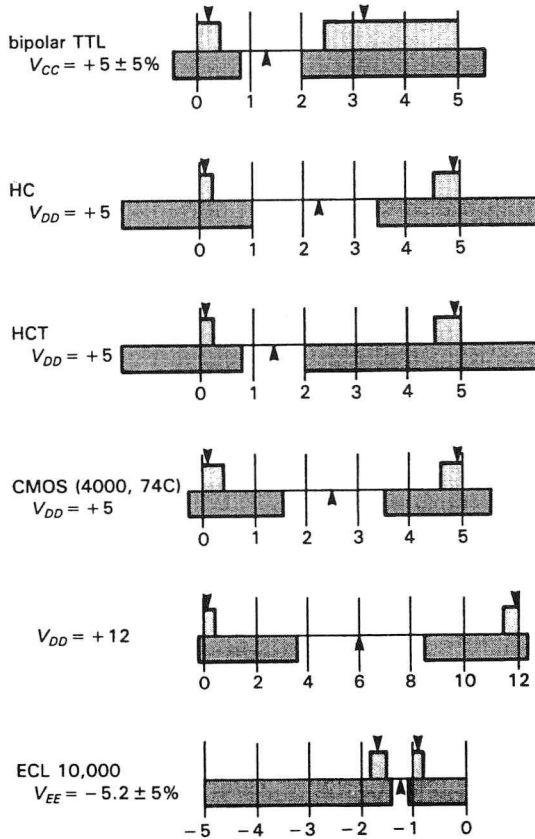
$$1 / 2 = 0 \text{ reste } 1$$

d'où $13_{10} = 1101_2$. Remarquez que le résultat se présente avec le bit de poids faible d'abord (bit le moins significatif, *LSB Least Significant Bit*).

NIVEAUX LOGIQUES

Le diagramme montre les plages de tension qui correspondent aux niveaux logiques HAUT et BAS des familles de logique numérique les plus répandues. Il convient de définir pour chaque famille logique les valeurs admissibles des tensions d'entrée pour chacun des niveaux. Les zones ombrées au-dessus de la ligne montrent la plage des valeurs de sortie garanties, les flèches indiquent les valeurs typiques trouvées en pratique. Les zones ombrées sous la ligne indiquent les niveaux dont l'interprétation est garantie comme HAUT ou BAS, la flèche indique la tension de seuil logique typique, c'est-à-dire la limite entre HAUT et BAS. Dans tous les cas un niveau logique HAUT correspond à une tension plus positive que celle d'un niveau BAS.

La signification de « minimum », « typique » et « maximum » dans les spécifications électroniques mérite quelques mots d'explication. Le fabricant garantit tout simplement que les valeurs de tous les composants se situeront dans la plage comprise entre « minimum » et « maximum » et que la plupart se situeront tout près de « typique ». Vous utiliserez donc les valeurs typiques pour la conception des circuits, mais vous vérifierez qu'ils fonctionneront dans toute la plage des valeurs spécifiées par le fabricant ; en particulier, un circuit bien conçu doit fonctionner avec la pire combinaison des valeurs maximales et minimales. Cette conception est dite du « cas le plus défavorable », elle est essentielle pour tout appareil fabriqué avec des composants standard (c'est-à-dire non sélectionnés).



Représentation hexadécimale

La représentation en nombres binaires est naturelle pour des systèmes à deux états (bien que ce ne soit pas la seule possible ; nous en verrons d'autres). Comme les nombres sont souvent longs, il est courant de les écrire sous forme hexadécimale (base 16) : chaque position représente une puissance de 16, les symboles hexadécimaux ont une valeur comprise entre 0 et 15. Nous ne voulons qu'un seul symbole par position hexadécimale, c'est pourquoi les valeurs supérieures à 9 sont représentées par les lettres de A à F. Pour écrire un nombre binaire en hexadécimal, il suffit de grouper les bits par 4, en commençant par le bit de poids faible, et d'écrire l'équivalent hexadécimal de chaque groupe :

$$707_{10} = 1011000011_2 (= 10\ 1100\ 0011_2) \\ = 2C3_{16}$$

La représentation hexadécimale convient à l'organisation par *octets* répandue dans les micro-ordinateurs, le plus souvent groupés en « mots » informatiques de 16 bits ou de 32 bits. Un caractère alphanumérique (lettre, chiffre ou symbole) est un octet. Ainsi en hexadécimal, chaque octet est représenté par deux chiffres, un mot de 16 bits par quatre chiffres, etc.

Par exemple, dans la représentation largement utilisée du code ASCII (la section 10.19 vous en dira plus à ce sujet), la lettre *a* en bas de casse (c'est-à-dire minuscule) prend la valeur 01100001 (61_{16} , ou 61_H), *b* la valeur 62_H , etc. Ainsi le mot « naze » serait représenté par deux mots de 16 bits dont les valeurs seraient $6E61_H$ et $7A65_H$. Autre exemple : les 65536 emplacements ($64\ K$) de la mémoire d'un ordinateur peuvent être identifiés par une adresse à 16 bits, puisque $2^{16} = 65535$; l'adresse la plus basse s'écrit 0000_H , la plus haute s'écrit $FFFF_H$, la deuxième moitié de la mémoire commence à 8000_H , le quatrième quart commence à $C000_H$.

Vous pouvez rencontrer à l'occasion la notation « octale » (base 8), un vestige de l'ère révolue où les ordinateurs manipulaient des mots de 12 bits ou de 36 bits, avec une représentation alphanumérique sur 6 bits. Bien que le système octal présente la particularité intéressante de n'utiliser que des symboles courants de 0 à 7, il est très compliqué à utiliser avec

des mots organisés en octets. L'exercice 8.1 vous montre pourquoi.

Exercice 8.1

Commencez par écrire la représentation en octal des caractères ASCII « a » et « b » à l'aide des représentations hexadécimales données plus haut. Ensuite écrivez la représentation octale du mot de 16 bits formé par les deux octets « ab » ensemble. Pourquoi les caractères individuels ont-ils perdu leur identité ? Écrivez « ba » en octal. Refaites les mêmes opérations en utilisant la notation hexadécimale.

DCB

Un nombre décimal peut aussi être représenté par le codage binaire de chaque chiffre. On appelle cette représentation « décimal codé en binaire » ou DCB (en anglais : BCD *Binary Coded Decimal*) ; elle requiert un groupe de 4 bits pour chaque chiffre. Par exemple,

$$137_{10} = 0001\ 0011\ 0111 \quad (\text{BCD})$$

Remarquez que cette notation diffère radicalement de la notation binaire, qui serait dans ce cas : $137_{10} = 10001001_2$. De droite à gauche, la position des bits représente les valeurs successives 1, 2, 4, 8, 10, 20, 40, 80, 100, 200 etc. Il est clair que la notation DCB gaspille des bits, puisque chaque groupe de 4 bits, ou quartet pourrait représenter toutes les valeurs de 0 à 15, alors que la plus grande valeur en DCB est 9. Néanmoins, la représentation en DCB est idéale pour représenter et afficher des nombres, puisqu'il suffit de convertir la valeur de chaque quartet en un chiffre. (De nombreux composants exploitent cette particularité, par exemple un décodeur-pilote-afficheur, un petit circuit intégré avec un afficheur à sept segments électroluminescents et un capot transparent.) C'est pourquoi le DCB est largement utilisé pour l'entrée et la sortie des informations numériques. Malheureusement, la conversion entre le binaire pur et le DCB est compliquée, parce que *chaque* chiffre décimal dépend de l'état de presque tous les bits, et inversement. L'arithmétique binaire est si efficace que la plupart des ordinateurs convertissent toutes les don-

8. ÉLECTRONIQUE NUMÉRIQUE

nées en binaire pour effectuer les calculs et les reconvertisent en décimal au moment de les afficher. Imaginez les efforts et l'ennui qui nous auraient été épargnés si l'évolution avait donné à l'*Homo Sapiens* huit doigts (ou seize) au lieu de dix !

Exercice 8.2

Convertissez en décimal :

a) 1110101,0110₂ b) 11,01010101...₂ c) 2A_H.

Convertissez en hexadécimal :

a) 1023₁₀ b) 101110101101₂ c) 61453₁₀.

Nombres signés

Représentation signe-module. Tôt ou tard, il est nécessaire de représenter en binaire des nombres négatifs, en particulier dans les appareils qui effectuent des calculs. La méthode la plus simple consiste à consacrer un bit (disons le bit de poids fort, MSB) au signe, les autres représentent le module du nombre, sa grandeur. Cette représentation s'appelle « signe-module », elle correspond à l'écriture habituelle des nombres signés (voir le tableau 8.1). Elle est utilisée pour l'affichage des nombres, de même que dans certains convertisseurs analogique/numérique. En général, cette représentation n'est pas la meilleure, en particulier si des calculs interviennent, pour plusieurs raisons : le calcul est compliqué ; la soustraction est différente de l'addition (c'est-à-dire que l'addition ne « fonctionne » pas avec les nombres signés) ; enfin il peut y avoir deux zéros (+0 et -0) et il faut veiller à n'en utiliser qu'un.

Binaire avec décalage. La deuxième méthode de représentation des nombres signés en binaire est le « binaire avec décalage », dans laquelle il faut soustraire la moitié de la valeur maximale pour obtenir la valeur représentée (tableau 8.1). L'avantage est que la suite des nombres depuis le plus négatif jusqu'au plus positif est une simple séquence binaire, ce qui est naturel pour des « compteurs » binaires. Le bit de poids fort représente toujours le signe et le zéro n'apparaît qu'une fois. Le binaire avec décalage est répandu dans les conversions analogique/numérique et numérique/analogique, mais les calculs sont compliqués.

Complément à 2. La méthode la plus largement utilisée pour les calculs sur les entiers s'appelle le « complément à 2 ». Dans ce système, les nombres positifs sont des nombres binaires simples sans signe. Le système est combiné de telle façon qu'un nombre négatif est simplement représenté par le nombre positif de même module qu'il faut y ajouter pour obtenir zéro. Pour former un nombre négatif, commencez par prendre le complément de chaque bit du nombre positif (c'est-à-dire écrivez 1 pour 0 et inversement (vous obtenez le « complément à 1 ») ; puis ajoutez 1 (vous obtenez le « complément à 2 »). Comme vous pouvez le voir sur le tableau 8.1, le complément à 2 est similaire au binaire avec décalage, avec le bit de poids fort inversé. Comme dans les autres représentations de nombres signés, le bit de poids fort représente le signe. Le zéro est unique, représenté par tous les bits à 0 (« effacer » un registre ou un compteur lui donne effectivement la valeur 0).

Tableau 8.1 - Entiers signés à 4 bits dans trois systèmes de représentation

entier	signe		complément
	module	binaire décalage	à 2
+7	0111	1111	0111
+6	0110	1110	0110
+5	0101	1101	0101
+4	0100	1100	0100
+3	0011	1011	0011
+2	0010	1010	0010
+1	0001	1001	0001
0	0000	1000	0000
-1	1001	0111	1111
-2	1010	0110	1110
-3	1011	0101	1101
-4	1100	0100	1100
-5	1101	0011	1011
-6	1110	0010	1010
-7	1111	0001	1001
-8	-	0000	1000
(-0)	1000	-	-

Arithmétique en complément à 2

L'arithmétique en complément à 2 est simple. Pour ajouter deux nombres, effectuez simplement une addition bit à bit (avec retenue) comme ceci :

$$\begin{array}{r}
 5 + (-2) : 0101 \ (+5) \\
 \quad \quad 1110 \ (-2) \\
 \hline
 \quad \quad 0011 \ (+3)
 \end{array}$$

Pour soustraire *B* de *A*, prenez le complément à 2 de *B* et ajoutez-le à *A* (c'est-à-dire ajoutez la valeur négative) :

$$\begin{array}{r}
 2 - 5 : 0010 \ (+2) \\
 \quad \quad 1011 \ (-5) \\
 \hline
 \quad \quad 1101 \ (-3)
 \end{array}$$

Remarque :

+5 = 0101, complément à 1 = 0010, donc complément à 2 = 1011.

La multiplication aussi « fonctionne » bien en complément à 2. Essayez avec l'exercice suivant.

✎ Exercice 8.3

Multipliez +2 par -3 en arithmétique en complément à 2. Astuce : la réponse est -6.

✎ Exercice 8.4

Montrez que le complément à 2 de -5 est +5.

Comme le système du complément à 2 est naturel pour les calculs, il est utilisé universellement pour les calculs sur les entiers dans les ordinateurs (remarquez toutefois que les nombres en « virgule flottante » sont représentés habituellement sous la forme signe-module, plus précisément signe-exposant-mantisse).

◇ **Code Gray**

Le code Gray que nous allons décrire est utilisé, entre autres, dans les codeurs angulaires. Sa particularité tient à ce qu'un seul bit change lors de chaque passage d'un état au suivant. C'est le seul moyen d'éviter les erreurs, puisque rien ne permet de s'assurer que tous les bits changeront simultanément lors de la transition entre deux valeurs codées. En utilisant du binaire pur, il serait possible d'émettre la valeur 15 au passage de 7 à 8, par exemple. Voici une règle simple pour pro-

duire du code Gray : commencez par tous les bits à 0 ; pour obtenir la valeur suivante, changez seulement le bit de poids le plus faible qui ne vous ramène pas à une valeur antérieure.

- 0000
- 0001
- 0011
- 0010
- 0110
- 0111
- 0101
- 1100
- 1101
- 1111
- 1110
- 1010
- 1011
- 1001
- 1000

Les codes Gray peuvent comporter un nombre quelconque de bits. Ils sont utiles dans le « codage parallèle », une technique ultra-rapide de conversion analogique/numérique que nous verrons plus loin. Nous aborderons la conversion du code Gray en code binaire dans la prochaine section.

8.4 Opérateurs logiques et tables de vérité

Logique combinatoire, logique séquentielle

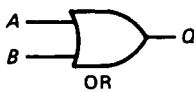
Dans l'électronique numérique, le jeu consiste à produire des sorties numériques à partir d'entrées numériques. Par exemple, un *additionneur* reçoit deux nombres de 16 bits en entrée et délivre une somme sur 16 bits (plus une retenue). On peut imaginer de la même façon un circuit qui effectue la multiplication de deux nombres. C'est le genre d'opérations qu'effectue normalement l'unité centrale d'un ordinateur. Une autre tâche pourrait consister à comparer deux nombres pour savoir lequel est le plus grand, ou à comparer une série d'entrées à une entrée souhaitée pour savoir si « tout marche correctement ». On peut adjoindre un « bit de parité » à un nombre pour rendre pair le nombre total de bits à 1, avant la transmission par un canal de communication ; la parité sera vérifiée à la réception, à titre de contrôle sommaire de la

8. ÉLECTRONIQUE NUMÉRIQUE

qualité de la transmission. Une autre tâche typique consiste à prendre des nombres exprimés en binaire et à les afficher, les imprimer (il fut un temps où on les perforait) sous forme décimale. Dans toutes ces tâches, les sorties sont des fonctions prédéterminées des entrées ; on les appelle des tâches *combinatoires*. Elles peuvent toutes être réalisées par des composants appelés *portes* qui effectuent des opérations d'algèbre booléenne appliquées à des systèmes à deux états (binaires).

Il existe un autre type de problèmes qui ne peuvent pas être résolus par une fonction combinatoire des entrées seules, mais qui requièrent la connaissance des entrées précédentes. La solution fait appel à des réseaux dits *séquentiels*. Les exemples typiques sont la conversion d'un train de bits sériels (l'un après l'autre) en un jeu de bits parallèles, le comptage des bits à 1 dans une séquence, la reconnaissance d'une combinaison dans une séquence, ou encore l'émission d'une impulsion de sortie toutes les quatre impulsions d'entrée. Toutes ces tâches font appel à une sorte de mémoire numérique. Le composant de base pour cet usage est la bascule bistable (*flip-flop*).

Nous commencerons par les portes de logique combinatoire, puisqu'elles sont à la base de tout le reste. La vie du numérique deviendra plus intéressante avec les composants de logique séquentielle, mais le jeu des portes seules ne manque pas de côtés plaisants.



entrées		sortie
A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

8-2

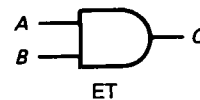
Figure 8.2

Porte OU

La sortie d'une porte OU est HAUTE si l'une des deux entrées (ou les deux) est au niveau HAUT. Cette loi peut s'exprimer par une table de vérité, comme le montre la figure 8.2. La porte représentée est du type à deux entrées, mais les boîtiers standard comportent quatre portes à deux entrées, trois portes à trois entrées ou deux portes à quatre entrées. Par exemple, une porte OU à quatre entrées présentera une sortie HAUTE si au moins une de ses entrées voit un niveau HAUT. Le symbole booléen de l'opération OU est + ; « A OU B » s'écrit $A + B$.

Porte ET

La sortie de la porte ET est HAUTE seulement si les deux entrées sont HAUTES. Le symbole logique et la table de vérité sont ceux de la figure 8.3. Comme les portes OU, les portes ET existent aussi en versions à trois et quatre entrées (quelquefois plus). Par exemple, une porte ET à HUIT entrées ne présente une sortie HAUTE que si *toutes* ses entrées sont à l'état HAUT. Le symbole de l'opération ET est le point (\cdot) ; généralement, il peut être omis comme le symbole de la multiplication dans une expression algébrique ordinaire. « A ET B » s'écrit $A \cdot B$, ou plus simplement AB .



entrées		sortie
0	0	0
0	1	0
1	0	0
1	1	1

8-3

Figure 8.3

Inversion (fonction NON)

Nous aurons souvent besoin du complément (l'opposé) d'un niveau logique. Il est fourni par un inverseur, une « porte » à une seule entrée (figure 8.4).

Le symbole booléen du NON est une barre au-dessus du symbole. [N.d.T. : Les typographes désinvoltes se satisfont parfois d'un signe *prime* (apostrophe), d'une

barre de fraction, d'une barre de fraction inversée, ou d'un astérisque. Hou !]



INVERSEUR

A	Q
0	1
1	0

8-4

Figure 8.4

NON-ET, NON-OU

La fonction d'inversion peut être combinée avec les portes, pour former le NON-ET et le NON-OU de la figure 8.5. Ce sont en fait les portes ET et OU les plus utilisées, comme nous allons le voir.



NON-ET

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0



NI

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

8-5

Figure 8.5

OU exclusif

Le OU exclusif (OUex) est une fonction intéressante, bien qu'elle soit moins fondamentale que le ET et le OU (figure 8.6). La sortie de la porte OUex est haute si *une seule* de ses deux entrées est au niveau HAUT (elle n'a jamais plus de deux entrées). L'opération effectuée par la porte OUex est identique à une addition modulo 2 des deux bits d'entrée.

Exercice 8.5

Montrez comment utiliser la porte OUex comme « inverseur optionnel » ; cet opérateur de notre cru peut soit inverser le signal d'entrée, soit le transmettre sans inversion, suivant l'état d'une entrée de commande.

Exercice 8.6

Vérifiez que les circuits de la figure 8.7 convertissent le code binaire en code Gray et bilatéralement.

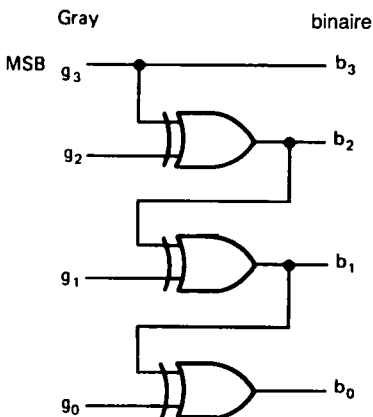
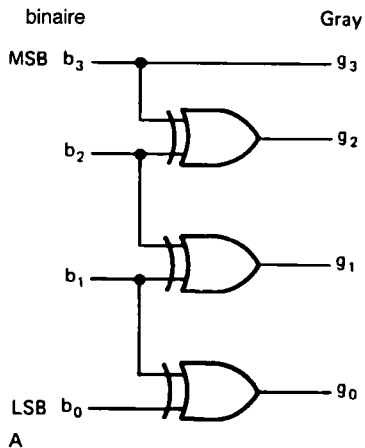


OU exclusif

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

8-6

Figure 8.6



B

8-7

Figure 8.7 - Convertisseurs de codes parallèles : de Gray en binaire et de binaire en Gray.

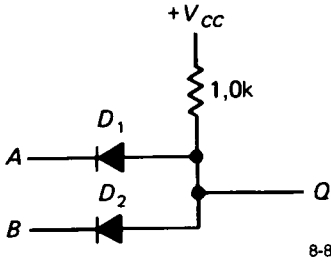


Figure 8.8

8.5 ♦ Portes discrètes

Avant d'en venir à l'étude des applications des portes, voyons comment en réaliser avec des composants discrets. La figure 8.8 montre un circuit ET à diodes. Si l'une des entrées est maintenue au niveau BAS, la sortie est au niveau BAS. La sortie ne peut passer au niveau HAUT que si les deux entrées y sont. Ce circuit présente beaucoup d'inconvénients. En particulier :

- a) le niveau BAS de la sortie est décalé d'un seuil de diode par rapport au signal d'entrée qui maintient ce niveau bas. Il est évident qu'on ne pourrait pas en disposer plusieurs en série !
- b) La *sortance* (capacité de piloter des entrées) est nulle, puisque toute charge connectée en sortie est vue par le signal d'entrée.
- c) Ce circuit est lent, à cause de la polarisation par un résistor. En règle générale, la logique en composants discrets ne peut pas fonctionner aussi bien que la logique à circuits intégrés. Une partie de la supériorité

des circuits intégrés tient à l'utilisation de techniques spéciales (comme l'implantation d'ions) pour obtenir d'excellentes performances.

La figure 8.9 montre la forme la plus simple d'une porte NON-OU à transistors. Ce circuit était utilisé dans la famille logique RTL (*Resistor Transistor Logic*), qui était en usage dans les années soixante (1960) à cause de son faible prix, mais qui est maintenant complètement dépassée. Un niveau HAUT appliqué à l'une des entrées met en conduction au moins un des transistors, ce qui est suffisant pour faire passer la sortie à l'état BAS. Comme cette porte est inverseuse par nature, il faut y ajouter un inverseur, comme sur le schéma, pour en faire une porte OU.

Bien que ce circuit de porte discrète soit facile à comprendre, il est inutilisable à cause de ses inconvénients pratiques. En fait, à de rares exceptions près, vous ne construirez jamais de portes (ni d'autres opérateurs logiques) à partir de composants discrets, puisqu'il existe une gamme complète d'excellents circuits intégrés disponibles à bas prix, comme nous allons le voir. Les circuits intégrés logiques les plus courants sont construits maintenant avec des *MOS-FET* complémentaires (*CMOS*). Reportez-vous à la figure 3.59 (Vol. 1) pour vous remémorer la façon de construire une porte NON-ET en *CMOS*.

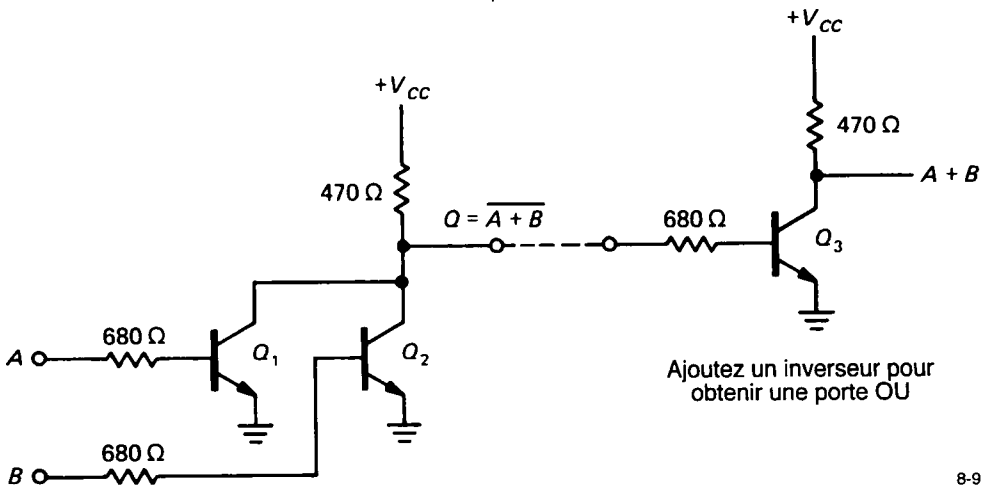


Figure 8.9

8.6 Exemple de circuit de porte

Mettons au point un circuit qui effectue les opérations logiques de notre exemple des chapitres 1 et 2 (Vol. 1) : il s'agissait d'actionner un vibreur si l'une des portières d'une voiture est ouverte alors que le conducteur est assis. La réponse est évidente si vous énoncez le problème sous la forme : « sortie HAUTE si la portière gauche OU la portière droite est ouverte, ET si le conducteur est assis » ; c'est-à-dire $Q = (G + D) S$. La figure 8.10 montre la solution avec des portes. La sortie de la porte OU est HAUTE si l'une OU l'autre des portières (ou les deux) est ouverte. S'il en est ainsi ET que le conducteur est assis, la sortie Q passe au niveau HAUT. Avec un transistor supplémentaire, la sortie peut alimenter un vibreur ou exciter un relais.

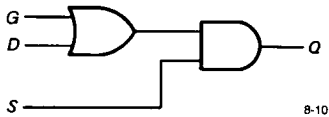


Figure 8.10

En pratique, les interrupteurs qui délivrent le signal d'entrée refermeront probablement un circuit à la masse, pour économiser le câblage (il y a d'autres raisons, liées aux particularités de la logique TTL ; nous allons y venir bientôt). Cela signifie que les entrées passeront au niveau BAS quand une portière sera ouverte, par exemple. En d'autres termes, nous avons des entrées « négatives » (vraies au niveau bas). Reprenons notre exemple en fonction de ces données, en appelant les entrées \bar{G} , \bar{D} et \bar{S} .

Nous devons savoir d'abord si l'une des entrées des portières (\bar{G} , \bar{D}) est au niveau BAS ; cela revient à distinguer parmi les autres l'état « deux entrées HAUTES », c'est le travail d'une porte ET. Nous appliquons donc \bar{G} et \bar{D} aux entrées d'une porte ET. La sortie sera BASSE si l'une des entrées est BASSE ; appelons-la L'UN OU L'AUTRE. Maintenant nous voulons savoir quand L'UN OU L'AUTRE et \bar{S} sont BAS ensemble ; cela revient à distinguer un état parmi tous les autres : « deux entrées BASSES ». C'est la fonction d'une porte OU. La figure 8.11 montre le

circuit auquel nous arrivons. Nous avons utilisé une porte NON-OU au lieu de la porte OU, afin d'obtenir la même sortie qu'auparavant : Q est HAUT quand la condition est remplie. Toutefois, il apparaît que quelque chose de bizarre s'est passé : nous avons utilisé une porte OU à la place de la porte ET du premier circuit, et inversement. La section 8.7 apportera un peu de lumière sur le sujet. Passons d'abord à l'exercice suivant.

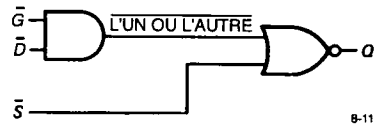


Figure 8.11

Exercice 8.7

Que font les circuits de la figure 8.12 ?

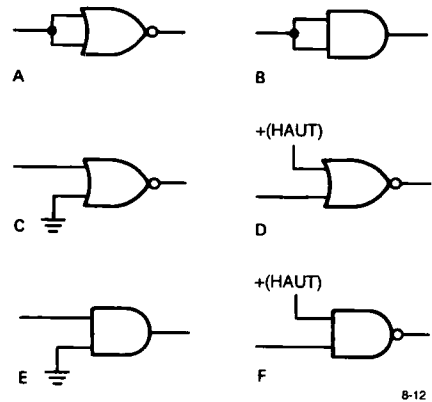


Figure 8.12

Portes interchangeables

Quand vous concevez des circuits numériques, n'oubliez pas qu'il est possible de former un type de porte à partir d'un autre. Par exemple, si vous avez besoin d'une fonction ET, alors que vous disposez de la moitié d'un 7400 (quadruple NON-ET à deux entrées), vous pouvez effectuer l'opération ET avec le montage de la figure 8.13. La deuxième porte

8. ÉLECTRONIQUE NUMÉRIQUE

NON-ET fonctionne en inverseur et transforme le premier NON-ET en ET. Les exercices qui suivent vous aideront à vous familiariser avec cette idée.

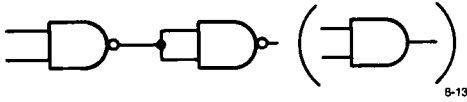


Figure 8.13

Exercice 8.8

En utilisant des portes à deux entrées, montrez comment faire a) un inverseur à partir de NON-OU, b) un OU à partir de NON-OU et c) un OU à partir de NON-ET.

Exercice 8.9

Montrez comment faire a) une porte ET à trois entrées avec des ET à deux entrées, b) un OU à trois entrées avec des OU à deux entrées, c) un NON-OU à trois entrées avec des NON-OU à deux entrées et d) un ET à trois entrées avec des NON-ET à deux entrées.

En général, plusieurs exemplaires d'un unique type de porte inverseuse (par exemple des NON-ET) permettent de réaliser n'importe quelle fonction combinatoire. Par contre, ce n'est pas vrai pour les portes non inverseuses, puisqu'il n'y a pas de moyen d'effectuer une inversion. C'est sans doute pourquoi les NON-ET et les NON-OU sont aussi répandus dans les schémas logiques.

8.7 Notation logique assertorique

Une porte ET présente une sortie HAUTE si ses deux entrées sont HAUTES. Ainsi, si HAUT veut dire VRAI, vous avez une sortie VRAIE si toutes les entrées sont VRAIES. En d'autres termes, avec une logique positive, une porte ET réalise la fonction ET. Il en va de même pour le OU.

Que se passe-t-il si BAS signifie VRAI, comme dans l'exemple précédent ? Une porte ET délivre un niveau BAS si l'une de ses deux entrées est vraie (BASSE) : c'est une fonction OU ! D'une façon similaire, une porte OU donne un niveau BAS seulement si ses deux

entrées sont vraies (BASSES) : c'est une fonction ET ! Très troublant, non ?

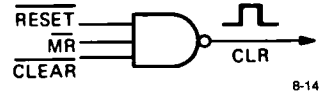


Figure 8.14

Il y a deux façons de traiter ce problème. La première consiste à résoudre chaque problème de schéma logique comme nous l'avons fait, en choisissant à chaque point le type de porte qui donne la sortie voulue. Par exemple, si vous voulez savoir si l'une au moins de trois entrées est BASSE, vous utilisez une porte NON-ET à trois entrées. Cette méthode est encore utilisée par quelques concepteurs mal avisés. Avec cette méthode, vous dessineriez une porte NON-ET alors que la porte réalise une fonction OU avec les entrées (négatives, ou vraies au niveau bas). Vos entrées seraient probablement repérées comme sur la figure 8.14. Dans cet exemple, $\overline{\text{CLEAR}}$, $\overline{\text{MR}}$ et $\overline{\text{RESET}}$ sont des niveaux logiques négatifs (vrais au niveau bas) provenant de différentes parties du circuit. La sortie, CLR, est positive (vraie au niveau haut) et elle est appliquée aux composants qui doivent être remis à zéro si l'un des signaux de remise à zéro passe au niveau BAS (vrai).

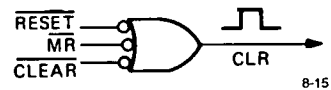


Figure 8.15

La deuxième façon de traiter le problème des signaux négatifs consiste à utiliser la notation logique *assertorique*. Si une porte effectue une opération OU sur des entrées négatives, dessinez-la de cette façon, comme sur la figure 8.15. La porte OU à trois entrées avec entrées inversées remplit la même fonction que la porte NON-ET à trois entrées. Cette équivalence est une importante identité logique, comme celles que nous verrons avec les théorèmes de De Morgan (section 8.12). Pour l'instant, il nous suffit de savoir que

nous pouvons remplacer les ET par des OU (et inversement) à condition de prendre le complément des entrées et des sorties (voir le tableau 8.2). La notation assertorique est rebutante a priori, à cause de la floraison de portes bizarres. Elle est préférable, néanmoins, parce que les fonctions logiques du circuit ressortent clairement. Vous la trouverez « sympathique » quand vous l'aurez utilisée pendant un moment, et vous ne voudrez plus rien utiliser d'autre. Remettons sur le métier notre exemple de portières de voiture, avec la notation assertorique (figure 8.16). La porte de gauche détermine si G ou D est vrai, c'est-à-dire BAS, avec une entrée vraie « négative ». La deuxième porte délivre une sortie HAUTE si à la fois $(G + D)$ et S sont vrais, c'est-à-dire BAS. Les théorèmes de De Morgan vous confirment (vous n'en aurez plus besoin au bout d'un certain temps) que la première porte est un ET, la deuxième un NON-OU, exactement comme dans le circuit que nous avons dessiné au début. Deux remarques importantes :

1. Négatif vrai ne signifie pas que les signaux logiques ont une *polarité* négative. Cela signifie que l'état BAS signifie VRAI.
2. Le symbole utilisé pour représenter la porte elle-même suppose que la logique est *positive*. Une porte NON-ET utilisée comme un OU avec des signaux en logique négative peut être dessinée comme un NON-ET ou bien, en notation assertorique, comme un OU avec les signes d'inversion (bulle) aux entrées. Dans ce dernier cas, on considère que les bulles indiquent l'inversion des signaux d'entrée et que la porte OU fonctionne en logique positive comme elle est définie au départ.

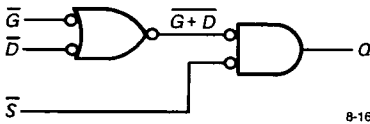


Figure 8.16

TTL ET CMOS

Les logiques *TTL* (*Transistor-Transistor Logic*) et *CMOS* (*MOS* complémentaire) sont les deux familles standard les plus répandues ; au moins dix fabricants proposent une immense variété de fonctions dans chaque famille. Ces familles répondent à tous les besoins des schémas numériques, sauf dans l'intégration à grande échelle (*LSI, Large Scale Integration*) qui utilise la logique *CMOS* ou *NMOS*, et dans la logique ultra-rapide, où les composants à l'arséniure de gallium (*GaAs*) et la logique *ECL* (*Emitter Coupled Logic*, logique à couplage par les émetteurs) règnent en maîtres. Dans la suite de ce livre, nous nous intéresserons surtout au deux familles les plus répandues, *TTL* et *CMOS*.

8.8 Catalogue de portes courantes

Le tableau 8.2 montre les portes disponibles couramment dans les familles *TTL* et *CMOS*. Chaque porte est dessinée sous sa forme normale (logique positive) et sous la forme qu'elle prend en logique négative. La dernière ligne du tableau est une porte ET-OU-INVERSE, désignée habituellement par son abréviation anglaise *AOI* (*And Or Invert*).

Un mot d'explication : les composants de logique numérique se divisent en dix sous-familles courantes (*CMOS* : 4000B, 74C, 74HC, 74HCT, 74AC, 74ACT ; *TTL* : 74LS, 74ALS, 74AS, 74F) qui offrent toutes les mêmes fonctions avec une assez grande compatibilité entre elles. Les différences tiennent à la vitesse, à la dissipation de puissance, à la sortance et aux niveaux logiques (voir les sections 8.9 et 9.2). Le meilleur type pour la plupart des applications est actuellement le *CMOS* rapide (*High speed CMOS*) ; la désignation des composants est obtenue en ajoutant les lettres HC après les chiffres 74, par exemple 74HC00. Si la compatibilité avec les circuits *TTL* est indispensable, la famille adéquate est 74HCT (ou éventuellement 74LS). Pour simplifier, nous remplacerons le préfixe par 74xx dans le reste de ce livre. Nous écrirons 74xx00 pour désigner une porte NON-ET à deux entrées, si la famille est indifférente. Notez que la famille *TTL* originale (7400, sans lettre après le 74) est complètement obsolète. L'histoire de ces familles logiques est intéressante, elle est décrite dans la section 9.1.

Tableau 8.2 - Portes courantes des familles *TTL* et *CMOS*

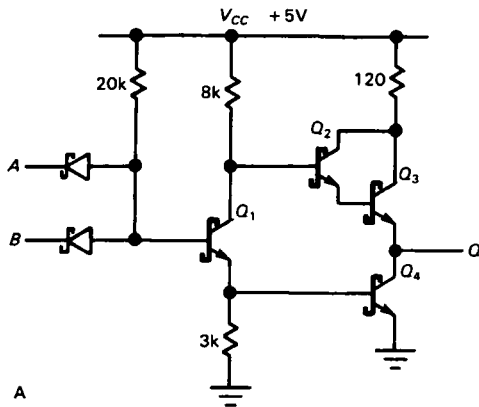
nom	expression	symbole	symbole en logique inversée	type	nbre par puce	référence									
						4000B CMOS	74xx	→ ALS	AS	F	LS	C	AC (T)	HC (T)	
AND	AB			2 entrées	4	4081	7408	X	X	X	X	X	X	X	X
				3 entrées	3	4073	7411	X	X	X	X		X	X	
				4 entrées	2	4082	7421	X	X	X	X			X	
NAND	\overline{AB}			2 entrées	4	4011	7400	X	X	X	X	X	X	X	X
				3 entrées	3	4023	7410	X	X	X	X	X	X	X	
				4 entrées	2	4012	7420	X	X	X	X	X	X	X	
				8 entrées	1	4068	7430	X	X	X	X	X		X	
				13 entrées	1	-	74133	X		X				X	
OR	A + B			2 entrées	4	4071	7432	X	X	X	X	X	X	X	
				3 entrées	3	4075	-							X	
				4 entrées	2	4072	74802			X					
NOR	$\overline{A+B}$			2 entrées	4	4001	7402	X	X	X	X	X	X	X	
				3 entrées	3	4025	7427	X	X	X	X			X	
				4 entrées	2	4002	7425							X	
				5 entrées	2	-	74260				X			X	
				8 entrées	1	4078	-								
INVERT	\overline{A}			6 entrées	6	4069/49	7404	X	X	X	X	X	X	X	
				8 entrées	8		74240	X		X	X	X	X	X	
BUFFER	A			6 entrées	6	4503/4050	74365	X	X	X	X			X	
				8 entrées	8		74241/244 (-541/-544)	X		X	X	X	X	X	
XOR	$A \oplus B$			2 entrées	4	4070	7486/386 (-135)	X		X	X	X	X	X	
XNOR	$\overline{A \oplus B}$			2 entrées	4	4077	74266 (-135)					X		X	
AOI				2-2 entrées	2	4085	7450/51				X	X		X	
				2-2-2-2 entrées	1	4086	7453/54						X		

8.9 Circuit interne des portes

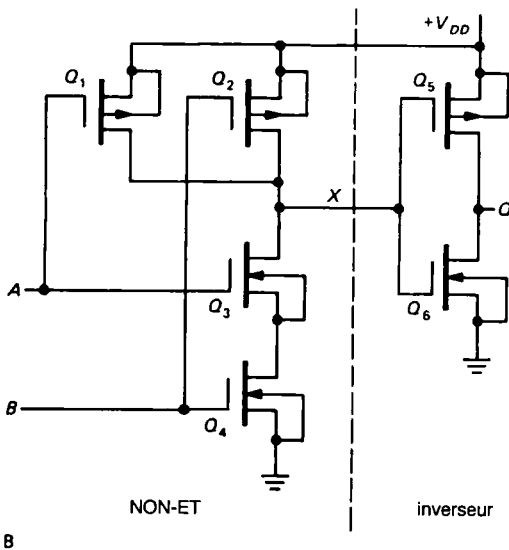
Une porte NON-ET prise dans n'importe quelle famille *TTL* ou *CMOS* effectue la même opération logique, mais les niveaux logiques et d'autres caractéristiques (vitesse, puissance, courant d'entrée, etc.) sont totalement différents. En général, la prudence est de mise dans les mélanges de familles logiques. Pour comprendre les différences, voyez les schémas d'une porte NON-ET, figure 8.17.

La porte *CMOS* est constituée de *MOSFET* à enrichissement des deux polarités, connectés en interrupteurs et non en suiveurs. Un *FET* (transistor à effet de champ) conducteur présente une faible résistance à la ligne d'alimentation à laquelle il est connecté. Les deux entrées doivent être HAUTES pour rendre conducteurs les transistors « bas » Q_3Q_4 et bloquer les transistors « hauts » Q_1Q_2 . Dans ces conditions, la sortie X est BASSE, la fonction de la porte est NON-ET. Les deux transistors Q_5 et Q_6 constituent

l'inverseur *CMOS* standard, pour former une porte ET. Il est facile d'étendre le principe de cet exemple à la construction de portes ET, NON-ET, OU, NON-OU avec un nombre quelconque d'entrées.



A



B

8-17

Figure 8.17 - A. Porte NON-ET LS *TTL*.
B. Porte ET *CMOS*.

Exercice 8.10

Dessinez les schémas d'une porte *CMOS* OU à trois entrées.

La porte NON-ET en *TTL* bipolaire LS (*Low power Schottky*) est constituée essentiellement d'une logique diode-résisteur de la figure 8.8 qui attaque un

transistor inverseur suivi par un étage de sortie en *push-pull*. Si les deux entrées sont HAUTES, le résistor de 20 kΩ maintient Q_1 conducteur, ce qui donne une sortie BASSE par la saturation de Q_4 et le blocage du Darlington Q_2Q_3 . Si au moins une des entrées est au niveau BAS, Q_1 est bloqué, la sortie est maintenue HAUTE par le suiveur Q_2Q_3 , Q_4 est bloqué. Une grande rapidité est assurée d'un bout à l'autre par des diodes Schottky et des transistors avec diodes Schottky anti-saturation [N.d.T. : Un transistor saturé change d'état moins rapidement qu'un transistor à la limite de la saturation].

Remarquez que les portes *CMOS* et *TTL*, contrairement à nos portes discrètes, produisent un niveau haut actif par un transistor connecté à l'alimentation positive.

8.10 Caractéristiques des familles *TTL* et *CMOS*

Comparons les caractéristiques des familles *TTL* et *CMOS*.

Tension d'alimentation. Les familles *TTL* requièrent une tension de $+5\text{ V} \pm 5\%$, alors que les familles *CMOS* acceptent une plage plus large : de $+2\text{ V}$ à $+6\text{ V}$ pour les *HC* et *AC*, de $+3\text{ V}$ à $+15\text{ V}$ pour les *4000B* et *74C*. Les familles *HCT* et *ACT*, conçues pour être compatibles avec les *TTL* bipolaires (voir ci-dessous), requièrent $+5\text{ V}$.

Entrée. Une entrée *TTL* maintenue au niveau BAS débite un courant (typiquement $0,25\text{ mA}$ pour la *TTL LS*) dans le circuit qui la pilote ; donc il faut consommer du courant pour la porter au niveau BAS. Comme le circuit de sortie *TTL* (un transistor NPN quasi-saturé) consomme du courant par nature, il n'y a pas de problème quand les composants logiques *TTL* sont connectés ensemble, mais il ne faut pas oublier cette caractéristique quand la logique *TTL* est attaquée par des circuits d'une autre famille. La logique *CMOS*, au contraire, n'a pas de courant d'entrée.

Le seuil d'entrée de la logique *TTL* est d'environ deux seuils de diode au-dessus de la tension de la masse (environ $1,3\text{ V}$), alors que le seuil nominal de la plupart des familles *CMOS* est égal à la moitié de la tension d'alimentation (avec une grande dispersion, de $1/3$ à $2/3$ de la tension d'alimentation). Les familles

8. ÉLECTRONIQUE NUMÉRIQUE

CMOS HCT et *ACT* sont conçues avec un seuil bas comparable à celui de la *TTL* bipolaire pour la compatibilité, puisque l'excursion de sortie de la *TTL* ne balaie pas toute la plage de 0 à +5 V (voir ci-dessous).

Les entrées *CMOS* risquent d'être endommagées par les décharges statiques pendant la manipulation. Dans l'une et l'autre familles, le niveau des entrées inutilisées sera fixé, HAUT ou BAS suivant les cas (nous y reviendrons).

Sortie. L'étage de sortie *TTL* est un transistor quasi-saturé à la masse à l'état BAS, et un suiveur (Darlington) à l'état HAUT (deux seuils de diode en-dessous de V_+). Pour toutes les familles *CMOS* (y compris *HCT* et *ACT*) la sortie est un *MOSFET* conducteur, soit à la masse soit à V_+ ; c'est-à-dire que l'excursion de sortie est totale. En général, les familles les plus rapides (*F*, *A*; *AC*, *ACT*) ont une sortance plus grande que celle des familles les plus lentes (*LS*; 4000B, 74C, *HC*, *HCT*).

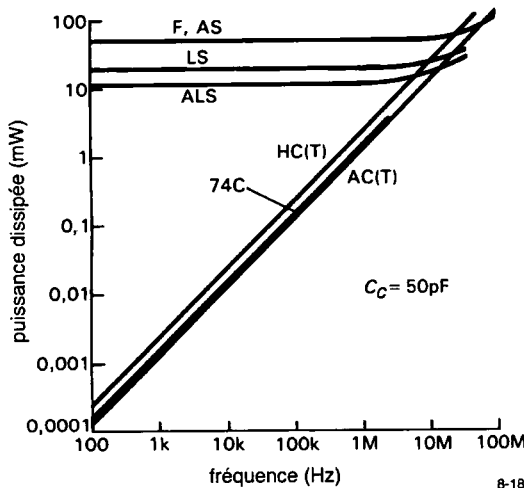


Figure 8.18 - Dissipation de puissance par porte en fonction de la fréquence.

Vitesse et puissance. Les familles *TTL* bipolaires consomment un courant de repos considérable, supérieur à celui des familles plus rapides (*AS* et *F*); les vitesses correspondantes vont de 25 MHz (pour la *LS*) à quelque 100 MHz (pour les *AS* et *F*). Toutes les familles *CMOS* ont un courant de repos nul. Cepen-

dant leur consommation augmente de façon linéaire avec la fréquence (la commutation de charges capacitives demande du courant) et la *CMOS*, si elle est utilisée près de sa fréquence limite, dissipe souvent autant que son équivalent de la famille *TTL* bipolaire (figure 8.18). La gamme de vitesse de la *CMOS* va de 2 MHz (pour les 4000B et 74C à 5 V) jusqu'à quelque 100 MHz (pour les *AC/ACT*).

En général, les caractéristiques avantageuses de la logique *CMOS* (courant de repos nul, excursion totale, bonne immunité au bruit) la rendent préférable; nous recommandons l'utilisation de la famille *HC* pour la plupart des études nouvelles. Par contre, la famille *AC* convient mieux aux plus grandes vitesses; si une vitesse élevée n'est pas nécessaire, les 74C et 4000B acceptent une plus grande plage de tensions d'alimentation; la famille *HCT* (ou *LS*) est compatible avec les sorties *TTL* bipolaires; les grandes vitesses sont l'affaire des *ACT* (ou *AS*, ou *F*). Dans certaines applications à haute densité (mémoire, microprocesseur), les composants *NMOS* sont préférables, en dépit de leur dissipation de puissance relativement élevée. Pour les fréquences les plus élevées (au-dessus de 100 MHz), vous êtes obligés d'utiliser soit la logique *ECL*, qui « grimpe » jusqu'aux environs de 500 MHz, soit des composants à l'arséniure de gallium, utilisables jusqu'à 4 GHz. Voyez la section 14.15 et le tableau 9.1 pour d'autres considérations sur les familles logiques *CMOS*.

À l'intérieur de chaque famille logique, les sorties sont conçues pour attaquer facilement les entrées, si bien que vous n'avez que rarement à vous soucier des seuils ou des courants d'entrée, etc. Par exemple, avec la *TTL* et la *CMOS*, toute sortie peut attaquer au moins dix entrées (le terme consacré est « sortance »: la *TTL* a une sortance de 10); vous n'avez rien de particulier à faire pour assurer la compatibilité. Nous aborderons dans le prochain chapitre les problèmes de l'interface entre les familles logiques et de l'interface entre les circuits logiques et le monde extérieur.

8.11 Composants à trois états et à collecteur ouvert

Les portes *TTL* et *CMOS* que nous venons de décrire ont des étages de sortie en *push-pull*: la sortie est

maintenue haute ou basse par un transistor bipolaire ou *MOSFET* conducteur. Presque toutes les familles logiques utilisent ce type de circuit (état haut actif ; dans la *TTL*, on l'appelle aussi *totem-pole*, réminiscence des *native Americans*, ou cascode à point milieu) parce qu'il assure une faible impédance de sortie dans les deux états ; les bénéfices annexes sont un temps de commutation plus court et une meilleure immunité au bruit, par comparaison avec la solution simple du transistor avec une polarisation passive par résisteur. Dans le cas de la *CMOS*, il réduit aussi la dissipation de puissance.

Cependant, il y a quelques situations dans lesquelles une sortie active à l'état haut ne convient pas. Par exemple, imaginez un système informatique dans lequel plusieurs organes doivent échanger des données. L'unité centrale, la mémoire et différents périphériques doivent tous être capables d'émettre et de recevoir des mots de 16 bits. Il serait compliqué (euphémisme) de connecter des câbles à seize fils entre tous les organes. La solution est un *bus de données*, un jeu unique de seize lignes accessibles à tous les organes. C'est comme une ligne de téléphone partagée : un seul poste peut « parler » à la fois (émettre des données), mais tous peuvent « écouter » (recevoir des données). Dans un système en bus, il faut définir qui a le droit de parler, et nous voyons apparaître des mots comme « arbitre de bus », « maître de bus » et « commande de bus ».

Les portes (ou tout autre composant) à niveau haut actif ne peuvent pas être connectées à un bus, puisqu'il serait impossible de déconnecter les sorties des lignes de données partagées (les sorties ne peuvent être que HAUTES ou BASSES). Ce qu'il nous faut ici, c'est un type de porte dont la sortie puisse être « ouverte ». De tels composants existent en deux types : à « sortie à trois états » et à « sortie en collecteur ouvert ».

Logique à trois états

La logique à trois états, ou TRI-STATE (marque déposée de National Semiconductor, qui l'a inventée) est une solution élégante. Le nom est trompeur ; il ne s'agit pas d'une logique à trois niveaux de tension. Il s'agit de logique ordinaire à deux niveaux, mais avec un troisième état physique de la sortie : circuit ouvert (figure 8.19). Un entrée de *validation* distincte détermine si la sortie se comporte comme une sortie normale avec deux niveaux actifs ou passe dans le troisième état (circuit ouvert) quels que soient les niveaux logiques présents aux autres entrées. Les sorties à trois états se trouvent dans de nombreux composants logiques : compteurs, verrous, registres, etc. de même que dans des portes et inverseurs. Quand sa sortie est validée, un composant à sortie à trois états se comporte exactement comme un composant ordinaire à deux niveaux actifs ; quand la sortie à trois états est désactivée, elle se déconnecte effectivement de la sortie, si bien qu'un autre composant peut piloter la même ligne de données. Voyons un exemple.

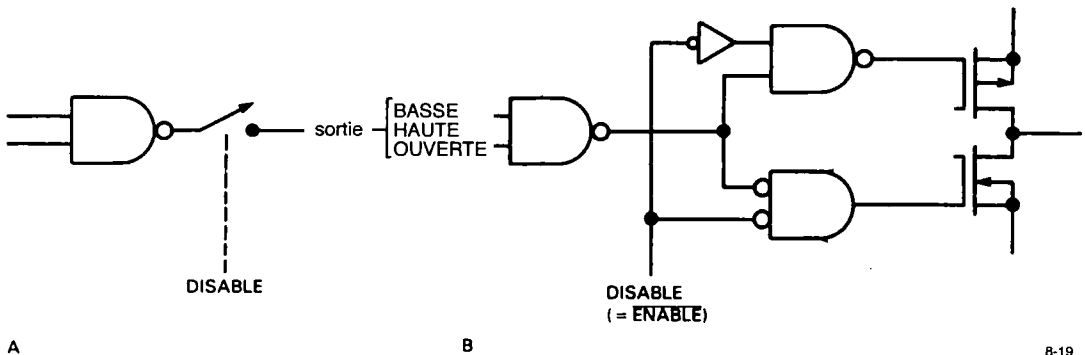
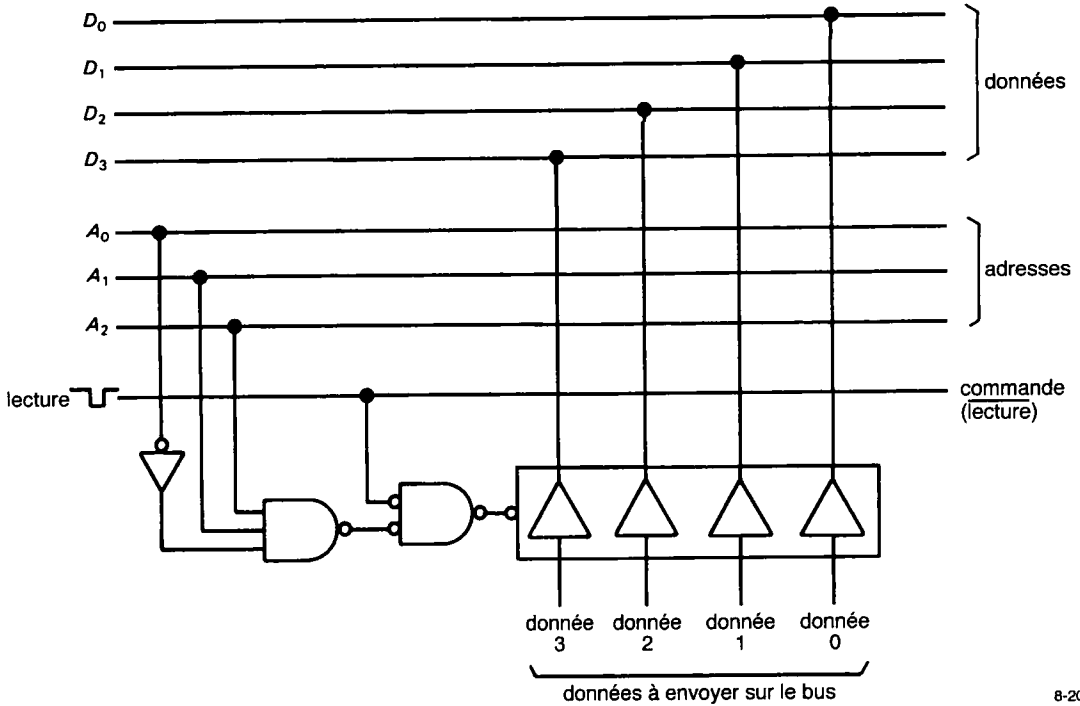


Figure 8.19 - Porte NON-ET CMOS à trois états.
A. Schéma de principe.
B. Schéma interne des portes CMOS.



8-20

Figure 8.20 - Bus de données.

Avec un peu d'avance : les bus de données

Les pilotes à trois états sont largement utilisés dans les bus de données d'ordinateurs. Chaque organe (mémoire, périphériques, etc.) qui doit émettre des données par le bus (partagé) s'y raccorde par des portes à trois états (ou des composants plus complexes, comme des « registres »). Les choses sont disposées astucieusement de telle façon qu'un seul composant puisse avoir les sorties actives à un instant donné, tous les autres ont leurs sorties dans le troisième état (ouvert). Dans la disposition usuelle, chaque composant « sait » qu'il peut émettre des données sur le bus quand il reconnaît son adresse propre sur un jeu de lignes d'adresses et de commande (figure 8.20). Dans ce cas simplifié, le composant est câblé comme port 6 : il surveille les lignes d'adresse A_0 à A_2 et émet des données sur le bus, par les lignes D_0 à D_3 , quand il voit son adresse propre (c'est-à-dire 6) sur les lignes d'adresses et une impulsion de lecture sur la ligne $\overline{\text{READ}}$. Un protocole de bus comme celui-là convient pour beaucoup de systèmes simples, nous en verrons de similaires dans les micro-ordinateurs des chapitres 10 et 11.

Remarquez qu'il faut une logique externe pour éviter que des composants à sorties à trois états qui partagent les mêmes lignes de sorties essaient de parler au même moment (cette situation s'appelle un « conflit de bus »). L'essentiel est que chaque organe ne réponde qu'à une seule adresse.

Logique à collecteur ouvert

L'ancêtre de la logique à trois états est la logique à « collecteur ouvert », qui permet le partage d'une ligne de données unique par les sorties de plusieurs pilotes. Une sortie à collecteur ouvert (ou à drain ouvert) est simplement dépourvue de transistor pour émettre le niveau haut (figure 8.21). Le nom « collecteur ouvert » est bien choisi. Quand vous utilisez ce genre de sortie, vous devez prévoir un résistor de polarisation quelque part entre la ligne de données et la ligne d'alimentation positive. Sa valeur n'est pas critique ; une valeur faible augmente la vitesse et améliore l'immunité au bruit, au prix d'une augmentation de la charge du pilote et d'une dissipation de puissance supplémentaire. Des valeurs de quelques centaines à quelques milliers d'ohms sont

courantes. Si vous voulez attaquer un bus par des portes à collecteur ouvert, il faudrait remplacer les pilotes à trois états de la figure 8.20 par des portes NON-ET à collecteur ouvert et porter au niveau HAUT une entrée de chaque porte pour connecter les sorties au bus ; remarquez que les données émises sur le bus sont inversées. Chaque ligne devra être munie d'un résistor de polarisation raccordé au +5 V.

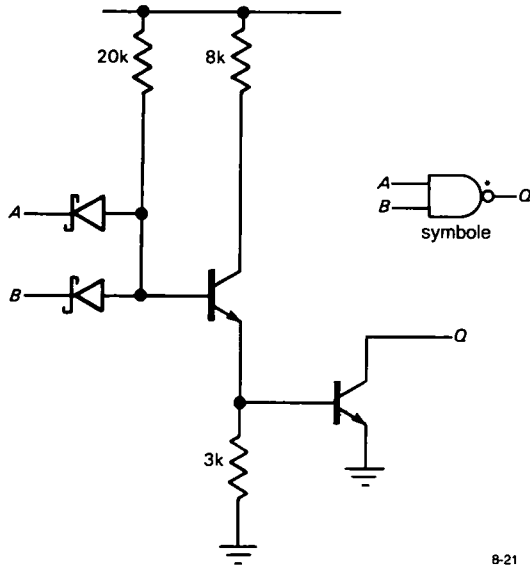


Figure 8.21 - Porte TTL LS NON-ET à collecteur ouvert.

L'inconvénient de la logique à collecteur ouvert est une dégradation de la vitesse et de l'immunité au bruit, par rapport aux composants à niveau haut actif, à cause de la polarisation par un circuit résistif. C'est pourquoi les pilotes à trois états sont presque toujours préférables dans les applications informatiques des bus. Cependant, il existe des situations dans lesquelles on choisit les composants à collecteurs ouverts (ou à drain ouvert) : attaque de charges extérieures, « OU câblé », et bus externes. Voyons-les rapidement.

Attaque de charges extérieures

La logique à collecteur ouvert est utile pour l'attaque de charges reliées à une tension d'alimentation exté-

rieure supérieure à celle du circuit logique. Elle permet par exemple de piloter une lampe à faible courant sous une tension de 12 V, ou de délivrer des signaux logiques avec une excursion de 15 V par la commande d'un résistor relié au +15 V, comme sur la figure 8.22. Le 7406 est un sextuple inverseur à collecteur ouvert, donné pour une tension de claquage de 30 V ; le 40107 est une double porte NON-ET à deux entrées (en boîtier à huit broches) avec un tampon à drain ouvert capable de consommer 120 mA. La série 74450 de « doubles pilotes de périphériques » peut consommer jusqu'à 300 mA à travers des charges raccordées à une source de +30 V ; la série UHP/UDN de Sprague porte les limites à 1 A et 80 V. Le prochain chapitre donnera des précisions sur ces sujets.

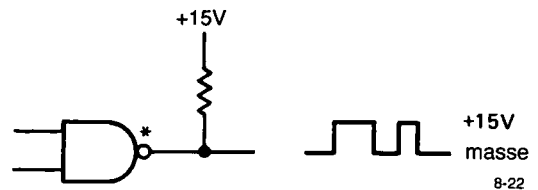


Figure 8.22

OU câblé

Si vous connectez ensemble quelques portes à collecteur ouvert comme le montre la figure 8.23, vous obtenez ce qu'on appelle un « OU câblé » : l'ensemble se comporte dans ce cas comme une porte NON-OU à plus grand nombre d'entrées, dont la sortie passe à l'état BAS si l'une des entrées passe à l'état HAUT. C'est impossible à réaliser avec des sorties actives à l'état haut, lesquelles entreraient en conflit en cas de différence entre les états des sorties individuelles. Vous pouvez combiner des NON-ET et des NON-OU avec ce genre de connexion : la sortie passera à l'état bas si l'une de portes émet un état de sortie BAS. Ce circuit s'appelle un ET câblé puisque la sortie est HAUTE si toutes les sorties sont HAUTES (ouvertes). Les deux dénominations désignent la même chose : c'est un ET câblé en logique positive et un OU câblé en logique négative. Cela vous paraîtra plus clair quand nous aurons vu le théorème de De Morgan, dans la prochaine section.

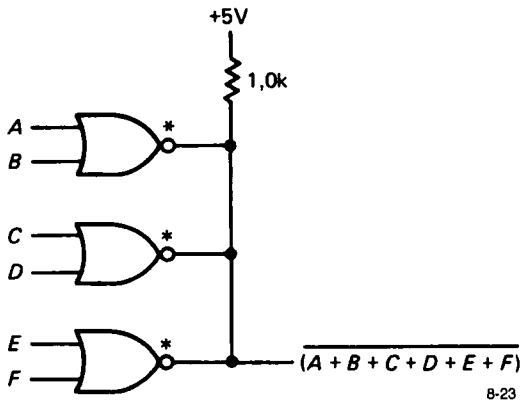


Figure 8.23 - OU câblé.

Les OU câblés ont été utilisés quelque temps au début de l'électronique numérique, mais ils sont rares aujourd'hui ; on ne les trouve plus que dans deux cas : a) dans la famille logique *ECL* (*Emitter Coupled Logic*) à couplage par les émetteurs, on peut considérer que les entrées sont à « émetteur ouvert » et prédisposées au OU câblé ; b) les bus d'ordinateurs comportent des lignes partagées (en particulier la ligne dite d'*interruption*) dont la tâche n'est pas de transmettre des données, mais simplement de signaler qu'*au moins un* des composants réclame un traitement ; dans ce cas, l'utilisation du OU câblé est naturelle, puisqu'il remplit sa tâche sans logique supplémentaire pour éviter les conflits de bus.

Bus externes

Quand la vitesse n'est pas un critère important, on rencontre quelquefois des pilotes à collecteur ouvert pour l'attaque de bus. C'est souvent le cas des bus qui exportent les données des ordinateurs ; les exemples classiques sont les bus de lecteurs de disques et le bus de mesure IEEE-488 (appelé aussi HPIB ou GPIB). Les chapitres 10 et 11 en parlent en détail.

LOGIQUE COMBINATOIRE

Comme nous l'avons vu plus haut dans la section 8.4, on établit en logique numérique une distinction entre *logique combinatoire* et *logique séquentielle*. La logique combinatoire est celle dans laquelle l'état des sorties dépend seulement de l'état présent des entrées et d'une équation caractéristique du circuit. Au

contraire, en logique séquentielle, l'état des sorties dépend, en plus, de l'histoire de l'état des entrées. Les circuits combinatoires peuvent être construits avec des portes seulement, alors que les circuits séquentiels ont besoin d'un sorte de mémoire (bascules). Dans cette section, nous allons explorer les possibilités de la logique combinatoire avant d'entrer dans le monde agité des circuits séquentiels.

8.12 Identités logiques

Un exposé de la logique combinatoire ne saurait être complet sans les identités du tableau 8.3. La plupart sont évidentes, les deux dernières forment le théorème de De Morgan, essentiel dans la conception de circuits logiques.

Tableau 8.3 - Identités logiques

$ABC = (AB)C = A(BC)$
$AB = BA$
$AA = A$
$A1 = A$
$A0 = 0$
$A(B+C) = AB + AC$
$A + AB = A$
$A + BC = (A + B)(A + C)$
$A + B + C = (A + B) + C = A + (B + C)$
$A + B = B + A$
$A + A = A$
$A + 1 = 1$
$A + 0 = A$
$\bar{\bar{1}} = 0$
$\bar{\bar{0}} = 1$
$A + \bar{A} = 1$
$A\bar{A} = 0$
$\bar{\bar{A}} = A$
$A + \bar{A}B = A + B$
$\overline{(A + B)} = \bar{A} \bar{B}$
$\overline{(AB)} = \bar{A} + \bar{B}$

Exemple : porte OU exclusif

Nous allons illustrer les applications de ces identités par un exemple : la réalisation d'une porte OU exclusif au moyen de portes ordinaires. La figure 8.24

représente la table de vérité d'une porte OUex. Nous constatons en l'analysant que la sortie n'est à 1 que si $(A,B) = (0,1)$ ou $(1,0)$, donc nous pouvons écrire

$$A \oplus B = \bar{A}B + A\bar{B}$$

d'où nous déduisons la réalisation de la figure 8.25. Cependant, cette solution n'est pas unique. En appliquant les identités, nous trouvons

$$A \oplus B = A\bar{A} + A\bar{B} + B\bar{A} + B\bar{B}$$

$$(A\bar{A} = B\bar{B} = 0)$$

$$= A(\bar{A} + B) + B(\bar{A} + \bar{B})$$

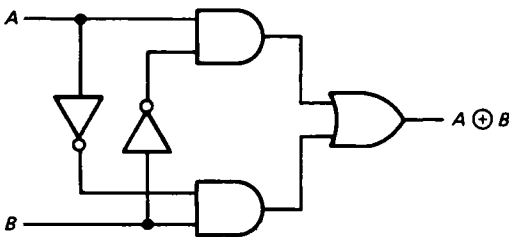
$$= A(\bar{A}\bar{B}) + B(\bar{A}\bar{B})$$

$$= (A + B)(\bar{A}\bar{B})$$

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

8-24

Figure 8.24 - OU exclusif.



8-25

Figure 8.25 - Réalisation d'un OU exclusif.

(Dans le premier pas, nous avons utilisé le truc qui consiste à ajouter deux quantités égales à zéro ; dans le troisième pas, nous avons utilisé le théorème de De Morgan.) La réalisation est celle de la figure 8.26. Il y a d'autres moyens de construire un OU exclusif. Essayez l'exercice suivant.

Exercice 8.11

Montrez par des manipulations logiques que

$$A \oplus B = \bar{A}B + \bar{A}\bar{B}$$

$$A \oplus B = (A + B)(\bar{A} + \bar{B})$$

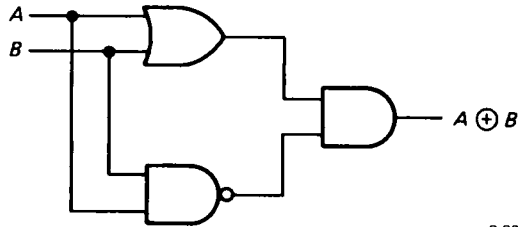
Vous vous assurerez que c'est vrai par l'examen de la table de vérité et par les gesticulations adéquates.

Exercice 8.12

Que sont les expressions suivantes :

a) 0.1, b) 0 + 1, c) 1.1, d) 1 + 1, e) $A(A + B)$,

f) $A(\bar{A} + B)$, g) A OUex A , h) A OUex \bar{A} ?



8-26

Figure 8.26 - Autre OU exclusif.

8.13 Simplification et tableaux de Karnaugh

Puisque la réalisation d'une fonction logique (même aussi simple qu'un OU exclusif) n'est pas unique, il est souvent souhaitable de trouver pour une fonction donnée le circuit le plus simple ou le plus facile à construire. Beaucoup de grands esprits ont travaillé sur ce problème et plusieurs méthodes sont disponibles, dont des méthodes algébriques qui peuvent être codées en vue du traitement par un ordinateur. Pour les problèmes qui ne mettent en jeu que quatre entrées ou moins, le tableau de Karnaugh est une des méthodes les plus intéressantes ; elle vous permet aussi de trouver une expression logique (si vous ne la connaissez pas) une fois que la table de vérité est écrite.

Nous allons illustrer cette méthode par un exemple. Supposez que vous voulez construire un circuit logique qui compte les suffrages. Imaginez que vous avez trois entrées en logique positive (0 ou 1) et une sortie (0 ou 1). La sortie doit être à 1 si au moins deux des entrées sont à 1.

8. ÉLECTRONIQUE NUMÉRIQUE

Première étape. Construire une table de vérité :

A	B	C	Q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Toutes les combinaisons possibles doivent être représentées, avec la sortie correspondante. Repérez par un X les cas où la valeur de sortie est indifférente.

Deuxième étape. Construire le tableau de Karnaugh. Ce tableau est comparable à la table de vérité, mais les variables sont représentées sur deux axes. De plus, elles sont disposées de telle façon qu'un seul bit d'entrée change d'état au passage d'une case du tableau à une case adjacente (figure 8.27).

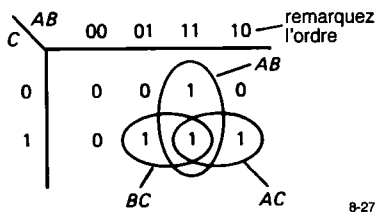


Figure 8.27 - Tableau de Karnaugh.

Troisième étape. Identifier sur le tableau les groupes de 1 (vous pourriez aussi choisir les groupes de 0) ; les trois bulles englobent les expressions logiques AB , AC et BC . Finalement, vous lisez la fonction requise, dans ce cas

$$Q = AB + AC + BC$$

avec la réalisation matérielle de la figure 8.28. Le résultat semble évident maintenant. Nous aurions pu lire les groupes de 0 à la place des groupes de 1 pour obtenir

$$\bar{Q} = \bar{A}\bar{B} + \bar{A}\bar{C} + \bar{B}\bar{C}$$

ce qui peut se révéler plus utile si les compléments des entrées, \bar{A} , \bar{B} et \bar{C} , existent déjà en quelque point du circuit.

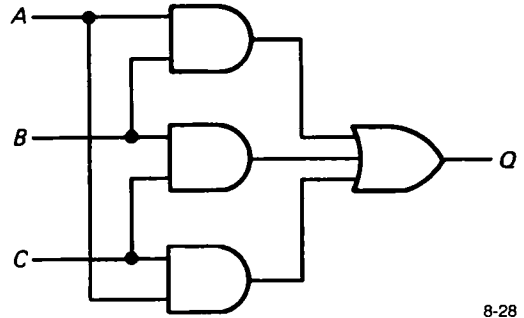
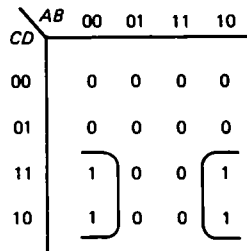


Figure 8.28

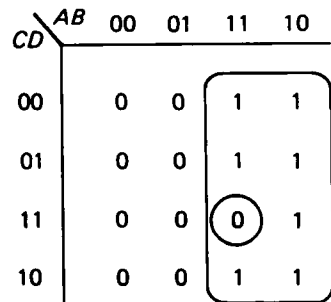
Commentaires sur le tableau de Karnaugh

1. Rechercher des groupes de 2, 4 ou 8 cases ; leur expression logique est toujours simple.
2. Plus le bloc que vous décrivez est grand, plus l'expression logique est simple.
3. Les bords du tableau de Karnaugh se raccordent. Par exemple, le tableau de la figure 8.29 est décrit par $Q = \bar{B}C$.



8-29

Figure 8.29



8-30

Figure 8.30

4. Un bloc de 1 avec seulement un ou deux 0 peut être décrit comme sur la figure 8.30, avec l'expression $Q = A \overline{(BCD)}$
5. Les X (sans importance) sont des *jokers*. Vous choisirez de les utiliser comme des 1 ou comme des 0 pour produire l'expression logique la plus simple.
6. Un tableau de Karnaugh risque de ne pas donner directement la meilleure solution : une expression compliquée peut quelquefois trouver une réalisation plus simple, par exemple si certains des termes existent déjà dans votre circuit, ou si vous pouvez utiliser les résultats intermédiaires (ou d'autres termes) comme entrées. De plus, la réalisation de OU exclusifs n'est pas évidente dans les tableaux de Karnaugh. Enfin, les contraintes des boîtiers (comme le fait que les portes à deux entrées sont logées par quatre dans un circuit intégré) comptent aussi dans le choix de la réalisation finale. Quand les fonctions logiques sont réalisées avec des composants logiques programmables, c'est la structure interne (ET programmables, OU fixes) qui impose la forme de la réalisation finale.

Exercice 8.13

Dessinez le tableau de Karnaugh d'un circuit logique qui détermine si un entier à trois bits (de 0 à 7) est premier (considérez que 0, 1 et 2 ne sont pas premiers). Montrez une réalisation avec des portes à deux entrées.

Exercice 8.14

Trouvez une logique qui effectue la multiplication de deux nombres non signés à deux bits (de 0 à 3) et donne un résultat sur quatre bits. Astuce : utilisez un tableau de Karnaugh distinct pour chaque bit de sortie.

8.14 Fonctions combinatoires intégrées

Vous pouvez élaborer au moyen de tableaux de Karnaugh une logique qui effectue des fonctions assez compliquées comme l'addition binaire ou la comparaison de grandeurs, le contrôle de parité, le multiplexage (la sélection d'une ou plusieurs entrées définies par une adresse binaire) etc. Dans le monde réel, les fonctions les plus complexes sont réalisées par circuits intégrés à échelle moyenne (MSI,

Medium Scale Integration, à partir d'une centaine de portes sur un circuit intégré). Bien que beaucoup de ces circuits intégrés mettent en jeu des bascules, nous allons les aborder brièvement, car beaucoup d'entre elles sont des fonctions combinatoires qui ne font appel qu'à des portes. Voyons quel genre d'animaux vit dans le zoo combinatoire à densité d'intégration moyenne.

Quadruple sélecteur à deux entrées

Le quadruple sélecteur à deux entrées est un circuit intégré très utile. Il remplit pour les signaux logiques la fonction d'un commutateur à quatre circuits et deux positions. Le principe est celui de la figure 8.31, les entrées A sont transmises aux sorties respectives Q quand l'entrée de sélection (SELECT) est au niveau BAS ; les entrées B apparaissent sur les sorties quand l'entrée de sélection est HAUTE. L'entrée de validation ENABLE à l'état HAUT fait passer toutes les sorties au niveau BAS. Cette notion est importante, nous y reviendrons. Voici la table de vérité, avec une illustration du sens des X :

entrées				sorties
\bar{E}	SEL	A_n	B_n	Q_n
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

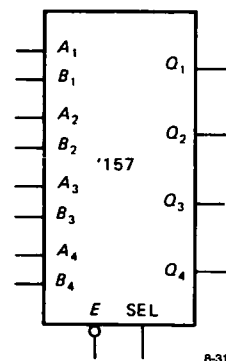


Figure 8.31 - Quadruple sélecteur à deux entrées.

8. ÉLECTRONIQUE NUMÉRIQUE

La figure 8.31 et le tableau précédent correspondent au circuit intégré 74xx157. La même fonction est disponible aussi avec les sorties inversées (74xx158) et avec des sorties à trois états (vrai : 74xx257, inversé : 74xx258).

🔗 Exercice 8.15

Montrez comment faire un sélecteur à deux entrées au moyen d'une porte AOI (ET-OU-INVERSE).

Bien que la fonction d'un sélecteur puisse être remplie par un inverseur mécanique dans certains cas, la porte est largement préférable, pour plusieurs raisons : a) elle est moins chère ; b) tous les canaux sont inversés simultanément et rapidement ; c) elle peut être commandée, quasi-instantanément, par un niveau logique produit ailleurs dans le circuit ; d) même si la commutation doit être commandée par un interrupteur de la face avant, il vaut mieux ne pas promener des signaux logiques dans des câbles et des interrupteurs, pour éviter la dégradation du signal et la captation de parasites par effet capacitif. Avec un sélecteur statique commandé par une tension continue, vous gardez les signaux logiques sur la platine et vous bénéficiez de la simplicité du câblage (une seule ligne avec une polarisation et un interrupteur vers la masse). On appelle « commutation à froid » cette sorte de commutation à distance, par une tension continue, des fonctions d'un appareil ; cette méthode est préférable à la commutation directe des fils « chauds ». En plus des autres avantages, la commutation à froid permet de découpler les lignes de commande pour éliminer les parasites, alors qu'on ne peut pas découpler les lignes de signal ; nous en verrons quelques exemples plus loin.

Portes analogiques

Comme nous l'avons expliqué dans les sections 3.11 et 3.12 (Vol. 1), il est possible de construire des « portes analogiques » avec une paire de MOSFET complémentaires en parallèle, de telle façon qu'un signal d'entrée (analogique) de tension comprise entre V_{DD} et la masse soit appliqué à la sortie à travers une faible résistance (quelques centaines d'ohms), ou bien laissé en l'air (résistance infinie). Vous vous rappelez peut-être que ce genre de commutateur ne fait pas de différence entre l'entrée et la sortie, qu'il

est bidirectionnel. Les portes analogiques fonctionnent parfaitement avec les niveaux logiques CMOS, elles sont largement utilisées dans les circuits logiques CMOS. La figure 8.32 représente la disposition du quadruple « commutateur bidirectionnel » CMOS 4066. Chaque commutateur est doté d'une entrée de commande distincte ; une entrée HAUTE ferme l'interrupteur, une entrée BASSE l'ouvre. Remarquez que les portes analogiques n'ont aucune sortie ; ce sont de simples interrupteurs, elles ne font que transmettre les signaux logiques de l'entrée à la sortie, sans apporter aucune capacité de piloter des entrées.

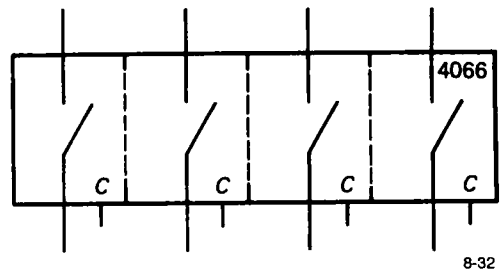


Figure 8.32 - Quadruple porte analogique.

Les portes analogiques permettent de construire des sélecteurs à deux entrées ou plus, utilisables avec des niveaux logiques CMOS ou des signaux analogiques. Pour effectuer la sélection entre de nombreuses entrées, vous pouvez utiliser une série de portes analogiques (avec un décodage d'adresse, comme nous en verrons plus loin, pour délivrer les signaux de commande). Cette fonction logique utile est connue sous le nom de multiplexeur.

🔗 Exercice 8.16

Montrez comment faire un sélecteur à deux entrées avec des portes analogiques. Vous aurez besoin d'un inverseur.

Vous pouvez le faire aussi sans inverseur.

Multiplexeurs

Le sélecteur à deux entrées est connu sous le nom de multiplexeur à deux entrées. Les multiplexeurs existent aussi en versions à quatre, huit et seize entrées (la version à quatre entrées se trouve en double exem-

plaire dans le même boîtier). Une adresse binaire sert à sélectionner celle des entrées dont le signal apparaît à la sortie. Par exemple, un multiplexeur à huit entrées possède une entrée d'adresse à trois bits pour sélectionner l'entrée de données (figure 8.33). Le multiplexeur numérique représenté est du type 74xx151. Il est doté aussi d'une entrée de validation (STROBE) active au niveau BAS, il délivre le signal vrai et son complément. Quand la puce est désactivée (STROBE au niveau HAUT), la sortie Q est BASSE et la sortie \bar{Q} est HAUTE, indépendamment du niveau des entrées et des adresses.

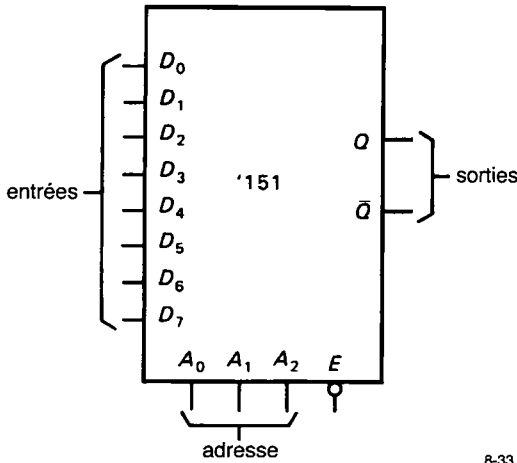


Figure 8.33 - Multiplexeur à huit entrées.

8-33

En *CMOS*, il existe deux sortes de multiplexeurs. Le premier type est destiné uniquement aux signaux numériques, avec une régénération « propre » des signaux de sortie en fonction des signaux d'entrée ; les multiplexeurs *TTL* aussi fonctionnent de cette façon, par exemple le type 74xx153. L'autre type de multiplexeur *CMOS* est analogique et bidirectionnel ; en fait il s'agit simplement d'un réseau de portes analogiques. Les multiplexeurs *CMOS* 4051 et 4053 sont de ce dernier type (n'oubliez pas que la logique à multiplexeurs analogiques n'a aucune sortance). Comme les portes analogiques sont bidirectionnelles, ces multiplexeurs sont aussi des démultiplexeurs ou des décodeurs. Nous y viendrons ensuite.

🔑 Exercice 8.17

Montrez comment faire un multiplexeur à quatre entrées en utilisant a) des portes ordinaires, b) des portes avec sorties à trois états et c) des portes analogiques. Dans quelles circonstances la solution c) est-elle préférable ?

Que faire si le nombre de signaux à multiplexer est supérieur au nombre d'entrées du multiplexeur ? Cette question nous amène au domaine plus général de l'« extension » des circuits intégrés (l'utilisation de plusieurs puces aux possibilités limitées pour obtenir des possibilités plus étendues) ; elle s'applique aux décodeurs, aux mémoires, aux registres à

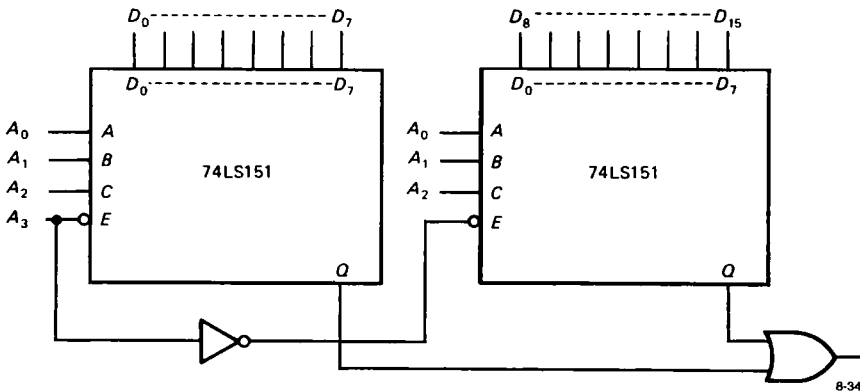


Figure 8.34 - Extension de multiplexeurs.

8-34

décalage, à la logique arithmétique, aussi bien qu'à d'autres fonctions. Dans ce cas, la réponse est simple (figure 8.34). Nous avons « étendu » deux multiplexeurs à huit entrées 74LS151 pour en faire un multiplexeur à seize entrées. Naturellement, il faut un bit d'adresse supplémentaire ; c'est lui qui est utilisé pour activer l'un ou l'autre des circuits intégrés. La puce désactivée maintient sa sortie Q au niveau BAS, donc une porte OU suffit pour combiner les deux sorties. Le travail est encore plus facile avec des sorties à trois états, puisque vous pouvez mettre les sorties en parallèle directement.

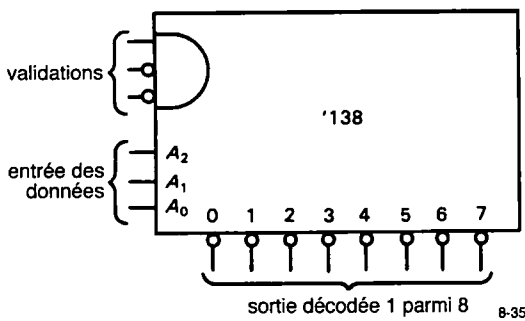


Figure 8.35 - Décodeur 1 parmi 8.

Démultiplexeurs et décodeurs

Un démultiplexeur prend un signal d'entrée et le dirige vers une des sorties possibles, en fonction d'une adresse binaire. Les autres sorties sont maintenues dans leur état inactif ou laissées en circuit ouvert, suivant le type de démultiplexeur. Un décodeur est similaire, à ceci près que l'adresse est la seule entrée, elle est décodée pour activer une sortie parmi n sorties possibles. La figure 8.35 montre l'exemple du décodeur un parmi huit de type 74xx138. La sortie qui correspond aux données d'entrée sur trois bits passe à l'état BAS, toutes les autres restent à l'état HAUT. Ce décodeur particulier possède trois entrées de validation qui doivent toutes être actionnées (deux à l'état BAS, une à l'état HAUT) faute de quoi toutes les sorties restent à l'état HAUT. L'usage courant de ce décodeur consiste à déclencher différentes actions en fonction de l'état d'un compteur qui pilote les entrées (nous y reviendrons). Les décodeurs sont utilisés couramment dans les montages à microprocesseur pour déclencher différentes actions en fonction de

l'adresse ; ce sujet sera traité en détail dans le chapitre 10. L'autre utilisation courante consiste à exécuter une séquence d'actions commandées en fonction d'une adresse croissante déterminée par un compteur binaire (section 8.25). Le 74xx138 a un cousin proche, le 74xx139 : un double décodeur un parmi quatre avec une seule entrée de validation, active à l'état BAS, pour chaque section.

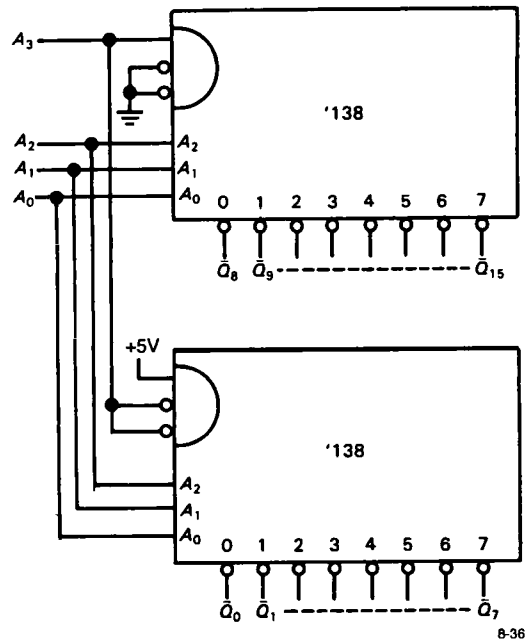


Figure 8.36 - Extension de décodeurs.

Exercice 8.18

Extension, encore : construisez un décodeur 1 parmi 64 au moyen de neuf circuits 138. Astuce : utilisez l'un d'eux comme tableau de commandes pour valider les autres.

En logique CMOS, les multiplexeurs à portes analogiques sont aussi des démultiplexeurs, puisque les commutateurs sont bidirectionnels. Quand on les utilise de cette façon, il ne faut pas oublier que les sorties inutilisées restent en circuit ouvert ; un résistor de polarisation, ou l'équivalent, est indispensable pour leur assurer un niveau logique défini (comme avec les portes TTL à collecteur ouvert).

Une autre sorte de décodeur existe dans toutes les familles logiques. Par exemple, le 74xx47, décodeur

de DCB (décimal codé en binaire) en sept segments. Il reçoit en entrée un code DCB et pilote par ses sorties un afficheur à sept segments à LED, de façon à afficher le chiffre décimal correspondant au code. Ce type de circuit est en réalité un « convertisseur de code », mais on l'appelle couramment décodeur. Le tableau 8.6 à la fin de ce chapitre reprend la liste des décodeurs disponibles.

Exercice 8.19

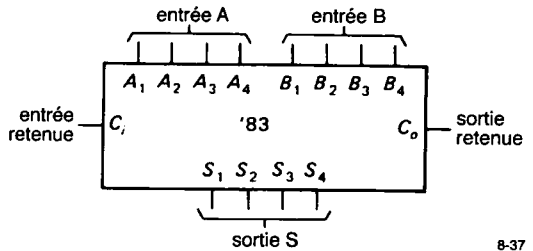
Dessinez un décodeur de DCB en décimal (de 1 à 10) au moyen de portes.

Codeur de priorité

Le codeur de priorité délivre un code correspondant à l'adresse de l'entrée active la plus haute. Il est particulièrement utile dans les convertisseurs analogique/numérique à « conversion parallèle » (voir le chapitre suivant) et dans les montages à microprocesseurs. L'exemple classique est le 74xx148, codeur de priorité à huit entrées (sortie sur trois bits). Le 74xx147 code dix entrées.

Exercice 8.20

Dessinez un codeur « simple » : il donnera l'adresse à deux bits d'une entrée HAUTE parmi quatre (les autres doivent être BASSES).



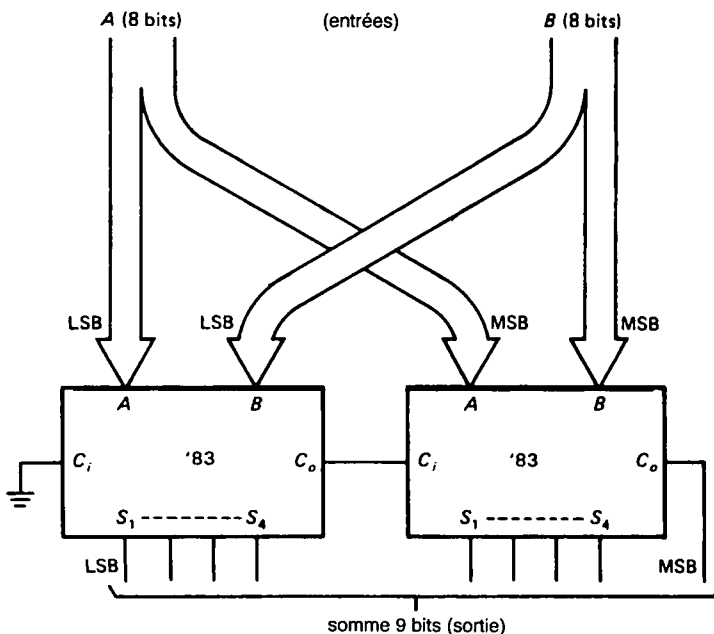
8-37

Figure 8.37 - Additionneur complet à quatre bits.

Additionneurs

et autres circuits intégrés arithmétiques

La figure 8.37 montre un « additionneur complet à quatre bits ». Il ajoute le nombre à quatre bits A_i au nombre à quatre bits B_i , il donne la somme à quatre bits S_i et un bit de retenue C_o . Les additionneurs peuvent être « étendus » pour additionner de grands nombres : l'entrée de retenue C_i de l'additionneur « complet » est prévue pour recevoir la retenue donnée par la sortie de l'additionneur précédent. La figure 8.38 montre comment additionner deux nombres à huit bits.



8-38

Figure 8.38 - Extension d'un additionneur.

8. ÉLECTRONIQUE NUMÉRIQUE

Un circuit connu sous le nom d'unité arithmétique et logique (ALU) est souvent utilisé pour effectuer des additions. Il est capable en fait d'effectuer de nombreuses autres opérations. Par exemple, l'ALU à quatre bits 74xx181 (extensible à des mots de format plus grand) peut effectuer des additions, des soustractions, des décalages de bits, la comparaison de grandeurs et quelques autres opérations. Les additionneurs et les ALU effectuent leurs opérations en quelques nanosecondes ou dizaines de nanosecondes, suivant la famille logique.

Les circuits multiplieurs spécialisés existent en configurations 8 bits par 8 bits ou 16 bits par 16 bits. Une variante particulièrement adaptée au traitement numérique des signaux est le « multiplieur-accumulateur » (MAC), qui accumule une somme de produits ; ces circuits sont disponibles en tailles de 32 x 32, avec un produit à 64 bits, plus quelques bits pour éviter le débordement de la somme. Les MAC et les multiplieurs CMOS ont une vitesse typique de 25 ns à 50 ns ; les multiplieurs ECL sont beaucoup plus rapides, 5 ns pour une multiplication de 16 bits par 16 bits.

Le *corrélateur* est un autre circuit arithmétique pratique pour le traitement numérique du signal ; il compare les bits homologues de deux chaînes de bits et calcule le nombre de bits qui correspondent. Un circuit corrélateur typique compare deux mots de 64 bits, qui peuvent être décalés dans des registres à décalage internes. Toute combinaison de bits peut être ignorée (« masquée ») pour la comparaison. Les vitesses typiques sont de 30 ns, c'est-à-dire qu'un train de bits peut être décalé à 35 MHz, avec une corrélation de 7 bits à chaque top de l'horloge. Une variante, connue sous le nom de FIR (filtre à réponse impulsionnelle finie) donne la somme réelle (avec retenue) du produit d'une paire d'entiers ; les tailles typiques sont des entiers à quatre bits ou à dix bits, avec des longueurs de chaîne de trois à huit mots (extensible à des tailles supérieures, naturellement).

Les circuits arithmétiques les plus complexes sont les *processeurs à virgule flottante*, qui effectuent la comparaison, la somme, le produit, de même que les opérations trigonométriques, exponentielles et racines carrées. Ils sont conçus en général pour tra-

vailer de concert avec un microprocesseur déterminé. Ils se conforment à un standard pratique, IEEE-P754, qui spécifie la taille des mots (jusqu'à 80 bits), le format, etc. Les exemples (avec le microprocesseur correspondant) sont le 80387 (80386) et le 68881 (68020). Ce sont des calculateurs prodiges, avec des vitesses de 10 Mflops (millions d'opérations en virgule flottante, *FLoating point OPerations*, par seconde) ou plus.

Comparateurs de module

La figure 8.39 montre un comparateur de module à quatre bits. Il détermine la grandeur relative des nombres d'entrée A et B et vous dit par ses sorties si $A < B$, $A = B$ ou $A > B$. Des entrées supplémentaires permettent l'extension à des nombres de plus de quatre bits.

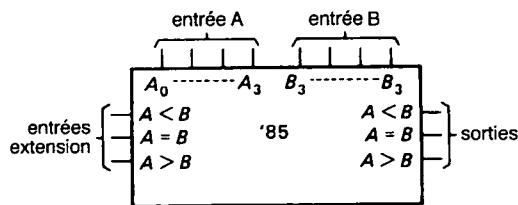


Figure 8.39 - Comparateur de modules.

Exercice 8.21

Construisez un comparateur de module, au moyen de portes OU exclusif, qui dira si deux nombres de quatre bits A et B sont égaux.

Le tableau 8.7 à la fin du chapitre donne une liste des comparateurs de module disponibles.

Générateurs/contrôleurs de parité

Ce circuit est utilisé pour produire un « bit de parité », ajouté à un mot lors de l'émission (ou de l'enregistrement) de données, et pour le vérifier lors de la réception (ou de la lecture). L'usage [critiquable] veut que l'imparité (un nombre impair de bits à 1 dans le mot) s'appelle « parité impaire ». [Ainsi soit-il.] Le générateur de parité 74xx280, par exemple, accepte des mots de neuf bits et délivre un bit de parité et un bit d'imparité (« parité impaire »). Le principe de base est un réseau de portes OU exclusif.

🔗 Exercice 8.22

Imaginez un moyen de construire un générateur de parité au moyen de portes OU exclusif.

Composants logiques programmables

Vous pouvez construire votre propre logique combinatoire ou séquentielle sur une puce, en utilisant des circuits intégrés qui contiennent un réseau de portes et des interconnexions programmables. Il en existe de plusieurs sortes, dont les PAL (*Programmable Logic Array*) et GAL (*Generic Array Logic*). Les PAL, en particulier, sont devenues très accessibles et souples ; elles devraient faire partie de l'attirail de tout concepteur ; nous les décrivons dans la section suivante.

◇ **Quelques autres fonctions étranges**

Beaucoup d'autres types de circuits à densité d'intégration moyenne méritent d'être connus. Par exemple, vous pouvez trouver en CMOS un circuit intégré de « logique majoritaire » qui vous dit si une majorité parmi n entrées est à 1. Il existe aussi un circuit qui donne le complément à 9 d'un nombre DCB. Un circuit intégré à « décalage circulaire » décale un mot d'entrée d'un nombre n (définissable) de bits et peut être étendu à n'importe quelle largeur.

8.15 Réalisation de tables de vérité arbitraires

Heureusement, la plupart des circuits numériques ne résultent pas d'un assemblage farfelu de portes pour réaliser une fonction logique complexe. En fait, il se trouve des circonstances dans lesquelles vous devez câbler une table de vérité compliquée, avec un nombre de portes qui devient dément. Vous êtes en droit de vous demander s'il n'y a pas une autre solution. Il en existe plusieurs. Nous allons examiner brièvement dans cette section l'utilisation des multiplexeurs et démultiplexeurs pour réaliser des tables de vérité arbitraires. Nous verrons ensuite les méthodes, généralement plus puissantes, qui mettent en œuvre des circuits logiques programmables, en particulier les ROM et les PAL.

◇ **Multiplexeurs utilisés en tables de vérité généralisées**

Il est évident qu'un multiplexeur à n entrées peut être utilisé comme une table de vérité à n cas, sans compo-

sant extérieur, par le simple raccordement de ses entrées aux niveaux HAUT ou BAS. Par exemple, la figure 8.40 montre un circuit qui indique si le nombre binaire à trois bits présenté à l'entrée est premier.

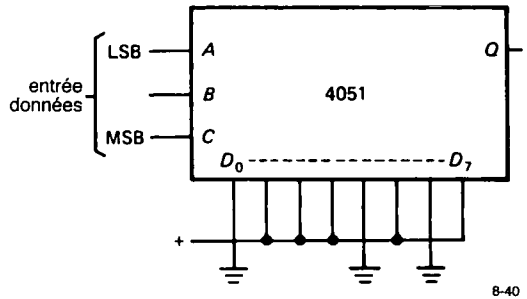


Figure 8.40

Exemple moins évident : un multiplexeur à n entrées peut être utilisé pour produire une table de vérité à $2n$ cas, avec au maximum un inverseur extérieur. La figure 8.41 montre un circuit qui indique si un mois donné de l'année compte 31 jours ; le mois (de 1 à 12) est spécifié par une entrée à quatre bits. L'astuce à retenir est que pour un état donné de l'adresse appliquée au multiplexeur, la sortie (en fonction du bit restant B) doit être HAUT, BAS, B ou \bar{B} ; l'entrée correspondante du multiplexeur est fixée au niveau logique HAUT, BAS, reliée à B ou à son complément.

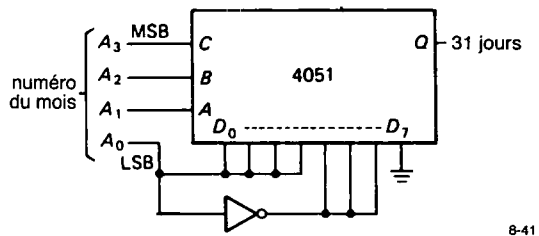


Figure 8.41

🔗 Exercice 8.23

Schéma de la figure 8.41. Dresser une table qui montre si un mois donné compte 31 jours, le numéro du mois est indiqué en binaire. Groupez les mois par paires, en fonction des trois bits de poids fort de l'adresse. Pour chaque paire, déterminez

comment Q (« égale 31 ») dépend du bit de poids faible de l'adresse, A_0 . Comparez avec la figure 8.41. Enfin, vérifiez (en comptant sur vos doigts ou en récitant un poème) que le circuit indique effectivement si un mois a 31 jours.

Remarque malicieuse : il apparaît que la table de vérité peut être réalisée avec une seule porte OU exclusif, si vous tirez profit des X pour les mois qui n'existent pas ! Essayez-vous à ce défi. Voilà une occasion de vous exercer à l'utilisation des tableaux de Karnaugh.

◊ *Décodeurs utilisés en tables de vérité généralisées*

Les décodeurs sont un autre raccourci pratique pour la logique combinatoire, en particulier dans les situations où vous avez besoin de plusieurs sorties simultanées. Par exemple, élaborons un circuit qui convertira le code DCB en excess-3. Voici la table de vérité :

décimal	DCB	XS3	décimal	DCB	XS3
0	0000	0011	5	0101	1000
1	0001	0100	6	0110	1001
2	0010	0101	7	0111	1010
3	0011	0110	8	1000	1011
4	0100	0111	9	1001	1100

Nous utilisons le nombre d'entrée (4 bits) comme adresse du décodeur, puis les sorties décodées (négatives) comme entrées pour plusieurs portes OU, une par bit de sortie, comme le montre la figure 8.42. Remarquez que ce principe dispense les bits de sortie de s'exclure mutuellement. Un dispositif similaire pourrait servir d'automate fini pour piloter une machine à laver, dans laquelle les différentes fonctions sont enclenchées à chaque état de sortie (vidange, remplissage, essorage, etc.). Nous verrons bientôt comment produire des codes binaires espacés également dans le temps. Les sorties individuelles du décodeur s'appellent *miniterms* (contraction de terme minimal), elles correspondent aux cases d'un tableau de Karnaugh.

ROM et logique programmable

Il s'agit de circuits intégrés qui permettent, en gros, la programmation de leurs connexions internes. Dans

ce sens, ils sont réellement doués de mémoire et ils seront étudiés plus loin, avec les bascules, les registres, etc. Cependant, une fois programmés, ils se comportent exactement comme les composants de logique combinatoire (bien que leur logique soit séquentielle ; voir la section 8.27) et leur utilité est telle qu'il serait impardonnable de ne pas les étudier maintenant.

ROM. Une ROM (*Read Only Memory*, mémoire à lecture seule), contient une combinaison de bits (typiquement quatre ou huit bits, avec des sorties parallèles) pour chaque adresse distincte appliquée à ses entrées. Par exemple, une ROM de 1 K x 8 bits délivre huit bits de sortie pour chacun des 1024 états d'entrée, spécifiés par une adresse à dix bits (figure 8.43). Toute table de vérité combinatoire peut donc être stockée dans une ROM, pourvu qu'il y ait assez de lignes d'entrées (adresses). La ROM de 1 Ko ci-dessus pourrait servir à réaliser un multiplieur de quatre bits par quatre bits. Dans ce cas, la limite est fixée par la « largeur » (8 bits), et non par la « profondeur » (10 bits).

Les ROM (comme les composants logiques programmables) ne sont pas *volatiles*, c'est-à-dire que leur contenu est conservé même quand l'alimentation est coupée. Il en existe plusieurs variétés de base, en fonction de la méthode de programmation : a) les ROM programmées par masque contiennent une combinaison de bits définie lors de la fabrication. b) Les ROM programmables (PROM) sont programmées par l'utilisateur : elles comportent de minuscules connexions qui peuvent être interrompues (comme des fusibles) par l'application de signaux d'adresse et de commande adéquats ; elles sont généralement très rapides (de 25 à 50 ns), elles consomment une puissance relativement importante (jusqu'à 1 W), elles sont de taille réduite à moyenne (de 32 octets à 8 Ko). c) Les PROM effaçables (EPROM) stockent leurs bits sous la forme de charges dans des grilles MOS flottantes ; de ce fait elles peuvent être effacées par l'exposition à une lumière ultra-violette intense pendant quelques dizaines de minutes (elles possèdent à cet effet une fenêtre en quartz) ; elles existent en versions *NMOS* et *CMOS*, sont plutôt lentes (200 ns), consomment peu

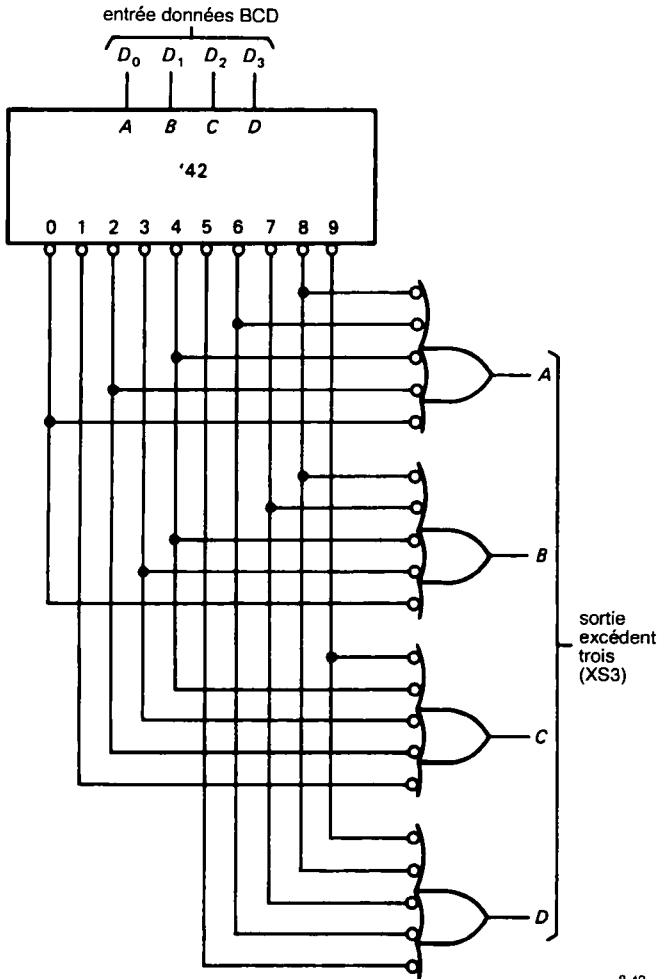


Figure 8.42 - Conversion de code par terme minimal : de DCB en excès-3 (un code obsolète, vestige de la première édition).

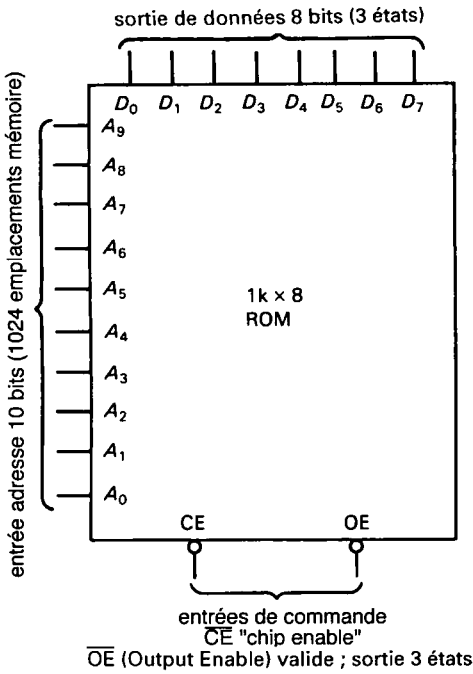
8-42

d'énergie (en particulier en mode d'attente), sont de grande taille (de 8 Ko à 128 Ko). Les EPROM CMOS récentes approchent la vitesse des bipolaires (35 ns). Une variante nommée OTP (*One Time Programmable*) se programme une seule fois ; la puce est identique mais le boîtier est dépourvu de fenêtre d'effacement, pour l'économie et la solidité. d) Les EPROM effaçables électriquement (EEPROM) se comportent comme des EPROM, mais elles peuvent être effacées électriquement, sans quitter le circuit, avec les tensions d'alimentations normales (+5 V).

Les ROM sont très utilisées dans les applications informatiques (ordinateurs et microprocesseurs), où elles stockent les programmes terminés et les tables

de valeurs ; nous les retrouverons dans le chapitre 11. Néanmoins, pensez aux petites ROM pour remplacer des réseaux compliqués de portes.

Logique programmable. Les PAL (*Programmable Array Logic*, marque déposée de Monolithic Memories Inc.) et les PLA (*Programmable Logic Array*) sont les deux sortes principales de logique programmable. Il s'agit de circuits intégrés qui comportent de nombreuses portes dont les interconnexions peuvent être programmées (comme dans des ROM) pour réaliser les fonctions désirées. Elles existent en bipolaire et en CMOS ; les bipolaires utilisent des connexions fusibles (programmables une fois), les CMOS utilisent des grilles flottantes (effa-



8-43

Figure 8.43

çables aux ultra-violetes ou électriquement). Vous ne pouvez pas programmer n'importe quelle interconnexion, car vous êtes limité par la structure interne. La figure 8.44 montre la conception combinatoire (sans registres) des PAL et PLA. Pour que le schéma reste simple, les portes ET et OU sont représentées avec une seule entrée, mais en fait chacune possède autant d'entrées qu'il y a d'intersections entre la ligne horizontale et les lignes verticales.

Chaque sortie (à trois états) d'une PAL combinatoire est celle d'une porte OU dont chaque entrée est câblée par construction à la sortie d'une porte ET à entrées multiples (plusieurs douzaines). Par exemple, la 16L8 (figure 8.45) possède huit portes OU à sept entrées ; chaque signal possible est disponible sur chaque porte ET, y compris les dix broches d'entrée spécialisées (et leurs compléments) et les huit sorties (et leurs compléments). Chaque validation de sortie à trois états provient d'une porte ET à 32 entrées.

Les PLA sont similaires aux PAL, mais avec une plus grande souplesse : les sorties des portes ET peuvent être connectées aux entrées des portes OU dans

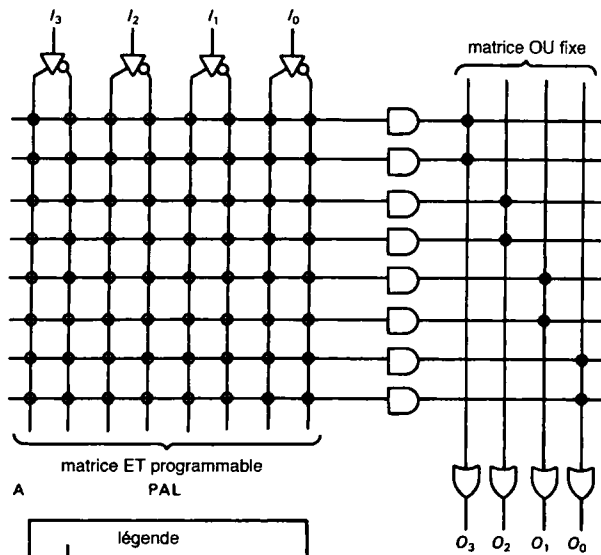
n'importe quelle combinaison (programmable), au lieu du câblage fixe d'origine.

N'oubliez pas que les PAL et les PLA que nous décrivons ici sont *combinatoires*, c'est-à-dire sans registres ni mémoire. Les deux types de composants logiques programmables existent aussi en versions *séquentielles*, avec de la mémoire ; ce sera le sujet de la prochaine section.

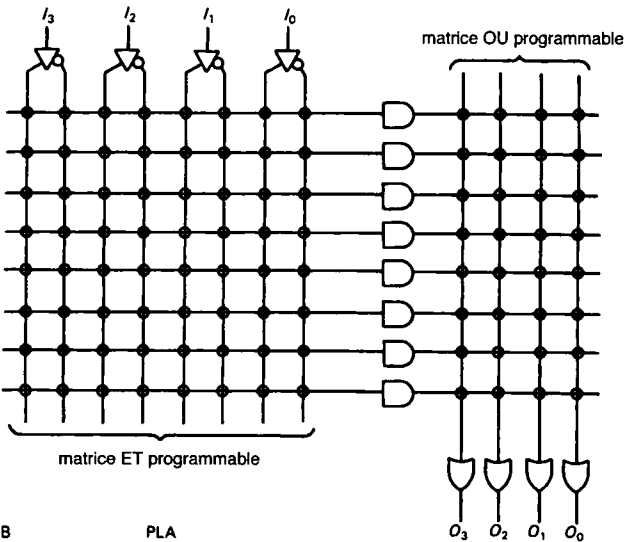
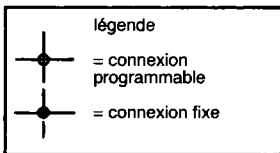
Pour utiliser des PAL ou de PLA, vous avez besoin d'un *programmeur*, un appareil qui sait comment griller les fusibles (ou comment programmer les composants autrement) et vérifier le résultat. Tous les programmeurs se connectent par un port sériel à un micro-ordinateur (l'IBM PC est devenu le standard) sur lequel tourne l'un ou l'autre logiciel de programmation. Les programmeurs les plus perfectionnés comportent un micro-ordinateur incorporé et fonctionnent de façon autonome avec leur propre logiciel. Les logiciels les plus simples vous permettent seulement le choix des fusibles à « griller » ; vous décidez de la fonction logique dont vous avez besoin, porte par porte, et vous établissez une liste, ou une représentation graphique, des fusibles à griller.

La figure 8.46 montre un exemple courant, la formation d'un OU exclusif à deux entrées. Les meilleurs programmeurs permettent la spécification d'expressions booléennes (si vous les connaissez) ou de tables de vérité ; le logiciel fait le reste : la simplification, la simulation et la programmation.

Bien que les PLA soient plus souples, les favoris dans les réalisations récentes restent les PAL. C'est dû à leur rapidité supérieure (le signal ne traverse qu'une matrice de fusibles) et à leur prix inférieur pour le même travail. Comme nous allons le voir bientôt, les nouvelles PAL perfectionnées à « macro-cellules », grâce à leur architecture « repliée », offrent plus de souplesse dans la conception de la porte OU fixe. Les PAL sont une solution de remplacement souple pour les circuits intégrés à fonction fixe, elles ne devraient pas être négligées par les concepteurs sérieux. Nous montrerons quand et comment utiliser la logique programmable, avec quelques astuces utiles, dans la section 8.27.

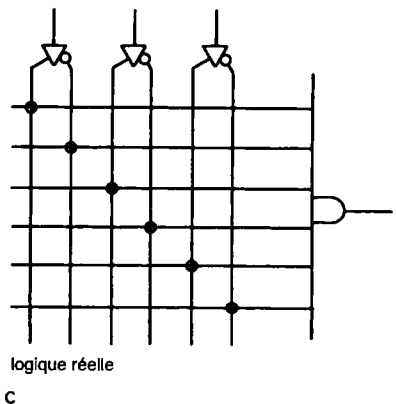
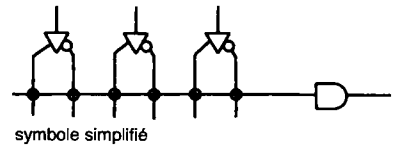


A

matrice ET programmable
PAL

B

PLA



C

8-44

Figure 8.44 - Logique programmable.

A. PAL

B. PLA

C. Détail des connexions programmables d'une porte ET à entrées multiples ; les cercles sont des fusibles ou d'autres connexions programmables.

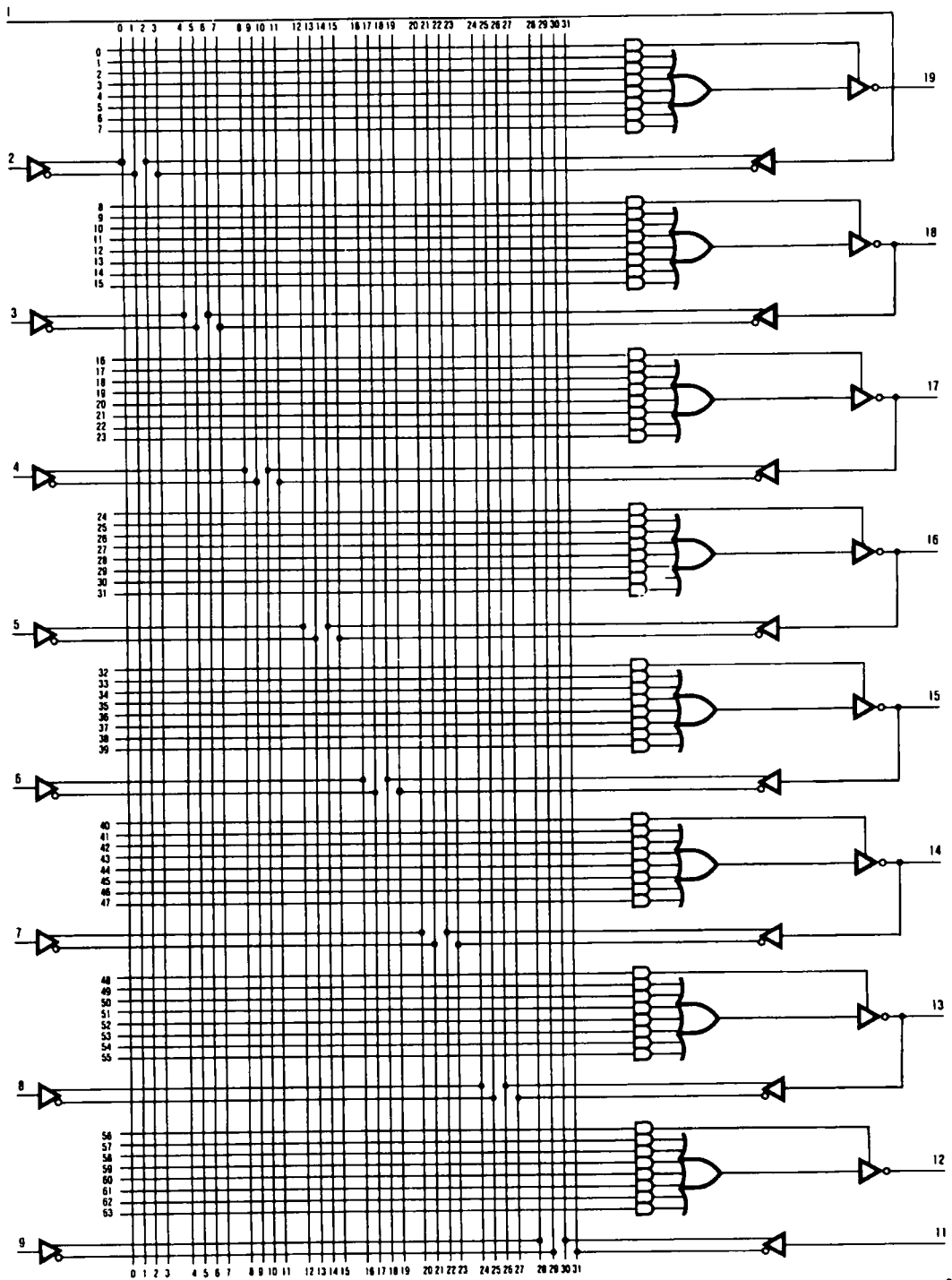


Figure 8.45 - La PAL[®] combinatoire 16L8 possède dix entrées spécialisées, deux sorties spécialisées et six lignes d'entrée/sortie bidirectionnelles (trois états) ; « 16L8 » signifie 16 entrées (maximum) et 8 sorties (maximum) actives au niveau BAS (LOW) (Documents Advanced Micro Devices, Sunnyvale, Californie).

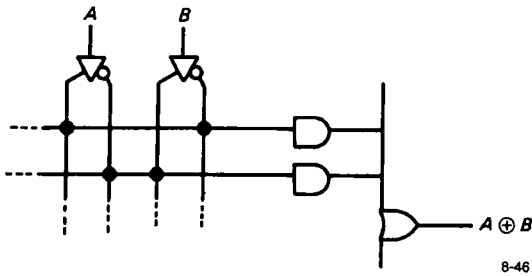


Figure 8.46 - Programmation d'un OU exclusif dans une PAL.

LOGIQUE SÉQUENTIELLE

8.16 Circuits à mémoire : bascules

Tout notre travail avec la logique, jusqu'ici, a été exécuté uniquement avec des circuits combinatoires (comme des réseaux de portes), pour lesquels la sortie est entièrement déterminée par l'état des entrées. Il n'y a ni « mémoire » ni histoire dans ces circuits. La vie du numérique devient vraiment intéressante si nous ajoutons des composants à mémoire. Cela permet de construire des compteurs, des calculateurs arithmétiques, et en général des circuits qui font des choses intéressantes l'une après l'autre. L'unité de base est la bascule, un dispositif qui ressemble, sous sa forme la plus simple, à la figure 8.47.

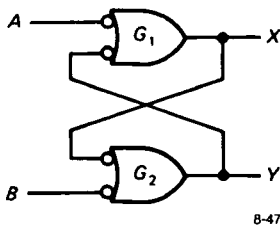


Figure 8.47 - Bascule (type RS).

Supposez que A et B sont HAUTS en même temps. Comment sont X et Y ? Si X est HAUT, les deux entrées de G₂ sont HAUTES, ce qui rend Y BAS. Cela concorde avec l'état HAUT de Y et nous en avons fini. Juste ?

X = HAUT

Y = BAS

Faux ! Le circuit est symétrique, donc un autre état possible est :

X = BAS

Y = HAUT

Les états X = Y = BAS et X = Y = HAUT ne sont pas possibles puisque A = B = HAUT. La bascule connaît donc deux états stables ; sans doute est-ce pour cela qu'on l'appelle *bistable*. L'état de la bascule dépend de ce qui s'est passé avant, la bascule est douée de mémoire ! Pour écrire dans la mémoire, portez simplement une entrée momentanément au niveau BAS. Par exemple, un niveau BAS momentané sur l'entrée A garantit que la bascule passe et reste dans l'état

X = HAUT

Y = BAS

quel que soit son état antérieur.

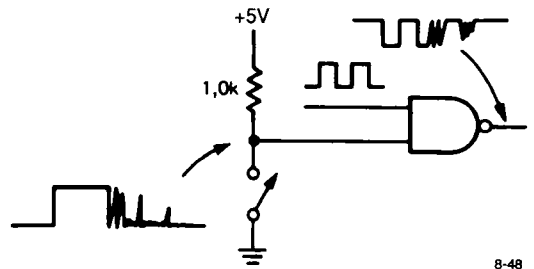


Figure 8.48 - « Rebonds » d'interrupteur.

Anti-rebonds d'interrupteur

Cette sorte de bascule, dite RS (pour *RESET*, mise à zéro, *SET*, mise à un) est très utile dans de nombreuses applications. La figure 8.48 montre un exemple caractéristique. Ce circuit est destiné à valider l'entrée de façon à permettre le passage des impulsions quand l'interrupteur est ouvert. L'interrupteur est relié à la masse à cause de la particularité de la logique *TTL* (par opposition à la logique *CMOS*) : il faut consommer un courant non négligeable à une entrée *TTL* pour la mettre à l'état BAS (0,25 mA pour la *LS*), alors que le courant est quasi-nul à l'état HAUT. De plus, la masse offre souvent un chemin de retour commode pour les interrupteurs et autres commandes. L'inconvénient de ce circuit est que les contacts de l'interrupteur « rebondissent ». Quand

l'interrupteur se ferme, les deux contacts s'ouvrent et se referment d'une dizaine à une centaine de fois, en une milliseconde environ. Les formes d'ondes que vous obtenez sont celles de la figure ; si un compteur ou un registre à décalage utilisait la sortie telle qu'elle est, il répondrait exactement à toutes les impulsions parasites produites par les rebonds.

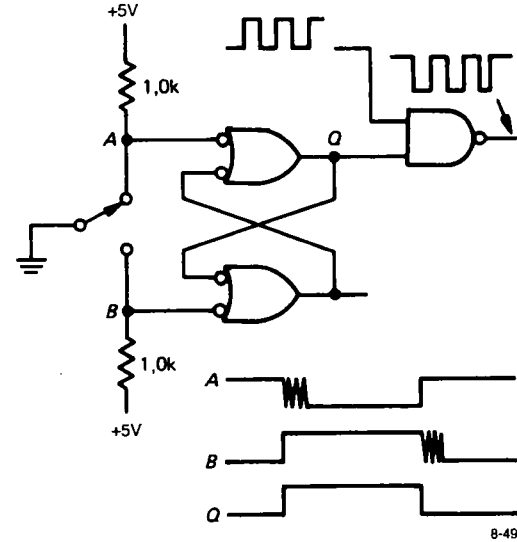


Figure 8.49 - Anti-rebonds d'interrupteur.

La figure 8.49 montre le remède. La bascule change d'état au premier contact. Tous les rebonds des contacts ne changent plus rien (les inverseurs ne rebondissent jamais jusqu'à la position opposée), la sortie est un signal « nettoyé ». Ce circuit anti-rebonds est largement utilisé ; le « quadruple verrou RS » 74xx279 en met quatre à votre disposition dans un boîtier. En passant, signalons que ce montage présente un inconvénient mineur : la première impulsion transmise risque d'être abrégée, suivant le moment où l'interrupteur se ferme, relativement au train d'impulsions ; il en va de même pour la dernière impulsion (le problème est le même avec un interrupteur sans anti-rebonds, naturellement). Un circuit « synchroniseur » (voir la section 8.19) peut empêcher ce phénomène, si cela présente une importance.

Bascule à entrées multiples

La figure 8.50 montre une autre bascule simple. Dans ce cas, les portes sont des NON-OU, ainsi c'est une entrée HAUTE qui met à l'état BAS la sortie correspondante. Les entrées multiples permettent à des signaux différents de commander la bascule. Cette partie de circuit ne comporte pas de résistor de polarisation, puisque les entrées sont actionnées par des signaux logiques produits ailleurs dans le montage par des sorties actives.

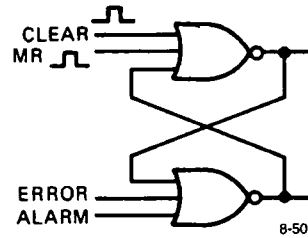


Figure 8.50

8.17 Bascule synchrone

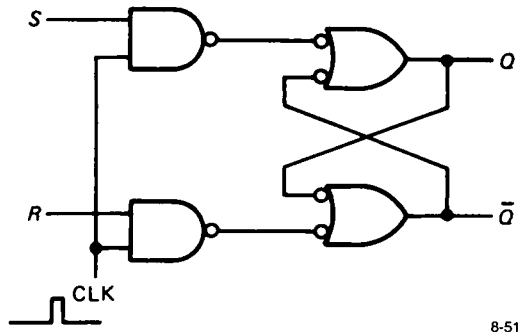
Les bascules faites de portes, comme dans les figures 8.47 et 8.50, sont dites bascules RS ou à commande directe. Vous pouvez les mettre dans un état ou l'autre au moment où vous le voulez en leur appliquant le signal d'entrée adéquat. Elles sont pratiques comme anti-rebonds d'interrupteur et dans d'autres applications, mais la forme de bascule la plus utilisée est un peu différente. Au lieu de la commande directe par les entrées, elle possède deux entrées de « données » et une entrée d'« horloge ».

La bascule synchrone la plus simple présente l'aspect de la figure 8.51. Il s'agit de notre bascule originale, avec une paire de portes (commandées par l'horloge) pour commander les entrées SET et RESET. Il est facile de vérifier que la table de vérité est

S	R	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	indéterminé

Dans cette table, Q_{n+1} est l'état de la sortie Q après l'impulsion d'horloge, Q_n avant l'impulsion d'horloge. La différence essentielle entre ce circuit et

les précédents est que R et S sont maintenant des entrées de données qui n'agissent pas directement sur l'état des sorties. L'état de Q est déterminé par l'état des entrées au moment où survient une impulsion d'horloge.



8-51

Figure 8.51

Cette bascule a tout de même un inconvénient : la sortie peut changer d'état en réponse à un changement d'état des entrées pendant que la ligne d'horloge est à l'état HAUT. Dans ce sens, elle ressemble encore à la bascule RS à commande directe (on l'appelle « verrou transparent », parce que la sortie « voit » l'entrée quand l'horloge est HAUTE). Les bascules synchrones trouvent toute leur utilité dans des configurations légèrement différentes, la bascule maître-esclave et la bascule déclenchée par un front.

Bascule maître-esclave et bascule déclenchée par un front

Ce sont de loin les bascules les plus répandues. L'état de la sortie juste après un changement d'état de l'horloge (front) est déterminé par les données présentes sur les lignes d'entrée juste avant le front. Ces bascules existent sous la forme de circuits intégrés bon marché, elles ne sont jamais construites en portes discrètes. Cependant, il est intéressant de jeter un œil à leurs entrailles pour comprendre ce qui se passe. La figure 8.52 montre les schémas. L'une et l'autre sont dites « bascules D ». La donnée présente sur l'entrée D sera transférée à la sortie Q après l'impulsion d'horloge. La configuration maître-esclave est probablement la plus facile à comprendre, voici comment elle fonctionne.

Pendant que l'horloge est HAUTE, les portes 1 et 2 sont validées, ce qui impose à la bascule maître (portes 3 et 4) de prendre l'état de l'entrée D : $M = D$, $\bar{M} = \bar{D}$. Les portes 5 et 6 sont bloquées, si bien que la bascule esclave (portes 7 et 8) ne change pas d'état. Quand l'horloge passe au niveau BAS, les entrées du maître sont déconnectées de l'entrée D , alors que les entrées de l'esclave sont connectées simultanément aux sorties du maître. Ainsi le maître transmet son état à l'esclave. La sortie ne peut plus changer d'état à partir de ce moment, puisque le maître est bloqué. Au prochain front montant de l'horloge, l'esclave sera découplé du maître et gardera son état, pendant que le maître suivra à nouveau l'entrée.

Le circuit déclenché par front présente le même comportement extérieur, mais le fonctionnement intérieur est différent. Il est aussi facile à comprendre. Le dispositif représenté est celui de la bascule D classique 74xx74, déclenchée par des fronts montants. (Le circuit maître-esclave précédent transfère les données à la sortie sur le front descendant.) Les types de bascules intégrées disponibles se distinguent par le sens du front de déclenchement, montant ou descendant, et par les entrées supplémentaires ; la plupart ont des entrées directes SET et $RESET$, actives à l'état HAUT ou à l'état BAS, suivant le type. La figure 8.53 représente quelques bascules courantes. Le triangle signifie « déclenchement par front », les bulles signifient « négation », ou complément. Ainsi le 74xx74 est une double bascule D à déclenchement par front, avec des entrées directes de mise à 1 (SET) et à 0 ($RESET$ ou $CLEAR$). Le 4013 est une double bascule D CMOS à déclenchement sur front montant, avec des entrées directes actives à l'état HAUT. Le 74xx112 est une double bascule JK maître-esclave avec transfert des données sur le front descendant et des entrées directes actives à l'état BAS.

Bascule JK . La bascule JK fonctionne de façon similaire à celle de la bascule D , mais elle possède deux entrées de données. Voici sa table de vérité :

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n

8. ÉLECTRONIQUE NUMÉRIQUE

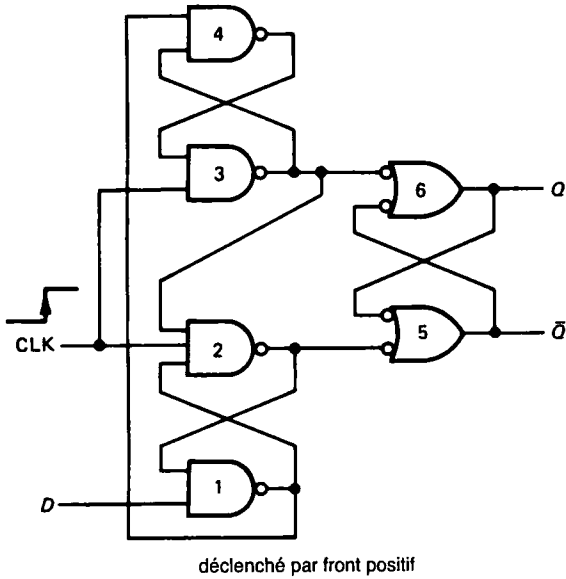
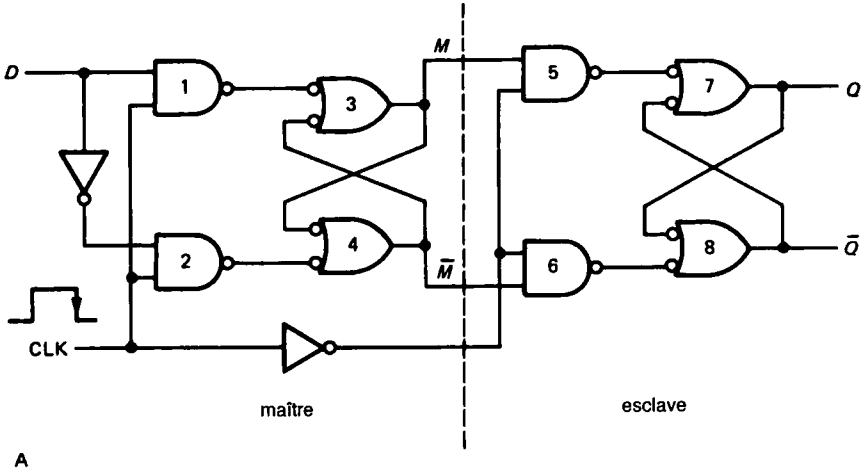


Figure 8.52 - Bascules D actionnées par des fronts.

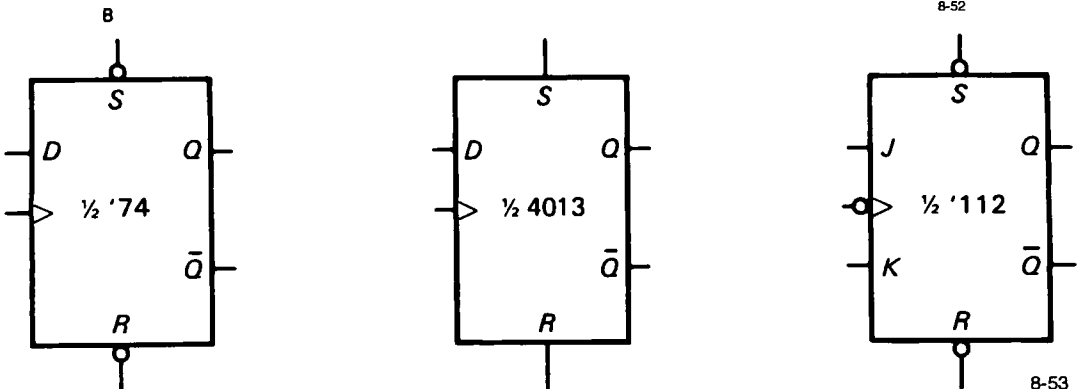


Figure 8.53 - Bascules D et JK.

Si les entrées J et K sont opposées, la sortie Q prendra la valeur de J au prochain front de l'horloge ; si J et K sont tous les deux BAS, la sortie ne change pas ; si J et K sont tous les deux HAUTS, la sortie « basculera » (changera d'état à chaque impulsion d'horloge).

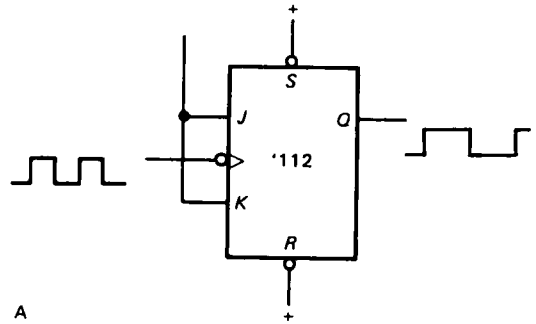
Avertissement : certains types anciens de bascules JK « attrapent » les 1 ; vous ne trouverez pas le terme (*ones-catching*) dans les feuilles de caractéristiques, mais l'effet peut être désastreux si vous ne vous méfiez pas. Cela signifie que si J ou K (ou les deux) change d'état momentanément pendant que l'esclave est validé par l'horloge, puis reprend son état précédent avant la fin de l'impulsion d'horloge, la bascule « se souviendra » de l'état momentané et se comportera comme s'il avait persisté. Ainsi, la bascule risque de changer d'état au prochain changement d'état de l'horloge, même si l'état des entrées au moment de la transition ne demande aucun changement d'état. Cela peut donner lieu à un comportement particulier, pour dire les choses délicatement. Le problème se pose parce que ces bascules ont été conçues pour des impulsions d'horloge brèves, alors qu'en pratique on déclenche les bascules avec n'importe quoi. Soyez prudent dans l'utilisation des bascules JK , ou bien éliminez-les totalement et utilisez à leur place des bascules effectivement déclenchées par des fronts.

Deux types utilisent un véritable déclenchement par fronts : le 74xx112 et le 74xx109. L'un et l'autre sont des doubles bascules JK avec des entrées directes actives à l'état BAS ; le x112 déclenche sur le front descendant, le 109 sur le front montant. Le 74xx109 présente une particularité intéressante : son entrée K est complémentée (on l'appelle parfois bascule *JK-barre*). Ainsi, si vous connectez les deux entrées ensemble, vous obtenez une bascule D ; pour la faire basculer, vous reliez \bar{K} à la masse et J au niveau HAUT.

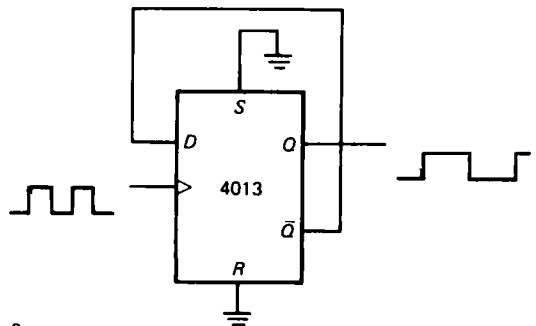
Division par 2

La division par deux est une application simple du basculement. La figure 8.54 montre deux moyens. La bascule JK change d'état quand les deux entrées sont HAUTES, ce qui donne la sortie représentée. Le

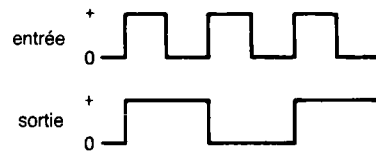
deuxième circuit bascule aussi, puisqu'avec l'entrée D reliée à sa propre sortie \bar{Q} , la bascule D voit toujours à l'entrée le complément de sa sortie Q , au moment de l'impulsion d'horloge. Dans les deux cas, la fréquence du signal de sortie est la moitié de celle du signal d'entrée.



A



B



C

8-54

Figure 8.54 - Bascules utilisées comme diviseurs par 2.

Synchronisation des données et de l'horloge

Ce dernier circuit soulève une question intéressante : le circuit ne risque-t-il pas de rater le basculement si l'entrée D change d'état aussitôt après l'impulsion d'horloge ? En d'autres termes, le circuit ne risque-t-il pas d'être perturbé par les choses folles qui se passent à son entrée ? Demandons-nous plutôt à quel moment exact, par rapport à l'impulsion d'horloge, la bascule

D (ou une autre bascule) lit son entrée. La réponse est qu'il existe, pour tout composant synchrone, un temps d'établissement t_s (*setup*) et un temps de maintien t_h (*hold*). Les données d'entrée doivent être présentes et stables depuis un temps minimal t_s avant le front d'horloge et pendant un temps t_h après le front, pour que le fonctionnement soit correct. Pour le 74HC74, par exemple, $t_s = 20$ ns et $t_h = 3$ ns (figure 8.55). Ainsi, pour le circuit précédent, la condition de temps d'établissement est remplie si la sortie est stable pendant 20 ns avant le front montant de l'horloge. Il semble que la condition du temps de maintien n'est pas remplie, mais elle l'est aussi. Le « temps de propagation » minimal entre le front d'horloge et la sortie est de 10 ns, donc une bascule D connectée comme indiqué verra une entrée stable au moins 10 ns après le front d'horloge. La plupart des composants actuels requièrent un temps de maintien nul.

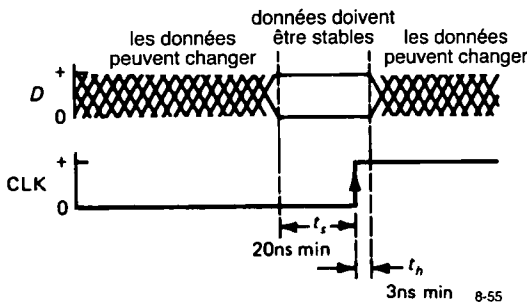


Figure 8.55 - Temps d'établissement et de maintien des données.

Une chose intéressante peut se produire si le niveau de l'entrée D change pendant le temps d'établissement ; on parle d'état « métastable » quand la bascule n'arrive pas à décider si elle doit prendre l'état HAUT ou BAS. Nous allons y revenir bientôt.

Division par plus de 2

En mettant en cascade plusieurs bascules (en connectant la sortie Q de l'une à l'entrée d'horloge de la suivante), il est facile de construire un diviseur par 2^n , ou compteur binaire. La figure 8.56 montre un compteur en cascade à quatre étages et ses formes d'onde. Remarquez que les bascules doivent être

déclenchées par le front descendant (repérées par la bulle de négation) si c'est la sortie vraie Q qui commande l'entrée d'horloge suivante. Ce circuit est un diviseur par 16 : l'onde de sortie de la dernière bascule est un signal carré dont la fréquence est 1/16 de la fréquence d'horloge d'entrée. Un tel circuit s'appelle un *compteur* parce que les données d'entrée, considérées comme un nombre binaire à quatre bits, suivent une séquence binaire de 0 à 15, incrémentée à chaque impulsion d'entrée. Les formes d'onde de la figure 8.56 montrent cette séquence. L'abréviation MSB signifie *Most Significant Bit*, bit le plus significatif, ou bit de poids fort ; LSB signifie *Least Significant Bit*, bit de poids faible. Les flèches courbes indiquent les relations de cause à effet, pour faciliter la compréhension.

Comme nous le verrons dans la section 8.25, le compteur est une fonction tellement utile qu'il en existe de toutes sortes sous la forme de circuits intégrés : à quatre bits, en DCB, ou sur plusieurs chiffres. Vous pouvez construire facilement un compteur d'événements en montant en cascade plusieurs compteurs de cette sorte, avec un afficheur numérique (à LED par exemple) pour chaque chiffre. Si le train d'impulsions est appliqué à l'entrée pendant une seconde, vous obtenez un fréquencemètre qui affiche la fréquence (le nombre de cycles par seconde) en comptant effectivement les impulsions pendant une seconde. La section 15.10 montre des schémas synoptiques de ce principe simple et très usité. En fait, il existe des compteurs-fréquencemètres intégrés dans un seul boîtier, avec les circuits de l'oscillateur, du compteur, des commandes et de l'affichage ; voyez par exemple la figure 8.71.

En pratique, le principe simple des compteurs en cascade, avec la sortie de l'un connectée à l'entrée d'horloge du suivant, pose quelques problèmes intéressants, liés aux temps de propagation accumulés quand le signal « tombe » dans la chaîne de bascules. Un circuit synchrone (dans lequel tous les compteurs « voient » le même signal d'horloge) est généralement préférable. Voyons en détail cette question des systèmes à horloge synchrone.

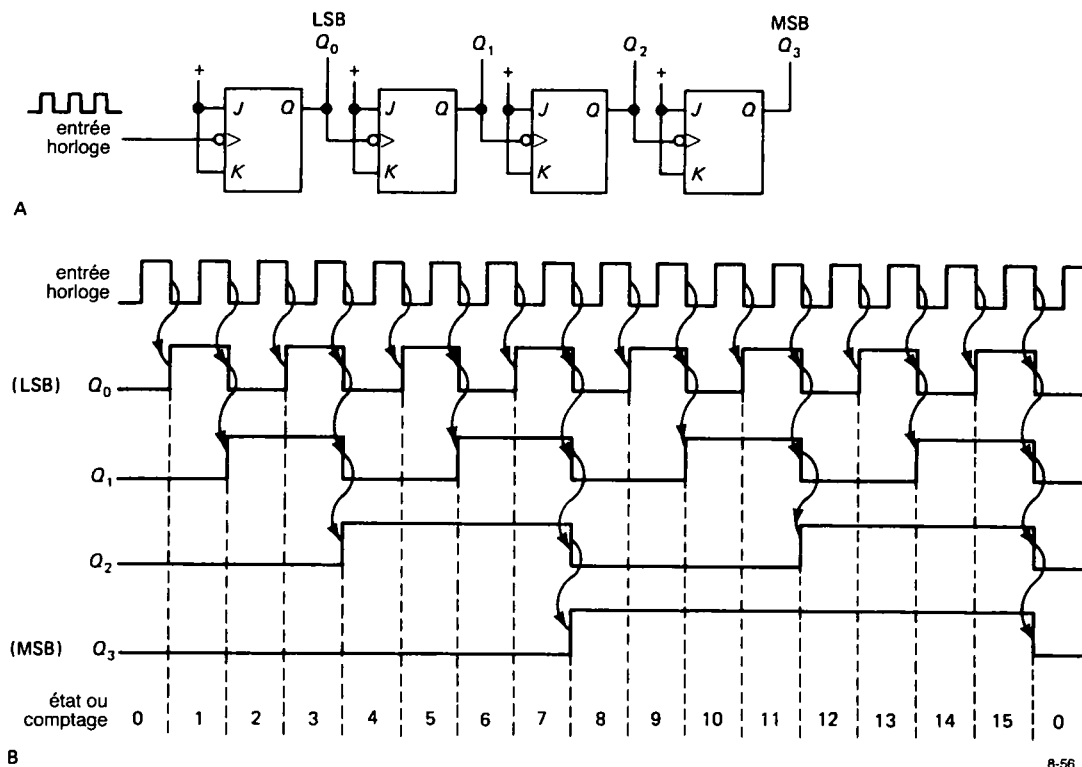


Figure 8.56 - Compteur à quatre bits.

A. Schéma de principe.

B. Chronogramme.

8.18 Mémoires et opérateurs logiques : logique séquentielle

Après avoir exploré les propriétés des bascules, examinons les possibilités de leurs combinaisons avec les portes (logiques) que nous avons vues auparavant. Les circuits constitués de portes et de bascules sont la forme la plus courante des circuits de logique numérique.

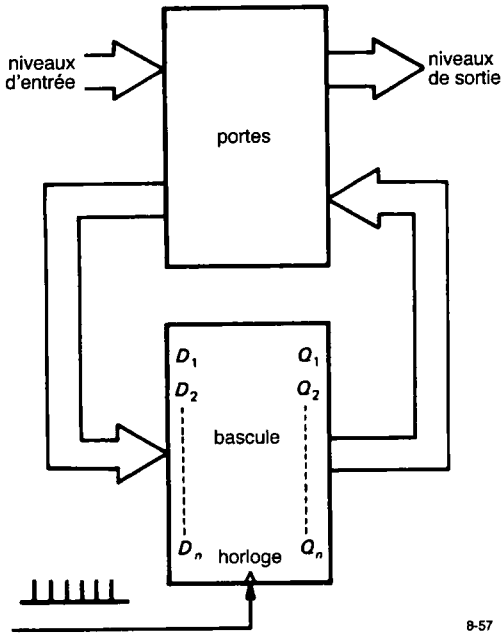
Systèmes à horloge synchrone

Comme nous l'avons remarqué dans la section précédente, il peut être souhaitable que toutes les bascules d'un circuit de logique séquentielle soient cadencées par une source d'impulsions commune. Dans un tel système synchrone, toutes les actions se produisent juste après chaque impulsion d'horloge, en fonction des états présents juste avant. La figure 8.57 montre le principe général.

Les bascules ont toutes été rassemblées dans un registre ; ce n'est rien d'autre qu'une série de bascules D avec une entrée d'horloge commune et les entrées et sorties accessibles individuellement ; c'est-à-dire que chaque impulsion d'horloge fait passer sur les sorties Q les niveaux présents sur les entrées D respectives. Le rectangle rempli de portes surveille à la fois les niveaux de sortie et les niveaux appliqués aux entrées du circuit, pour produire un nouveau jeu d'entrées D et de sorties logiques. Ce principe d'apparence simple est extrêmement puissant. Voyons un exemple.

Exemple : division par 3

Dessinons un circuit synchrone de division par 3 avec deux bascules D , toutes deux cadencées par le signal d'entrée. Dans ce cas, D_1 et D_2 sont les entrées du



8-57

Figure 8.57 - Circuit séquentiel classique : registres de mémoire et logique combinatoire. Ce principe peut être mis en pratique facilement avec les « PAL à registres » (section 8.27).

registre, Q_1 et Q_2 sont les sorties, la ligne d'horloge commune est l'entrée du circuit (figure 8.58).

1. Choisissez les trois états. Utilisez la table de vérité

Q_1	Q_2
0	0
0	1
1	0
0	0 (état initial)

2. Trouvez un réseau de logique combinatoire entre les sorties, de façon à produire la séquence d'états, c'est-à-dire trouvez ce que doivent être les entrées pour produire ces sorties :

Q_1	Q_2	D_1	D_2
0	0	0	1
0	1	1	0
1	0	0	0

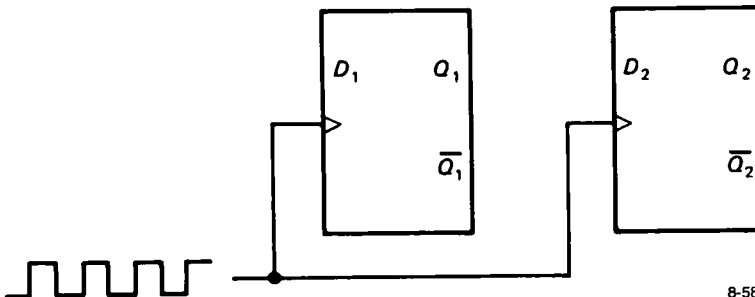
3. Concoctez une combinaison de portes, en utilisant les sorties disponibles, de façon à produire les entrées D nécessaires. En général, vous pouvez recourir à un tableau de Karnaugh. Dans le cas présent, un examen rapide montre que

$$D_1 = Q_2$$

$$D_2 = \overline{(Q_1 + Q_2)}$$

Le circuit qui en découle est celui de la figure 8.59.

Il est facile de vérifier que le circuit fonctionne comme prévu. Puisque le compteur est synchrone, toutes les sorties changent d'état simultanément (contrairement au compteur en cascade dont chaque entrée est cadencée par la sortie précédente). En général, les systèmes synchrones sont préférables, pour leur immunité au bruit : les états se stabilisent entre les impulsions de l'horloge, ainsi les circuits qui ne prennent leurs entrées en compte que lors des fronts de l'horloge ne sont pas perturbés par les parasites à couplage capacitif produits par les autres bascules. Les systèmes synchrones ont un autre avantage : les états transitoires (provoqués par les retards, lesquels font que toutes les sorties ne changent pas d'état simultanément) ne provoquent pas de faux états de sortie, puisque le système est insensible à ce qui se produit juste *après* l'impulsion d'horloge. Nous verrons quelques exemples plus loin.



8-58

Figure 8.58

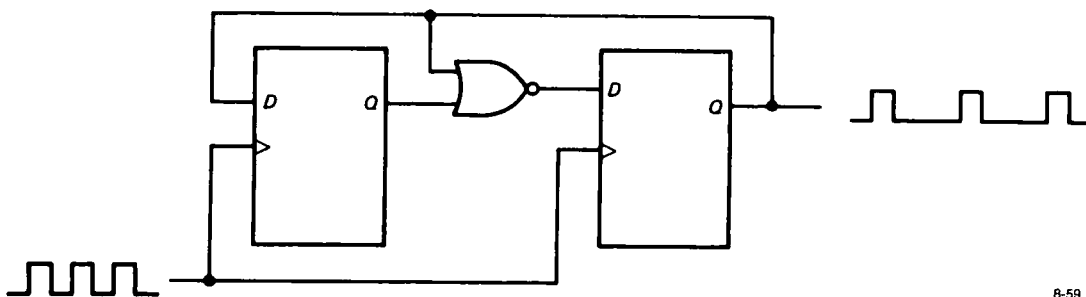


Figure 8.59 - Diviseur par 3.

États interdits

Que se passe-t-il si le circuit de division par 3 arrive, d'une façon ou d'une autre, dans l'état $Q_1, Q_2 = 1, 1$? Cela risque de se produire à la mise sous tension du circuit puisque l'état du circuit est indéterminé. Au vu du schéma, il est clair que la première impulsion le fera passer dans l'état 1,0, à partir duquel il fonctionnera normalement. Il est important de vérifier les états interdits d'un montage comme celui-là, parce qu'il est possible, avec un peu de malchance, que le circuit se bloque dans l'un de ces états. (Il est possible aussi d'envisager tous les états possibles dès la conception.) Le *diagramme sagittal* est un outil de diagnostic utile. Il ressemble à la figure 8.60 pour notre exemple. Habituellement, vous écrivez les conditions de chaque transition près de la flèche si d'autres variables du système entrent en jeu. Les flèches peuvent aller dans les deux sens entre deux états, ou à partir d'un état vers plusieurs autres.

Exercice 8.24

Dessinez un circuit synchrone de division par 3 à l'aide de deux bascules JK. Il peut être réalisé (de seize façons différentes !) sans porte ni inverseur. Une astuce : Quand vous dresserez le tableau des entrées J_1, K_1 et J_2, K_2 , n'oubliez pas qu'il y a deux possibilités pour J, K à chaque point. Par exemple, si une sortie de bascule doit passer de 0 à 1, $J, K = 1, X$ ($X =$ indifférent). Enfin, vérifiez si le circuit sera bloqué dans les états interdits (parmi les seize solutions distinctes, quatre se bloqueront, douze ne se bloqueront pas).

Exercice 8.25

Dessinez un compteur-décompteur synchrone à deux bits ; il aura une entrée d'horloge et une entrée de commande U/\bar{D} (*Up/Down*), les sorties Q_1 et Q_2 sont celles des bascules. Si U/\bar{D} est HAUT, le compteur déroule une séquence binaire normale, si la commande est BASSE, il compte à l'envers : $Q_2Q_1 = 00, 11, 10, 01, 00...$

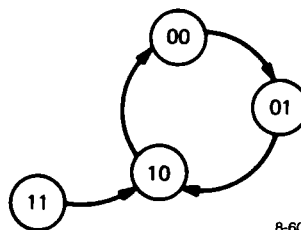


Figure 8.60 - Diagramme sagittal : division par 3.

Diagrammes sagittaux et outils de conception

Le diagramme sagittal peut se révéler très utile pour la conception de logique séquentielle, en particulier si les états sont connectés entre eux par plusieurs chemins. Dans cette méthode de conception, vous commencez par choisir un jeu d'états uniques du système, en donnant un nom à chacun (par exemple une adresse binaire). Vous aurez besoin, au minimum de n bascules, ou bits, si n est égal ou supérieur au nombre d'états distincts du système. Ensuite, vous posez les règles de passage d'un état à l'autre, c'est-à-dire toutes les conditions pour entrer dans un état et pour le quitter. À partir de là, l'élaboration de la logique nécessaire est un travail simple, puisque vous

disposez de tous les D possibles et de tous les Q qui y mènent. Ainsi vous avez converti un problème de logique séquentielle en un problème de logique combinatoire, toujours soluble avec des méthodes telles que le tableau de Karnaugh. La figure 8.61 montre un exemple de la vie réelle. Remarquez que certains états ne mènent à aucun autre, comme « recevoir le diplôme ».

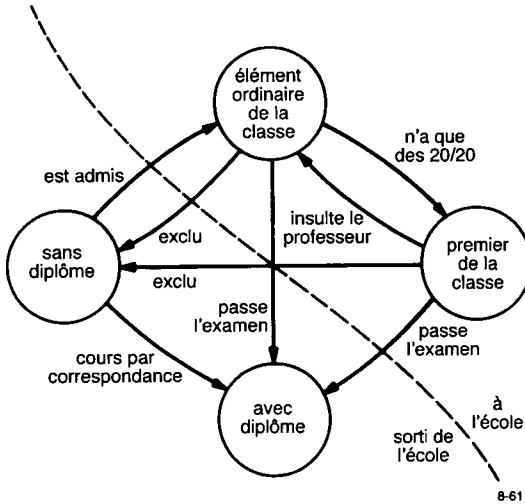


Figure 8.61 - Diagramme sagittal : cursus scolaire.

PAL à registres

Les composants logiques programmables (PAL, PLA, voir la section 8.15) existent aussi avec des portes et des bascules D à horloge synchrone sur la même puce ; on les appelle PAL et PLA à registres ; c'est l'idéal pour la réalisation de circuits logiques séquentiels sur mesure. Nous saurons comment dans la section 8.27.

8.19 Synchroniseur

Les bascules trouvent une application intéressante dans les circuits séquentiels comme *synchroniseurs*. Supposez que vous avez un signal de commande extérieur qui parvient à un système synchrone composé d'horloges, de bascules, etc. Vous voulez utiliser l'état de cette entrée pour commander une action quelconque. Par exemple, une ligne provenant

d'un appareil ou d'un montage expérimental signale que les données sont prêtes à être envoyées à un ordinateur. Puisque le montage expérimental et l'ordinateur marchent chacun à sa cadence (disons que ce sont des processus asynchrones), il faut un moyen de rétablir l'ordre entre les deux systèmes.

Exemple : synchroniseur d'impulsions

Reprenons, comme promis, l'exemple de circuit dans lequel une bascule avec un anti-rebonds autorisait le passage d'impulsions (section 8.16). Ce circuit active la porte chaque fois que l'interrupteur est fermé, quelle que soit la phase du train d'impulsions ; la première et la dernière impulsion risquent d'être amputées. Le problème est que la fermeture de l'interrupteur est asynchrone par rapport au train d'impulsions. Il est important dans certaines applications de n'avoir que des cycles d'horloge entiers, ce qui impose un circuit similaire à celui de la figure 8.62. Une pression sur « start » met à 1 la sortie de la porte 1, mais Q reste BASSE jusqu'au prochain front descendant du signal d'entrée. De cette façon, seules des impulsions entières sont transmises par la porte 3 NON-ET. La figure 8.62 montre quelques formes d'onde. Les flèches courbes montrent exactement les relations de cause à effet ; vous pouvez voir, par exemple, que les transitions de Q se produisent légèrement *plus tard* que les fronts descendants de l'entrée.

Basculements en série et pointes de tension

Cet exemple nous amène à un problème subtil, mais très important : que se passe-t-il si la bascule est déclenchée par des fronts montants. Si vous analysez soigneusement le montage, vous verrez que la fonction « start » se passe normalement, mais que si on appuie sur « stop » alors que l'entrée est BASSE, un incident se produit (figure 8.63). Une pointe de tension brève, un état transitoire, se présente à la sortie parce que le NON-ET final n'est pas bloqué avant que la bascule soit à l'état BAS, ce qui prend environ 20 ns avec des composants *TTL HC* ou *LS*. C'est un exemple classique de « basculement en série ». Quelques précautions permettent d'éviter ces phénomènes, comme l'exemple le montre. Les transitoires ont des effets ravageurs dans les circuits ; entre autres choses,

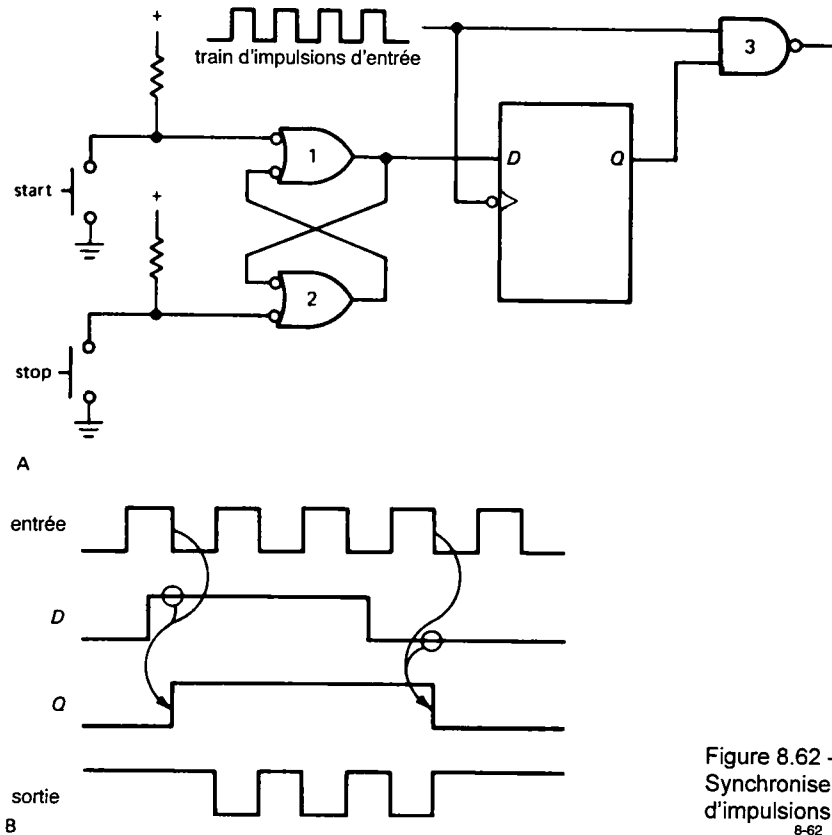
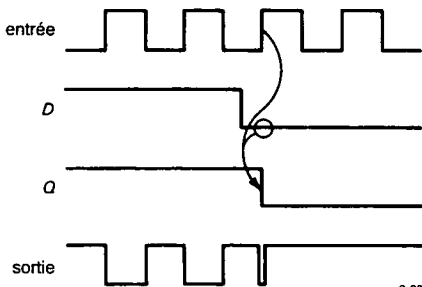


Figure 8.62 -
Synchroniseur de train
d'impulsions.

8-62

ils sont difficiles à voir à l'oscilloscope, et risquent donc de passer inaperçus. Ils peuvent déclencher des bascules de façon erratique, ils peuvent être allongés (ou réduits jusqu'à l'extinction) par le passage dans les portes et les inverseurs.



8-63

Figure 8.63 - Un basculement en série peut produire une impulsion « avortée ».

Exercice 8.26

Démontrez que le synchroniseur d'impulsions précédent (figure 8.62) ne produit pas d'états transitoires.

Exercice 8.27

Dessinez un circuit qui ne laisse passer à la sortie qu'une seule impulsion négative complète (d'un train d'impulsions d'entrée) après la pression sur un bouton.

Quelques commentaires sur les synchroniseurs : l'entrée de la bascule D peut être actionnée par un autre circuit logique, au lieu de l'interrupteur avec anti-rebonds. Les applications sont courantes en micro-informatique, quand un signal asynchrone doit communiquer avec un organe cadencé par une horloge ; dans de tels cas, les bascules synchronisées, ou synchroniseurs, sont idéales. Dans ces circuits, comme dans tous les circuits logiques, le niveau des

entrées inutilisées doit être fixé. Par exemple, les entrées SET et CLEAR doivent être fixées dans leur état inactif (HAUT pour un 74xx74, BAS pour un 4013). Les entrées inutilisées qui n'ont pas d'influence sur le fonctionnement (comme les entrées des portes inutilisées) peuvent être laissées en l'air, sauf avec les composants CMOS ; toutes les entrées des composants CMOS doivent être fixées, normalement à la masse, pour éviter les courants à travers l'étage de sortie (voir le chapitre 9). Il existe un double synchroniseur intégré, le 74xx120, mais il est peu utilisé.

MULTIVIBRATEUR MONOSTABLES

Le multivibrateur monostable est une variante de la bascule (qu'on appelle quelquefois multivibrateur bistable) dans laquelle la sortie de l'une des portes est reliée par un couplage capacitif à l'entrée de l'autre porte. Le résultat est que ce circuit revient à son état de repos. S'il est forcé de passer dans l'autre état par une impulsion d'entrée momentanée, il revient à l'état de repos après un délai déterminé par la valeur du condensateur et les paramètres du circuit (courant d'entrée, etc.). Il est très utile (certains diront trop utilisé) pour produire des impulsions de largeur et de polarité variables. La construction de monostables avec des portes et des réseaux RC est délicate, elle dépend des caractéristiques du circuit d'entrée de la porte, puisque vous trouvez, entre autres, des excursions de tension qui dépassent les tensions d'alimentation. Au lieu d'encourager de mauvaises habitudes en illustrant ce genre de circuits, nous ne traiterons les monostables que comme des sous-ensembles fonctionnels. Dans les circuits réels, il vaut mieux utiliser des monostables intégrés ; vous n'en construisez un que si c'est absolument nécessaire, par exemple si vous avez une porte disponible et pas de place pour un circuit intégré supplémentaire (même dans ces cas-là, vous ne devriez pas).

8.20 Caractéristiques des monostables

Entrées

Les monostables sont déclenchés par un front montant ou descendant appliqué à l'entrée appropriée. La seule caractéristique imposée au signal d'entrée est

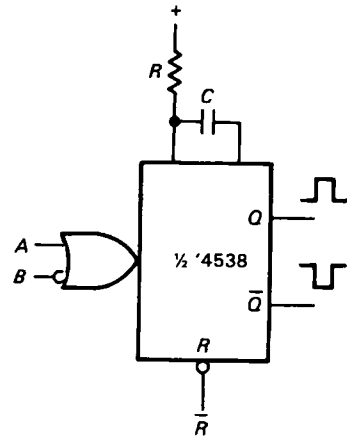
une durée minimale, habituellement de 25 ns à 100 ns. L'impulsion de déclenchement peut être plus longue ou plus courte que l'impulsion de sortie. En général, plusieurs entrées sont prévues pour permettre le déclenchement du même monostable par plusieurs signaux, certains par un front montant, d'autres par un front descendant. Les entrées supplémentaires peuvent servir aussi à bloquer le monostable. La figure 8.64 montre quatre exemples.

Chaque rangée horizontale de la table de vérité représente un front de déclenchement valide. Par exemple, le 74xx121 se déclenche quand une des entrées A subit une transition de HAUT à BAS, si l'entrée B et l'autre entrée A sont toutes les deux HAUTES. Le 4538 est un double monostable avec une combinaison OU de validation des entrées ; si une seule entrée est utilisée, l'autre doit être inactivée. Le 74xx121 a trois entrées, avec une combinaison de OU et de ET pour la validation et le déclenchement. Son entrée B est un trigger de Schmitt, plus tolérant envers les signaux d'entrée à variation lente ou bruyants. Ce monostable comporte aussi un résistor interne, pas très bon, que vous pouvez utiliser comme R si vous êtes paresseux. Le 74xx221 est une version double, seule disponible en CMOS. Le 74xx123, très répandu, est un double monostable avec un ET de validation des entrées. Les entrées inutilisées doivent être validées. Remarquez en particulier qu'il déclenche au moment où l'entrée RESET est relâchée, si les deux entrées sont déjà actives. Ce n'est pas une propriété universelle des monostables, elle peut être souhaitable ou non dans un montage donné (habituellement non). Le 74xx423 est identique au 74xx123, sans cette « propriété ».

Dans les schémas de circuits à monostables, la logique de validation des entrées est souvent ignorée, ce qui économise de la place mais crée un peu de confusion.

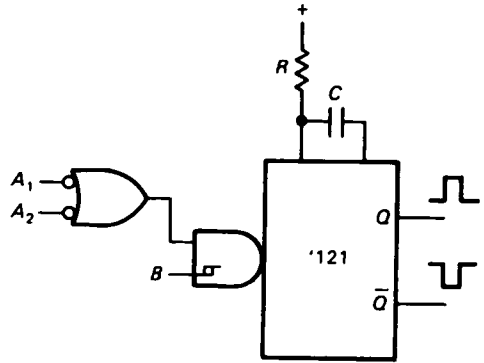
Redéclenchement

La plupart des monostables, comme le 4538, le 74xx123 et le 74xx423 cités plus haut, commencent un nouveau cycle de temporisation si l'entrée de déclenchement est activée à nouveau pendant la durée de l'impulsion de sortie. Ils sont dits redéclenchables. Leur impulsion de sortie est plus longue que la nor-

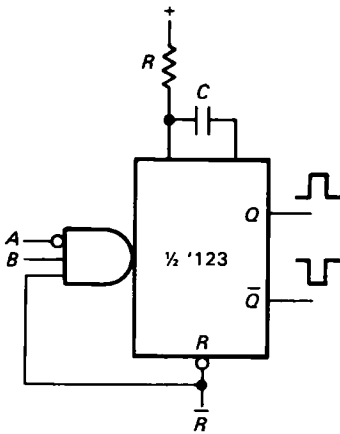


déclenchement sur ces entrées

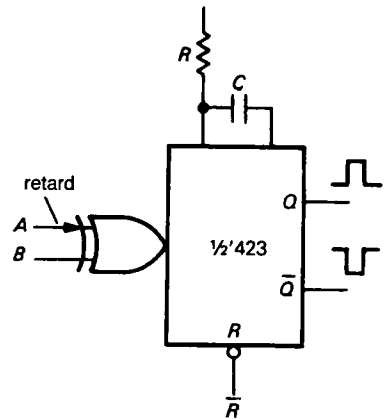
A	B	\bar{R}
↑	H	H
L	↓	H



A ₁	A ₂	B
L	X	↑
X	L	↑
↓	H	H
H	↓	H



A	B	\bar{R}
↓	H	H
L	↑	H
L	H	↑



A	B	\bar{R}
↓	H	H
L	↑	H

Figure 8.64 - Quatre monostables courants avec leur table de vérité.

8-64

male s'ils sont redéclenchés pendant ce temps : ils terminent l'impulsion provoquée par le dernier déclenchement. Le 74xx121 et le 74xx221 ne sont pas redéclenchables ; ils ignorent les fronts des entrées de

déclenchement pendant l'impulsion de sortie. La plupart des monostables redéclenchables peuvent être connectés en non-redéclenchables ; la figure 8.65 montre un exemple facile à comprendre.

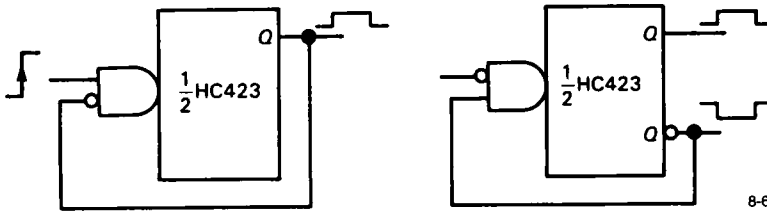


Figure 8.65 - Montages de monostables non redéclenchables.
8-65

Remise à zéro

La plupart des monostables ont une entrée de remise à zéro directe qui prend le pas sur toutes les autres fonctions. Une action momentanée sur l'entrée RESET met fin à l'impulsion de sortie. L'entrée RESET peut être utilisée pour empêcher le déclenchement lors de la mise sous tension du système logique ; voyez cependant la remarque du paragraphe précédent au sujet du 74xx123.

Durée d'impulsion

La durée des impulsions peut aller de 40 ns à plusieurs millisecondes (voire secondes) avec les monostables standard ; elle est déterminée par un condensateur et un résistor externes (habituellement). Un circuit comme le 555 (section 5.14, Vol. 1) est capable de produire des impulsions beaucoup plus longues, mais les propriétés de ses entrées ne sont pas toujours pratiques. Les très longues durées sont l'affaire de circuits numériques (voir la section 8.23).

Le tableau 8.8 à la fin de ce chapitre donne une liste de la plupart des monostables disponibles.

8.21 Exemple de circuit à monostable

La figure 8.66 montre un générateur de signaux rectangulaires dont la fréquence et le rapport cyclique (rapport entre le temps HAUT et la période) sont réglables indépendamment. Il possède une entrée qui permet à un signal extérieur de « maintenir » la sortie à la suite d'un front descendant. Le miroir de courant Q_1 - Q_3 produit une rampe sur C_1 ; quand la rampe atteint le seuil du comparateur supérieur, égal aux deux tiers de V_+ , le monostable est déclenché pour produire une impulsion positive de 2 μ s, mettre en conduction le VFET Q_4 et décharger le condensateur. De ce fait, le condensateur C_1 voit une dent de scie de la masse à +8 V, avec une fréquence réglée par le potentiomètre R_2 . Le comparateur inférieur produit

une onde de sortie carrée à partir de la dent de scie, avec un rapport cyclique réglable de façon linéaire, par R_5 , entre 1% et 90%. Les deux comparateurs sont affectés d'une hystérésis de quelques millivolts (par R_8 et R_9) pour éviter les transitions multiples provoquées par le bruit. Le LM393 est un double comparateur à faible consommation avec une plage d'entrée en mode commun qui s'étend jusqu'à la masse et des sorties à collecteur ouvert.

Ce circuit a la propriété de se synchroniser (départ/arrêt) sur le niveau d'un signal extérieur. L'entrée « HOLD » (maintien) permet au circuit commandé d'arrêter l'oscillateur au prochain front descendant de la sortie. Quand l'entrée HOLD repasse au niveau BAS, l'oscillateur reprend sur un cycle entier, comme si un front descendant avait coïncidé avec le passage de HOLD au niveau BAS. L'entrée supplémentaire du NON-ET à trois entrées, connectée à la sortie du comparateur, garantit que le circuit ne restera pas bloqué avec C_1 chargé. La durée du monostable a été choisie assez longue pour assurer la décharge complète du condensateur.

8.22 Précautions avec les monostables

Les monostables posent des problèmes qui ne se rencontrent pas dans les autres circuits numériques. De plus, leur utilisation doit être conforme à certains principes généraux. D'abord, un dénigrement des maladies des monostables.

Quelques problèmes liés aux monostables

Synchronisation. Les monostables mettent en jeu une combinaison des techniques numérique et analogique. Comme les circuits linéaires connaissent les problèmes usuels de variations de V_{BE} et de h_{FE} en fonction de la température, etc., les monostables accusent des variations de la durée de l'impulsion de sortie en fonction de la tension d'alimentation et de

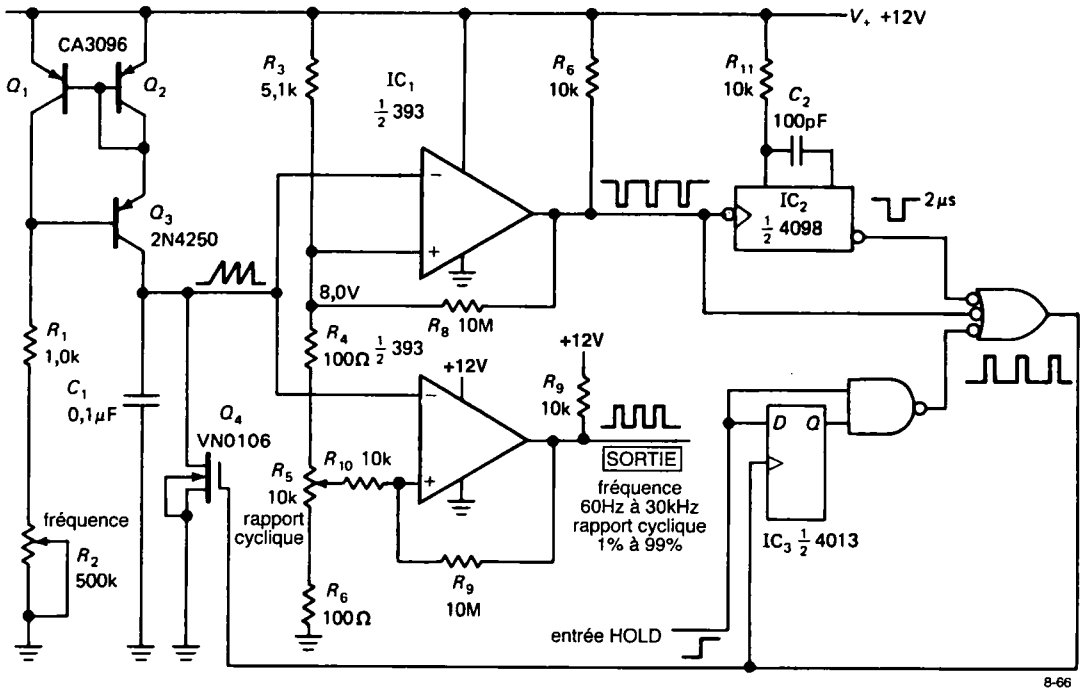


Figure 8.66 - Générateur d'impulsions à déclenchement synchronisé.

la température. Un composant typique comme le 4538 est affecté de variations de durée de quelques pour-cent sur une plage de température de 0 à 50 °C et pour une fluctuation de $\pm 5\%$ de la tension d'alimentation. De plus, la dispersion entre les exemplaires ne permet pas d'espérer une précision supérieure à $\pm 10\%$. Pour ce qui est de la sensibilité à la température et à la tension d'alimentation, il ne faut pas oublier que le circuit peut s'échauffer lui-même, ni que la tension d'alimentation peut varier pendant l'impulsion (par exemple par des pointes sur la ligne V_+); tout cela peut affecter gravement la précision de la durée de l'impulsion.

Impulsions longues. La production d'impulsions longues impose des condensateurs de plusieurs microfarads, qui seront forcément de type électrolytique. Dans ce cas, il faut vous inquiéter du courant de fuite (alors qu'il est insignifiant avec les autres types de condensateurs), surtout parce que la plupart des types de monostables appliquent des tensions bipolaires aux bornes du condensateur pendant

l'impulsion. Il peut être nécessaire d'ajouter une diode ou un transistor pour contourner ce problème, ou bien de recourir à une méthode numérique (une horloge et de nombreuses bascules en cascade, comme dans la section 8.23). L'utilisation d'une diode ou d'un transistor extérieur aggrave la sensibilité à la température et à la tension, ce qui dégrade la précision de la durée d'impulsion; cela risque aussi de perturber le fonctionnement en mode redéclenchable.

Rapport cyclique. Certains monostables voient la durée de leur impulsion réduite quand le « rapport cyclique » est élevé. L'exemple typique est celui de la série TTL 9600-9602, qui délivre une impulsion de durée constante jusqu'à un rapport cyclique de 60%, mais une durée réduite d'environ 5% pour un rapport cyclique de 100%. Le 74xx121, admirable par ailleurs, est nettement pire de ce point de vue, avec un comportement erratique à fort rapport cyclique.

Déclenchement. Les monostables délivrent des impulsions trop courtes ou perturbées quand ils sont déclenchés par des impulsions trop courtes. L'impulsion de déclenchement a une durée minimale, par exemple de 50 ns pour le 74LS121, 140 ns pour le 4098 alimenté en +5 V, 40 ns pour le 4098 alimenté en +15 V (la logique *CMOS* est plus rapide et présente une meilleure sortance sous une tension d'alimentation plus élevée).

Immunité au bruit. Du fait des circuits analogiques dans les monostables, l'immunité au bruit est généralement inférieure à celle des autres circuits numériques. Les monostables sont particulièrement sensibles au couplage capacitif à proximité des *R* et *C* extérieurs qui fixent la durée de l'impulsion. De plus, certains monostables sont sujets aux déclenchements intempestifs par des pointes de tension sur les lignes d'alimentation V_+ et masse.

Spécifications. N'oubliez pas que le fonctionnement des monostables (précision de la durée d'impulsion, coefficients de température et de tension, etc.) peut se dégrader considérablement aux extrémités de la plage de durée d'impulsion. Les spécifications sont données habituellement pour la plage de durée dans laquelle la précision est bonne, ce qui peut être trompeur. De plus, il peut y avoir de grandes disparités entre des monostables de même référence chez des fabricants différents. Lisez attentivement les feuilles de caractéristiques !

Isolement de la sortie. Enfin, comme avec beaucoup de composants numériques qui renferment des bascules, les sorties doivent être tamponnées (par une porte, un inverseur, ou un composant d'interface comme un tampon de ligne) avant d'attaquer des organes extérieurs par des câbles longs. Si un composant comme un monostable attaque un câble directement, la capacité de la charge et les réflexions peuvent provoquer un fonctionnement erratique.

Considérations générales sur l'utilisation des monostables

Veillez, lors de l'utilisation de monostables pour produire des trains d'impulsions, à ce qu'une impulsion supplémentaire ne soit pas émise au début ou à la fin du train. C'est-à-dire assurez-vous que les signaux qui

valident l'entrée du monostable ne déclenchent pas eux-mêmes une impulsion. C'est facile à vérifier par un examen soigneux de la table de vérité, si vous prenez le temps.

N'abusez pas des monostables. Il est tentant d'en fourrer partout, avec des impulsions qui courent d'un bout à l'autre. Les schémas remplis de monostables sont la marque des concepteurs débutants. En plus des problèmes déjà envisagés, vous pouvez vous trouver devant des difficultés supplémentaires parce qu'un circuit plein de monostables ne laisse pas une grande marge d'adaptation des fréquences d'horloge : tous les circuits sont « accordés » pour que les choses se produisent au bon moment. Dans de nombreux cas, il existe un autre moyen de faire le même travail sans monostable ; il faut toujours lui donner la préférence. La figure 8.67 montre un exemple.

L'idée consiste à produire une impulsion suivie d'une deuxième, retardée par rapport à un signal d'entrée. Ces deux impulsions pourraient servir à régler et lancer des opérations qui demandent une certaine préparation ; la fin de la préparation est signalée par le front descendant du signal d'entrée. Puisque le reste du circuit est probablement cadencé par un signal d'« horloge » carré, supposons que la chute du signal à l'entrée *D* est synchronisée avec un front montant de l'horloge. Dans le premier circuit, l'entrée déclenche le premier monostable, lequel déclenche à son tour, par le front descendant de son impulsion de sortie, le deuxième monostable.

Le deuxième circuit fait la même chose avec des bascules *D* ; il produit des impulsions de sortie de durée égale à un cycle d'horloge. Ce circuit est synchrone, alors que le circuit à monostables en cascade est asynchrone. Les méthodes synchrones sont préférables, en général, pour plusieurs raisons, dont l'immunité au bruit. S'il s'agissait de produire des impulsions plus courtes, le même principe peut s'appliquer ; l'horloge du circuit découlera de la division par une série de bascules de la fréquence supérieure d'un oscillateur maître ; c'est l'oscillateur maître qui servira à cadencer les bascules *D* de ce circuit. L'utilisation de plusieurs fréquences d'horloge obtenues par division est chose courante dans les circuits synchrones.

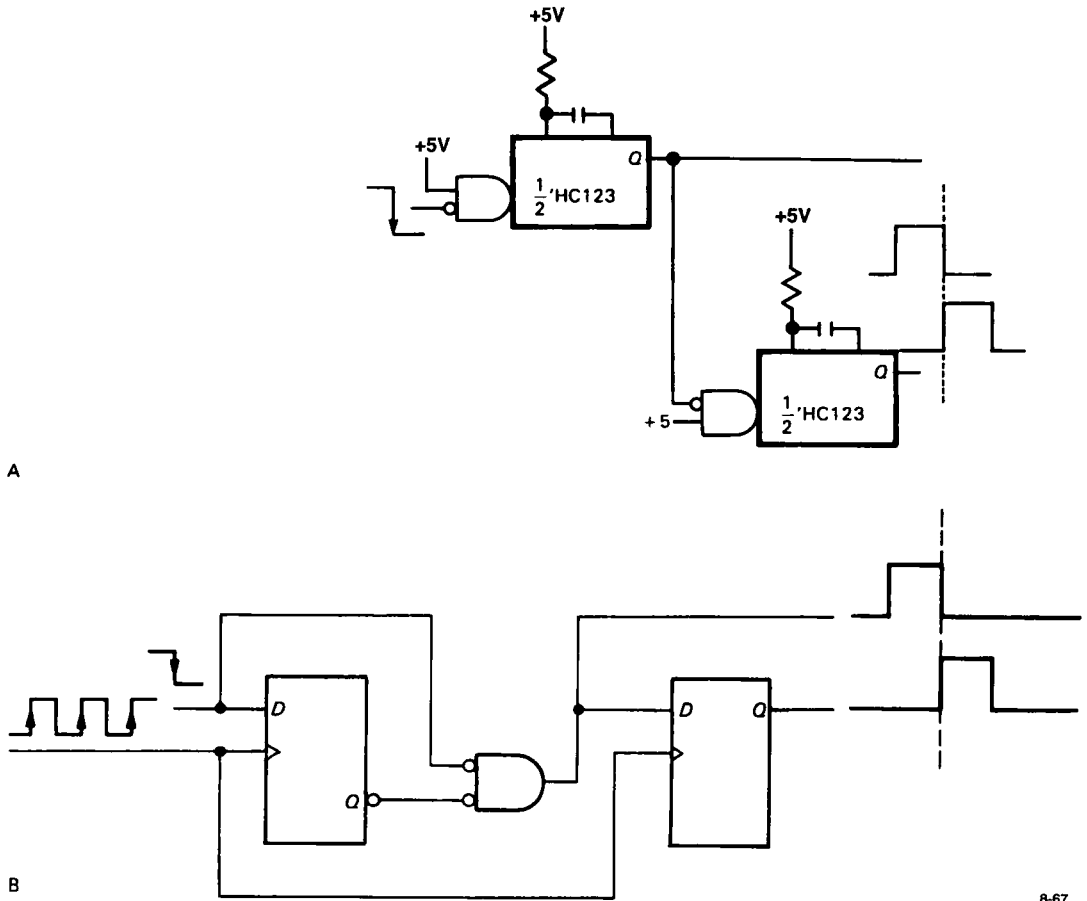


Figure 8.67 - Un temporisateur numérique remplace avantageusement un monostable.

8.23 Temporisation par des compteurs

Comme nous venons de le souligner, il y a plusieurs bonnes raisons de ne pas utiliser des monostables dans les circuits numériques. La figure 8.68 montre un autre cas dans lequel des bascules et des compteurs peuvent remplacer avantageusement un monostable pour la production d'impulsions de longue durée. Le 4060 (en CMOS ou en 74HC) est un compteur binaire à quatorze étages (diviseurs par deux en cascade). Un front montant sur l'entrée de la bascule porte la sortie Q au niveau HAUT et active le compteur. Ce circuit produit des impulsions de durée précise variable par un facteur 2. Le 4060 comporte aussi une oscillateur intégré qui peut remplacer l'horloge de référence extérieure. Notre expérience montre que l'oscillateur présente une tolérance de fréquence trop grande et

que son fonctionnement n'est pas fiable (dans certaines versions HC).

On trouve des circuits intégrés temporisateurs - complets. Les ICM7240/50/60 (Intersil, Maxim) comportent des compteurs à huit bits ou deux chiffres et la logique nécessaire pour produire des délais égaux à un nombre entier de périodes du compteur (de 1 à 255 ou de 1 à 99) ; vous pouvez régler ce nombre soit par des connexions câblées, soit par des roues codeuses extérieures. L'ICM7242 est similaire, mais avec un pré-diviseur fixe par 128. Exar propose un cousin proche, le XR2243, avec un pré-diviseur fixe par 1024.

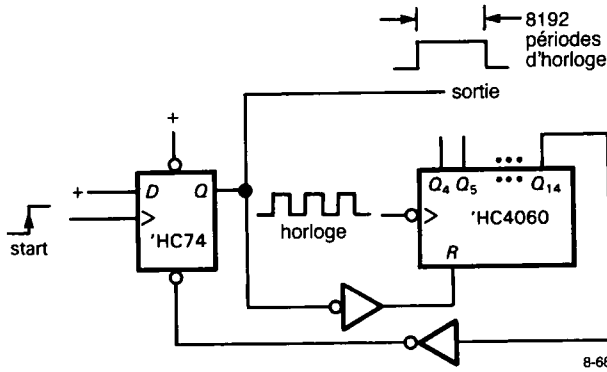


Figure 8.68 - Production numérique d'impulsions longues.

FONCTIONS SÉQUENTIELLES DISPONIBLES EN CIRCUITS INTÉGRÉS

Comme pour les fonctions de logique combinatoire, il est possible d'incorporer toutes sortes de bascules dans un même circuit intégré. Nous passons en revue dans les sections suivantes les types les plus utiles, classés par fonction.

Comme pour la logique combinatoire pure, la logique programmable (PAL et GAL en particulier) propose un remplacement séduisant des fonctions séquentielles câblées. Nous allons les passer en revue aussi, après avoir vu les fonctions standard.

8.24 Verrous et registres

Les verrous et les registres sont utilisés pour « retenir » un jeu de bits, même si l'entrée change. Un jeu de bascules *D* constitue un registre, mais il offre plus d'entrées et sorties que nécessaire. Comme les entrées séparées (pour l'horloge, la mise à 1 et la mise à 0) sont inutiles, ces lignes peuvent être connectées ensemble ; elles occupent moins de broches et permettent à huit bascules de se loger dans un boîtier à vingt broches. Le 74xx574 classique est une octuple bascule *D* avec déclenchement sur front montant et sorties à trois états ; le 74xx273 est similaire, mais il possède une entrée de RàZ (remise à zéro) au lieu des sorties à trois états. La figure 8.69 montre un quadruple registre *D* avec sorties vraies et complémentées.

Le terme « verrou » est réservé dans la pratique à un type particulier de registre : ses sorties suivent les entrées quand il est validé, elles conservent la dernière valeur quand il est bloqué. Comme le terme verrou est devenu ambigu à l'usage, les termes « verrou

transparent » et « registre *D* » sont souvent utilisés pour distinguer ces composants très proches. Par exemple, le 74xx573 est un octuple verrou transparent équivalent du registre *D* 74xx574.

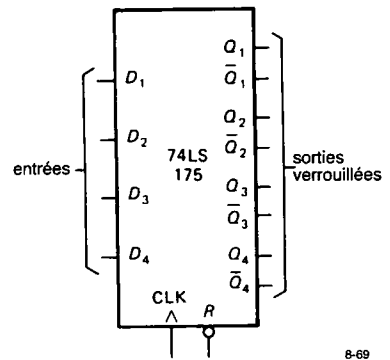


Figure 8.69 - Registre *D* à quatre bits 175.

Les verrous et registres existent en différentes variantes : a) mémoires à accès direct (RAM, *Random Access Memory* ; la traduction consacrée de *random* par *aléatoire* est abusive ; le terme *arbitraire* est plus proche de la réalité [N.d.T.], qui permettent la lecture et l'écriture dans un registre donné d'un jeu (souvent étendu) de registres ; la taille des RAM va de quelques octets à quelques mégaoctets, elles sont utilisées surtout comme mémoire de travail dans les systèmes à microprocesseur (voir les chapitres 10 et 11) ; b) verrous adressables, qui permettent la modification de bits individuels sans altération des autres bits ; c) verrous ou registres incorporés à un circuit intégré plus grand, comme un convertisseur

analogique/numérique ; un tel composant se contente de signaux d'entrée fugitifs (avec les impulsions de scrutation *ad hoc*) puisque le registre interne peut retenir les données.

Le tableau 8.9 à la fin de ce chapitre donne une liste des registres et verrous les plus utiles. Remarquez les propriétés comme l'entrée de validation, la RàZ, les sorties à trois états, et la disposition alignée des broches (entrées d'un côté du circuit intégré, sorties de l'autre) ; cette dernière caractéristique facilite le dessin des circuits imprimés.

8.25 Compteurs

Comme nous l'avons dit plus haut, il est possible de faire un « compteur » en connectant plusieurs bascules ensemble. Dans le nombre impressionnant de compteurs intégrés, voici les caractéristiques à examiner :

Taille

On trouve des compteurs à quatre bits en DCB (diviseurs par dix) et en binaire (*hexadécimaux*, diviseurs par seize). Il existe des compteurs plus grands, jusqu'à 24 bits (toutes les sorties ne sont pas accessibles), des compteurs *modulo n* qui divisent par un entier n spécifié comme entrée. Vous pouvez toujours mettre les compteurs en cascade (y compris les types synchrones) pour augmenter le nombre d'étages.

Horloge

Une distinction essentielle porte sur le cadencement : en cascade (*ripple*) ou synchrone. Ce dernier type cadence toutes les bascules simultanément, alors que dans la disposition en cascade chaque étage attaque le suivant. Les compteurs en cascade produisent des états transitoires, puisque les premiers étages basculent un peu avant les derniers. Par exemple, un compteur en cascade qui passe de 7 (0111) à 8 (1111) passe en chemin par les états 6, 4 et 0. Cela ne pose pas de problème dans les circuits bien conçus, mais cela risque d'en poser dans un circuit qui utilise des portes pour détecter un état donné du compteur (voilà une occasion d'utiliser une bascule D ou quelque chose de similaire afin de ne prendre en compte l'état du compteur que lors des fronts de l'horloge). Les compteurs en cascade sont plus lents que les

compteurs synchrones, à cause de l'accumulation des temps de propagation. Les compteurs en cascade sont cadencés par les fronts descendants, ce qui facilite l'extension (par la connexion directe de la sortie Q d'un compteur à l'entrée d'horloge du suivant) ; les compteurs synchrones sont cadencés par le front montant.

Nous portons notre choix sur la famille 74xx160-163 de compteurs synchrones à quatre bits pour toutes les applications qui ne requièrent pas de caractéristique particulière. Les 74xx590 et 74xx592 sont de bons compteurs synchrones à huit bits. La figure 8.70 montre le 74xx390, double compteur DCB en cascade.

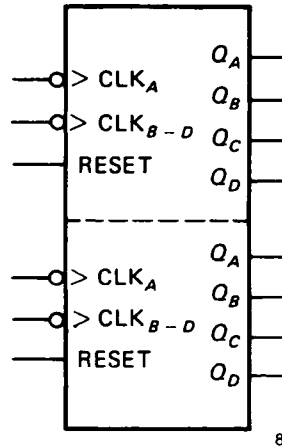


Figure 8.70 - Double compteur en cascade DCB 390.

Compteur-décompteur

Certains compteurs peuvent compter dans les deux sens, en fonction d'une entrée de commande. Les deux possibilités sont a) une entrée U/\bar{D} (*Up*, haut ; *Down*, bas) qui fixe le sens du comptage et b) une paire d'entrées de commande, l'une pour HAUT, l'autre pour BAS. Les exemples sont le 74xx191 et le 74xx193 pour l'une et l'autre versions. Les 74xx569 et 74xx579 sont des compteurs-décompteurs utiles, à huit bits.

Chargement et remise à zéro

La plupart des compteurs ont des entrées de données qui permettent de charger une valeur pré-déterminée. C'est pratique pour réaliser un compteur modulo n , par exemple. La fonction de chargement peut être

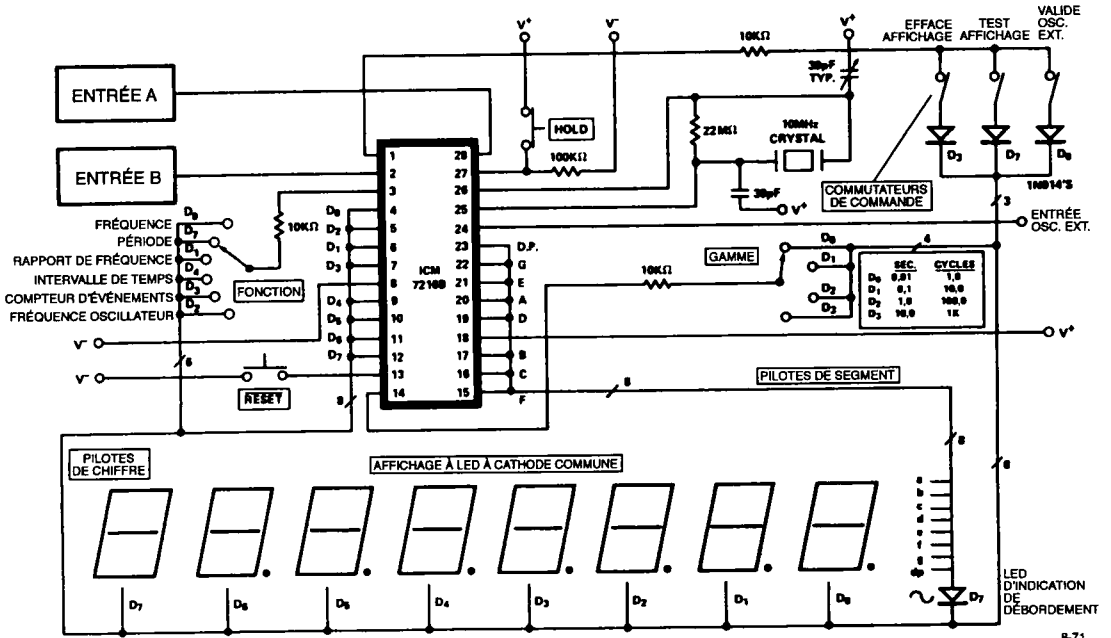


Figure 8.71 - Compteur universel intégré ICM7216 d'Intersil (Document Intersil, Inc.).

synchrone ou asynchrone : les 74xx160-163 ont un chargement synchrone, ce qui signifie que les données présentes sur les lignes d'entrée sont transférées au compteur lors du prochain front d'horloge, si la ligne de chargement \overline{LOAD} (charge) est au niveau BAS ; les 74xx190-193 ont un chargement asynchrone, ou direct (*jam*), ce qui signifie que le compteur est chargé avec les données d'entrée au moment où \overline{LOAD} est actionné, indépendamment de l'horloge. L'expression « chargement parallèle » est utilisée quelquefois, puisque tous les bits sont affectés en même temps.

La fonction de remise à zéro (CLEAR ou RESET) est une sorte de chargement. La plupart des compteurs ont une fonction de remise à zéro directe (*jam*), comme les 74xx160-161, certains sont synchrones, comme les 74xx162-163.

Autres propriétés des compteurs

Certains compteurs comportent des verrous sur les lignes de sortie ; ils sont toujours du type transparent, ce qui permet aussi d'utiliser le compteur comme s'il n'y avait pas de verrous. (N'oubliez pas que tout compteur à chargement parallèle peut fonctionner comme un verrou, mais vous ne pouvez pas l'utiliser à la fois comme compteur et comme verrou, alors que c'est possible avec un compteur-verrou.) La combinaison d'un compteur et d'un verrou est parfois très pratique, par exemple si vous voulez afficher ou émettre le dernier état du compteur alors que le comptage continue. Dans un compteur-fréquence-mètre, cela permet de stabiliser l'affichage, avec un rafraîchissement après chaque période de comptage, au lieu d'un affichage qui repasse périodiquement à zéro pour recommencer à compter.

Il existe des compteurs avec sorties à trois états. Ils sont parfaits pour les applications où les chiffres (ou les groupes de quatre bits) sont multiplexés pour être

affichés ou transmis par un bus à un autre organe. Le 74xx779, par exemple, est un compteur binaire synchrone dont les sorties à trois états servent aussi d'entrées de chargement parallèle ; grâce au partage de ces lignes, il tient dans un boîtier à seize broches. Le 74xx593 est similaire, mais dans un boîtier à vingt broches.

Si vous voulez utiliser un compteur avec un affichage, il en existe plusieurs qui combinent le compteur, les verrous, le décodeur à sept segments et l'étage pilote sur la même puce. Les 74C925 à 74C928 sont une série de compteurs à quatre chiffres. Le TIL3067 est un autre circuit intégré amusant : chaque puce combine un compteur et un afficheur, il suffit de regarder le compteur pour connaître son contenu ! La figure 8.71 représente une application typique d'un circuit intéressant, intégré à grande échelle, qui requiert très peu de composants auxiliaires.

Le tableau 8.10 à la fin de ce chapitre donne la liste des circuits intégrés compteurs que vous êtes susceptible d'utiliser. Nombre d'entre eux ne sont disponibles que dans une seule famille (par exemple LS ou F), vérifiez dans les recueils de caractéristiques avant de dessiner un schéma qui en utilise.

8.26 Registres à décalage

Si vous connectez une série de bascules en série de telle façon que la sortie Q de l'une attaque l'entrée D de la suivante, et que toutes les entrées d'horloge soient cadencées simultanément, vous obtenez ce qu'on appelle un *registre à décalage*. À chaque impulsion d'horloge, la combinaison de 0 et de 1 se décale d'un cran vers la droite, avec les données D introduites par la gauche. Comme avec les bascules, les données prises en compte sont celles qui sont présentes à l'entrée sérielle juste avant le front de l'horloge, la progression vers les sorties est retardée du temps de propagation caractéristique. Le décalage peut donc s'effectuer sans risque de basculement en série. Les registres à décalage sont très utiles pour la conversion de données parallèles (n bits présents simultanément, ou n lignes distinctes) en données sérielles (un bit après l'autre, sur une seule ligne de données), et vice versa. Ce sont aussi des mémoires pratiques, en particulier si les données sont toujours

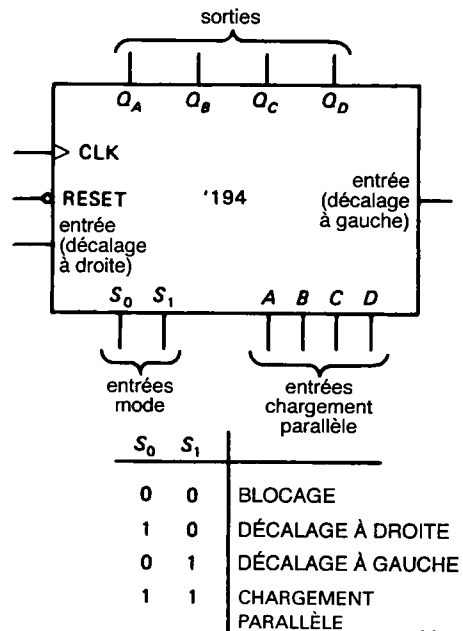
lues et écrites dans le même ordre. Comme les compteurs et les verrous, les registres à décalage existent dans un grand nombre de variétés préfabriquées. Les points importants à considérer sont :

Longueur

Les registres à quatre bits et à huit bits sont standard ; quelques longueurs supérieures sont disponibles (jusqu'à 64 bits et plus). Il en existe de longueur variable, comme le 4557, dont la longueur peut être fixée de 1 à 64 par une entrée à 6 bits.

Organisation

Les registres à décalage ont habituellement un format d'un bit, mais il en existe aussi à deux, quatre et six bits. La plupart des registres à décalage ne décalent qu'à droite, mais il en existe de bidirectionnels comme les 74xx194 et 74xx323, lesquels possèdent une entrée de « direction » (figure 8.72). Attention au bricolage du 74xx95, prétendu bidirectionnel, qui ne peut faire de décalage à gauche que par la connexion de chaque bit de sortie à l'entrée précédente, suivie d'un chargement parallèle.



8-72

Figure 8.72 - Registre à décalage bidirectionnel à quatre bits.

Entrées et sorties

Les petits registres à décalage peuvent comporter des entrées et sorties parallèles ; c'est le cas général, comme pour le 74xx395, un registre à décalage à quatre bits avec entrée et sortie parallèles (PI/PO, *Parallel-In, Parallel-Out*). Les plus grands n'ont souvent qu'une entrée ou une sortie *sérielle*, c'est-à-dire que seule est accessible l'entrée de la première bascule ou la sortie de la dernière. Certains comportent quelques prises intermédiaires. Le partage des broches (trois états) permet de disposer à la fois des entrées et des sorties parallèles dans un petit boîtier ; c'est le cas du 74xx299, un registre à décalage PI/PO bidirectionnel à huit bits, dans un boîtier à vingt broches. Certains registres à décalage sont dotés d'un verrou d'entrée ou de sortie, ce qui permet au décalage de se poursuivre pendant le chargement ou le déchargement des données.

Le chargement parallèle et la remise à zéro peuvent être synchrones ou directs ; par exemple, le 74xx323 est identique au 74xx299, mais avec une RàZ synchrone.

Le tableau 8.11 à la fin du chapitre donne une liste des registres à décalage que vous pouvez utiliser. Comme toujours, tous les types ne sont pas disponibles dans toutes les familles logiques ; reportez-vous aux recueils de caractéristiques.

RAM comme registre à décalage

Une mémoire à accès direct peut toujours être utilisée comme registre à décalage (mais l'inverse n'est pas vrai) avec un compteur extérieur qui balaye les adresses successives. La figure 8.73 montre le principe. Un compteur-décompteur synchrone à huit bits produit les adresses successives pour une RAM CMOS de 256 mots de quatre bits. La combinaison se comporte comme un quadruple registre à décalage de 256 bits de longueur, avec la direction gauche/droite du décalage déterminée par la commande UP/DOWN du compteur-décompteur. Les autres entrées du compteur sont représentées dans l'état « comptage ». En choisissant un compteur et une mémoire rapides, nous pouvons obtenir une fréquence de décalage de 30 MHz (voir le chronogramme), égale à celle d'un registre à décalage

intégré (beaucoup plus petit) de la famille HC. Cette technique peut être utilisée pour réaliser de très longs registres, en cas de besoin.

Exercice 8.28

Dans le montage de la figure 8.73, les données d'entrée semblent entrer par là où sont lues les données de sortie. Néanmoins, le circuit se comporte de façon identique à un registre à décalage à 256 bits. Expliquez pourquoi.

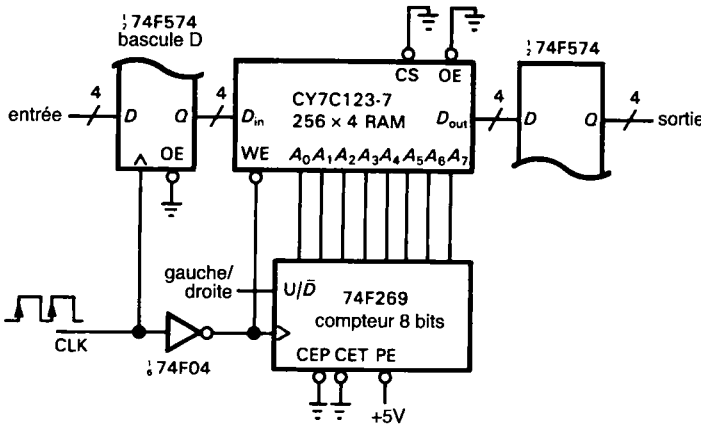
8.27 PAL séquentielles

Les PAL combinatoires (portes seulement) dont nous avons parlé dans la section 8.15 appartiennent à une famille plus grande dont certains membres possèdent un nombre variable de registres D , on les appelle « PAL à registres ». L'exemple typique est la 16R8 représentée par la figure 8.74. La matrice ET programmable/OU fixe, caractéristique des PAL combinatoires, délivre les signaux d'entrée de huit registres de type D à sorties à trois états cadencés simultanément ; les sorties des registres (et leurs compléments) sont disponibles, en plus des broches d'entrée standard, comme entrées des matrices logiques. Si vous vous reportez à la figure 8.57, vous verrez qu'une PAL à registres est un composant séquentiel polyvalent ; dans les limites fixées par le nombre de portes et de registres disponibles, vous pouvez construire à peu près tout ce que vous voulez. Par exemple, vous pouvez faire un compteur ou un registre à décalage, ou même un peu des deux ! En pratique, on réalise plutôt un dispositif logique sur mesure incorporé à un circuit plus grand, pour remplacer une logique discrète constituée de portes et de bascules. Voyons quelques exemples.

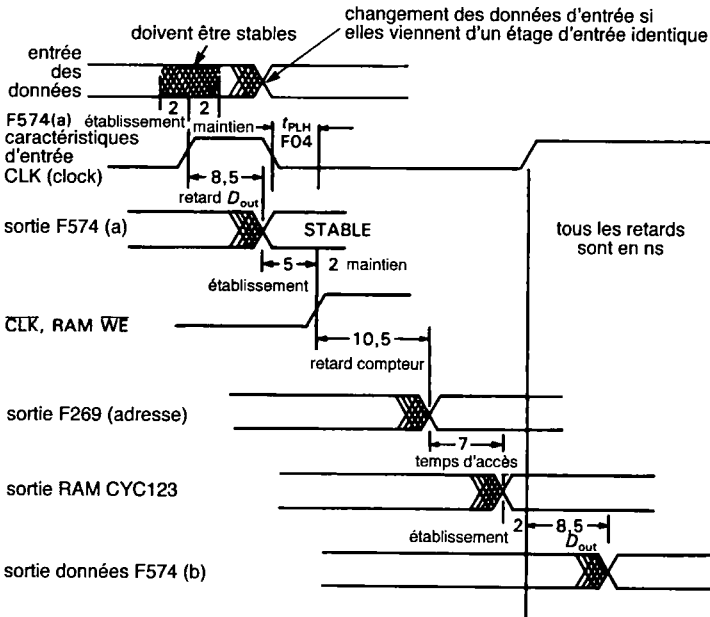
Carte des fusibles établie à la main

Les projets simples peuvent être réalisés en déterminant la logique, puis en reportant dans la matrice de fusibles la combinaison de bits appropriée, au moyen d'un « programmeur de PAL ». Comme exemple, imaginons que nous voulons un multiplexeur à quatre entrées avec sorties verrouillées. Nous pouvons écrire l'équation logique de la partie multiplexeur (c'est-à-dire celle des signaux appliqués à l'entrée des bascules) :

$$Q \cdot d = I_0 * \overline{S_0} * \overline{S_1} + I_1 * S_0 * \overline{S_1} + I_2 * \overline{S_0} * S_1 + I_3 * S_0 * S_1$$



A



B

retard t_{PLH} F04	3,7ns	} 13,5 - 3,7 = 9,8ns HI
retard D_{out} F374	8,5ns	
temps d'établissement CYC123	5	} 19,5 + 3,7 = 23,2ns LO
retard sortie compteur F269	10,5	
temps d'accès CYC123	7	}
temps d'établissement D_{in} F374	2	
période de l'horloge de décalage (min)	33 ns	

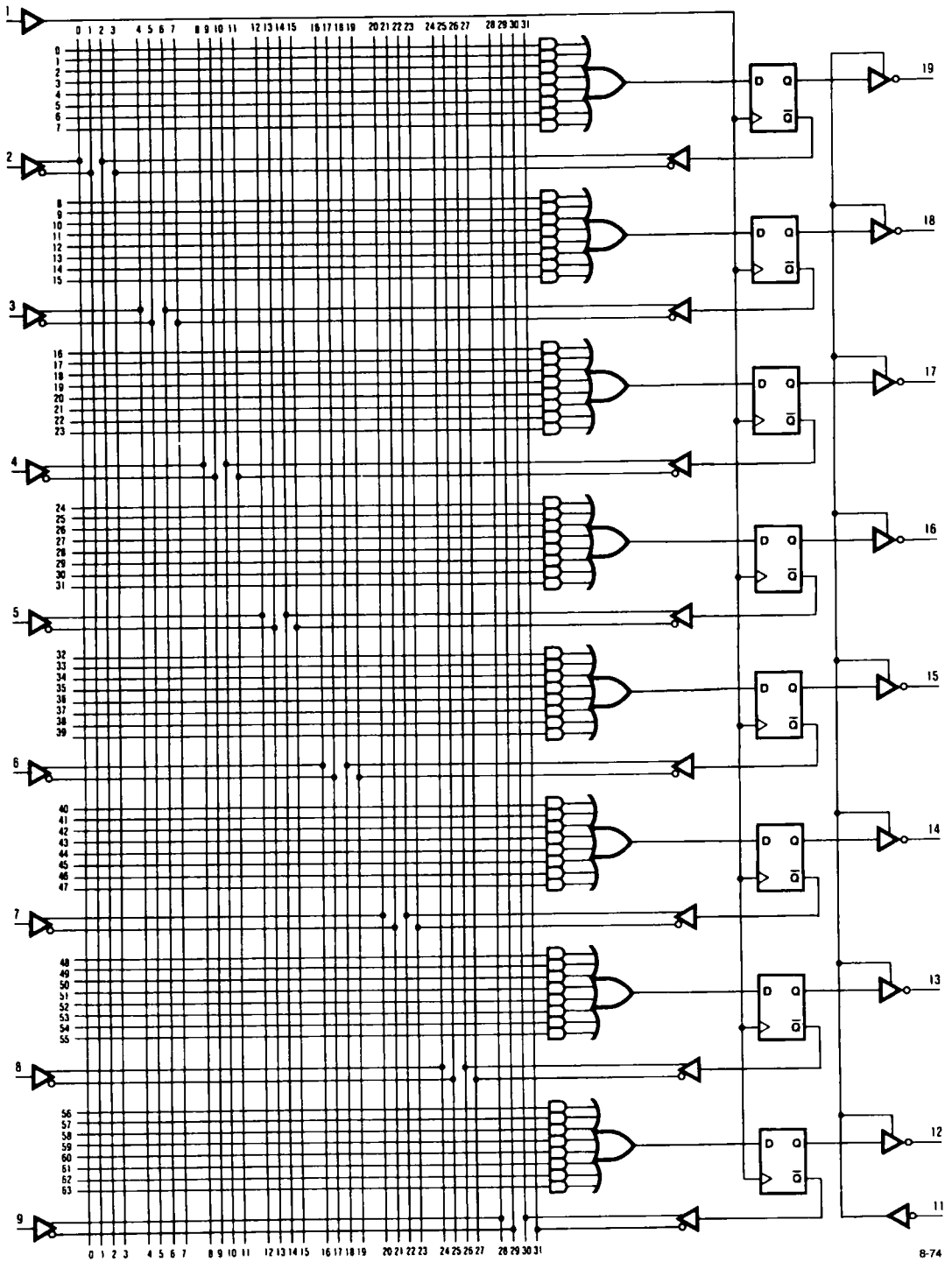
C

Figure 8.73 -
 A. Long registre à décalage composé d'une RAM et d'un compteur, la barre de fraction indique les lignes multiples d'un « bus », ici les quatre lignes de données.
 B. Chronogramme pour le calcul de la cadence maximale des décalages, dans le cas le plus défavorable.
 C. Calcul de la séquence de retards pour un cycle d'horloge.

8-73

Dans cette équation, les entrées S_0 et S_1 sélectionnent les entrées I_0 à I_3 , * et + représentent les opérations ET et OU. Une PAL à registres permet facilement le verrouillage du résultat. Remarquez que nous avons utilisé le OU de trois ET d'entrée, au lieu de décoder d'abord l'adresse par des ET à deux entrées, parce que

nous sommes limités à l'utilisation d'une somme de produits (c'est aussi plus rapide). Le schéma terminé est celui de la figure 8.75. (Remarque : ce circuit cache une subtilité ; voyez « transitoires » à la fin de cette section.)



8-74

Figure 8.74 - La PAL à registres 16R8 possède huit entrées extérieures, une ligne d'horloge, et une ligne de validation des sorties à trois états. Les sorties des registres sont disponibles aussi comme entrées de la matrice ET (Document Advanced Micro Devices, Sunnyvale, Californie).

PALASM

Pour tout circuit d'une complexité raisonnable, une aide est nécessaire pour la conception de la logique à PAL. Par exemple, une 18L8 possède 2048 fusibles ; un projet complexe peut exiger la coupure de quelques centaines d'entre eux, et il y a peu de chances que vous puissiez en donner manuellement la liste à un programmeur de PAL.

L'assembleur PALASM (marque déposée de Monolithic Memories, Inc., l'inventeur des PAL) a été l'une des premières aides à la conception. Il accepte des expressions booléennes, comme celle que nous venons d'écrire, et les convertit en une carte des fusibles. Aucune « minimisation » (simplification) n'est effectuée par le programme, le gros du travail pénible vous revient. Néanmoins, le PALASM vous permet d'entrer un jeu d'états de test (appelés « vecteurs de test ») et vous donne en retour les sorties qui résulteraient de votre expression booléenne. De cette façon, vous pouvez mettre au point vos équations avant de programmer la PAL.

L'assembleur PALASM est largement répandu. Il existe des listings source en FORTRAN et des versions qui peuvent tourner sur des micro-ordinateurs courants et envoyer la carte des fusibles au programmeur (au format standard JEDEC) par un port sériel. Beaucoup de programmeurs de PAL à microprocesseur incorporé comportent un PALASM résident, par exemple Data I/O, Digilec, Stag et Structured Design. Avec ceux-là, vous n'avez qu'à raccorder un terminal pour être à pied d'œuvre.

ABEL et CUPL

PALASM est une aide, mais les utilisateurs sérieux des PAL en demandent un peu plus. Les langages de programmation de haut niveau comme ABEL (de Data I/O) et CUPL (de Logical Devices Inc.) facilitent la programmation des PAL. Ils vous permettent de spécifier soit des expressions booléennes, soit des tables de vérité ; pour les circuits séquentiels, vous indiquez les états et les règles de transition. Comme dans tout bon langage de programmation de haut niveau, vous pouvez définir des tableaux (pour un jeu de signaux, comme un bus d'adresses), des expressions et des valeurs intermédiaires, puis les utiliser dans les expressions suivantes.

Ces langages sont assez intelligents pour convertir les tables de vérité en équations logiques, pour les simplifier (de même que les expressions booléennes que vous fournissez) au moyen des identités logiques, et pour les convertir dans une forme adaptée aux contraintes matérielles du composant (par exemple une somme de produits pour une PAL). Au lieu d'écrire l'expression logique d'une gamme de valeurs, vous pouvez écrire simplement quelque chose comme ADDR:[10..FF], qui sera converti en une logique appropriée. Ces langages vous permettent aussi d'écrire des vecteurs de test pour essayer votre projet ; les vecteurs de test peuvent aussi être envoyés au programmeur pour la vérification du composant réel programmé. Enfin, ces langages fournissent la documentation standardisée du composant fini, ce qui est essentiel dans le cas où vous avez à déboguer un gadget qui cache un de ces composants mystérieux.

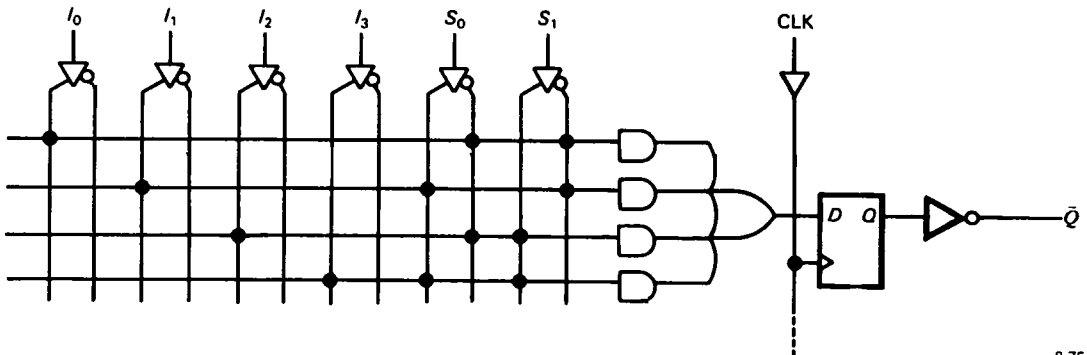
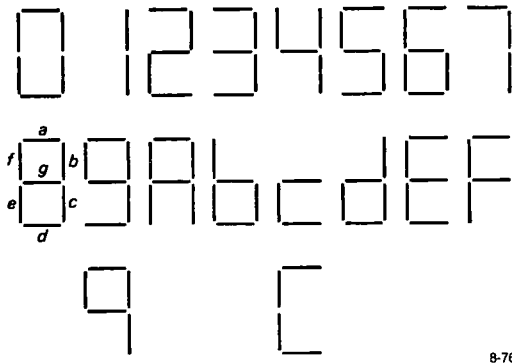


Figure 8.75 - Multiplexeur à quatre entrées et sorties verrouillées réalisé avec une PAL.

8. ÉLECTRONIQUE NUMÉRIQUE

Simplement pour fixer les idées, jetons un regard stéréoscopique sur des exemples de projets combinatoires et séquentiels qui utilisent le langage CUPL.

Exemple CUPL : codeur de sept segments en hexadécimal (combinatoire). Il arrive que vous souhaitiez utiliser une puce à forte intégration disponible pour effectuer une fonction pratique (comme un chronomètre ou un calculateur) comme élément d'un appareil que vous construisez. L'ennui est que ces puces, habituellement, attaquent directement les afficheurs à sept segments, au lieu de délivrer les sorties hexadécimales (ou DCB) dont vous avez besoin. C'est pourquoi nous allons dessiner un « codeur » qui convertira le « sept segments » en code binaire à quatre bits. Cette fonction insolite n'existe pas en circuit intégré standard.



8-76

Figure 8.76 - Représentation des seize chiffres hexadécimaux sur un afficheur à sept segments.

Les entrées sont les signaux des segments individuels, toujours repérés de *a* à *g* ; voyez la figure 8.76, qui montre aussi comment les chiffres de A à F sont représentés par les afficheurs à sept segments. Remarquez qu'il y a deux façons de représenter le 9 et le C ; les deux doivent être reconnues par la logique de notre codeur. Comme PAL, nous avons choisi la 16L8, un composant combinatoire à vingt broches conforme au schéma de la figure 8.45.

La figure 8.77 représente le code fourni à CUPL. Nous avons affecté les entrées aux signaux des segments *a* à *g* (logique positive) et les sorties aux bits hexadécimaux D0 à D3 (logique négative). Le lan-

gage CUPL permet la définition de variables intermédiaires qui peuvent être utilisées dans les expressions ultérieures ; il est commode de définir les variables *zero* à *f* sous la forme des segments d'entrée. Ce sont simplement des produits (ET) des variables d'entrée des segments, comme ils sont représentés par la figure 8.76. Enfin chaque bit de la sortie binaire est écrit comme la somme (OU) des variables (chiffres) où il apparaît à 1. Nous avons utilisé une logique négative (vrai au niveau bas) parce que la 16L8 est une matrice ET/NON-OU et que cette convention simplifie la logique. Voilà pour le programme logique CUPL.

Exercice 8.29

Vérifiez vous-même que nous avons fait notre travail correctement en dessinant quelques caractères conformément à notre définition des variables intermédiaires de 0 à *f*.

Le programme CUPL écrit d'abord les expressions de D0 à D3 en termes de variables d'entrées *a* à *g*, au moyen des définitions des variables intermédiaires. Un assembleur simple comme PALASM nous obligerait à le faire nous-mêmes. À ce point, les équations logiques se présentent sous la forme ET/NON-OU que nous recherchons. Néanmoins, nous n'en avons pas encore fini, parce que la 16L8 (et toutes les autres PAL combinatoires) n'autorise dans chaque somme que des produits de sept termes au plus, alors que nous avons 9, 8, 9 et 10 termes pour les sorties D0 à D3. Il est possible de lier chaque sortie à un deuxième OU, pour augmenter le nombre de produits dans la somme ; piètre solution, en général, parce qu'elle double le temps de propagation (ce qui n'a d'ailleurs aucune importance dans une application comme celle-ci). La bonne solution consiste à simplifier (minimiser) les équations logiques au moyen des identités logiques, du théorème de De Morgan, etc.

Nous avons lancé le *minimiseur* de CUPL, lequel nous a livré le code de la figure 8.78. Heureusement, tout rentre dans la limite des sept produits. CUPL dessine aussi à notre place la carte des fusibles (figure 8.79). Naturellement, nous ne programmons pas notre PAL à la main en fonction de la carte, nous profitons du chargement direct en format de programmation JEDEC. Dans cet exemple, il est évident


```

/** Entrées**/

PIN 1 = a      ; /* segment a      */
PIN 2 = b      ; /* segment b      */
PIN 3 = c      ; /* segment c      */
PIN 4 = d      ; /* segment d      */
PIN 5 = e      ; /* segment e      */
PIN 6 = f      ; /* segment f      */
PIN 7 = g      ; /* segment g      */

/** Sorties **/

PIN 19 = !D3   /* bit de poids fort du code hexa */
PIN 18 = !D2   /* */
PIN 17 = !D1   /* */
PIN 16 = !D0   /* bit de poids faible du code hexa */

/** Déclarations et définition des Variables intermédiaires **/

zero = a & b & c & d & e & f & !g ;
one  = !a & b & c & !d & !e & !f & !g ;
two  = a & b & !c & d & e & !f & g ;
three = a & b & c & d & !e & !f & g ;
four  = !a & b & c & !d & !e & f & g ;
five  = a & !b & c & d & !e & f & g ;
six   = a & !b & c & d & e & f & g ;
seven = a & b & c & !d & !e & !f & !g ;
eight = a & b & c & d & e & f & g ;
nine  = a & b & c & !d & !e & f & g ;
      # a & b & c & d & !e & f & g ; /* deux formes */
hexa  = a & b & c & !d & e & f & g ;
hexb  = !a & !b & c & d & e & f & g ;
hexc  = !a & !b & !c & d & e & !f & g ;
      # a & !b & !c & d & e & f & !g ; /* deux formes */
hexd  = !a & b & c & d & e & !f & g ;
hexe  = a & !b & !c & d & e & f & g ;
hexf  = a & !b & !c & !d & e & f & g ;

/** Equations logiques **/

D3 = eight # nine # hexa # hexb # hexc # hexd # hexe # hexf ;
D2 = four # five # six # seven # hexc # hexd # hexe # hexf ;
D1 = two # three # six # seven # hexa # hexb # hexe # hexf ;
D0 = one # three # five # seven # nine # hexb # hexd # hexf ;

```

Figure 8.77 - Codeur de sept segments en hexadécimal, écrit en langage CUPL.

que CUPL a transformé une corvée en un travail simple.

Exemple CUPL : distributeur automatique (séquentiel). Un automate fini (section 8.18) possède un jeu d'états et un jeu de règles de transition,

8. ÉLECTRONIQUE NUMÉRIQUE

** Expanded Product Terms **

D0 =>

```
a & b & c & d & !e & g
# a & b & c & !e & f & g
# a & c & d & !e & f & g
# b & c & !d & !e & !f & !g
# !a & !b & c & d & e & f & g
# a & !b & !c & !d & e & f & g
# !a & b & c & d & e & !f & g
```

D1 =>

```
a & !b & !c & e & f & g
# !b & c & d & e & f & g
# a & b & c & !d & e & f & g
# a & b & !c & d & e & !f & g
# a & b & c & d & !e & !f & g
# a & b & c & !d & !e & !f & !g
```

D2 =>

```
a & !b & !c & d & e & f
# a & !b & c & d & f & g
# a & !b & !c & e & f & g
# !a & b & c & !d & !e & f & g
# !a & b & c & d & e & !f & g
# !a & !b & !c & d & e & !f & g
# a & b & c & !d & !e & !f & !g
```

D3 =>

```
a & b & c & f & g
# a !b & !c & d & e & f
# a& !b & !c & e & f & g
# !a & !b & c & d & e & f & g
# !a & b & c & d & e & !f & g
# !a & !b & !c & d & e & !f & g
```

D0.oe => 1

D1.oe => 1

D2.oe => 1

D3.oe => 1

Figure 8.78 - Codeur de sept segments en hexadécimal : termes des produits minimisés.

lesquelles déterminent le passage d'un état à l'autre à chaque front d'horloge. En général, les règles de transition dépendent à la fois de l'état présent et de la combinaison précise des états d'entrée au moment de l'impulsion d'horloge. Vous pouvez réaliser un automate fini en logique programmable à registres a) s'il

y a assez de registres pour représenter tous les états possibles (par exemple quatre registres si vous prévoyez seize états possibles) et b) s'il y a assez d'entrées et de portes logiques pour établir les règles de transition.

**** Fuse Plot ******Pin #19**

```

0000 -----
0032 x-x-x-----x--x-----
0064 -xx--x--x--x--x-----
0096 -xx--x-----x--x--x-----
0128 -x-xx--x--x--x--x-----
0160 x--xx--x--x--x--x-----
0192 -x-x-x--x--x--x--x-----
0224 xxxxxxxxxxxxxxxxxxxxxxxxxxxx

```

Pin #18

```

0256 -----
0288 -xx--x--x--x--x-----
0320 -xx-x--x-----x--x-----
0352 -xx--x-----x--x--x-----
0384 x--xx--x--x--x--x-----
0416 x--xx--x--x--x--x-----
0448 -x-x-x--x--x--x--x-----
0480 x-x-x--x--x--x--x-----

```

Pin #17

```

0512 -----
0544 -xx--x-----x--x--x-----
0576 -x--x--x--x--x--x-----
0608 x-x-x--x--x--x--x-----
0640 x-x--x--x--x--x--x-----
0672 x-x-x--x--x--x--x-----
0704 x-x-x--x--x--x--x-----
0736 xxxxxxxxxxxxxxxxxxxxxxxxxxxx

```

Pin #16

```

0768 -----
0800 x-x-x--x--x--x--x-----
0832 x-x-x-----x--x--x-----
0864 --x-x--x--x--x--x-----
0896 x--x--x--x--x--x--x-----
0928 -x-xx--x--x--x--x-----
0960 -xx--x--x--x--x--x-----
0992 x--xx--x--x--x--x-----

```

(Légende : x = fusible non grillé
- = fusible grillé)

Comme exemple, dessinons une PAL à registres pour le diagramme d'états de la figure 8.80. Il s'agit d'un distributeur automatique, il est censé dégorger une bouteille de liquide sucré et gazeux si 25 cents (ou plus) ont été introduits. Il possède une interface à pièces quelconque (monnayeur) qui englutit les

pièces et les identifie, pour envoyer à notre PAL un signal à deux bits (C1, C0), valide pendant un cycle d'horloge, pour indiquer le type de pièce introduit (01 = nickel [5 cents], 10 = dime [10 cents], 11 = quarter [25 cents], 00 = rondelle ou pas de pièce).

Figure 8.79 - Codeur de sept segments en hexadécimal : carte des fusibles.

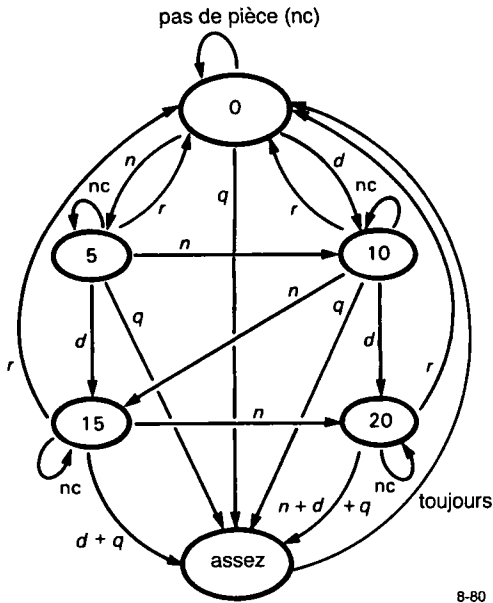


Figure 8.80 - Diagramme d'états du distributeur automatique.

La tâche de l'automate consiste à additionner les montants introduits et à actionner la sortie *bottle* (bouteille) quand il y a assez d'argent.

La figure 8.81 montre les conditions en langage d'automate fini CUPL. Comme précédemment, nous commençons par la définition des broches d'entrée et de sortie. Remarquez que nous avons ajouté une entrée *reset* pour ramener l'automate dans l'état S0 (pas d'argent). Ensuite, nous définissons les états, enfin les règles de passage de l'un à l'autre. Si l'une ou l'autre des sorties, combinatoire ou séquentielle, doit être actionnée pendant les états ou les transitions, elle est spécifiée en même temps. Dans cet exemple, la sortie *bottle* a été spécifiée comme un registre distinct, ce qui rend inutile tout décodage d'état des sorties. En fait, c'est la seule sortie nécessaire, les bits Q0 à Q2 de l'automate peuvent être réalisés dans des registres qui ne produisent pas de sortie directement ; certains composants logiques programmables ont de tels registres « cachés » en plus des registres de sortie usuels.

Remarquez que vous devez spécifier explicitement la transition d'un état à lui-même, comme nous l'avons fait pour l'état *nocoin* (pas de pièce). Une condition

non spécifiée remet implicitement l'état à zéro, parce que les conditions sont compilées en logique combinatoire pour actionner les entrées *D* des registres ; ainsi, si la condition n'est pas remplie, l'entrée *D* correspondante n'est pas actionnée.

La figure 8.82 montre le listing objet produit par CUPL. Rien dans l'expression logique n'est simple ni évident, parce que les états de la machine (S0 à S5) et les variables d'entrée sont exprimés sous la forme de nombres binaires, alors que la logique travaille sur des bits individuels. De ce fait, la logique résultante ne ressemble guère à la description originelle des états (figure 8.81). En fait, le choix des états (binaire, croissant de 0 à 5) aurait pu être différent, ce qui aurait changé complètement l'expression logique résultante. Notre exemple se loge facilement dans une PAL 16R6 (huit termes de produit par registre) ; sinon, nous aurions essayé de redéfinir les états, ce qui donne souvent une réalisation logique plus simple. Remarquez que l'entrée *reset* agit comme une négation inconditionnelle de toutes les entrées *D*, ce que nous avons obtenu par notre définition des variables intermédiaires *nocoin*, *nickel*, etc.

Exercice 8.30

Démontrez que les équations logiques terminées sont correctes, en vérifiant quelques règles de transition. Vous pouvez essayer toutes les transitions à partir de 00, ou à partir de *nickel* ou tout autre état ;

Exercice 8.31

Les distributeurs honnêtes rendent la monnaie. Redessinez le diagramme d'états (figure 8.80) en créant un état (combien ?) pour chaque montant de monnaie à rendre. Modifiez les règles de transition en conséquence. Assurez-vous que votre automate modifié remplit toujours sa fonction première : distribuer des bouteilles.

Exercice 8.32

Établissez le diagramme d'états et les règles de transition d'une serrure électronique à combinaisons : elle s'ouvrira seulement si quatre chiffres sont frappés dans l'ordre correct, toute erreur la remettra à zéro.

```

/** Entrées **/

Pin 1 = clk      ; /* horloge -- front montant      */
Pin 3 = c0       ; /* sorte de pièce -- bit de poids faible */
Pin 4 = c1       ; /* sorte de pièce -- bit de poids fort */
Pin 6 = reset    ; /* entrée de remise à zéro */

/** Sorties **/

Pin 18 = !Q0     ; /* bit 0 de la variable d'état */
Pin 17 = !Q1     ; /* bit 1      */
Pin 16 = !Q2     ; /* bit 2      */
Pin 15 = !bottle ; /* ordre de dégorger la bouteille */

/* Définition des états de la machine par des noms symboliques ;
   "enough" = 25 cents ou plus */
#define S0      'b' 000
#define S5      'b' 001
#define S10     'b' 010
#define S15     'b' 011
#define S20     'b' 100
#define ENOUGH  'b' 101

/* définition des variables intermédiaires */
nocoïn = !c0 & !c1 & !reset;
nickel = c0 & !c1 & !reset;
dime = !c0 & c1 & !reset;
quarter = c0 & c1 & !reset;

/* définition du champ du bit d'état */
field statebit = [Q2..0];

/* Règles de transition du distributeur */
sequence statebit {
present S0      if nocoïn      next S0;
                  if nickel     next S5;
                  if dime       next S10;
                  if quarter    next ENOUGH          out bottle;

present S5      if nocoïn      next S5;
                  if nickel     next S10;
                  if dime       next S15;
                  if quarter    next ENOUGH          out bottle;

present S10     if nocoïn      next S10;
                  if nickel     next S15;
                  if dime       next S20;
                  if quarter    next ENOUGH          out bottle;

present S15     if nocoïn      next S15;
                  if nickel     next S20;
                  if dime       next ENOUGH          out bottle;
                  if quarter    next ENOUGH          out bottle;

present S20     if nocoïn      next S20;
                  if nickel     next ENOUGH          out bottle;
                  if dime       next ENOUGH          out bottle;
                  if quarter    next ENOUGH          out bottle;

present ENOUGH  next S0; }

```

Figure 8.81 - Programme de distributeur automatique (CUPL).

** Expanded Product Terms **

```

Q0.d =>
    !Q0 & !Q1 & c0 & !reset
# !Q0 & !Q2 & c0 & !reset
# Q0 & !Q2 & !c0 & !reset
# Q0 & !Q2 & c1 & !reset
# !Q0 & !Q1 & Q2 & c1 & !reset

Q1.d =>
    !Q1 & !Q2 & !c0 & c1 & !reset
# !Q0 & Q1 & !Q2 & !c1 & !reset
# Q1 & !Q2 & !c0 & !c1 & !reset
# Q0 & !Q1 & !Q2 & c0 & !c1 & !reset

Q2.d =>
    !Q0 & !Q1 & Q2 & !reset
# Q1 & !Q2 & c1 & !reset
# !Q2 & c0 & c1 & !reset
# Q0 & Q1 & !Q2 & c0 & !reset

bottle.d =>
    !Q2 & c0 & c1 & !reset
# !Q0 & !Q1 & Q2 & c0 & !reset
# !Q0 & !Q1 & Q2 & c1 & !reset
# Q0 & Q1 & !Q2 & c1 & !reset

statebit =>
    Q2 , Q1 , Q0

```

Figure 8.82 - Distributeur automatique :
sortie de CUPL.

Remarques sur l'utilisation des composants logiques programmables (PLD, Programmable Logic Devices)

Pour certaines tâches, les PLD sont vraiment idéales, en voici les principales utilisations.

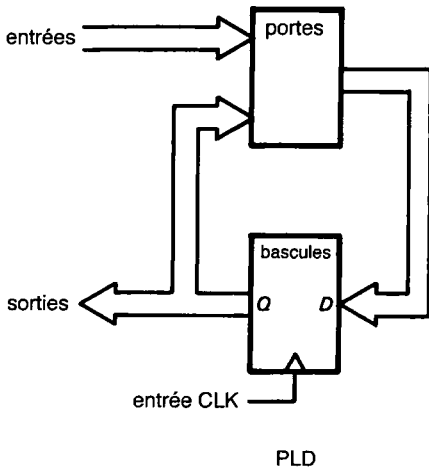
Automates finis. Le composant logique programmable est tout indiqué pour un automate fini arbitraire, comme dans l'exemple précédent. Ce serait une folie que d'utiliser une matrice de bascules *D* et de la logique combinatoire discrète alors qu'un seul composant puissant et bon marché s'acquitte de la tâche.

Remplacement de logique auxiliaire. Vous trouvez dans beaucoup de circuits un fouillis de portes, inverseurs et bascules désigné avec mépris par « logique auxiliaire ». Un composant programmable divisera en général le nombre de boîtiers par quatre ou plus. Le schéma est souvent plus net, parce que le grand

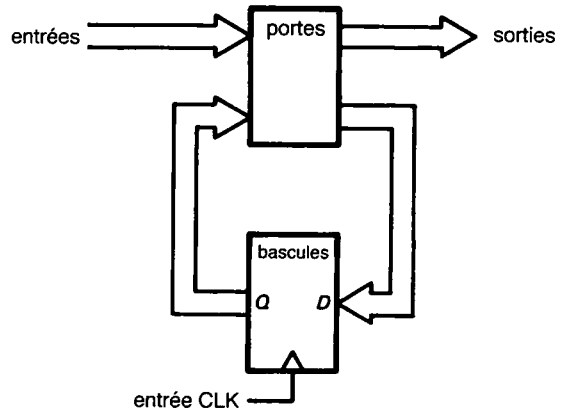
nombre de portes disponibles permet d'effectuer les combinaisons par les *entrées* (d'où un fonctionnement rigoureusement synchrone), au lieu de combiner les sorties des registres pour économiser les portes (méthode habituelle). Avec la méthode habituelle, les sorties ne sont pas exactement synchrones ; figure 8.83.

Souplesse. Vous n'êtes pas toujours sûr du fonctionnement souhaité, mais vous devez terminer le circuit pour l'essayer et vous fixer les idées. Les composants programmables sont épatants ici, parce que vous pouvez en remplacer un par un autre, programmé différemment, à un stade ultérieur. Tout cela sans modifier le câblage comme il aurait fallu le faire avec de la logique discrète. Avec les PLD, le *matériel* est une sorte de *logiciel*.

Versions multiples. Les PLD permettent de fabriquer un seul circuit, puis de produire plusieurs versions de



PLD



logique discrète (cas courant)

8-83

Figure 8.83

l'appareil en installant différentes sortes de PLD. Par exemple, un ordinateur pourra recevoir des puces de mémoire de 256 Ko ou de 1 Mo, suivant la PAL installée.

Rapidité de mise au point et stock de composants réduit. Les PLD permettent généralement d'arriver plus vite au terme du travail de conception (une fois que vous avez appris les ficelles). De plus, vous n'avez besoin que de quelques types de PLD, au lieu des douzaines de circuits à densité moyenne à fonctions standard. En fait, deux seulement des nouvelles GAL (*Generic Array Logic*) remplacent toute une série de PAL, parce que leur structure interne elle-même est programmable. En particulier, la GAL à vingt broches 16V8 et la GAL à vingt-quatre broches 20V8 simulent chacune vingt et une PAL standard. De plus, il est possible d'en faire des PAL chimériques (par exemple avec un nombre impair de registres).

Limites des PAL

Broches d'E/S. Les broches de sortie à trois états câblées (par une connexion interne) en entrées de la matrice ET peuvent être utilisées comme *entrées*. Par exemple, la 16L8 de la figure 8.45 possède seize entrées (chacune vraie et complémentée) de la matrice ET ; dix d'entre elles sont spécialisées comme broches d'entrée, six proviennent des sorties à trois états. Ces dernières peuvent être converties en

entrées « permanentes » si la sortie correspondante est désactivée (par la connexion d'un paire vrai/complément au ET qui la commande) ; ces sorties peuvent aussi être bidirectionnelles, si le pilote à trois états est activé par des variables logiques.

Super-PAL. Comme nous l'avons remarqué plus haut, des composants logiques programmables plus souples ont succédé aux PAL originales. Parmi eux, les variantes CMOS effaçables de Lattice, VTI, Altera et d'autres.

Par exemple, les GAL (*Generic Array Logic*) de Lattice mettent en œuvre une logique programmable effaçable électriquement qui permet de reprogrammer la puce. Mieux encore : la structure de sortie (une « macro-cellule ») elle-même est programmable ; chaque sortie peut être séquentielle ou combinatoire, vraie ou complémentée ; la programmation est aussi souple pour la ligne de validation des sorties à trois états et la ligne de rétroaction (cette dernière peut avoir son origine avant ou après le tampon à trois états, ou sur la sortie voisine) ; voyez la figure 8.84. Le résultat est que vous pouvez simuler n'importe quelle PAL courante à vingt broches avec la GAL 16V8, et n'importe quelle PAL à vingt-quatre broches avec la GAL 20V8. Toute cette souplesse permet de maintenir les stocks dans des limites raisonnables.

8. ÉLECTRONIQUE NUMÉRIQUE

Altera propose une série de composants logiques programmables *CMOS* qui peuvent être effacés aux ultra-violets, comme les EPROM (le boîtier comporte une fenêtre en quartz). Ces composants s'appellent EPLD (*Erasable Programmable Logic Devices*, composants logiques programmables et effaçables). La plus petite puce (EP320) est dotée de macro-cellules de sortie, elle peut simuler toutes les PAL à vingt broches, comme la GAL 16V8. De plus, elle consomme très peu d'énergie, contrairement aux PAL originales (voir plus loin). Enfin, Altera fabrique de nombreux EPLD plus grands, de même que des micro-séquenceurs, etc. Cypress et VTI fabriquent aussi des composants logiques programmables *CMOS*, complets avec des macro-cellules.

Les matrices de portes configurables par RAM de Xilinx représentent une autre conception de la logique programmable. Ces puces impressionnantes contiennent d'immenses blocs de logique configurable et retiennent la configuration dans une RAM (mémoire volatile) intégrée. Cette mémoire reçoit son programme après la mise sous tension, soit par un microprocesseur, soit en se chargeant elle-même à partir d'une mémoire extérieure de type ROM.

Vitesse et consommation. Les PAL bipolaires proposées initialement par Monolithic Memories (et vite copiées par National et AMD) consommaient un courant considérable (aux environs de 200 mA pour la 16L8) et avaient un temps de propagation de 40 ns. Les PAL bipolaires suivantes, dites à « demi-puissance » étaient plus raisonnables, avec 90 mA et 35 ns. Néanmoins, les PAL les plus rapides consomment toujours beaucoup d'énergie ; par exemple, les 16R8D et 16R8-7 d'AMD ont des temps de propagation de 10 ns et 7 ns, mais elles consomment 180 mA (maximum). Les composants *CMOS* sont notablement meilleurs : les GAL « quart de puissance » de Lattice (GAL 20V8-15Q) consomment 45 mA, avec un retard de 15 ns ; l'EP320 d'Altera tombe à 5 mA pour 25 ns. Plus intéressant pour les montages à faible consommation : les puces Altera (et la série Z de PAL AMD) peuvent être mises en veille, à « puissance nulle » (10 µA). Les concepteurs des futures logiques programmables continueront cette quête salutaire de la grande vitesse et de l'économie de puissance ; le temps de la logique programmable dévoreuse de watts est derrière nous !

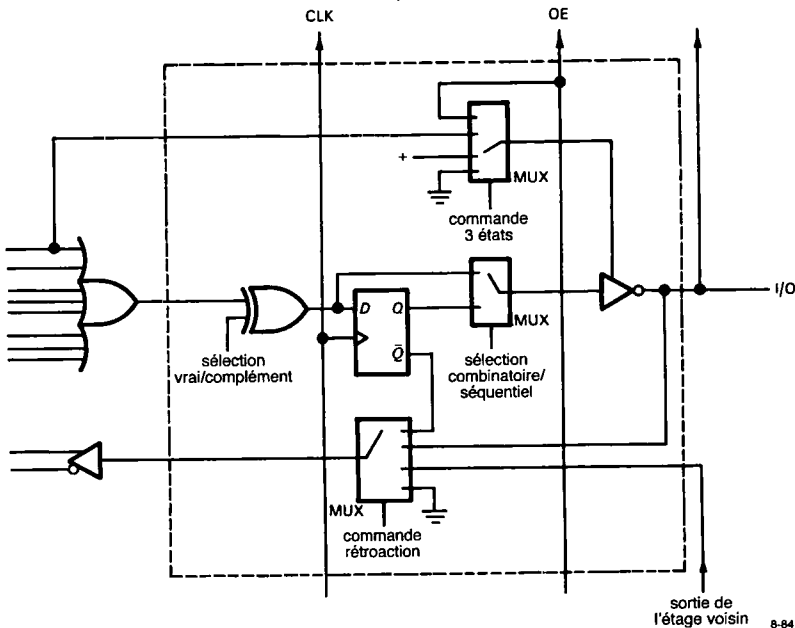


Figure 8.84 - Macro-cellule de sortie programmable d'une GAL.

Pointes de tension. Les composants logiques programmables sont des objets merveilleux, cependant vous vous exposez à des déconvenues si vous négligez le risque de basculements en série. La figure 8.85 montre un multiplexeur à deux entrées réalisé de la façon la plus évidente ; le schéma de la PAL et celui du circuit équivalent sont représentés. Cela paraît parfait, la logique est parfaite, mais le circuit présente un défaut : si les deux entrées de données (*A* et *B*) sont HAUTES et que la ligne SELECT change d'état, la sortie peut délivrer une pointe transitoire. Elle est due à l'inégalité entre les retards internes des portes *S* et \bar{S} , ce qui provoque un état transitoire pendant lequel les deux portes ET ont une entrée BASSE. La solution dans ce cas consiste à ajouter un terme redondant $A \cdot B$ (figure 8.85B) ; vérifiez vous-même que cela garantit l'absence de transitoires en sortie.

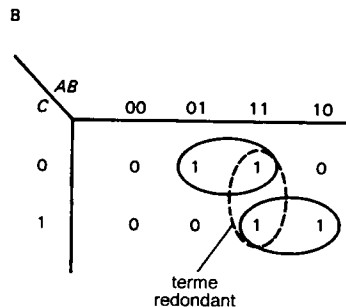
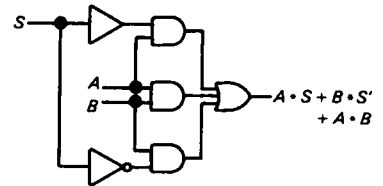
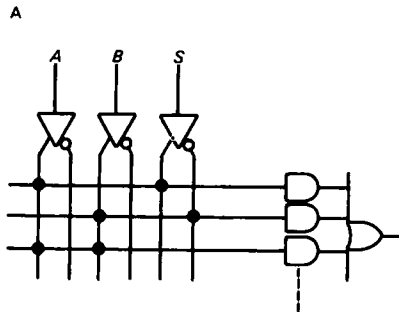
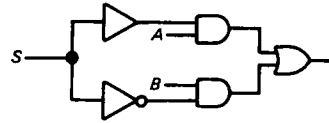
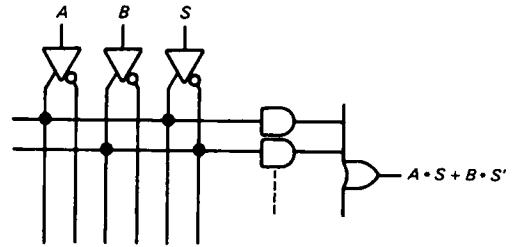
✎ Exercice 8.33

Montrez que le terme supplémentaire élimine tout risque de transitoire.

✎ Exercice 8.34

Quel terme logique faut-il ajouter à l'exemple de multiplexeur à quatre entrées (figure 8.75) pour supprimer les transitoires ?

Vous pouvez visualiser cet « aléa logique » sur le tableau de Karnaugh : dressez le tableau du multiplexeur à deux entrées de la figure 8.85 (8.85C). Chaque groupe du tableau est un produit qui attaque une entrée de la porte OU commune. La sortie du OU est vraie si l'un des termes produit est vrai ; or une transition entre groupes de produits peut provoquer un état transitoire si les variables du groupe de départ sont effacées avant que les variables du deuxième groupe soient écrites. Le remède (que nous avons déjà utilisé) consiste à ajouter des termes redondants de telle façon que toute transition possible entre des 1 ne figure que dans un unique terme produit ; en d'autres termes, tout 1 qui se trouve dans la colonne ou la rangée adjacente doit être incorporé dans un groupe produit. Cette exigence peut être convertie dans une forme générale qui s'applique directement aux expressions logiques booléennes, plutôt qu'au tableau de Karnaugh. C'est utile pour la logique à plus de quatre entrées, pour laquelle le tableau de Karnaugh devient encombrant.



C

8-85

Figure 8.85 - Suppression des transitoires des PAL.
 A. Multiplexeur à deux entrées.
 B. Adjonction d'un terme produit pour éliminer les transitoires.
 C. Tableau de Karnaugh ; les pointillés montrent le terme produit redondant à ajouter.

L'exemple précédent s'appelle *transitoire statique*, parce que la sortie aurait dû rester inchangée. Il se produit aussi des transitoires *dynamiques*, dans lesquels une sortie qui devrait effectuer une seule transition en effectue plusieurs. Soyez conscient du risque de ces basculements en série quand vous utilisez de la logique programmable. En général les aides à la conception comme PALASM, ABEL et CUPL ne tentent pas de repérer ce genre de problèmes. Au contraire, ils les aggravent le plus souvent, parce que le zèle de leur optimiseur s'emploie précisément à éliminer tous les termes redondants (alors qu'ils pourraient éviter des problèmes).

8.28 Fonctions séquentielles diverses

Avec la profusion des circuits à haute et très haute densités d'intégration, vous pouvez trouver les gadgets les plus merveilleux et les plus bizarres sur une seule puce. Cette section brève n'est qu'un échantillonnage.

◇ Mémoire FIFO

Les mémoires FIFO (*First In First Out*, premier entré, premier sorti) sont comparables à des registres à décalage : les données qui entrent par un bout ressortent à l'autre bout dans le même ordre. La différence importante est que, dans le registre à décalage, les données sont « poussées » le long du registre par l'entrée de nouvelles données, alors que dans la mémoire FIFO les données « tombent » immédiatement dans la queue de sortie, après un délai très court. L'entrée et la sortie sont cadencées par des horloges distinctes, et la mémoire FIFO garde une trace des données entrées et des données retirées. L'analogie avec une piste de quilles, où les boules blanches et noires sont renvoyées au joueur, est assez parlante : les bits sont envoyés par l'automate du jeu de quilles, le temps que met la boule pour rouler le long de la rigole correspond au temps de « traversée » de la mémoire FIFO (de 1 μ s à 25 μ s) ; à ce moment les bits sont disponibles à la sortie pour être retirés au bon plaisir de l'utilisateur (de façon asynchrone).

Les FIFO sont utiles comme tampons de données asynchrones. L'application classique est celle du tampon de clavier (ou autres organes d'entrée de données, comme une bande magnétique) vers un ordinateur ou

un autre appareil lent. Cette méthode évite la perte de données si l'ordinateur n'est pas prêt à recevoir chaque mot au moment où il arrive, à condition que la mémoire FIFO ne se remplisse pas complètement. Les FIFO typiques sont le 74F433 (*TTL*, 64 mots de quatre bits chacun, 10 MHz, 4 μ s de temps de traversée) et l'IDT7202 (*CMOS*, 4096xx9, 15 MHz, temps de traversée nul).

Un FIFO est inutile si l'appareil vers lequel vous émettez des données en prend toujours livraison avant que les suivantes arrivent. En termes d'informatique, vous devez vous assurer que le temps de *latence* maximal est inférieur au temps minimal entre les mots de données. Remarquez qu'un FIFO ne sera d'aucune utilité si le destinataire des données n'est pas capable, *en moyenne*, d'absorber les données au rythme de leur arrivée.

◇ Multiplieur fractionnaire

Les multiplieurs fractionnaires servent à produire des impulsions à une fréquence liée à la fréquence d'horloge par une fraction entière. Par exemple, un multiplieur fractionnaire à trois chiffres DCB vous permet de produire des fréquences de *nnn* millièmes de la fréquence d'horloge ; *nnn* représente le numérateur de la fraction, spécifié sous la forme des trois chiffres DCB. Il ne s'agit pas d'un diviseur modulo *n*, puisque, par exemple, vous ne pouvez pas produire une fréquence de sortie de 3/10 de la fréquence d'entrée avec un diviseur modulo *n*. Remarque importante : en général, les impulsions de sortie délivrées par un multiplieur fractionnaire ne sont pas également espacées dans le temps. Elles coïncident avec les impulsions d'entrée et elles arrivent par trains fantaisistes dont la fréquence *moyenne* est celle indiquée ci-dessus. Exemples de multiplieurs fractionnaires : le 74xx97 (binaire à six bits), le 74xx167 (DCB).

Compteurs fréquencemètres

Intersil propose un bon choix de compteurs fréquencemètres. Ils comportent un dispositif de validation du signal d'entrée pour produire des intervalles de temps précis, des compteurs DCB jusqu'à huit chiffres, les pilotes d'affichage, un point décimal automatique, l'effacement des zéros inutiles, etc. Ces

puces ne requièrent le plus souvent que très peu de composants extérieurs.

Voltmètres numériques

On trouve des voltmètres numériques complets sur une puce. Ils comportent le circuit de conversion analogique/numérique et les indispensables circuits de synchronisation, de comptage et d'affichage. Exemples (Intersil encore) : ICL7136 (3½ chiffres, faible consommation), ICL7129 (4½ chiffres) ; tous deux pilotent des afficheurs à sept segments et fonctionnent à partir d'une tension d'alimentation unique de 9 V.

◊ *Circuits spéciaux*

Il existe une belle collection de circuits intégrés à grande échelle destinés aux travaux les plus mystérieux, tels que la réception radio (synthétiseurs de fréquence), le traitement numérique du signal (multiplieurs/accumulateurs, filtres numériques, corrélateurs, modules arithmétiques), la transmission de données (UART, modems, interfaces de réseau, circuits de cryptage/décryptage de données, convertisseurs de format sériel) et toute cette sorte de choses. Ces puces sont souvent utilisées en liaison avec des microprocesseurs, beaucoup d'entre elles ne peuvent pas fonctionner seules.

◊ *Circuits grand public*

L'industrie des semi-conducteurs ne cesse de mettre au point des circuits intégrés spéciaux pour les appareils à grande diffusion. Vous pouvez trouver des puces qui forment à elles seules une montre numérique (ou analogique), un réveil, une serrure, une calculatrice, un détecteur de fumée, un numéroteur téléphonique, un synthétiseur de musique, une boîte à rythmes, etc. Les entrailles des récepteurs de radio, des téléviseurs ou des lecteurs de disques optiques sont quasiment vides aujourd'hui, grâce à l'intégration à haute densité. La synthèse et la reconnaissance de la parole ont été l'objet de nombreux travaux récemment ; c'est pourquoi les ascenseurs, les distributeurs de Coca, les voitures et même les appareils ménagers nous parlent maintenant avec ces voix de *science-fiction* auxquelles nous commençons à nous habituer. La mise au point de circuits à usage automo-

bile efficaces semble être le prochain objectif de taille (systèmes anti-collision, navigation, régulation du moteur, freinage, etc.).

Microprocesseurs

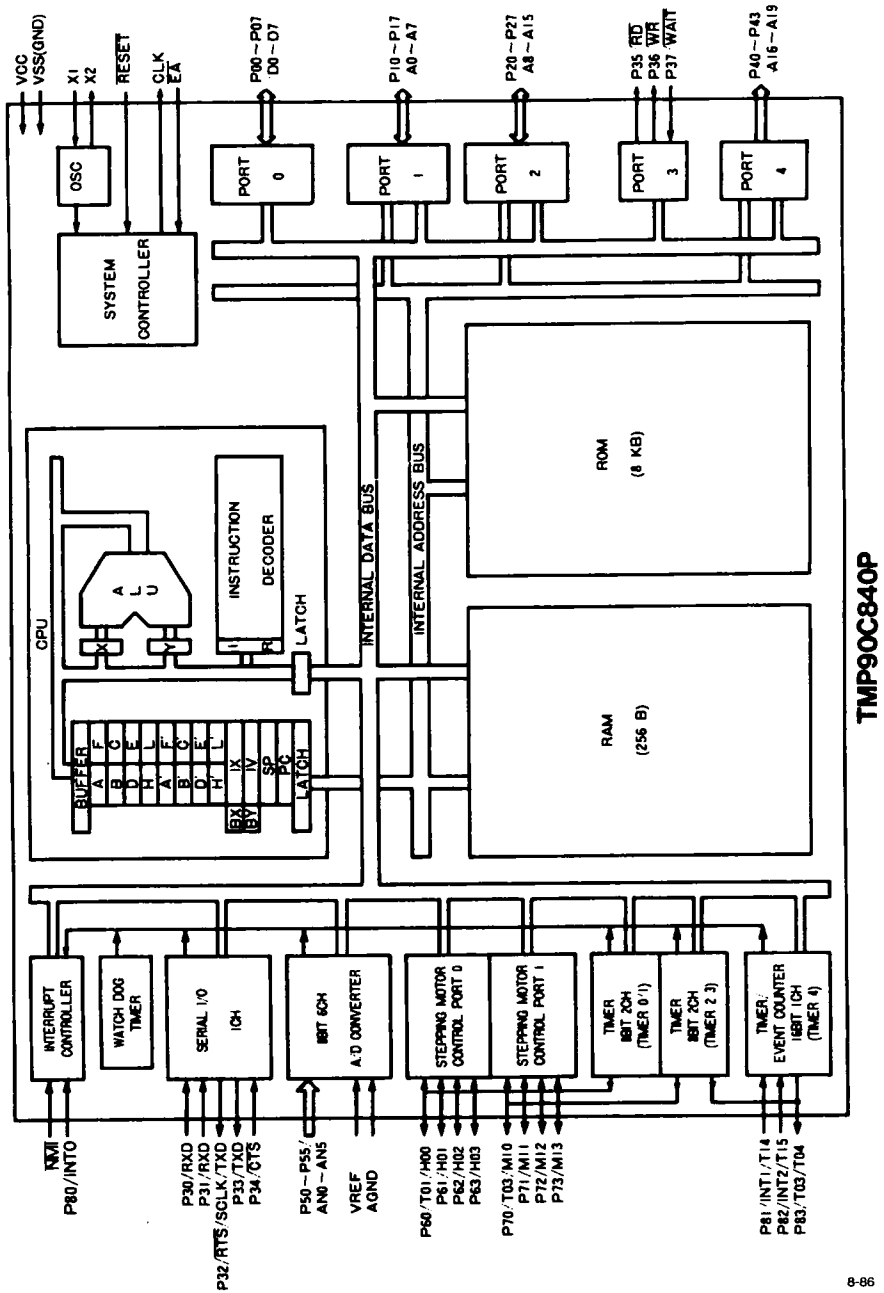
L'exemple le plus époustouflant des merveilles de l'intégration à grande échelle est le microprocesseur, un ordinateur sur une puce. À une extrémité de la gamme, on trouve les dévoreurs de nombres puissants comme les 68020/40 ou les 80486/pentium [ou ce qui a encore pu sortir depuis la parution de ce livre] (processeurs rapides à 32 bits avec pré-lecture et cache, immense espace d'adresses, mémoire virtuelle et co-processeurs numériques puissants) ou encore des puces comme le MicroVax qui « émule » les gros systèmes en place. À l'autre extrémité, on trouve les processeurs mono-puce avec entrées/sorties et mémoires intégrées sur la même puce pour un fonctionnement autonome ; par exemple, le Toshiba TLCS-90 (figure 8.86), un *microcontrôleur CMOS* à faible consommation avec six canaux de conversion analogique/numérique à huit bits, des compteurs internes, RAM, ROM, vingt lignes d'entrée/sortie tout ou rien, un port sériel et deux ports pour moteurs pas-à-pas. Ce dernier type est conçu comme processeur spécialisé pour un appareil et non comme un composant à usage général.

La révolution du microprocesseur continue à la même vitesse, nous avons constaté chaque année un doublement de la puissance des ordinateurs et de la taille des mémoires (1 Mbits par puce contre 16 Kbits au moment de la première édition) ; dans le même temps, les prix ont subi une chute spectaculaire (figure 8.87). En plus des mémoires plus grandes et des processeurs plus puissants, les travaux sur les composants ultra-rapides et les architectures parallèles promettent encore des surprises dans les années à venir.

QUELQUES CIRCUITS NUMÉRIQUES TYPIQUES

Grâce aux efforts de l'industrie des semi-conducteurs, la conception de circuits numériques est merveilleusement simple et agréable. Il n'est presque jamais utile de monter une maquette (sur une carte

Figure 8.86 - Microprocesseur mono-puce avec une kyrielle d'entrées/sorties (Documentation Toshiba America).



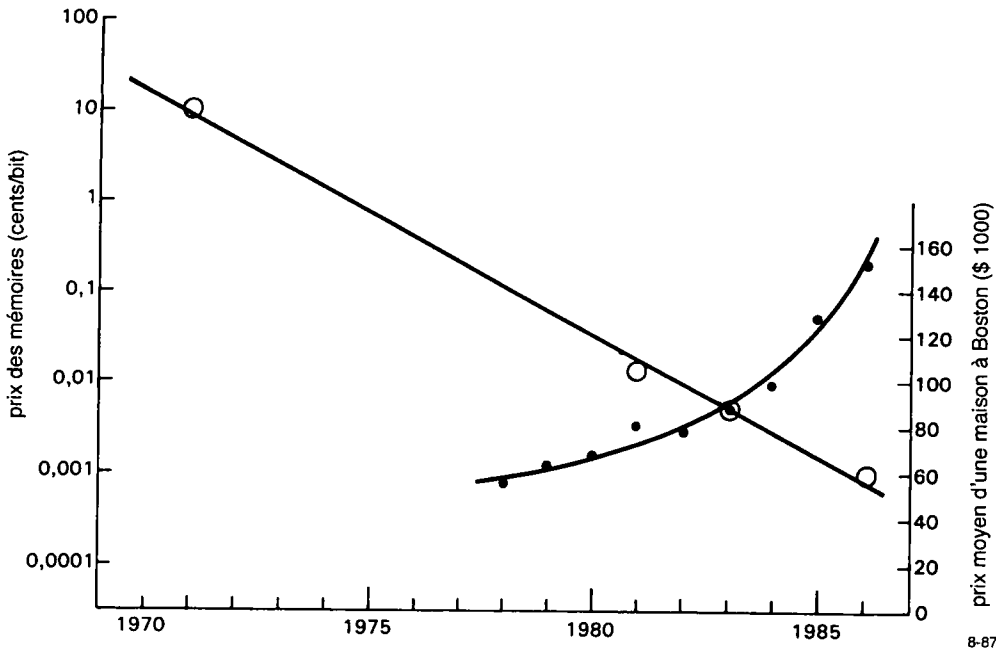


Figure 8.87 - La loi de Silicon Valley : une courbe d'apprentissage.

8-87

d'étude) d'un circuit numérique, alors que c'est très souvent nécessaire pour les projets analogiques. En règle générale, les seuls obstacles sérieux sont la synchronisation et le bruit. Nous aurons plus à en dire dans le prochain chapitre. L'endroit convient à une illustration de la synchronisation par quelques exemples de circuits séquentiels. Quelques-unes de ces fonctions peuvent être remplies par des circuits intégrés à grande échelle, mais les réalisations présentées sont raisonnablement efficaces et elles illustrent le genre de projet réalisable avec ce qui est disponible maintenant.

8.29 Compteur modulo n :

exemple de synchronisation

Le circuit de la figure 8.88 délivre une impulsion de sortie toutes les $n + 1$ impulsions d'horloge ; n est le nombre à huit bits que vous aurez fixé sur la paire de roues codeuses hexadécimales. Les 74xx163 sont des compteurs-décompteurs synchrones à quatre bits, avec chargement parallèle synchrone (quand \overline{LD} est BAS). Le principe consiste à charger les compteurs avec le complément du nombre souhaité, puis à compter jusqu'à FF_H et à recharger le compteur à l'impulsion suivante. Comme nous avons polarisé les

entrées de chargement parallèle par des résisteurs raccordés au +5 V (avec les interrupteurs des roues codeuses raccordés à la masse), ces niveaux sont inversés (logique négative) par rapport aux nombres affichés ; puisque nous voulions les compléments à 1, nous obtenons directement les valeurs de préchargement du compteur, interprétées en logique positive.

Exercice 8.35

Montrez que la dernière affirmation est vraie, en établissant la valeur (en logique positive) qui sera chargée pour la position des roues codeuses indiquée sur la figure 8.88.

Le fonctionnement du circuit est tout ce qu'il y a de plus simple. Pour mettre les compteurs en cascade, vous connectez toutes les entrées d'horloge ensemble, puis vous raccordez la broche « compte maximal » de chaque compteur à une entrée de validation du compteur suivant. Pour un 74xx163 validé, la sortie RCO (*Ripple Clock Output*, sortie de report d'horloge) passe au niveau HAUT quand le compte est au maximum, ce qui actionne le compteur suivant par ses entrées ENT et ENP. Ainsi IC₁ avance à chaque cycle d'horloge et IC₂ avance lors du cycle d'horloge qui suit le compte F_H de IC₁ ; les deux

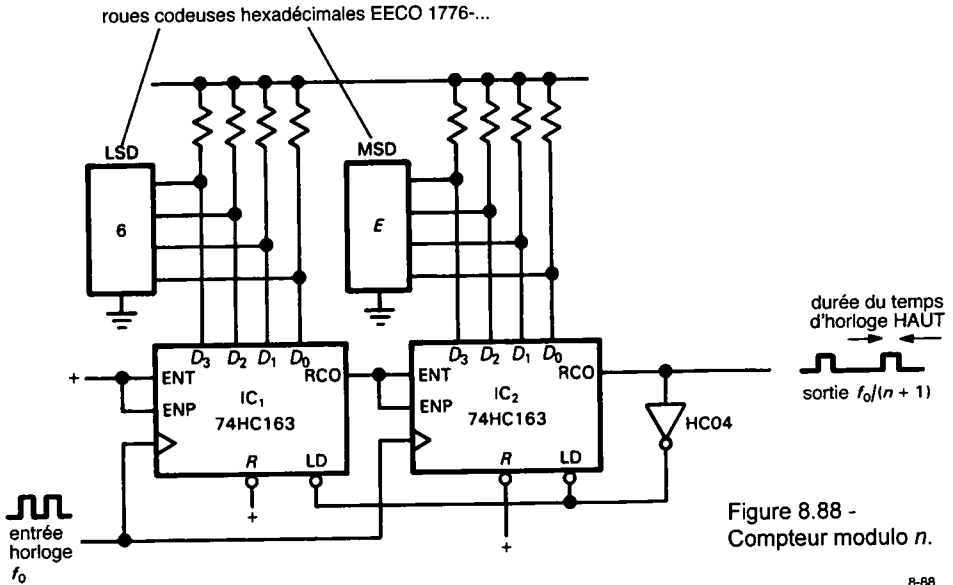


Figure 8.88 - Compteur modulo n .

8-88

compteurs comptent en binaire jusqu'à FF_H ; à ce point, l'entrée \overline{LD} est actionnée. Cela provoque le pré-chargement au cycle d'horloge suivant. Dans cet exemple, nous avons choisi des compteurs avec chargement *synchrone* pour éviter les basculements en série (et une impulsion de sortie RCO avortée) qui se seraient produits avec un chargement direct (asynchrone). C'est ce qui fait, malheureusement, que le compteur divise par $n + 1$ au lieu de n .

🔧 Exercice 8.36

Expliquez ce qui arriverait si des compteurs à chargement direct (par exemple des 74xx191) remplaçaient les 74xx163 synchrones. En particulier, montrez comment une impulsion avortée pourrait se produire. Démontrez aussi que le circuit précédent divise par $n + 1$, alors que le chargement asynchrone diviserait par n (si par hasard il fonctionnait !).

Cadence

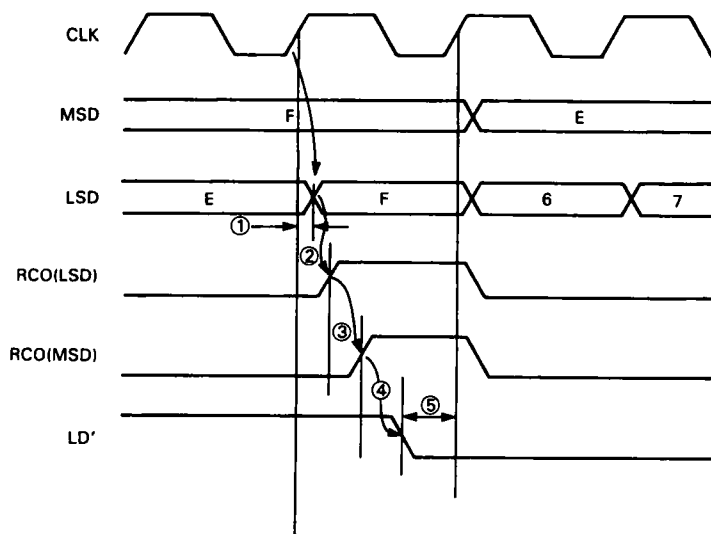
À quelle cadence notre compteur modulo n peut-il compter ? La fréquence de fonctionnement maximale, f_{max} , du 74HC163 est de 27 MHz. Cependant, notre circuit ajoute des retards liés à la mise en cascade (IC_2 doit savoir qu' IC_1 est arrivé au compte maximal à temps pour la prochaine impulsion

d'horloge) et au principe du chargement lors du dépassement. Pour déterminer la fréquence maximale pour laquelle le fonctionnement est garanti, nous devons ajouter les retards dans le cas le plus défavorable et nous assurer qu'il reste assez de temps. Voyons la figure 8.89, qui représente un chronogramme de la séquence de chargement qui se déroule lors du dépassement.

Une transition BAS-HAUT d'une sortie Q quelconque est retardée de 34 ns par rapport au front montant de CLK. C'est intéressant, mais pas pertinent, parce que la séquence de chargement utilise la sortie RCO ; la sortie RCO d' IC_1 est retardée de 35 ns, au plus, par rapport au front montant de CLK qui a porté le comptage au maximum ; la sortie RCO d' IC_2 est retardée de 32 ns par rapport à son impulsion d'entrée (en supposant que l'impulsion porte le comptage au maximum). Le 74HC04 ajoute un retard de 19 ns au signal \overline{LD} , lequel doit précéder CLK (t_{setup}) de 0 ns au minimum. Cela nous amène au front CLK suivant ; de ce fait, $1/f_{max} = (35 + 32 + 19 + 30)$ ns, ou $f_{max} = 8,6$ MHz. C'est nettement moins que la vitesse de comptage garantie d'un 74HC163 individuel.

🔧 Exercice 8.37

Montrez par un calcul similaire qu'une paire de 74HC163 en cascade (sans chargement parallèle)



	ns, max
① CLK à Q	34
② CLK à RCO	35
③ ENT à RCO	32
④ A à Y ('04)	19
⑤ établissement LD à CLK	30(min)

8-89

Figure 8.89 - Chronogramme et calcul des délais dans le compteur modulo n .

peut compter à la fréquence minimale garantie de 15,4 MHz.

Naturellement, si une fréquence supérieure est nécessaire, il faudra utiliser une famille logique plus rapide. Le même calcul pour des composants 74F (la fréquence de comptage maximale d'un 74F163 individuel est de 100 MHz) donne $f_{\max} = 29$ MHz.

Les fanatiques du compteur modulo n remarqueront le 74HC40103, un *dé*-compteur synchrone avec chargement parallèle (direct ou synchrone !), sortie de l'état zéro et entrée de remise à FF_H . Il a un proche cousin, le 74HC40102, identique mais organisé en deux chiffres DCB.

8.30 Affichage numérique à LED multiplexé

Cet exemple illustre la technique de l'affichage multiplexé par l'affichage d'un nombre de n chiffres. Chaque chiffre est affiché successivement sur un afficheur à sept segments à LED (naturellement, les caractères ne sont pas forcément des chiffres, les afficheurs peuvent avoir une organisation différente des sept segments courants). Le multiplexage est choisi pour des raisons d'économie et de simplicité :

l'affichage permanent de tous les chiffres impose des décodeurs, des pilotes et des résisteurs de limitation de courant distincts pour chaque chiffre, de même que des liaisons distinctes entre chaque registre et le décodeur correspondant (quatre lignes) et entre chaque pilote et l'afficheur correspondant (sept fils) ; un fouillis !

Avec le multiplexage, un seul décodeur et un seul jeu de résisteurs de limitation de courant suffisent. De plus, comme on trouve des « barrettes » d'afficheurs de n caractères, avec tous les segments homologues en parallèle, le nombre d'interconnexions est fortement réduit. Un affichage à huit chiffres se contente de quinze lignes avec le multiplexage (sept entrées de segments, communes à tous les chiffres, plus une ligne par chiffre, pour le retour des anodes ou des cathodes), au lieu des cinquante-sept requises pour un affichage permanent. Un avantage intéressant du multiplexage est que l'intensité lumineuse perçue subjectivement par l'œil est supérieure à celle d'un éclairage continu de même intensité moyenne.

La figure 8.90 montre le schéma de principe. Les chiffres à afficher se trouvent dans les registres IC₁ à

8. ÉLECTRONIQUE NUMÉRIQUE

IC₄ ; ce pourraient être des compteurs si l'appareil était un fréquencemètre, ou un jeu de verrous qui reçoivent les données d'un ordinateur, ou encore la sortie d'un convertisseur analogique/numérique, etc. Dans tous les cas, la technique consiste à écrire chaque chiffre successivement sur un « bus » interne à quatre bits (dans ce cas, par l'intermédiaire de tampons CMOS à trois états 4053), à le décoder et à l'afficher pendant la durée de sa présence sur le bus

(au moyen des décodeurs pilotes DCB/7 segments 4511).

Ce circuit utilise une paire d'inverseurs pour former l'oscillateur CMOS classique à une fréquence de 1 kHz environ et piloter le compteur-décodeur octal 4022. Chaque sortie successive du compteur, en passant au niveau HAUT, autorise l'écriture d'un chiffre sur le bus et simultanément porte au niveau BAS la

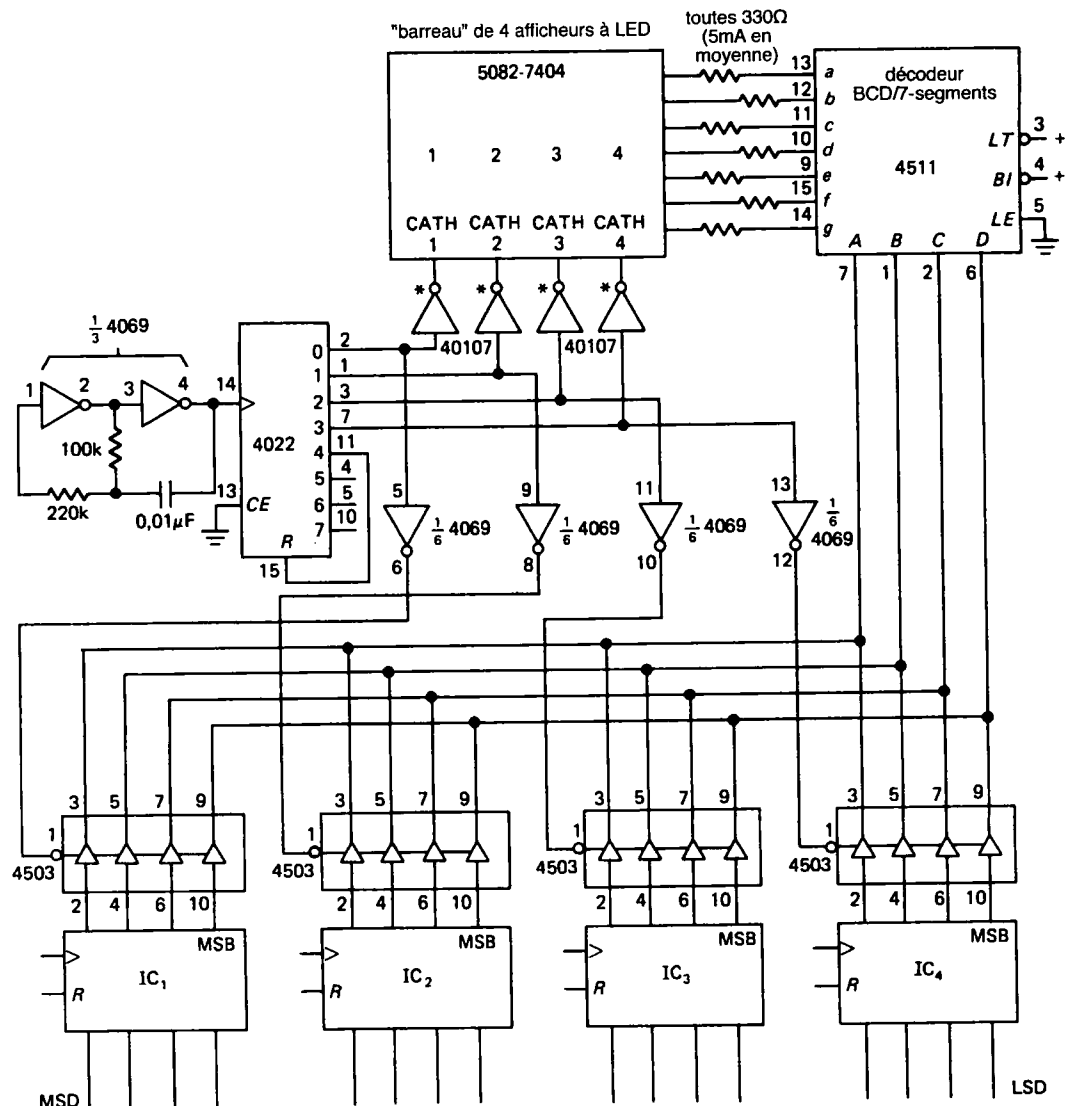


Figure 8.90 - Affichage multiplexé à quatre chiffres. Les nombres à l'extérieur des symboles sont les numéros de broche des circuits intégrés.

sortie de cathodes du chiffre correspondant par l'intermédiaire du tampon inverseur à fort courant et drain ouvert 40107. Le 4022 est gréé de façon à balayer les états 0 à 3, par la remise à 0 quand le comptage atteint 4. L'affichage multiplexé fonctionne aussi avec un plus grand nombre de chiffres, il est utilisé universellement dans les appareils dotés d'un affichage à plusieurs chiffres. Essayez de faire osciller rapidement une calculette devant vos yeux : vous obtenez une soupe de caractères alphanumériques.

De nombreuses puces à forte densité d'intégration spécialisées dans l'affichage, comme les compteurs, les temporisateurs et les montres, comportent un circuit de multiplexage intégré (et même les pilotes). De plus, on trouve des puces intégrées à grande échelle (comme les 74C911 et 74C912) qui réalisent les tâches d'affichage confiées précédemment à des circuits intégrés à échelle moyenne.

8.31 ◇ Pilote de télescope astronomique

Le circuit de la figure 8.91 a été conçu pour piloter un télescope optique Harvard de 61 pouces (quelque chose comme 154,94 cm). Nous avons besoin, pour le moteur de rotation équatoriale (une révolution par jour), d'une source d'énergie à 60 Hz réglable avec précision à n'importe quelle fréquence proche de 60 Hz (disons de 55 Hz à 65 Hz). Une fréquence exacte de 60 Hz ne convient pas, pour plusieurs raisons : a) les étoiles se meuvent à la vitesse sidérale et non à la vitesse solaire, la fréquence souhaitable est de quelque 60,1643 Hz ; b) la lumière stellaire est incurvée par son trajet oblique à travers l'atmosphère ; cette réfraction varie en fonction de l'angle par rapport au zénith, ce qui fait que le mouvement apparent présente une vitesse légèrement différente ; c) nous voulons observer aussi la lune, les planètes ou des comètes dont les vitesses sont différentes. La solution choisie est celle d'un multiplieur fractionnaire à cinq chiffres qui produit des impulsions à la cadence de $f_{in}n/10^5$; n représente un nombre à cinq chiffres affiché par des roues codeuses DCB de la façade.

La fréquence du signal de sortie est proche de 600 Hz ; puisque f_{in} (fréquence d'entrée), produite par un

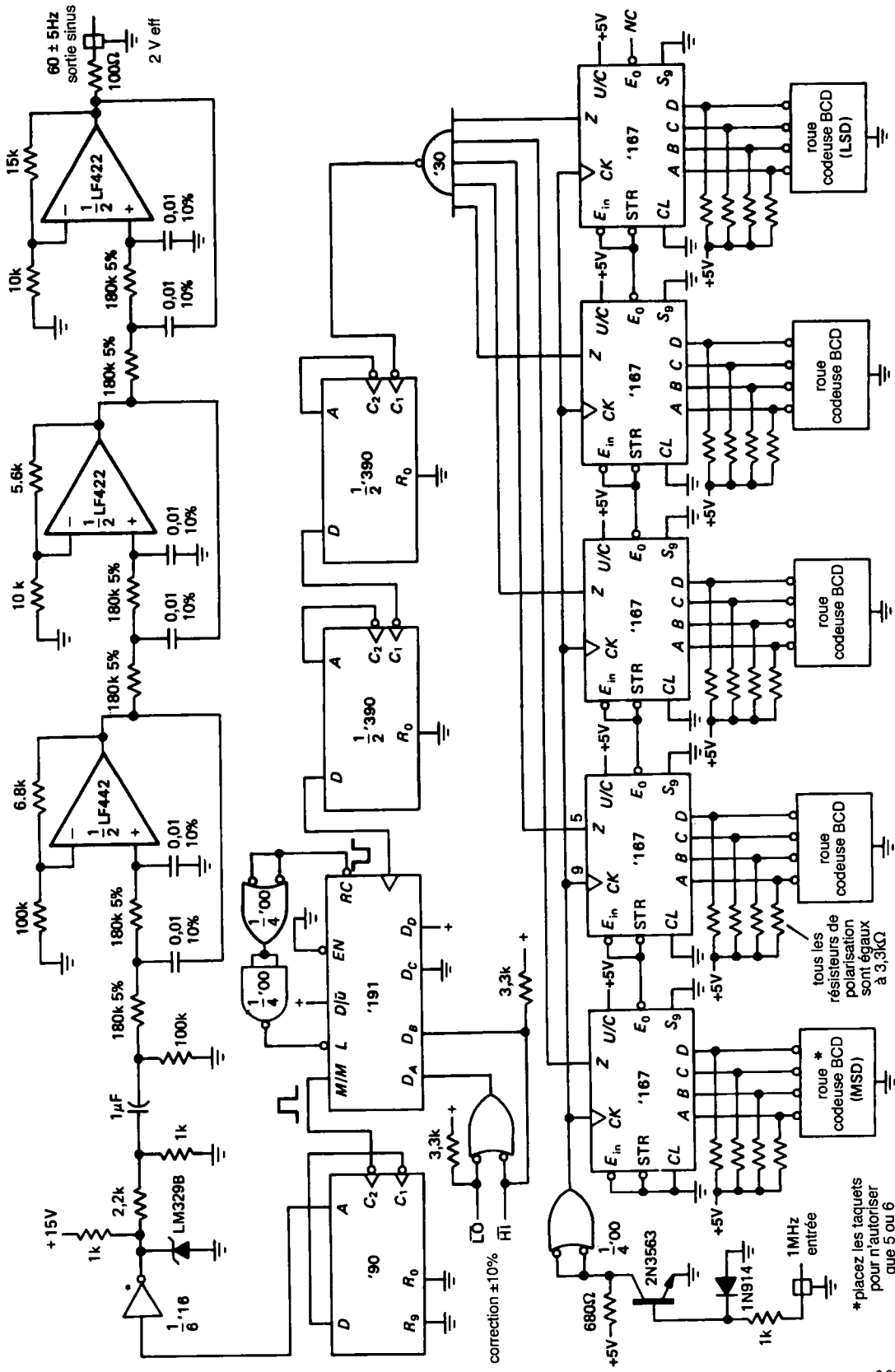
oscillateur à quartz stable, vaut précisément 1 MHz. La sortie du multiplieur fractionnaire est divisée par 10^4 , au moyen des quatre compteurs décimaux ; le dernier compteur est organisé en diviseur par cinq suivi d'un diviseur par deux ; cette ultime division par deux donne sa forme symétrique (carrée) à l'onde de sortie. La sortie est écrêtée par une Zener, pour stabiliser l'amplitude de l'onde carrée, et filtrée par un filtre passe-bas Butterworth à six pôles ($f_0 = 90$ Hz), pour donner une onde sinusoïdale acceptable (considérez que le filtre supprime de l'onde carrée les composantes de Fourier à haute fréquence, ou harmoniques). La tension alternative de 115 V est produite par l'amplificateur « sur-compensé » illustré dans la section 4.35 (Vol. 1). La sortie du filtre Butterworth présente une forme « parfaite » à l'oscilloscope, ce qui est bien le moins, puisque le Butterworth à six pôles ramène l'harmonique le plus fort à 1,5% de son amplitude avant filtrage ; cela signifie que la distorsion est réduite de plus de 35 dB. Remarquez que cette technique de production d'une sinusoïde n'est applicable que sur une plage étroite de la fréquence d'entrée.

Les entrées de commande décalent de 10% la fréquence de sortie synthétisée par le passage d'un facteur 11 à un facteur 9 dans le troisième diviseur. Cet étage est un diviseur modulo n organisé comme sur la figure 8.88.

8.32 ◇ Générateur de n impulsions

Le générateur de n impulsions est un petit appareil de test utile. Il délivre une salve de n impulsions de sortie à la suite d'un signal de déclenchement (ou de la pression sur un bouton), avec une gamme de fréquence de récurrence des impulsions. La figure 9.92. montre le circuit : les HC40102 sont des décompteurs synchrones rapides, cadencés continuellement par un sous-multiple (d'ordre 10) de la fréquence fixe de l'oscillateur à quartz à 10 MHz ; ils sont bloqués si APE (*Asynchronous Preset Enable*, validation du chargement parallèle direct) est au niveau HAUT et CI (*Carry In*, entrée de retenue) est au niveau BAS. Quand une impulsion de déclenchement se présente (tout le monde a remarqué l'utilisation de logique

Figure 8.91 - Source de signal à 60 Hz de précision. Fréquence de sortie = xx.xxx ; par exemple, pour produire la fréquence sidérale, réglez les roues codeuses sur 60165.



* placez les taquets pour n'autoriser que 5 ou 6

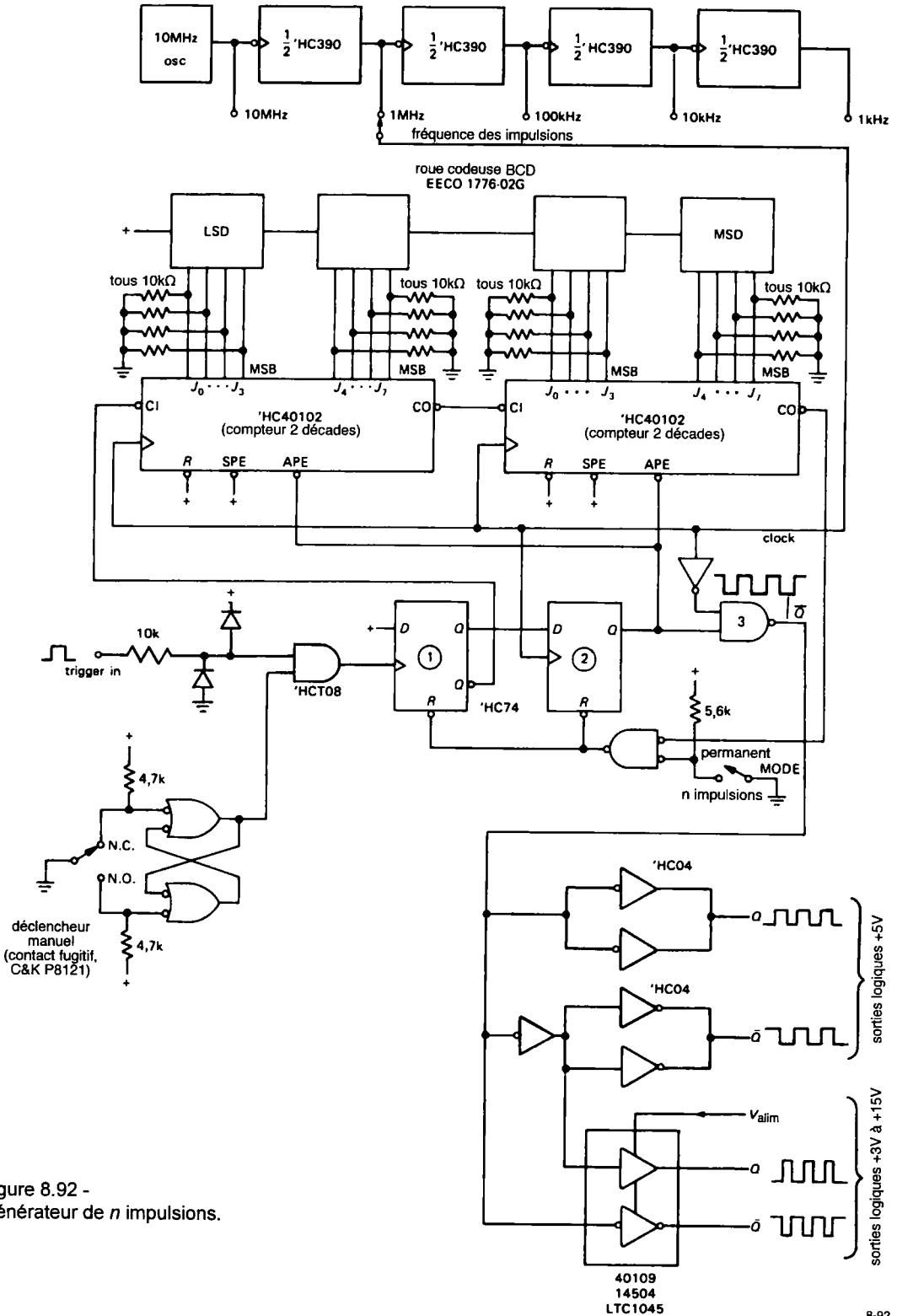


Figure 8.92 - Générateur de n impulsions.

HCT à cet endroit, pour assurer la compatibilité avec la *TTL* bipolaire), la bascule 1 valide le compteur, la bascule 2 synchronise le comptage à partir du prochain front montant de l'horloge. Les impulsions sont transmises par la porte NON-ET 3 jusqu'à ce que le compteur atteigne zéro (il décompte) et remette les deux bascules à zéro ; cette remise à zéro charge dans les compteurs la valeur n des roues codeuses, bloque le comptage, et prépare le circuit pour un autre déclenchement. Remarquez : a) que l'utilisation de résisteurs de polarisation au niveau BAS dans ce circuit signifie que les roues codeuses doivent être en DCB *vrai* (et non complémenté) ; b) que le poussoir de déclenchement doit être muni d'un anti-rebonds puisqu'il attaque une bascule. Ce n'est pas nécessaire pour l'interrupteur de marche continue, qui autorise simplement un train ininterrompu au lieu des salves.

L'étage de sortie délivre deux couples de signaux vrai/complément. Les inverseurs HC04 en parallèle donnent une excursion logique normale de +5 V, avec une saturation nette aux tensions d'alimentation grâce à la logique *CMOS*. Nous les avons mis en parallèle pour augmenter la sortance ; le circuit tel qu'il est dessiné peut conduire au moins 10 mA avec des niveaux logiques décalés au maximum de 0,3 V par rapport aux deux tensions d'alimentation. Si vous voulez un courant de sortie plus important, vous pouvez remplacer les tampons par des HC04, dont une paire en parallèle conduit un courant de ± 50 mA dans les mêmes limites de tension. La paire de tampons encadrée est destinée à attaquer des circuits logiques alimentés par une tension différente de +5 V, par exemple des circuits des séries 4000B ou 74C alimentés directement par une pile de 9 V (ils sont prévus pour fonctionner sous une tension comprise entre 3 V et 15 V) ; la logique *HC* supporte des tensions de 2 V à 6 V ; le standard JEDEC n°8 prévoit une tension de +3,3 V pour les circuits *CMOS* des séries AC. Les 40109, 14504 et LTC1045 sont tous des adaptateurs de niveaux, des puces dotées d'une polarisation active à partir d'une broche d'alimentation supplémentaire connectée (dans ce cas) à la ligne V_{DD} du circuit à piloter ; cette tension d'alimentation peut être supérieure ou inférieure à la tension de +5 V qui alimente le générateur. Vous

obtenez ainsi des niveaux logiques *CMOS* « propres » pour attaquer le circuit à tester.

PATHOLOGIES LOGIQUES

Le logicien innocent a intérêt à se méfier de certains pièges intéressants et quelquefois amusants. Quelques-uns, comme les blocages et les basculements en série, peuvent se présenter dans n'importe quelle famille logique. D'autres (par exemple, le blocage par effet thyristor dans les puces *CMOS*) sont des tares congénitales de l'une ou l'autre famille. Les sections suivantes résument une collection de mauvaises expériences ; nous espérons que ces anecdotes permettront d'éviter des problèmes similaires.

8.33 Problèmes en courant continu

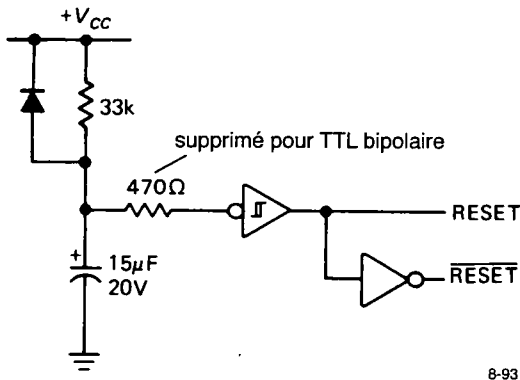
Enraiment

Il est facile de tomber dans le piège de la conception d'un circuit avec un état bloqué. Supposons que vous avez un gadget composé de quelques bascules et que chacune passe par ses états propres. Tout semble se passer correctement, mais un jour le machin s'arrête. Le seul moyen que vous trouvez pour le remettre en marche est de couper et rétablir la tension d'alimentation. Le problème tient à l'existence d'un état de blocage (un état interdit du système pour lequel vous n'avez pas prévu de voie de sortie) ; le système est bloqué parce qu'il est passé dans cet état interdit sous l'effet d'un parasite puissant de la ligne d'alimentation. Il est vital de rechercher ces états interdits quand vous concevez et agencez la logique, et de faire en sorte que le circuit se rétablisse automatiquement. Au minimum, les choses seront arrangées de telle façon qu'un signal de remise à zéro (manuel, à la mise sous tension, etc.) permette de remettre le système dans un état connu. Cela peut se faire sans aucun composant supplémentaire (par exemple dans l'exercice 8.24).

Mise sous tension

L'état du système à la mise sous tension est un problème lié au précédent. Il est toujours bon de prévoir un signal quelconque pour la remise à zéro à

la mise sous tension. Sans cela, le système risque de faire des choses bizarres au démarrage. La figure 8.93 montre un circuit adéquat. Le résistor en série est indispensable avec les composants *CMOS* pour éviter les dégâts lors de la coupure de la tension d'alimentation ; sans lui, le condensateur électrolytique essaiera d'alimenter le circuit à travers la diode de protection de l'entrée de la porte. Un trigger de Schmitt (4093, 74xx14) peut améliorer la forme du signal de RàZ. Le symbole de l'hystérésis dans la figure signale les composants à trigger de Schmitt, comme les *TTL* 74LS14 (sextuple inverseur) ou *CMOS* 40106 (= 4584) ou 74HC14.



8-93

Figure 8.93 - Circuit de remise à zéro à la mise sous tension.

8.34 Problèmes de commutation

Basculement en série

Le chemin, ici, est parsemé d'embûches. Le basculement en série classique a été illustré dans le synchroniseur d'impulsions de la section 8.19. Vous devez vous assurer systématiquement, dans tout système où des portes sont validées par des signaux en provenance de bascules (ou d'un système cadencé) qu'aucune porte ne risque d'être validée, puis bloquée un délai de bascule plus tard. Assurez-vous également que les signaux appliqués aux entrées des bascules ne sont pas retardés par rapport à l'horloge (encore un argument en faveur des systèmes synchrones !). En général, retardez l'horloge plutôt que les données. Il est étonnamment facile de négliger un basculement en série.

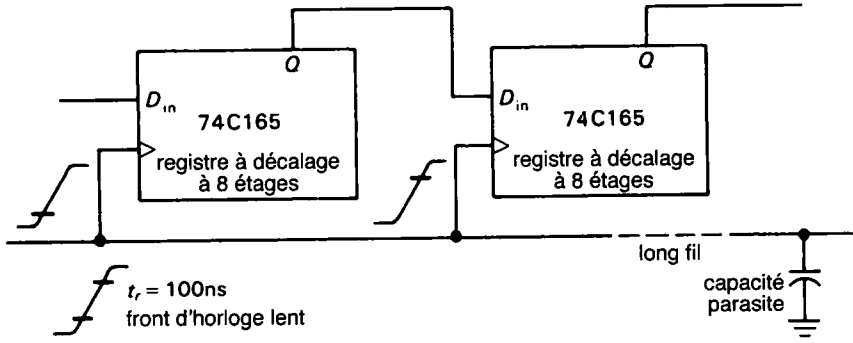
◊ États métastables

Comme nous l'avons remarqué plus haut, une bascule (ou tout composant cadencé) risque d'être perturbée si les données d'entrée changent pendant le temps d'établissement qui précède le front d'horloge. Tant que la bascule prend l'une ou l'autre décision, tout se passe bien. Néanmoins il subsiste un risque : que l'entrée ait changé d'état au mauvais moment, au moment critique où la bascule ne peut plus prendre une décision ; la sortie peut flotter sur le seuil logique pendant des microsecondes (alors que le temps de propagation normal, en *TTL HC* ou *LS* est de quelque 20 ns), ou (pire encore) passer dans un état et se raviser aussitôt pour repasser dans l'autre ! Voyez l'âne de Buridan, mort de faim et de soif entre un seau d'eau et une botte de foin, faute de savoir s'il allait boire ou manger d'abord.

Le problème ne se pose pas dans les systèmes synchrones conçus dans les règles, où les temps d'établissement sont toujours respectés (par une logique suffisamment rapide pour que les entrées des bascules soient stables t_{setup} avant le prochain front de l'horloge. Néanmoins, le problème peut se poser quand il faut synchroniser des signaux asynchrones par nature (transmis, par exemple, d'un organe *A* doté de sa propre horloge à un organe *B*, cadencé par une horloge séparée). Dans ces cas, faute de pouvoir garantir que les impulsions n'arriveront pas pendant le temps d'établissement, vous pouvez calculer la fréquence de ces incidents ! Le problème de la métastabilité a été mis en cause dans des plantages d'ordinateurs restés inexplicables, mais nous sommes sceptiques. Le remède classique met en jeu des synchroniseurs en chaîne ou un « détecteur de métastabilité » qui remet la bascule à zéro. La conscience de ce problème fait son chemin, et il y a maintenant des familles logiques « anti-métastabilité », comme les interfaces de bus de la série 29800, censées limiter à 6 ns le délai de métastabilité, avant de prendre une décision finale.

Gauchissement de l'horloge

Le gauchissement de l'horloge affecte les composants logiques *CMOS* lents. Le problème se pose quand un signal d'horloge à temps de montée long attaque plusieurs composants interconnectés



8-94

Figure 8.94 - Les montées à faible vitesse provoquent un gauchissement de l'horloge.

(figure 8.94). Dans ce cas, deux registres à décalage sont cadencés par un front montant lent, dû à la forte charge capacitive imposée à une sortie CMOS d'impédance relativement élevée (quelque chose comme 500 Ω avec une tension d'alimentation de +5 V). La tension de seuil du premier registre peut être inférieure à celle du deuxième ; le premier produira son décalage plus tôt que le deuxième, auquel cas le dernier bit du premier registre est perdu. Les composants CMOS accusent une dispersion énorme des seuils de tension d'entrée ; les fabricants spécifient seulement qu'ils se situent entre un tiers et deux tiers de V_{DD} (et ils font ce qu'ils disent !). Le meilleur remède consiste à utiliser un circuit voisin sans forte charge capacitive pour attaquer les lignes d'horloge dans une situation de ce genre.

D'une manière générale, les entrées de tout circuit intégré cadencé par des fronts d'horloge méritent le plus grand soin. Par exemple, les lignes d'horloge affectées de bruit ou d'oscillations de dépassements seront toujours nettoyées par une porte (éventuellement à hystérésis) avant d'attaquer les entrées. Le risque est particulièrement grand avec les lignes d'horloge qui proviennent d'une autre platine ou d'une autre famille logique. Par exemple, les familles lentes 4000B et 74C, quand elles attaquent des familles plus rapides comme les HC et AC, posent des problèmes de gauchissement de l'horloge ou de basculements multiples.

Impulsion avortée

Dans la section 8.29 (compteur modulo n), nous avons relevé qu'un retard devait être introduit si un compteur se remet lui-même à zéro, pour éviter que

l'impulsion soit plus brève que la normale. La même remarque s'applique pour les impulsions de chargement (LOAD) des compteurs et des registres à décalage. Les impulsions avortées vous pourront la vie, parce que vous pouvez constater un fonctionnement marginal ou des défaillances intermittentes. Calculez toujours en fonction du cas le plus défavorable lors de la conception.

Règles non spécifiées

Alors que l'industrie des semi-conducteurs cherchait son chemin, en commençant au début des années 1960 par les circuits intégrés les plus simples de la famille RTL (voir la chronologie abrégée de la section 9.1), puis les familles améliorées TTL et Schottky, enfin les familles CMOS modernes à hautes performances, il manquait naturellement une standardisation des brochages, des spécifications et des fonctions. Les exemples sont nombreux : le 7400 (NON-ET) pointe toutes ses sorties d'un côté, mais le 7401 (NON-OU) les pointe de l'autre. Cette situation a posé tellement de problèmes qu'elle a donné naissance au 7403, avec les mêmes fonctions mais les sorties orientées comme celles du 7400 ; un désastre similaire s'est produit avec le 7490 (compteur DCB en cascade) et ses broches d'alimentation disposées au milieu du circuit intégré au lieu des coins opposés. (Ironie du modernisme, les alimentations par le milieu font leur retour avec la CMOS rapide, pour leur inductance réduite et leur meilleur isolement.)

Cette anarchie originelle a laissé un héritage important : le hoche-pot de « règles non spécifiées » dans lequel nous sommes coincés. Par exemple, la bascule D indétrônable 74xx74 existe dans toutes les familles

logiques ; les entrées SET et CLEAR toutes les deux à l'état HAUT mettent les deux sorties à l'état HAUT dans toutes les familles, sauf dans la famille 74C, où elles passent toutes les deux à l'état BAS ! Ce n'est pas à proprement parler une règle non spécifiée, puisque vous pouvez constater cette incohérence en lisant les petits caractères ; le terme technique [argot étasunien] est *gotcha* [quelque chose comme : *t'as vu celle-là ? ou j'r'ai eu !* suivant le contexte. N.d.T.]. Un autre de nos *gotchas* favoris est celui du 74xx96, un registre à décalage à cinq bits, avec des entrées de chargement parallèle sophistiquées : vous pouvez mettre les bits à 1, jamais à 0 !

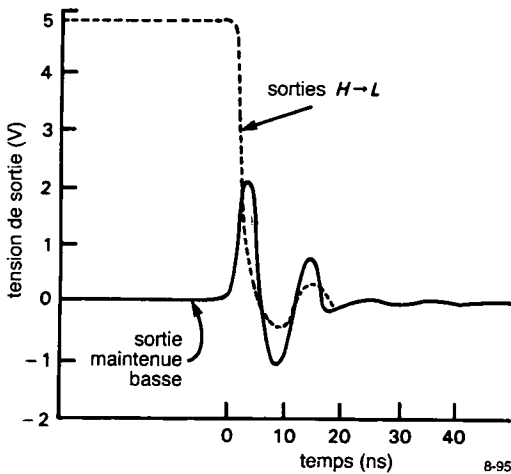


Figure 8.95 - Octuple tampon 74AC244, portant de 1 à 0 une charge capacitive de 50 pF et maintenant huit sorties à 0. La « masse » est une feuille de cuivre (une once par pied carré [environ 0,34 mm d'épaisseur, soit dix fois l'épaisseur standard des pistes de circuit imprimé]). (D'après le manuel Advanced CMOS Logic de Texas Instruments, fig. 1.1-4.)

Une véritable règle non spécifiée, et très importante, concerne le « délai avant retrait » : c'est le temps que vous devez laisser passer avant d'abandonner les entrées de chargement parallèle pour être sûr qu'un composant synchrone les prenne en compte correctement. Les concepteurs des puces ne s'ennuyaient pas à le spécifier (alors que les concepteurs de circuits en ont toujours besoin) jusqu'à l'arrivée des familles logiques du début des années quatre-vingts, précisé-

ment les familles évoluées Schottky et CMOS rapide. Si vous dessinez un circuit avec des familles antérieures (par exemple 74C), nous ne pouvons que vous conseiller la prudence ; par exemple, considérez que le délai avant retrait est égal au temps d'établissement (il est souvent inférieur ; le temps minimal spécifié pour la bascule D 74HC74 est de 5 ns, pour un temps d'établissement minimal de 20 ns).

8.35 Faiblesses congénitales des TTL et CMOS

Nous partagerons cette section entre les petits embêtements et les comportements vraiment bizarres.

Petits embêtements

TTL bipolaire. N'oubliez pas que les entrées TTL *débitent* du courant quand elles sont maintenues au niveau BAS (0,25 mA pour la LS ; 0,5 mA pour la F). Cela rend la logique TTL difficile à utiliser avec des circuits de retard RC, etc. à cause des faibles impédances nécessaires ; en général, l'interfaçage entre les circuits linéaires et la logique TTL demande une certaine réflexion.

Le seuil de la TTL (et de ses imitateurs, HCT et ACT) est trop près de la masse, ce qui rend toute la famille sensible au bruit (plus de détails dans le chapitre 9). La rapidité de ces familles logiques fait qu'elles reconnaissent des pointes de tension sur la ligne de masse ; ces pointes, à leur tour, sont provoquées par la grande vitesse de commutation des sorties, ce qui aggrave le problème.

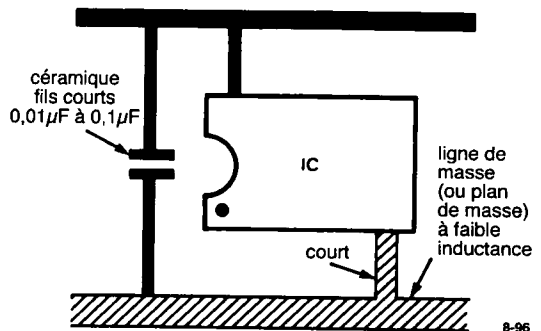


Figure 8.96 - Une connexion de masse robuste à faible impédance est toujours bienvenue, avec une distribution généreuse de condensateurs de découplage.

La logique *TTL* bipolaires est très exigeante envers l'alimentation (+5 V $\pm 5\%$, avec une dissipation relativement importante au repos). Les pointes de courant demandées à l'alimentation par les sorties *totem-pole* (niveau haut actif) justifient l'utilisation généreuse de condensateurs de découplage d'alimentation, normalement un condensateur de 0,1 μF par circuit intégré (figure 8.96).

CMOS. Les entrées *CMOS* sont sujettes aux détériorations par l'électricité statique. Le taux de mortalité grimpe réellement en hiver ! Les familles récentes à grille en silicium polycristallin [*HC(T)*, *AC(T)*] sont plus robustes que leurs ancêtres à grille métallique. Les entrées *CMOS* accusent une grande dispersion du seuil logique, ce qui peut poser des problèmes de gauchissement d'horloge (section 8.34), en particulier avec les familles *CMOS* lentes (4000B, 74C), du fait de leur forte impédance de sortie (200 Ω à 500 Ω). Ces familles lentes peuvent même montrer des doubles transitions de sortie quand elles sont attaquées par des entrées à montée lente. Toutes les entrées *CMOS* inutilisées, y compris celles des portes entièrement inutilisées, doivent être fixées au niveau HAUT ou au niveau BAS.

Les familles *CMOS* rapides plus récentes posent un autre problème congénital intéressant, en particulier les *AC* et *ACT* : les « sauts » de la masse. Une puce *CMOS* rapide qui attaque ses charges capacitives draine des courants transitoires considérables vers la masse, ce qui fait monter momentanément le potentiel de la ligne de masse du circuit intégré, et celui des sorties à l'état BAS de la même puce, spectateurs innocents. La figure 8.95 montre le genre de phénomène. Remarquez l'amplitude de l'effet : un à deux volts ne sont pas rares ! Si vous considérez qu'une transition de 5 V en 3 ns sur une charge de 50 pF correspond à un courant transitoire $I = C dv/dt = 83 \text{ mA}$, qu'un octuple tampon peut attaquer huit charges similaires à la fois (courant total de deux tiers d'ampère !), un tel comportement n'est pas surprenant. Ce problème se révèle plus difficile à résoudre qu'on ne le supposait ; il a donné naissance à un nouveau jeu, contesté, de circuits *AC/ACT* avec broches d'alimentation « centrales » (pour réduire l'inductance). Au moment de la rédaction, les acteurs

principaux ont choisi leur camp, TI se fait le champion du nouveau brochage, RCA et Fairchild défendent le brochage usuel en coins. Nous avons reçu, des deux côtés, des pamphlets bien tournés pour démolir les arguments et les circuits concurrents. En définitive, les utilisateurs doivent être conscients des problèmes et prendre les mesures nécessaires pour garantir aux connexions de masse une impédance aussi faible que possible avec la logique *AC/ACT*. Il vaut mieux consacrer une couche du circuit imprimé aux connexions de masse et prévoir une kyrielle de condensateurs de découplage à basse inductance. Mieux encore, si la vitesse n'est pas primordiale, laissez les *AC* et *ACT* de côté, pour n'utiliser que des *HCHCT*.

Comportement bizarre

TTL bipolaire. La logique *TTL* n'a pas trop de comportements vraiment bizarres. Néanmoins, certains monostables déclenchent sur une pointe de la tension d'alimentation (ou de la masse) et ont généralement la bougeotte. Un circuit qui fonctionne bien avec de la *TTL LS* peut dérailler avec de la *TTL AS*, à cause des transitions plus rapides et des courants de masse plus intenses qui s'ensuivent, avec des dépassements et des oscillations (la *TTL 74F* est meilleure sur ce point). La plupart des comportements bizarres se rapportent à des problèmes de bruit.

CMOS. La logique *CMOS* peut vous rendre fous ! Par exemple, un circuit peut passer en blocage par effet thyristor si la tension d'une entrée (ou d'une sortie) dépasse momentanément la tension d'alimentation. Le courant qui en résulte (environ 50 mA) à travers les diodes de protection des entrées met en conduction la paire de transistors parasites dus au procédé de fabrication *CMOS* (voir la section 3.50, Vol. 1 et la section 14.16). L'alimentation (V_{DD}) se trouve court-circuitée à la masse ; la puce s'échauffe et il faut couper l'alimentation pour la remettre en fonctionnement. Si vous ne le faites pas dans les premières secondes, vous aurez à remplacer le circuit intégré. Quelques-uns des nouveaux circuits *CMOS* (les procédés *HC* à grille en silicium polycristallin de GE/RCA et National) sont réputés insensibles au blocage, même avec des excursions d'entrée de 5 V au-delà des alimentations, et capables de fonctionner

correctement avec des excursions d'entrée de 1,5 V au-delà des alimentations.

La *CMOS* connaît des défaillances étranges et subtiles. Un des *FET* de sortie peut s'ouvrir, ce qui donne des défauts dépendant de la combinaison de bits, difficiles à détecter. Une entrée peut se mettre à consommer ou à débiter du courant. Ou encore la puce entière peut se mettre à consommer un courant non négligeable. Un résistor de 10 Ω en série avec l'alimentation V_{DD} de chaque puce peut aider à localiser celle qui consomme du courant au repos (pour les circuits qui pilotent de nombreuses sorties, ou les pilotes de puissance comme la série *AC*, utilisez des résistors de mesure de 1 Ω).

En plus des dispersions de seuil d'entrée, une même puce peut présenter des seuils différents pour différentes fonctions pilotées par la même entrée. Par exemple, l'entrée *RESET* d'un 4013 peut porter \bar{Q} au niveau HAUT avant que Q passe au niveau BAS. Cela signifie que vous ne pouvez pas prendre en compte la sortie \bar{Q} pour mettre fin à une impulsion de remise à zéro, parce que l'impulsion avortée ne suffira pas à mettre la bascule à zéro.

Les entrées ouvertes en *CMOS* sont catastrophiques ! Elles peuvent provoquer des dysfonctionnements intermittents. Vous placez la sonde de l'oscilloscope sur un point du circuit qui se trouve à zéro comme prévu. Ensuite le circuit fonctionne parfaitement pendant quelques minutes, avant de dérailler à nouveau ! L'entrée ouverte a été déchargée par l'oscilloscope et elle a mis un certain temps à se recharger jusqu'au seuil logique.

Voici la plus dingue de toutes les défaillances : vous avez oublié de raccorder la broche V_{DD} d'un circuit *CMOS*, mais il fonctionne parfaitement ! C'est parce qu'il tire son alimentation de l'une des entrées logiques (par les diodes de protection entre l'entrée et la ligne V_{DD} de la puce). Vous risquez de ne pas vous en apercevoir pendant un temps assez long, jusqu'à ce que le circuit voie toutes ses entrées au niveau BAS en même temps ; à ce moment la puce perd son alimentation et oublie son état. Naturellement, cette situation est toujours mauvaise, puisque l'étage de sortie n'est pas alimenté correctement et ne peut pas

débiter beaucoup de courant. L'ennui est que les symptômes peuvent être occasionnels et que vous tournerez en rond longtemps avant de comprendre ce qui se passe.

CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES

8.36 Idées de circuits

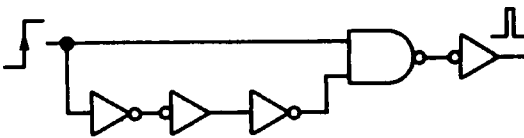
La figure 8.97 montre quelques idées de circuits numériques.

8.37 Mauvaises idées

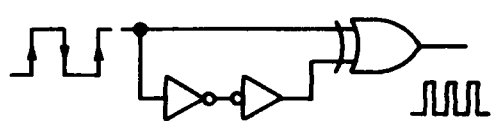
La figure 9.98 montre quelques gaffes numériques classiques.

EXERCICES COMPLÉMENTAIRES

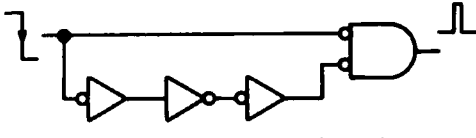
- 1) Montrez comment faire une bascule *JK* avec une bascule *D* et un multiplexeur à quatre entrées. Astuce : utilisez les entrées d'adresse pour *J* et *K*.
- 2) Dessinez un circuit qui affiche sur des chiffres à sept segments la durée en millisecondes de la pression sur un bouton. Le montage sera assez astucieux pour se remettre à zéro automatiquement après chaque pression. Utilisez un oscillateur à 1,0 MHz.
- 3) Dessinez un testeur de réflexes. Le joueur « A » appuie sur son bouton ; une LED s'allume et un compteur commence à compter. Quand le joueur « B » voit la LED s'allumer il appuie sur son bouton ; la LED s'éteint et un afficheur à LED indique le temps de réaction en millisecondes. Assurez-vous que votre circuit fonctionne correctement même si le bouton de « A » est encore enfoncé quand « B » actionne le sien.
- 4) Dessinez un périodemètre : un appareil qui compte le nombre de microsecondes dans une période du signal d'entrée. Utilisez un comparateur à trigger de Schmitt pour actionner la *TTL* ; utilisez une fréquence d'horloge de 1 MHz. Faites-le fonctionner de telle façon que la pression sur un bouton lance la prochaine mesure.
- 5) Ajoutez des verrous au périodemètre, si ce n'est déjà fait.



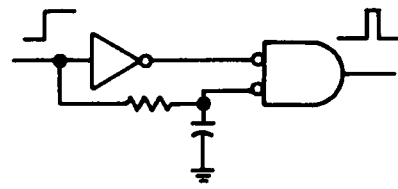
A. Générateur d'impulsions sur front montant



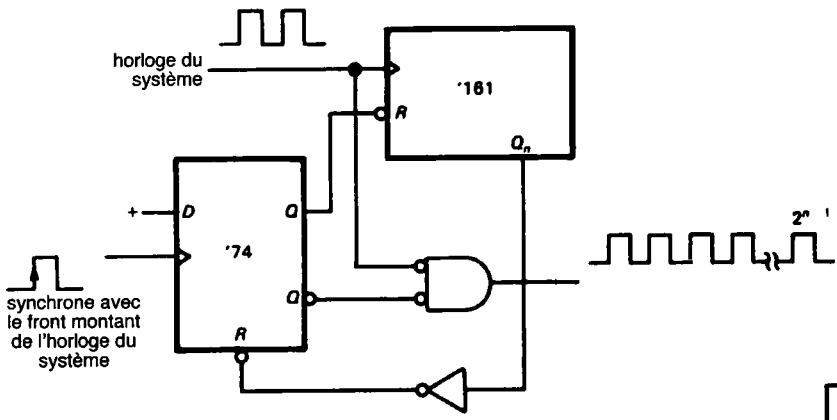
E. Générateur d'impulsions sur chaque front



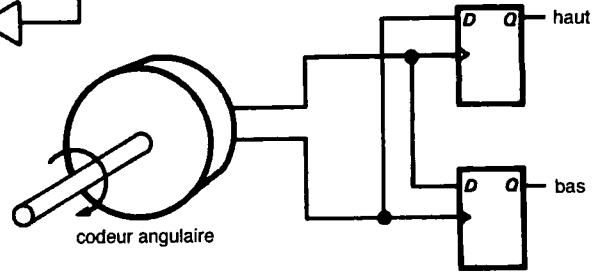
B. Générateur d'impulsions sur front descendant



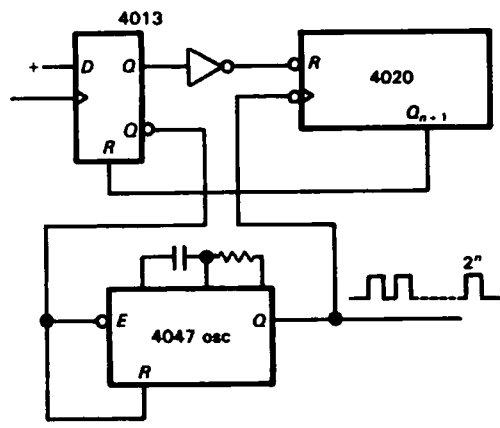
F. Générateur d'impulsions sur front montant réglable



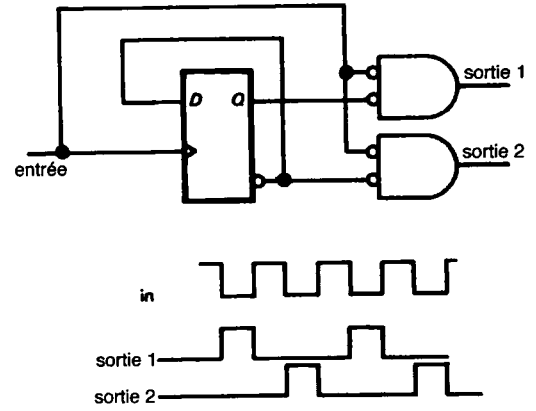
C. Générateur d'impulsions 2^n synchrone



G. Conversion de quadrature à comptage haut-bas utilisé pour obtenir la position de rotation du codeur angulaire



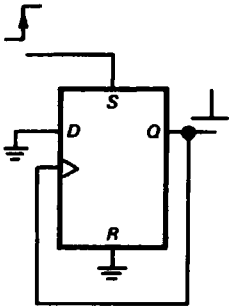
D. Générateur d'impulsions 2^n asynchrone



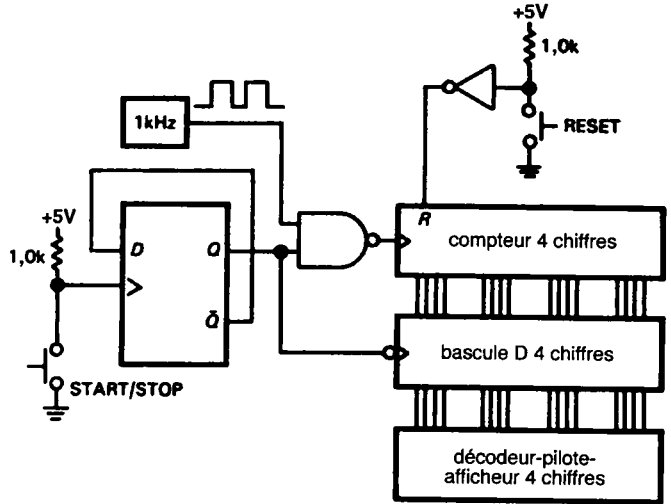
H. Générateur d'impulsions d'horloge en quadrature

Figure 8.97

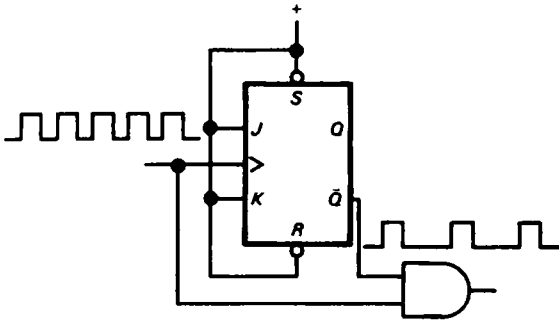
Mauvais circuits



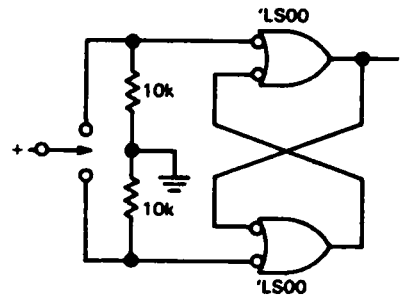
A. Générateur d'impulsions courtes



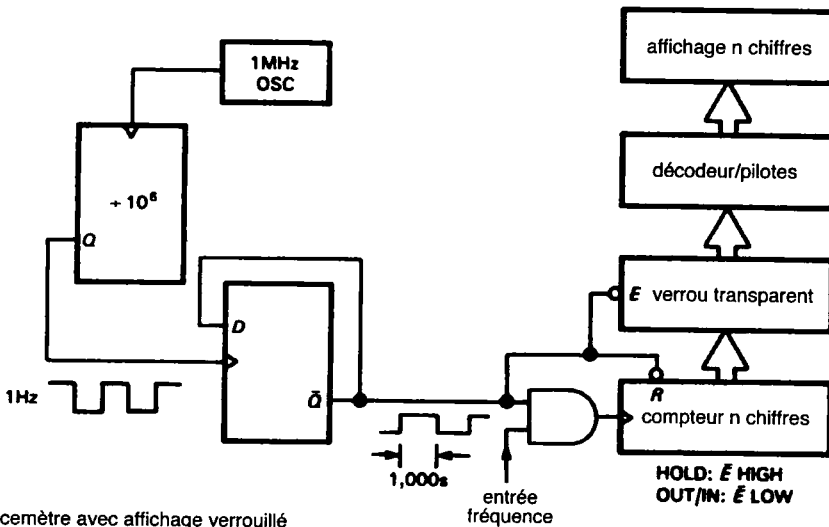
B. Montre-chronomètre (avec bouton DÉPART/ARRÊT simple)



C. Circuit pour éliminer une impulsion sur deux d'un train d'entrée d'impulsions 1μs (erreur subtile)



D. Anti-rebond d'interrupteur



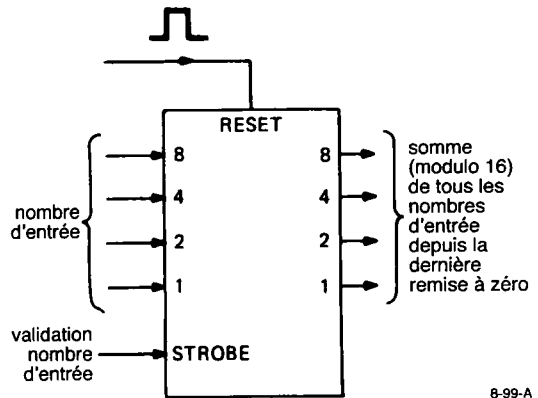
E. Fréquence-mètre avec affichage verrouillé

8. ÉLECTRONIQUE NUMÉRIQUE

- 6) Maintenant modifiez-le pour mesurer dix périodes. Faites-lui allumer une LED pendant qu'il compte.
- 7) Dessinez un véritable chronomètre électronique. Le bouton *A* lance et arrête le comptage. Le bouton *B* remet le chronomètre à zéro. La sortie sera de la forme *xx.x* (secondes et dixièmes) ; supposez que vous disposez d'un signal carré à 1,0 MHz.
- 8) Certains chronomètres mécaniques n'ont qu'un seul bouton (départ, arrêt, RàZ, départ, etc. à chaque pression) ; dessinez un équivalent électronique.
- 9) Dessinez un fréquencemètre perfectionné pour mesurer le nombre de périodes par seconde d'une onde d'entrée. Prévoyez beaucoup de chiffres, verrouillés pendant le comptage suivant ; prévoyez des fenêtres de comptage de 1 s, 0,1 s ou 0,01 s. Ajoutez un bon circuit d'entrée avec plusieurs sensibilités, un trigger de Schmitt avec hystérésis et point de basculement réglables (utilisez un comparateur rapide), et une entrée logique pour les signaux *TTL*. Pourquoi pas une sortie DCB ? Une sortie multiplexée en plus de la sortie parallèle ? Passez plus de temps sur celui-ci.
- 10) Dessinez un circuit en logique *HC* pour chronométrer une balle d'arme à feu. Le projectile coupe un fil fin tendu en travers de sa trajectoire ; ensuite il en coupe un deuxième à une distance connue du premier. Méfiez-vous des problèmes de « rebonds » des contacts. Supposez que vous disposez d'un signal carré logique à 10 MHz et dessinez votre circuit pour afficher, en microsecondes sur quatre chiffres, l'intervalle de temps entre les deux ruptures de fil. Un bouton poussoir remettra le circuit à zéro pour le tir suivant.
- 11) Faites un décodeur un parmi seize avec deux 74HC42 (un parmi dix). L'entrée est un nombre binaire à quatre bits. La sortie sera en logique négative (comme celle du 74HC42). Astuce : l'entrée du bit de poids faible du 74HC42 peut être utilisée comme entrée de validation.
- 12) Imaginez que vous avez quatre ROM de 256 bits, genre *TTL*, que chacune a une entrée d'adresse sur huit bits parallèles, une sortie à trois états en logique positive, et une entrée de validation des

sorties (en logique négative) ; c'est-à-dire que la ROM écrit le bit de données à la sortie si l'entrée de validation est BASSE. Montrez comment « étendre » ces mémoires en une ROM de 1024 bits, en utilisant tout ce qui peut vous être nécessaire. (Un 74HC138 peut être pratique, ou vous pouvez essayer avec des portes. Essayez les deux solutions.)

- 13) Inventez un circuit pour stocker de façon dynamique la somme de nombres à quatre bits appliqués à l'entrée. Limitez le résultat à quatre bits (c'est-à-dire effectuez une somme modulo 16). (Une telle somme est utile comme « somme de contrôle » (*checksum*) à écrire sur un support sujet aux erreurs par nature, comme les bandes perforées.) Supposez qu'une impulsion *TTL* positive de 1 μ s se produit chaque fois que des données valides se présentent. Prévoyez une entrée de remise à zéro. Votre circuit a donc l'aspect de la figure 8.99.



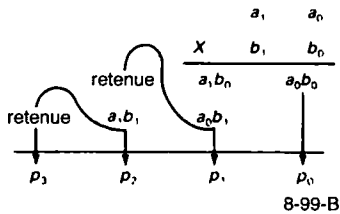
8-99-A

Figure 8.99

Maintenant ajoutez une propriété au circuit : un bit de sortie qui est à 1 si le nombre total des 1 dans les nombres d'entrée (depuis la dernière remise à zéro) est impair, à 0 si ce nombre est pair. Astuce : un « arbre de parité » à OU exclusif vous dira si le nombre de 1 de chaque nombre est impair ; calculez à partir de là.

- 14) Dans l'exercice 8.14, vous avez dessiné un multiplieur de 2 bits par 2 bits en dressant un tableau de Karnaugh de chaque bit de sortie. Dans ce

problème, vous devez réaliser la même chose par le procédé de « décalage et addition ». Commencez par écrire la multiplication comme vous l'avez appris à l'école primaire :



Ce procédé est un modèle répétitif simple, qui fait appel à des portes à deux entrées (de quel type ?) pour produire les termes intermédiaires a_0b_0 , etc. et à des « demi-additionneurs » (additionneurs avec une sortie de retenue, mais pas d'entrée de retenue) pour effectuer l'addition des termes intermédiaires.

- 15) Maintenant dessinez un multiplieur 4 x 4 suivant le même principe, cette fois avec deux additionneurs complets à quatre bits (74HC83) et seize portes à deux entrées.

Tableau 8.4 - Tampons

type	bits	broches	attaque en sortie ^a		famille	validation sorties ^b	sortie ^c	alignement ES ^d	commentaires	
			drain (mA)	source (mA)						
'125	-	4	14	24	2,6	LS	4L	3S	-	validation par bit
'126	-	4	14	24	2,6	LS	4H	3S	-	validation par bit
'365	'366	6	16	24	2,6	LS	2L	3S	-	
'367	'368	6	16	24	2,6	LS	2L	3S	-	validation par 2 et 4 bits
'1034	'1004	6	14	24	15	LS	-	2S	-	48/48 mA pour 74AS
'230	-	8	20	64	15	AS	2L	3S	-	4 vrais, 4 inversés, validation par 4 bits
-	'231-	8	20	64	15	AS	L,H	3S	-	validation par 4 bits
'241	-	8	20	24	15	LS	L,H	3S	-	validation par 4 bits
'244	'240	8	20	24	15	LS	2L	3S	-	validation par 4 bits
'465	'466	8	20	24	2,6	LS	2L	3S	-	
'467	'468	8	20	24	2,6	LS	2L	3S	-	validation par 4 bits
'541	'540	8	20	24	15	LS	2L	3S	X	
'656	'655	8	24	64	15	F	3L	3S	X	+ calcul de parité
'2966	'2965	8	20	12	1		2L	3S	-	25 Ω R _{out} , validation par 4 bits
'827	'828	10	24	64	15	F	2L	3S	X	Am29827/8

^{a)} pour les composants de la famille LS ; ^{b)} DE entrées direction et validation ; LR entrées de validation séparées droite et gauche ; ^{c)} entrées alignées sur les sorties ; ^{d)} tous sont à trois états, sauf mention contraire.

8. ÉLECTRONIQUE NUMÉRIQUE

Tableau 8.5 - Émetteurs-récepteurs

type		bits	broches	registres	attaque en sortie ^a		validations		alignement EIS ^c	commentaires ^d
vrai	inversé				drain (mA)	source (mA)	polarité	mode ^b		
'243	'242	4	14	-	24	15	L,H	LR	X	
'245	-	8	20	-	24	15	L	DE	X	
'543	'544	8	24	2			L	LR	X	
'545	-	8	20	-			L	DE	X	
'550	'551	8	28	2			L	LR	-	AM2950/1
'552	-	8	28	2			L	LR	-	+ calcul de parité
'588	-	8	20	-			L	DE	X	avec terminaison IEEE-488
'623	'620	8	20	-	24	15	L,H	LR	X	621/2 : collecteur ouvert
'639	'638	8	20	-	24	15	L	DE	X	3 états dans un sens, collecteur ouvert dans l'autre
'643	-	8	20	-	24	15	L	DE	X	sorties Q et \bar{Q} ; 644 : collecteur ouvert
'645	'640	8	20	-	24	15	L	DE	X	641/2 : collecteur ouvert
'646	'648	8	24	2	24	15	L	DE	X	647/9 : collecteur ouvert
'652	'661	8	24	2	24	15	L,H	LR	X	654/3 : 3 états dans un sens, collecteur ouvert dans l'autre
'657	-	8	24	-			L,H	DE	X	+ calcul de parité
'2623	'2620	8	20	-	12	2	L,H	LR	X	résisteurs de sortie 25 Ω
'2645	'2640	8	20	-	12	2	L	DE	X	résisteurs de sortie 25 Ω
2952	'2953	8	24	2	24	6,5	L	LR	X	2950/1 avec ligne de dialogue

^{a)} pour les composants de la famille LS. ^{b)} DE : entrées direction et validation ; LR : validation séparée gauche et droite.
^{c)} brochage avec entrées en face des sorties. ^{d)} tous sont à trois états sauf indication contraire.

Tableau 8.6 - Décodeurs

type	bits	broches	sorties ^a		validations des sorties ^a	commentaires	
			E/ \bar{E} ^b	nombre ^a			polarité ^c
'42	4	16	0/0	10	L	-	156 : collecteur ouvert
'131	3	16	1/1	8	L	-	
'137	3	16	1/1	8	L	-	bascule D en entrée
'138	3	16	1/2	8	L	-	
'139	2+2	16	0/1+1	4+4	L	-	
'155	2	16	0+1/2+1	4+4	L	-	verrou d'entrée
'538	3	20	2/2	8	H	2	537 : 1 parmi 10
'539	2+2	20	0/1+1	4+4	H	1+1	
'547	3	20	2/1	8	L	-	verrou d'entrée, sortie ACK si circuit validé
'548	3	20	2/2	8	L	-	sortie ACK si circuit validé

^{a)} sections multiples indiquées par « X + Y », X et Y représentent le nombre de bits de chaque section.
^{b)} HL indique le nombre d'entrées de validation actives au niveau HAUT/BAS, pour les sections multiples voir la note a.
^{c)} H = actif HAUT ; L = actif BAS.

Tableau 8.7 - Comparateurs de module

type	bits	broches	polarisation	validation	verrou	sorties				commentaires
						Q	Q̄	<	>	
'85	4	16	-	X	-	X	-	X	X	
'518	8	20	Q	X	-	X	-	-	-	collecteur ouvert ; 519 sans polarisation
'520	8	20	Q	X	-	-	X	-	-	521 sans polarisation ; 522 collecteur ouvert
'524	8	20	-	X	X	X	-	X	X	entrée : registre à décalage, chargement série/parallèle avec verrou ; sortie 3 états
'682	8	20	Q	-	-	-	X	-	X	683 collecteur ouvert
'684	8	20	-	-	-	-	X	-	X	685 collecteur ouvert
'686	8	24	-	X	-	-	X	-	X	687 collecteur ouvert
'688	8	20	-	X	-	-	X	-	-	689 collecteur ouvert
'866	8	28	-	X	X	X	-	X	X	verrous sortie Q, P ; RàZ sorties ; comparaison logique ou arithmétique
'885	8	24	-	-	P	-	-	X	X	verrou entrée P ; comparaison logique ou arithmétique

Tableau 8.8 - Multivibrateurs monostables

type	nombre de sections	broches	logique de déclenchement	remise à zéro	re-déclenche.	R incorporée ^a	impulsion au relâchement de la remise à zéro ^b	commentaires
'121	1	14	(L+L)•H	-	-	X	-	précision
'221	2	16	L•H	L	-	-	Y	précision
'122	1	14	(L+L)•H•H	L	X	X	Y	
'422	1	14	(L+L)•H•H	L	X	X	N	122 sans déclenchement à la RàZ
'123	2	16	L•H	L	X	-	Y	
'423	2	16	L•H	L	X	-	N	123 sans déclenchement à la RàZ
'4098	2	16	L+H	L	X	-		
'4538	2	16	L+H	L	X	-	N	4528
'9601	1	14	(L+L)•H•H	-	X	-	-	
'9602	2	16	L+H	L	X	-	N	

^a résisteur de constante de temps incorporé.

^b produit une impulsion à la fin de la remise à zéro si les conditions de déclenchement sont réunies.

8. ÉLECTRONIQUE NUMÉRIQUE

Tableau 8.9 - Bascules D et verrous^a

type				bits	broches	validation	remise à zéro ^b	alignement E/S ^c	Q/Q ^d	sorties ^e	commentaires
vrai		inversé									
D	verrou	D	verrou								
'173	-	-	-	4	16	-	A	X	-	3S	
'175	'375	'175	'375	4	16	-	A	-	X	2S	
'298	-	-	-	4	16	-	-	X	-	2S	entrée multiplexée
'379	-	'379	-	4	16	X	-	-	X	2S	similaire au 175 mais CLR→EN
'398	-	'398	-	4	20	-	-	-	X	2S	entrée multiplexée
'399	-	-	-	4	16	-	-	-	-	2S	entrée multiplexée
'174	-	-	-	6	16	-	A	-	-	2S	
'378	-	-	-	6	16	X	-	-	-	2S	similaire au 174 mais CLR→EN
'273	-	-	-	8	20	-	A	-	-	2S	
'374	'373	'534	'533	8	20	-	-	-	-	3S	
'377	-	-	-	8	20	X	-	-	-	2S	similaire au 374 mais 3S→EN
-	'412	-	'432	8	24	X	A	-	-	3S	Intel 8212 ; bit d'état
'574	'573	'564	'563	8	20	-	-	X	-	3S	374/3 avec alignement entrée sortie
'575	-	'577	-	8	24	-	S	X	-	3S	574 avec RàZ synchrone
'825	'845	'826	'846	8	24	X	A	X	-	3S	Am29825
'823	'843	'824	'844	9	24	X	A	X	-	3S	Am29823
'821	'841	'822	'842	10	24	-	-	X	-	3S	Am29821 ; 374 à 10 bits
'396	-	-	-	4+4	16	-	-	-	-	2S	registres à 4 bits en cascade, sortie 8 bits
'874	'873	'876	'880	4+4	24	-	A	X	-	3S	
'878	-	'879	-	4+4	24	-	S	X	-	3S	874 avec RàZ synchrone
-	'604	-	-	8+8	28	-	-	-	-	2S	entrée multiplexée ; 605 collecteur ouvert
-	'606	-	-	8+8	28	-	-	-	-	2S	604 sans transitoire ; 607 collecteur ouvert

^{a)} voir aussi « émetteurs-récepteurs », dont certains comportent des verrous. ^{b)} A = asynchrone, S = synchrone.

^{c)} brochage avec broches d'entrée en face des broches de sortie. ^{d)} sorties vraies et complémentées.

^{e)} 2S = sortie *push-pull* deux états, 3S = sortie à trois états.

Tableau 8.10 - Compteurs

type		bits	broches	horloge ^a	chargement ^f	remise à zéro ^g	montée/desc. ^b	direct/verrouillés ^c	sortie ^d	commentaires
binaires	DCB									
'93	'90	4	14	A	-	A	-	D	2S	alimentations non standard, 92 = modulo 12
'161	'160	4	16	S	S	A	-	D	2S	
'163	'162	4	16	S	S	S	-	D	2S	
'169	'168	4	16	S	S	-	X	D	2S	
'191	'190	4	16	S	A	-	X	D	2S	
'193	'192	4	16	S	A	-	X	D	2S	entrées d'horloge séparées montée/descente
'197	'196	4	14	A	A	A	-	D	2S	93 avec alimentations standard
'293	'290	4	14	A	-	A	-	D	2S	
'561	'560	4	20	S	B	B	-	D	3S	
'569	'568	4	20	S	S	B	X	D	3S	25LS2569/8
'669	'668	4	16	S	S	-	X	D	2S	169 amélioré
'691	'690	4	20	S	S	A	-	B	3S	
'693	'692	4	20	S	S	S	-	B	3S	
'697	'696	4	20	S	S	A	X	B	3S	
'699	'698	4	20	S	S	S	X	B	3S	
'4516	'4516	4	16	S	A	A	X	D	2S	
-	'4017	5	16	S	-	A	-	D	2S	sorties 1 à 10 décodées
'4024	-	7	14	A	-	A	-	D	2S	
'69	'68	8	16	A	-	A	-	D	2S	
'269	-	8	24	S	S	-	X	D	2S	DIP étroit
'393	'390	8	14/16	A	-	A	-	D	2S	double 93/90
'461	-	8	24	S	S	S	-	D	3S	PAL
'469	-	8	24	S	S	-	X	D	3S	PAL
'579	-	8	20	S	S	B	-	D	3S	8 lignes entrées/sorties bidirectionnelles
'590	-	8	16	S	-	A	-	L	3S	
'591	-	8	16	S	-	A	-	L	OC	
'592	-	8	16	S	A	A	-	L	2S	8 entrées, 1 sortie (comptage max)
'593	-	8	16	S	A	A	-	L	3S	8 lignes entrées/sorties bidirectionnelles
779	-	8	16	S	S	-	X	D	3S	8 lignes entrées/sorties bidirectionnelles
'867	-	8	24	S	S	A	X	D	2S	DIP étroit
'869	-	8	24	S	S	S	X	D	2S	DIP étroit
'4520	'4518	8	16	S	-	A	-	D	2S	horloge sur front montant ou descendant
'40103	'40102	8	16	S	B	A	D	D	2S	
'4040	-	12	16	A	-	A	-	D	2S	
'4020	-	14	16	A	-	A	-	D	2S	
'4060	-	14	16	A	-	A	-	D	2S	

^{a)} A = asynchrone ; toutes les entrées d'horloge A comptent les fronts descendants. S = synchrone ; toutes les entrées d'horloge A comptent les fronts montants. B = les deux. ^{b)} D = décomptage seulement.

^{c)} B = les deux. ^{d)} 2S = deux états (*totem-pole*) ; 3S = trois états.

8. ÉLECTRONIQUE NUMÉRIQUE

Tableau 8.11 - Registres à décalage

type	bits	broches	série/parallèle		direction	verrous ^a	remise à zéro ^b	sortie ^c	commentaires ^d
			entrée	sortie					
'95	4	14	P/S	P	R	-	-	2S	
'194	4	16	P/S	P	R/L	-	A	2S	
'195	4	16	P/JK	P	R	-	A	2S	
'295	4	14	P/S	P	R	-	-	3S	
'395	4	16	P/S	P/S	R	-	A	3S	
'671	4	20	P/S	P	R/L	O	A	3S	sortie multiplexée : registre à décalage ou verrou ; RàZ du registre à décalage seul
'672	4	20	P/S	P	R/L	O	S	3S	671 avec RàZ synchrone
'96	5	16	P/S	P	R	-	A	2S	forte charge seulement
'91	8	14	2S	2S	R	-	-	2S	
'164	8	14	2S	P	R	-	A	2S	
'165	8	16	P/S	2S	R	-	-	2S	
'198	8	24	P/S	P	R/L	-	A	2S	
'299	8	20	P/S	P/S	R/L	-	A	3S	broches E/S communes
'322	8	20	P/S	P/S	R	-	A	3S	E/S parallèles communes
'323	8	20	P/S	P/S	R/L	-	S	3S	299 avec RàZ synchrone
'589	8	16	P/S	S	R	I	-	3S	RàZ à la mise sous tension (registre à décalage seulement)
'594	8	16	S	P/S	R	O	2A	2S	599 : collecteur ouvert ; RàZ séparés
'595	8	16	S	P/S	R	O	A	3S	596 : collecteur ouvert ; RàZ registre à décalage seul
'597	8	16	P/S	S	R	I	A	2S	RàZ registre à décalage seul
'598	8	20	P/2S	P/S	R	I	A	3S	E/S parallèles communes ; RàZ registre à décalage seul
'673	16	24	S	P/S	R	O	A	2S	E/S sérielles communes trois états ; RàZ verrou seul ; CS, R \bar{W}
'674	16	24	P/S	S	R	-	-	3S	E/S sérielles communes trois états ; CS, R \bar{W}
'675	16	24	S	P/S	R	O	-	2S	CS, R \bar{W}
'676	16	24	P	S	R	-	-	2S	CS

^a) O = en sortie, I = en entrée. ^b) A = asynchrone, S = synchrone. ^c) 2S = deux états (*totem-pole*), 3S = trois états.

^d) CS = entrée de validation du boîtier ; R \bar{W} = entrée lecture/écriture.

9 LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

La manipulation de nombres est certes l'activité par excellence de l'électronique numérique, mais c'est bel et bien au moment où elle vient s'occuper des signaux analogiques et de leur traitement linéaire qu'elle dévoile sa véritable force. Nous allons entamer ce chapitre par un bref historique de la montée et du déclin des grandes familles de logique numérique et un rappel des caractéristiques d'entrée et de sortie de deux survivantes, les *TTL* et les *CMOS*, que vous aurez certainement à fréquenter lors de la conception de circuits. Il nous paraît essentiel, en effet, de bien comprendre comment accorder les différentes familles entre elles et avec les éléments extérieurs d'entrée (interrupteurs, claviers, comparateurs, etc.) et de sortie (lampes témoins, relais, etc.) Nous verrons aussi la logique *MOS* à canal N, parce qu'elle est très répandue dans les fonctions *LSI*. Nous nous intéresserons ensuite, c'est un sujet important, à la manière d'amener un signal numérique à un circuit et de l'en extraire, comment le faire entrer et sortir d'un appareil, comment le transporter sur un câble. Nous passerons ensuite au plat de résistance, la discussion des méthodes de conversion entre signaux analogiques et numériques. Pour terminer, forts de la connaissance de ces techniques, nous envisagerons une série d'applications qui, en combinant les possibilités de l'analogique et du numérique, apportent des solutions puissantes à des problèmes intéressants.

COMMENT ASSURER L'INTERFACE ENTRE *CMOS* ET *TTL* ?

9.1 ♦ L'épopée des familles logiques

À l'ère de l'ébonite taillée, au début des années 60, quelques aventuriers, qui refusaient d'encore construire leurs circuits logiques à l'aide de composants discrets, s'en allèrent ferrailler dans la *RTL* (*Resistor Transistor Logic*), une famille présentée par Fairchild et caractérisée par une sortance aussi lamentable que son immunité au bruit. La figure 9.1, mieux

qu'un long discours, montre où le bât blesse : le niveau de seuil se trouve à un V_{BE} au-dessus de la masse et la sortance misérable (parfois une sortie ne pouvait commander qu'une seule entrée !). La cause : une alimentation passive du collecteur et une charge à basse impédance, gourmande en courant. C'était l'époque du bas niveau d'intégration, la fonction la plus compliquée alors disponible était un double bistable qui s'essouffait à 4 MHz. Nous avons courageusement construit des circuits en *RTL* ; parfois ils basculaient tout seuls quand on allumait un fer à souder dans la même pièce.

Le glas a sonné pour eux quelques années plus tard, quand Signetics a présenté la *DTL* (*Diode Transistor Logic*) et peu après, Sylvania introduisait la *SUHL* (*Sylvania Universal High Speed Logic*), que l'on appelle maintenant *TTL* (*Transistor Transistor Logic*). Signetics avait réussi un mélange des deux, appelé série 8000 *DCL* Utilogic (« *Designer's Choice Logic* », la logique du concepteur). La logique *TTL* a tout de suite connu le succès, spécialement sous la nomenclature « 74xx » lancée par Texas Instruments. Ces familles mettent en œuvre des entrées en *courant*, un seuil logique de deux V_{BE} et généralement des sorties en *push-pull* à « *totem-pole* », comme sur la figure 9.1. Les logiques *DTL* et *TTL* qui ont inauguré l'ère de la logique à +5 V (la *RTL* employait +3,6 V), offraient une vitesse de 25 MHz et une sortance de dix (une sortie pouvait commander dix entrées). Les concepteurs appréciaient, dans ces familles, la rapidité, la fiabilité et la complexité des fonctions disponibles (des diviseurs par dix, entre autres). Il nous semblait à l'époque qu'on ne pouvait pas espérer davantage, que le *TTL* vivrait éternellement.

Mais les hommes sont insatiables. Ils voulaient plus de vitesse. Ils voulaient une consommation moindre. Ils ont bien vite obtenu les deux, ou presque. Sur le front de la vitesse, des circuits *TTL* gonflés (la série 74H, pour *High speed*) procuraient une rapidité presque multipliée par deux, pour le double de la puis-

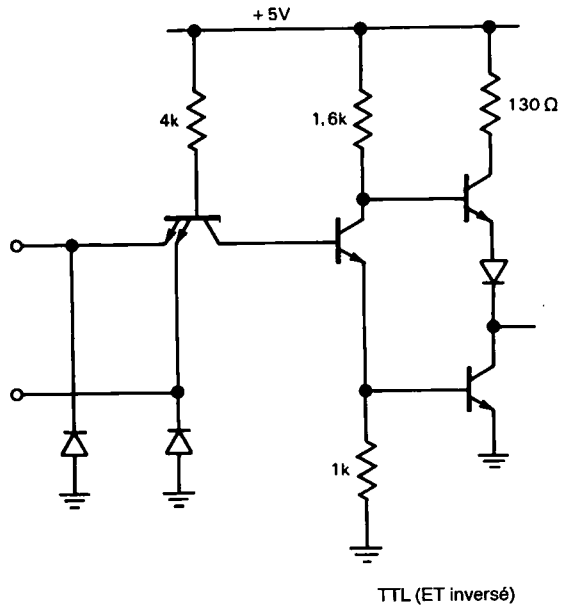
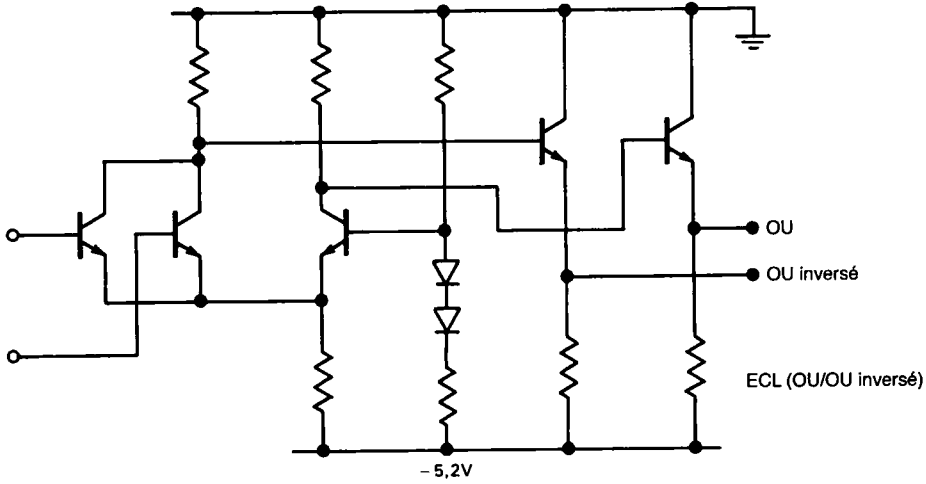
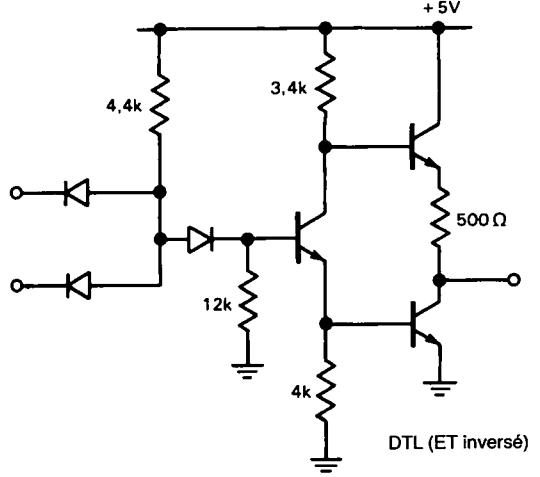
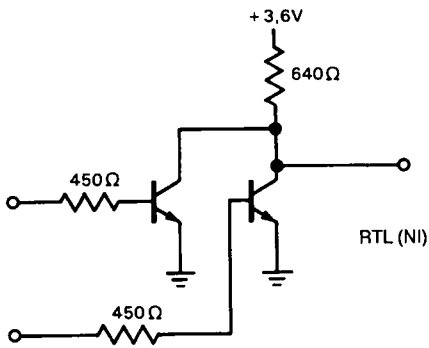


Figure 9.1 - Schémas simplifiés de différentes familles logiques.

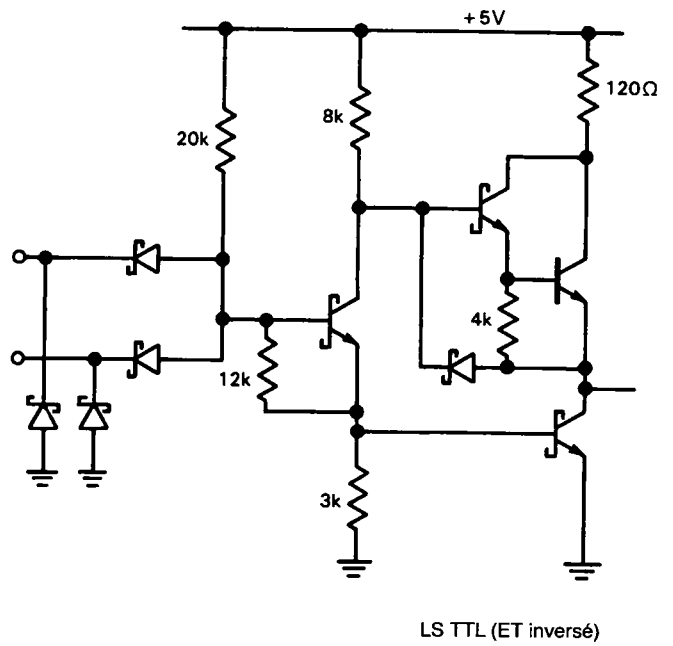
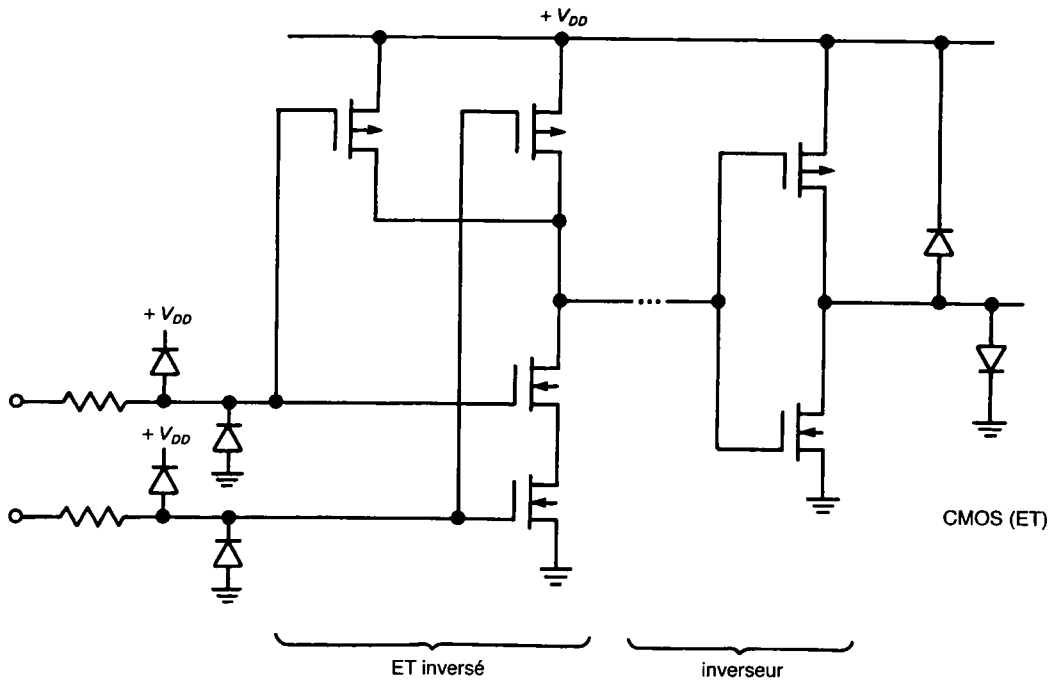


Figure 9.1 - (suite).

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

sance ! (Le « tour de force » consistait à diviser par deux les valeurs de toutes les résistances). Une autre famille, la *ECL* (*Emitter Coupled Logic*) apporta la vraie vitesse (30 MHz dans sa version originale) en utilisant une alimentation négative et des niveaux logiques moins espacés (-0,9 V et -1,75 V) ; elle consommait énormément (30 mW par porte) et n'était disponible qu'à faible niveau d'intégration. En basse puissance, il y avait une *TTL* « dégonflée » (série 74L pour *Low power*), qui, comparée à la *TTL* standard, fournissait le quart de la vitesse pour le dixième de la puissance.

C'est RCA qui a élaboré la première des familles logiques *MOSFET*, la série 4000 *CMOS*. Elle présentait une consommation nulle au repos et une large gamme de tensions d'alimentation (+3 V à +12 V). Les niveaux de sortie rejoignaient les tensions d'alimentation et les entrées ne dérivait aucun courant. Les inconvénients étaient la lenteur (1 MHz à 10 V) et le prix (20 \$ par boîtier de quatre portes). Malgré la dépense, toute une génération de fabricants d'appareils portables s'est ruée sur la *CMOS* à micro-puissance, pour la bonne raison qu'il n'existait pas d'alternative. Ils ont ainsi fait connaissance avec la dure réalité qu'est l'électricité statique, en travaillant sur des entrées qui grillaient à la moindre imprudence.

Voilà donc quelle était la situation au début des années 70 : deux lignes principales en logique bipolaire, *TTL* et *ECL* et puis l'extraordinaire *CMOS*. Les variantes *TTL* étaient généralement compatibles, sauf la 74L qui, en raison de son courant de sortie chétif, n'admettait que deux portes *TTL* standard (série 74) à sa sortie, lesquelles débitaient 1,6 mA au niveau bas. Il n'y avait pratiquement aucune compatibilité entre les familles principales, tout au plus une *TTL* à résistor de forçage (*pull-up*) pouvait-elle commander des *CMOS* et celles-ci, alimentées en 5 V, pouvaient de justesse commander une unique porte *TTL* de la série 74L.

Au cours des années 70, on a assisté à des avancées décisives sur tous les fronts. La lignée *TTL* a vu naître les familles non saturées en technologie Schottky (section 13.23) : d'abord la série 74S (comme - Schottky, précisément), qui a supplanté les 74H en offrant une vitesse triple pour le double de puissance.

Ensuite, les 74LS (*Low power Schottky*) ont détrôné les *TTL* « standard » 74xx, puisqu'ils proposaient une vitesse légèrement supérieure pour une consommation divisée par cinq. La vie était belle du temps des 74LS et 74S, mais Fairchild est arrivé avec la ligne 74F (*F* comme *FAST*, la « *Fairchild Advanced Schottky TTL* »), 50 % plus rapide que les 74S, au tiers de la puissance ; elle offre encore d'autres perfectionnements qui la rendent extrêmement agréable à utiliser. Texas Instruments, la source de plusieurs lignes 74xx, lança alors deux familles Schottky perfectionnées, la 74AS « *Advanced Schottky* » et la 74ALS « *Advanced Low power Schottky* » ; la première devait supplanter les 74S, la seconde, les 74LS. Toutes ces familles *TTL* fonctionnent aux mêmes niveaux logiques, peuvent commander d'autres portes en quantité et se conjuguer entre elles sur la même platine. Le tableau 9.1 et la figure 9.2 comparent vitesse et puissance au sein de ces familles.

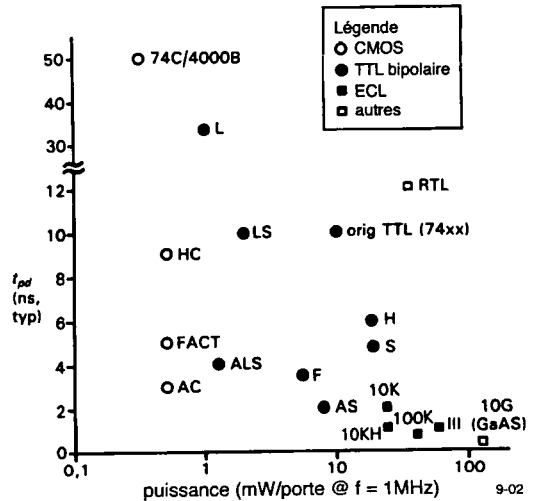


Figure 9.2 - La vitesse en fonction de la puissance chez différentes familles logiques.

Pendant ce temps-là, la série 4000 *CMOS* évoluait vers la série 4000B, caractérisée par une gamme étendue de tensions d'alimentation (3 V à 18 V), une meilleure protection des entrées et une vitesse plus haute (3,5 MHz sous 5 V). La série 74C est de la même veine, mais elle reprend les fonctions et le brochage de la famille bipolaire 74xx, profitant ainsi

Tableau 9.1 - Familles logiques

famille	$t_{pd}(00)$ ($C_L = 50$ pF)		$f_{horloge}$ (74)	P_{diss} ($C_L = 0$) à 1 MHz	I_{OL} à 0,5 V		V_{seuil} typ	$V_{alimentation}$			Sortie en
	typ	max	max	max	max	min		nom	max		
	(ns)	(ns)	(MHz)	(mW/porte)	(mA)	(mA)	V	V	V	V	
CMOS											
AC	3	5,1	125	0,5	24	0	V+/2	2	5 ou 3,3	6	1985
ACT	3	5,1	125	0,5	24	0	1,4	4,5	5	5,5	1985
HC	9	18	30	0,5	8	0	V+/2	2	5	6	1982
HCT	9	18	30	0,5	8	0	1,4	4,5	5	5,5	1982
4000B/74C à 10 V	30	60	5	1,2	1,3	0	V+/2	3	5-15	18	1970
4000B/74C à 5V	50	90	2	0,3	0,5	0	V+/2	3	5-15	18	1970
TTL											
AS	2	4,5	105	8	20	0,5	1,5	4,5	5	5,5	1980
F	3,5	5	100	5,4	20	0,6	1,6	4,75	5	5,25	1979
ALS	4	11	34	1,3	8	0,1	1,4	4,5	5	5,5	1980
LS	10	15	25	2	8	0,4	1,1	4,75	5	5,25	1976
ECL											
ECL III	1,0	1,5	500	60	-	-	-1,3	-5,19	-5,2	-5,21	1968
ECL 100K	0,75	1,0	350	40	-	-	-1,32	-4,2	-4,5	-5,2	1981
ECL 100KH	1,0	1,5	250	25	-	-	-1,29	-4,9	-5,2	-5,5	1981
ECL 10K	2,0	2,9	125	25	-	-	-1,29	-5,19	-5,2	-5,21	1971
GaAs											
10G	0,3	0,32	2700	125	-	-	-1,3	-3,3	-3,4	-3,5	1986
								-5,1	-5,2	-5,5	

de son immense succès. La famille *ECL* aussi s'est agrandie, avec la naissance des séries *ECL II*, *ECL III*, *ECL 10 000* et *ECL 100 000*, dont la rapidité atteint 500 MHz.

En 1980, la situation était la suivante : la plupart des concepteurs utilisaient des 74LS qu'ils mélangeaient à des 74F (ou 74AS) là où la vitesse l'exigeait. Ces mêmes *TTL* servaient de « colle » pour relier entre eux *NMOS* et microprocesseurs, dont les entrées comme les sorties sont compatibles avec les *TTL*. Pour les développements à très basse puissance, on employait systématiquement des 4000B ou des 74C *CMOS*, équivalents et compatibles entre eux. La très grande vitesse (100 MHz à 500 MHz) était l'apanage des *ECL*. Il n'y avait guère d'interpénétration entre

ces familles, sauf une combinaison occasionnelle de *CMOS* et de *TTL*, voire une interface entre *TTL* et un circuit *ECL* à haute vitesse.

C'est au cours des années 80 qu'est née la fameuse logique *CMOS* dotée de la vitesse et de la sortance des *TTL* : dans un premier temps, les 74HC « *High speed CMOS* », qui travaillent à la vitesse des 74LS mais dont la consommation au repos est nulle, ensuite les 74AC « *Advanced CMOS* », qui présentent la vitesse des 74F ou 74AS. En raison de son excursion de sortie jusqu'aux lignes d'alimentation et de son seuil de basculement situé à mi-distance d'elles, cette logique combine les particularités les plus favorables des *TTL* et des *CMOS* ; elle devrait supplanter petit à petit les *TTL* bipolaires. Il y a cependant une

incompatibilité, du fait que le niveau de sortie haut des *TTL* ou des *NMOS* (2,4 V) est trop faible pour commander les entrées *HC* et *AC*. C'est pourquoi, comme il est vraisemblable que ces différentes logiques devront encore cohabiter pendant une période transitoire, chaque famille *CMOS* est également disponible en version à seuil réduit. Il s'agit des *74HCT* et *74ACT* (« *High speed CMOS with TTL threshold* »). N' imaginez cependant pas que ce soit la panacée, parce que les composants *CMOS* normaux (*HC* et *AC*), dont le seuil offre une meilleure immunité au bruit, restent les familles de prédilection. Au cours des années 80, les *LSI* et *VLSI* ont eux aussi basculé progressivement de la technologie *NMOS* vers le *CMOS*, avec à la clé, réduction de dissipation et extension de compatibilité, augmentation de vitesse et de complexité. En tête de la course, ce sont les composants à l'arséniure de gallium *GaAs* qui battent les records, avec des fréquences de plusieurs gigahertz.

Remarquez que toutes les familles *CMOS* (y compris les *4000B*, *74C*, *HC*, *AC* et *ACT*) ont en commun l'agrément de ne pas dissiper de puissance au repos, c'est-à-dire quand rien ne se passe ; leur courant de repos nominal est inférieur au microampère. Mais les *CMOS* consomment effectivement en régime dynamique, au moment des commutations entre niveaux logiques. La cause en est double. Il y a d'abord la mise en conduction simultanée des deux transistors symétriques de sortie au milieu du basculement. Ensuite, il y a le courant dynamique nécessaire à charger et décharger les condensateurs internes et celui de sortie. Le courant dynamique est proportionnel à la fréquence de commutation et équivaut à celui des logiques bipolaires à l'approche de leur fréquence maximale de fonctionnement. Vous pouvez vous reporter à la section 8.10 (figure 8.18) et à la section 14.16 (figure 14.38) pour de plus amples informations à ce sujet.

Concluons ce bref historique par un conseil. Employez la logique *74HC* pour tous vos projets, en mélangeant :

- ♦ des *74HCT* pour assurer la compatibilité avec des *NMOS* ou des *TTL* existants,
- ♦ des *74AC(T)* pour la vitesse.

Les *TTL* (*74LS/ALS* et *74F/AS*) sont excellents, mais les *CMOS* les surclassent certainement. Préférez les anciens *4000B/74C* là où une gamme étendue de tensions d'alimentation est nécessaire, mais où la vitesse est sans importance, par exemple dans le cas d'un appareil portatif alimenté par pile de 9 V sans régulation.

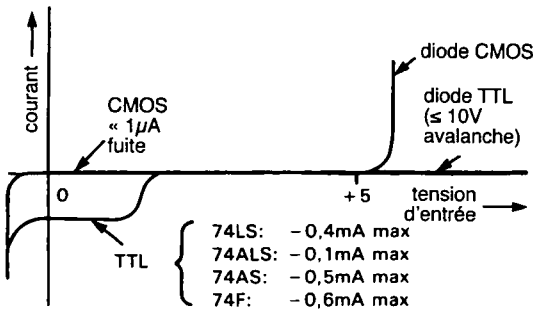
9.2 Caractéristiques d'entrée et de sortie

Les familles logiques sont conçues de telle façon que la sortie d'un circuit intégré puisse commander plusieurs entrées de la même famille. Une valeur courante de sortance est dix, ce qui veut dire qu'on peut relier à la sortie d'une porte ou d'un bistable dix entrées sans en perturber le fonctionnement. En d'autres mots, vous pouvez vous lancer dans la conception classique de montages numériques sans rien connaître des caractéristiques électriques des puces que vous employez, pour autant que votre projet consiste en circuits logiques qui en commandent d'autres de la même famille. En pratique, il faut donc rarement se soucier de ce qui se passe effectivement aux entrées et sorties.

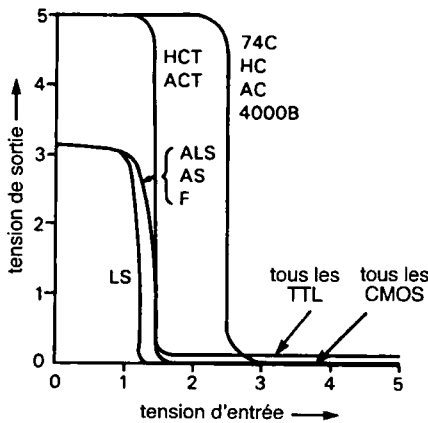
En revanche, dès que vous essayez de piloter un circuit logique par des signaux d'origine extérieure, analogiques ou numériques, ou que vous utilisez des signaux logiques pour commander d'autres dispositifs, il vous incombe de répondre aux questions : que faut-il pour commander cette entrée logique ou qu'est-ce que ce circuit numérique est capable d'entraîner lui-même ? Chaque fois qu'on mélange des familles logiques, il est essentiel de connaître les particularités de leurs entrées et de leurs sorties. « Comment s'y prendre pour réaliser l'interface entre circuits de familles différentes ? » n'est pas une question purement académique ! Il y a des circuits *LSI* évolués ou encore des fonctions complexes spéciales qui ne sont disponibles que dans une seule gamme. Si l'on veut en tirer parti, on doit savoir comment les faire travailler ensemble. Dans les quelques sections qui suivent, nous allons passer en revue les caractéristiques des entrées et sorties des circuits logiques, avec des exemples de la manière de les relier entre eux et au monde extérieur.

Caractéristiques d'entrée

Les graphiques de la figure 9.3 montrent les particularités essentielles des entrées *CMOS* et *TTL* : courant d'entrée, tension de sortie d'un inverseur en fonction de sa tension à l'entrée. Nous avons prolongé le graphe de la tension d'entrée au-delà des valeurs normalement utilisées dans les circuits numériques parce que, dans les interfaces, les signaux d'entrée peuvent dépasser largement la tension d'alimentation. On a pris comme convention dans le tracé des courbes, tant *CMOS* que *TTL*, que le pôle négatif d'alimentation était à la masse.



A



B

9-03

Figure 9.3 - Caractéristiques des portes logiques :
 A. Courant d'entrée
 B. Fonction de transfert.

Une entrée *TTL* débite un courant appréciable lorsqu'elle est maintenue au niveau bas, mais consomme seulement quelques microampères, moins de 20 μA , quand elle est au niveau haut. Pour commander une

entrée *TTL*, vous devez donc pouvoir consommer environ un milliampère (référez-vous au tableau 9.1 pour les valeurs précises), pour la maintenir en dessous de 0,4 V. Négliger ce fait conduirait à un fonctionnement erratique de l'interface. En présence de tensions négatives, l'entrée *TTL* se comporte comme une diode passante reliée à la masse. Lorsque l'entrée dépasse le +5 V, le courant se détermine par l'avalanche d'une diode (*LS*, *F*) ou d'une jonction base-émetteur (*ALS*, *AS*), il se met à grimper indéfiniment si la tension dépasse 10 V.

Le seuil des entrées *TTL* est normalement de +1,3 V, bien que les spécifications ne garantissent qu'une fourchette entre +0,8 V et +2,0 V. On trouve des portes *TTL* équipées d'un trigger de Schmitt à l'entrée (leurs numéros d'immatriculation se terminent par 13, 14 ou 132) pour lequel l'hystérésis est ramenée à $\pm 0,4$ V ; elles sont repérées d'un symbole rappelant l'hystérésis sur le dessin de la porte (comme sur la figure 9.9). La tension d'alimentation (on l'appelle d'habitude V_{CC}) est de +5,0 V $\pm 5\%$.

Une entrée *CMOS* ne draine aucun courant (sauf un courant de fuite, de l'ordre de $10^{-5} \mu\text{A}$) pour toute tension comprise entre la masse et celle de l'alimentation. En présence de tensions négatives, l'entrée se comporte comme une paire de diodes de fixation de niveau, l'une à la masse, l'autre à la tension positive (figure 9.1). Des courants transitoires supérieurs à une dizaine de milliampères circulant dans ces diodes sont suffisants pour entraîner un verrouillage du genre thyristor (voir la section 8.35 ; les modèles récents supportent des courants plus importants et tendent à devenir résistants, pour ne pas dire immunisés contre ces maladies. Par exemple, les entrées des *HC* et *HCT* peuvent supporter -1,5 V par rapport aux tensions d'alimentation sans que cela entraîne la moindre anomalie). Il s'agit des fameuses diodes de protection sans lesquelles les *CMOS* seraient extrêmement sensibles à l'électricité statique au cours des manipulations (ils le sont encore malgré tout). Chez les 4000B, 74C, 74HC et 74AC, le seuil moyen vaut la moitié de la tension d'alimentation, mais peut se situer entre le tiers et les deux tiers de V_+ (V_+ s'appelle couramment V_{DD}). Sur les 74HCT et 74ACT, le seuil d'entrée est autour de +1,5 V par

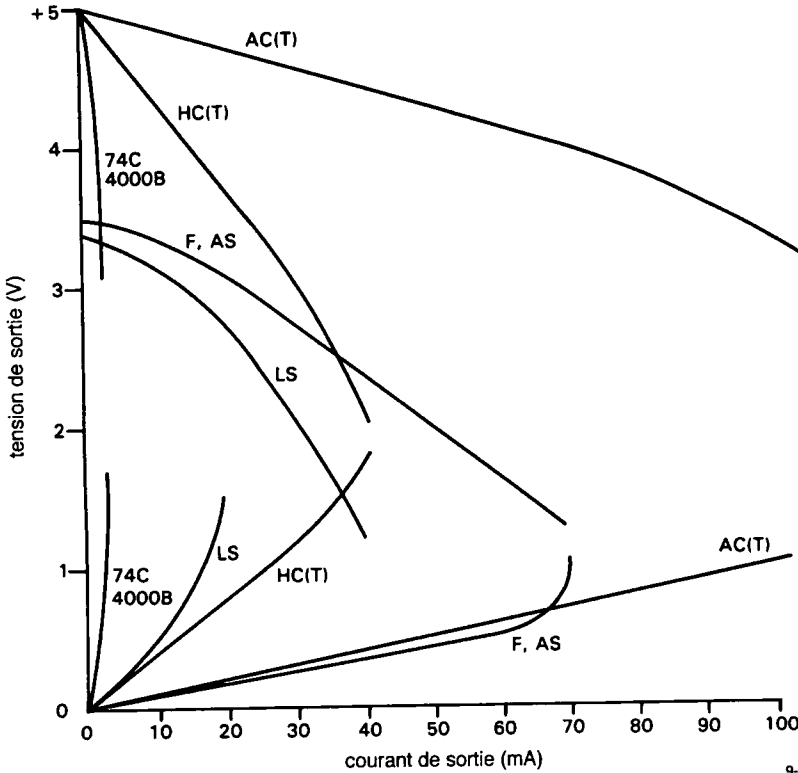


Figure 9.4 - Caractéristiques de sortie des portes logiques. 9-04

souci de compatibilité avec les TTL. En CMOS, on trouve également des entrées à trigger de Schmitt. Les tensions d'alimentation s'échelonnent entre +2 V et +6 V (HC et AC), +5 V \approx 10 % (HCT et ACT) et entre +3 V et +18 V (4000B et 74C).

Caractéristiques de sortie

La sortie d'un circuit TTL est constituée d'un transistor NPN vers la masse, surmonté d'un transistor (ou d'un Darlington) NPN en montage à émetteur suiveur, un résisteur de limitation de courant relié à V_+ dans le collecteur. Un des transistors est saturé alors que l'autre est bloqué. Il en découle que l'élément TTL est capable de drainer un courant important vers la masse (8 mA en 74LS, 24 mA en 74F), en maintenant une chute de tension de saturation et peut aussi bien débiter quelques milliam-pères quand la sortie est au niveau haut (+3,5 V environ). Le circuit de sortie est dimensionné pour une sortance de dix.

Le circuit de sortie des CMOS se résume à une paire de MOSFET complémentaires, dont l'un est saturé pendant que l'autre est bloqué (figure 9.1). La sortie peut s'assimiler à la résistance à l'état passant R_{ON} du transistor qui conduit vers une des bornes d'alimentation, tant que la chute à ses bornes ne dépasse pas le volt ; au delà, il s'agit plutôt d'une source de courant reliée à l'un des pôles d'alimentation. Des valeurs fréquentes de R_{ON} se situent entre 200 Ω et 1 k Ω en 4000B et 74C, 50 Ω chez les 74HC(T) et 10 Ω pour les 74AC(T). La figure 9.4 dresse un sommaire des caractéristiques de sortie des CMOS et TTL.

Nous avons représenté la tension de sortie moyenne aux niveaux haut et bas en fonction du courant de sortie. Pour simplifier, les courants y sont toujours considérés comme positifs. Remarquez que tant que la charge reste raisonnable, la sortie CMOS rejoint pratiquement le potentiel des pôles d'alimentation et les atteint réellement (rail to rail) quand la charge ne

comporte que des circuits *CMOS*, puisque leur courant d'entrée est nul. Les niveaux *TTL*, comparativement, valent 50 à 200 mV (bas) ou +3,5 V (haut) quand ils commandent d'autres *TTL*. Munie d'un résistor d'excursion haute (*pull-up*, nous y reviendrons), la sortie *TTL* à l'état haut peut atteindre +5 V.

9.3 Comment assurer l'interface entre familles logiques ?

Il est important de savoir comment permettre à des familles logiques différentes de dialoguer, parce qu'il y a des situations où vous êtes contraint de mélanger les types. Par exemple, beaucoup de puces *LSI* très attractives sont exclusivement fabriquées en *NMOS*, dont les niveaux de sorties, du type *TTL* (l'état haut de l'ordre de 3 V), ne sont pas capables de commander des *74HC*. Un autre exemple, la série fort intéressante de compteurs *74C9xx*, que vous pourriez vouloir incorporer à un montage existant basé sur des *74LS*. Vous pouvez aussi être amené à compléter un système *CMOS* sous 12 V par de la logique à 5 V pour faciliter le raccordement de signaux externes compatibles *TTL* ou pour en envoyer sur des câbles.

Lorsque vous voulez relier entre elles deux logiques différentes, les trois paramètres qui risquent de vous contrarier sont les suivants :

- ◆ l'incompatibilité des niveaux logiques
- ◆ la sortance
- ◆ les tensions d'alimentation.

Plutôt que de vous lasser à longueur de pages avec des descriptions de ce qui peut fonctionner et de ce qui n'est pas possible, nous avons réuni les problèmes d'interfaçage dans un petit tableau (9.2). Parcourons-les ensemble.

La logique *TTL* demande une alimentation de 5 V et ne fournit généralement que 3,5 V en sortie au niveau haut ; elle offre un bon courant de sortie, particulièrement vers la masse. Elle peut donc commander toute logique à seuil bas, à savoir *TTL*, *HCT*, *ACT* et *NMOS* (que l'on considère couramment comme compatibles). En revanche, pour attaquer des *HC*, *AC* et *4000B* ou *74C* fonctionnant sous 5 V, il faut une excursion complète jusqu'à +5 V, ce que vous pouvez obtenir grâce à un résistor qui l'amène à cette

valeur ou en interposant un tampon *HCT*. Rappelez-vous que les *HCT* et *ACT* sont capables d'une excursion totale en sortie. Si vous utilisez une résistance d'excursion haute, sachez que sa valeur est un compromis, plus elle est petite, plus le montage est rapide, mais il consomme davantage. Une valeur de 4,7 k Ω est normale. Pareille résistance amène le niveau haut de sortie à près de 5 V, mais la dernière partie de la montée, pendant laquelle la résistance fait tout le travail, est lente. Pour commander de la logique *CMOS* à tension plus élevée, employez un convertisseur de niveau comme le 40109, le 14504 ou le LTC1045. Ils sont assez lents, mais quelle importance, puisqu'ils servent à entraîner de la logique *CMOS* lente. Les sorties *NMOS* sont pareilles aux *TTL*, mais offrent d'habitude moins de sortance. Il ne vous reste qu'à utiliser la même méthode.

Toutes les familles *CMOS* sont capables d'une excursion totale en sortie, avec pour conséquence la possibilité de commander directement des *TTL*, des *NMOS* et toutes les familles *CMOS* alimentées en 5 V. Les anciennes familles *CMOS* (4000B et 74C) n'ont toutefois qu'une faible puissance de sortie quand elles sont alimentées sous 5 V (0,5 mA vers la masse), un sérieux handicap pour attaquer des *TTL*. Avec toutes ces familles, employez un convertisseur élévateur devant la *CMOS* sous tension élevée.

Une belle parade à la difficulté de passer de *CMOS* à *TTL/NMOS* consiste à alimenter la logique *CMOS* à tension réduite ; la norme JEDEC N° 8 indique 3,3 V, ce qui amène le seuil d'entrée tout près de 1,4 V, celui des *TTL*. De cette manière, on peut commander directement des *TTL* par des circuits *HC* ou *AC* et le contraire. Ajoutez-y l'avantage d'une réduction de la consommation dynamique (voyez les sections 8.10 et 14.16 ainsi que les figures 8.18 et 14.38) de 55 % par rapport à une alimentation sous 5 V, au prix d'un allongement des temps de propagation de 40 %, il est vrai. Remarquez encore qu'on ne peut relier directement, dans aucun sens, de la logique *CMOS* dont une partie serait alimentée sous 3,3 V et l'autre sous 5 V.

🔧 Exercice 9.1

Expliquez la raison de cette dernière proposition.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

Tableau 9.2 - Compatibilité entre familles logiques

de	vers	TTL	HCT ACT	NC AC	HC, AC à 3,3 V	NMOS LSI	4000B, 74C à 5 V	4000B, 74C à 10 V
TTL		OK	OK	A	OK	OK	A	B
HCT ACT		OK	OK	OK	NO	OK	OK	B
HC AC		OK	OK	OK	NO	OK	OK	B
HC, AC à 3,3 V		AC	OK	OK	NO	OK	OK	B
NMOS LSI		OK	OK	A	OK	OK	A	B
4000B, 74C, à 5 V		OK ^a	OK	OK	NO	OK	OK	B
4000B, 74C, à 10 V		C	C	C	C	C	C	OK

a) sortance limitée.

A - forçage au +5 V ou interface par HCT.

B - 1) en collecteur ouvert, utilisez un forçage au +10 V ;
2) ou un convertisseur de niveau (40109, 14504 ou LTC1045).

C - utilisez un convertisseur de niveau (74C901/2, 4049/50 ou LTC1045).

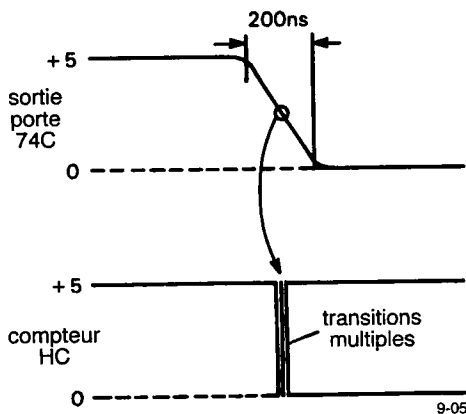


Figure 9.5 - Mieux vaut éviter de commander, au moyen de signaux à transition lente, de la logique rapide déclenchée par front d'onde.

Enfin, la logique *CMOS* sous tension élevée peut commander de la logique à 5 V si l'on interpose un convertisseur de niveau (74C901/2, 14504, LTC1045 ou 4049/4050) pour assurer une excursion de 5 V en sortie. On peut, à la rigueur, se permettre de commander des *TTL LS* directement par de la *CMOS* sous haute tension, du fait qu'il n'y a pas de diode de protection à l'entrée et que la tension d'avalanche se situe généralement au-dessus de 10 V, mais une stricte interprétation des spécifications *LS* (tension d'entrée maximale de 7 V) réclame l'usage du convertisseur.

Attention : Bien que les niveaux statiques soient parfaits, il existe une incompatibilité dynamique remarquable qui peut apparaître lorsque vous essayez de commander une entrée sensible aux flancs du signal (par exemple l'entrée d'horloge de certains

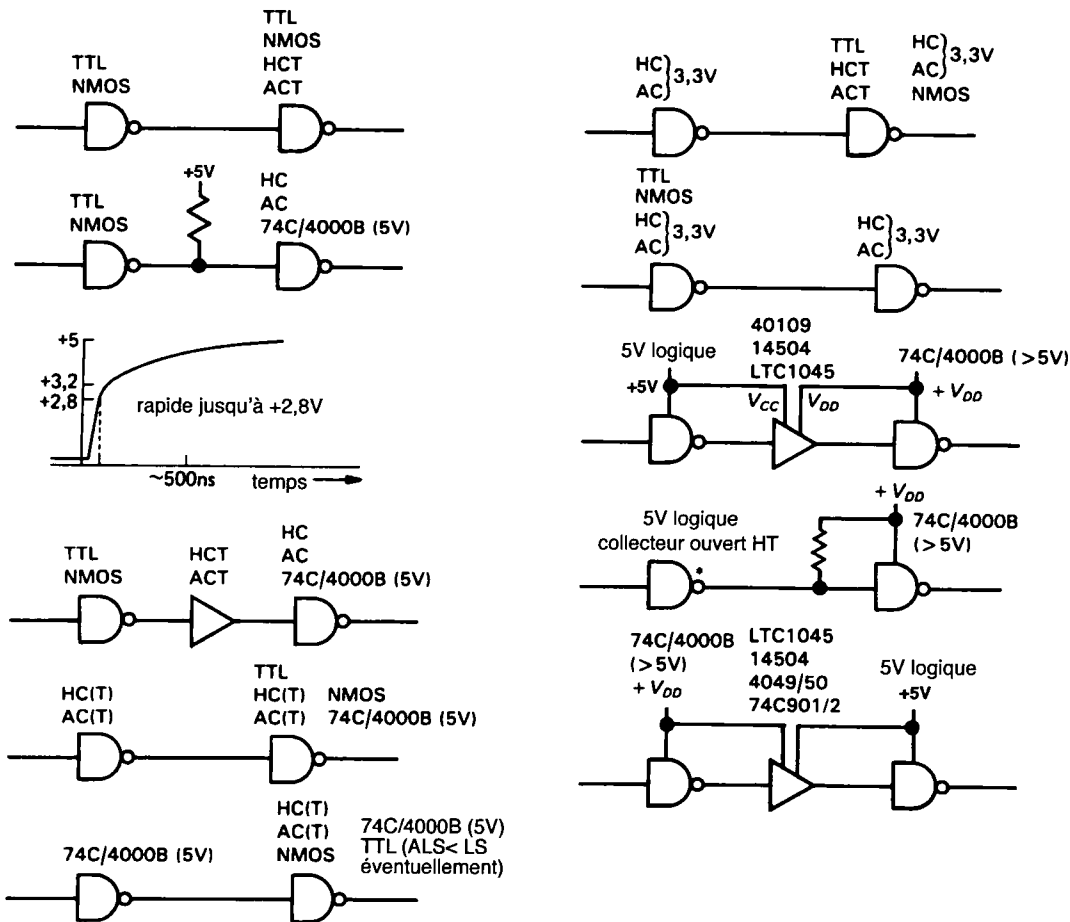


Figure 9.6 - Relations entre familles logiques.

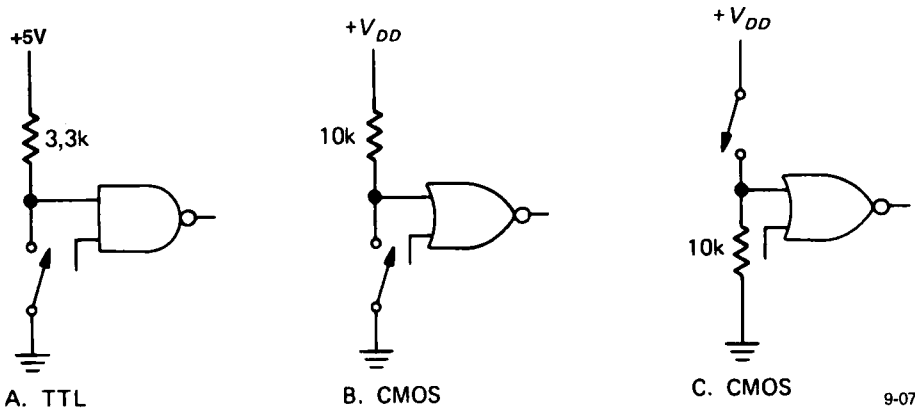
compteurs) de circuits *HC* ou *AC* au moyen de la sortie d'une famille plus lente, comme les 4000B et les 74C. La figure 9.5 montre les multiples transitions logiques que cela peut occasionner ; parfois, la puce *HC* refuse tout net de compter, sauf si on y branche la sonde de l'oscilloscope (ou un condensateur équivalent) ! Apparemment, c'est la cohabitation d'une logique à transitions lentes et de la haute impédance de sortie de paresseux *CMOS* qui en est la cause.

La figure 9.6 illustre la plupart des réunions interfamiliales auxquelles vous pourrez assister.

9.4 Comment attaquer les entrées *CMOS* et *TTL* ?

Interrupteurs et éléments d'entrée

Il est aisé de commander des entrées numériques par des interrupteurs, un clavier, des comparateurs et autres si l'on garde présentes à l'esprit les caractéristiques de la logique à laquelle on a affaire. La manière la plus simple, c'est au moyen d'un résistor relié à V_+ , comme sur la figure 9.7. Quand on travaille en *TTL*, un résistor vers le pôle positif et un interrupteur pour le mettre à la masse constituent de loin la meilleure méthode, à cause des particularités d'entrée en *TTL*. L'interrupteur fermé n'oppose aucune résistance au courant pour créer un niveau bas et lorsqu'il est ouvert, la résistance maintient un état



9-07

Figure 9.7 - Interrupteur mécanique pour niveaux logiques (sans antirebond).

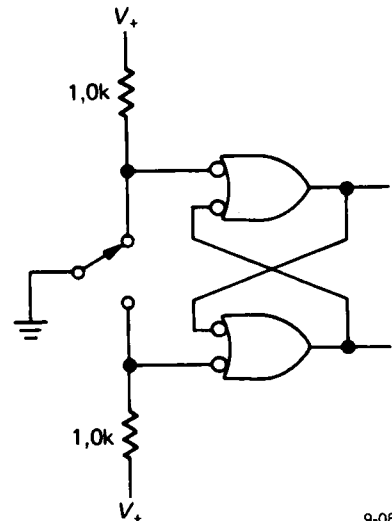
haut proche de +5 V, d'où une très bonne immunité au bruit. Il est souvent plus pratique de maintenir une des bornes de l'interrupteur à la masse.

L'autre option, qui consiste à placer la résistance vers la masse et l'interrupteur au +5 V n'est pas souhaitable, parce qu'elle réclame une résistance de faible valeur, telle que 220 Ω, pour garantir un niveau bas de quelques dixièmes de volt, ce qui oblige à consommer un courant important pendant la fermeture de l'interrupteur. Lorsque le résisteur est relié au pôle positif, le cas le plus défavorable pour l'immunité au bruit se présente quand l'interrupteur est ouvert ; même dans ces conditions, la marge de bruit atteint au moins 3 V, alors que le montage où le résisteur est vers le bas n'offre que 0,6 V (*TTL* rapide, -0,6 mA de courant d'entrée, seuil bas à +0,8 V).

Quand on aborde la logique *CMOS*, les deux solutions sont équivalentes du fait que les entrées ne consomment pas de courant et que le seuil moyen est à mi-chemin entre V_{DD} et la masse. Il est souvent plus pratique de garder à la masse une des bornes de l'interrupteur, sauf si l'on peut simplifier le circuit en forçant une entrée au niveau haut quand l'interrupteur est fermé, auquel cas la méthode de la résistance à la masse fonctionne tout aussi bien. La figure 9.7 montre les trois méthodes.

Les rebonds des interrupteurs

Comme nous l'avons remarqué dans le chapitre 8, les contacts d'interrupteurs mécaniques rebondissent généralement pendant une milliseconde au moment



9-08

Figure 9.8 - Antirebond : une bascule RS.

de la fermeture. Sur les grands modèles, les rebonds peuvent même s'étaler sur 50 ms. Voilà qui peut entraîner des conséquences désastreuses sur le fonctionnement de circuits sensibles aux changements d'état ou aux fronts d'onde (un bistable ou un compteur va basculer plusieurs fois s'il est commandé directement par un interrupteur). Dans pareil cas, il est essentiel d'éliminer électroniquement les rebonds de l'interrupteur. Voici quelques méthodes pour y parvenir.

1. Utilisez deux portes pour constituer une bascule RS. Ajoutez évidemment des résisteurs de rappel au niveau haut sur les entrées du montage anti-

rebond (figure 9.8) Vous pouvez aussi bien les remplacer par une bascule équipée d'entrées de mise à zéro et à un (*Set et Clear*), par un circuit 74xx. Il faut alors relier l'entrée d'horloge à la masse.

- Utilisez une version intégrée du montage précédent. Les xx279, 4043 et 4044 sont des quadruples verrous RS.
- Commandez un trigger de Schmitt en CMOS (figure 9.9) via un réseau de ralentissement RC. Le filtre passe-bas R_2C_1 amortit suffisamment la forme d'onde bondissante pour que la porte à hystérésis ne délivre qu'une seule transition. Une constante de temps RC de 25 ms est suffisante en général. Cette méthode n'est pas bien adaptée aux TTL en raison de la faible impédance nécessaire à la commande des entrées TTL.

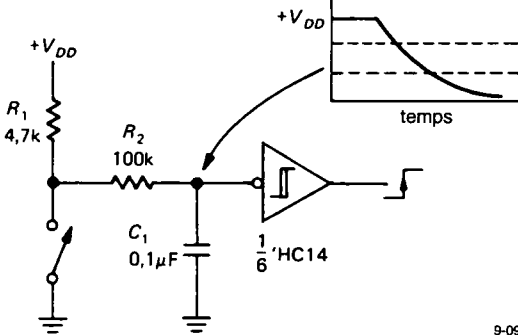


Figure 9.9 - Antirebond : cellule RC et trigger de Schmitt.

- Utilisez une puce comme le 4490, sextuple circuit antirebond, une trouvaille qui met à profit un retard numérique engendré par un registre à décalage à cinq bits sur chaque interrupteur en guise de filtre passe-bas numérique. Il comprend les résisteurs internes de forçage et le montage de synchronisation. Il ne reste plus à l'utilisateur qu'à fournir le condensateur de temporisation pour fixer la fréquence d'oscillation et déterminer ainsi le retard.
- Prenez le circuit représenté à la figure 9.10. Il utilise une porte non-inverseuse ou un tampon. On a le droit de forcer une sortie logique en la reliant à la masse ou à la tension positive, à condition que

ce soit pour une période limitée. Dans le cas présent, il n'y a pas de problème, du fait que la sortie n'est forcée que pendant le temps de propagation d'une porte, après quoi le circuit se maintient de lui-même dans le nouvel état.

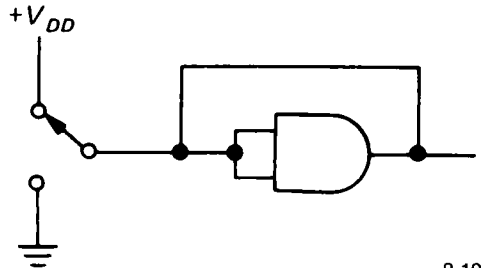


Figure 9.10 - Antirebond : porte non-inverseuse à rétroaction.

- Utilisez un circuit équipé de son antirebond intégré. Les codeurs de clavier, par exemple, sont prévus pour recevoir leurs signaux d'interrupteurs mécaniques et comportent habituellement les dispositifs appropriés.
- Employez un interrupteur à effet Hall. Il s'agit d'un interrupteur électronique commandé magnétiquement. On en trouve des versions pour interrupteur de panneau ou pour clavier. Dans chaque cas, aimant et interrupteur font partie du même ensemble. Ils demandent +5 V et produisent un signal logique de sortie exempt de rebondissement et adapté à la commande de circuits TTL ou CMOS alimentés sous 5 V. Vu qu'il ne se produit aucun contact mécanique susceptible d'usure, les interrupteurs à effet Hall sont virtuellement éternels. Pourtant, nous avons été témoins d'une épidémie progressive d'anémie magnétique, qui s'est propagée dans un clavier à effet Hall. Nous savons que depuis lors cette maladie a été éradiquée.

Quelques remarques générales au sujet des interrupteurs utilisés comme périphérique d'entrée. Remarquez que des interrupteurs simples (SPST) suffisent dans les méthodes 3, 4 et (généralement) 6, tandis que des inverseurs (SPDT) sont nécessaires pour appliquer les autres schémas. Souvenez-vous qu'il n'est pas toujours nécessaire d'éliminer les rebonds aux entrées, puisque tous les circuits ne déclenchent pas sur le front d'onde. Un autre point, les interrupteurs de bonne facture sont souvent auto-

nettoyants, de manière à garder propre la surface de contact (démontez-en un à l'occasion pour voir de quoi il retourne). Il est malgré tout préférable de calculer les valeurs du circuit pour qu'un courant d'au moins quelques milliampères traverse les contacts de manière à les maintenir propres.

Un choix approprié du matériau de contact (l'or en particulier) et de la construction mécanique donne des interrupteurs exempts de ce que les Anglo-saxons appellent le « *dry switching* », littéralement « commutation à sec ». Ces interrupteurs peuvent même commuter à courant nul.

9.5 Commande de logique numérique par comparateur et amplificateur opérationnel

Le comparateur, l'amplificateur opérationnel, de même que le convertisseur analogique/numérique, sont les périphériques d'entrée traditionnels, grâce auxquels des signaux analogiques peuvent commander des circuits numériques. La figure 9.11 en montre quelques exemples. Dans le premier circuit, un comparateur commande directement de la logique *TTL*. Comme la plupart des comparateurs sont munis d'un transistor NPN en sortie, le collecteur ouvert et l'émetteur à la masse, il ne leur manque plus qu'un résistor de sortie pour alimenter le collecteur en +5 V. Le même schéma fonctionne également pour les *CMOS*, le résistor branché à V_{DD} . Les comparateurs ne réclament pas nécessairement une alimentation double, beaucoup d'entre eux sont conçus pour fonctionner sous alimentation unique, V_- se confond alors avec la masse. Certains se contentent même de la simple alimentation +5 V de la logique, c'est le cas des 311, 339, 393 ou 372/4. Le second circuit présente un amplificateur opérationnel qui attaque un *CMOS* par le truchement d'un simple résistor série en limitation de courant. Les diodes de protection d'entrée des *CMOS* assurent efficacement la limitation vers V_{DD} et la masse, pour autant que le courant d'entrée reste sous les 10 mA. Dans le troisième circuit, un amplificateur opérationnel pousse à la saturation un transistor NPN pour la commande d'une charge *TTL*. La diode empêche l'avalanche inverse de la jonction base-émetteur qui se produirait aux environs de 6 V. Dans ce circuit, vous pouvez supprimer R_1 et D_1 en substituant au transistor NPN un *MOSFET* à canal N.

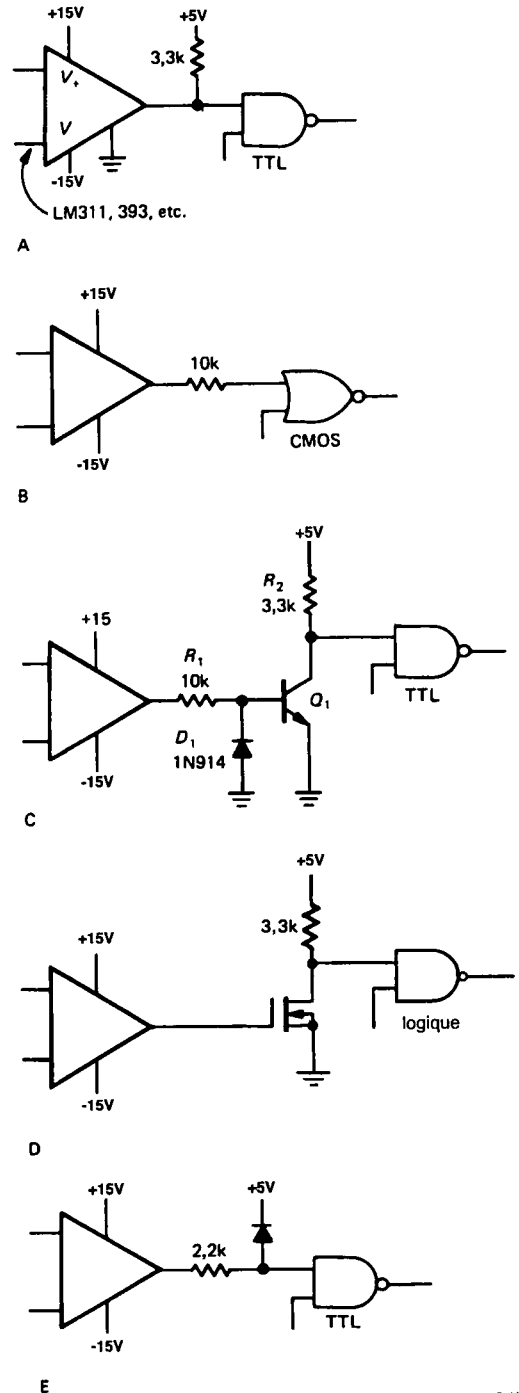
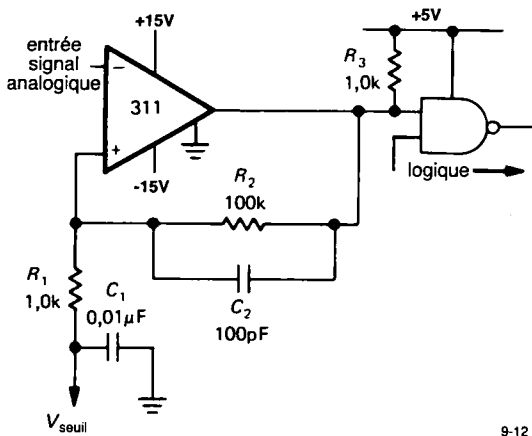


Figure 9.11 - Commande de logique par comparateurs et amplificateurs opérationnels.

Le dernier circuit n'est pas le plus recommandable, mais il a l'avantage de fonctionner. La diode de limitation à l'entrée *TTL* limite l'excursion négative à un seuil de diode sous le potentiel de masse et la diode externe s'occupe de l'excursion positive. La résistance série prévient tout dommage en cas d'avalanche inverse sur la jonction base-émetteur du transistor d'entrée *TTL*. Elle est choisie suffisamment petite pour dériver le courant d'entrée relatif à un niveau bas *TTL* lorsque la sortie de l'amplificateur opérationnel devient négative de quelques volts.



9-12

Figure 9.12 - Détecteur à seuil avec hystérésis.

Entrée d'horloge : hystérésis

Une remarque générale concernant la commande de logique numérique par des amplificateurs opérationnels. N'essayez pas d'attaquer les entrées d'horloge au moyen d'une interface à amplificateur opérationnel. Les durées de transition sont trop longues et vous obtiendriez des pointes de tension lorsque le signal d'entrée franchit le seuil logique. Si vous désirez commander des entrées d'horloge (que ce soit de bascules, de registres à décalage, de monostables, etc.) mieux vaut prendre un comparateur à hystérésis ou insérer un tampon emprunté à une porte ou un quelconque élément logique équipé d'un trigger de Schmitt à l'entrée. La même remarque s'applique aux signaux dérivés de circuits analogiques à transistors. La figure 9.12 en décrit l'idée de base. La résistance R_2 est choisie pour obtenir une hystérésis de 50 mV ; un petit condensateur C_2 aux bornes du résisteur de

rétroaction manifeste son utilité en assurant des transitions rapides et évite les commutations multiples au moment où l'entrée franchit le niveau de seuil (le 311 en particulier a une tendance viscérale à réagir de la sorte). Le condensateur de découplage C_1 a aussi son importance dans la prévention des pointes qui peuvent apparaître dans la tension de référence à l'instant de la transition. Dans beaucoup de montages, la référence de tension est la masse, auquel cas le condensateur C_1 peut disparaître.

9.6 Commentaires à propos des entrées logiques

Dès leur conception, les puces *TTL* et leurs homologues *HC* et *AC* sont souvent dotées d'entrées de commande actives au niveau bas. Par exemple, les entrées de mise à un et à zéro des bascules produisent leurs effets lorsqu'on les positionne au niveau bas. C'est la raison pour laquelle les signaux numériques externes utilisés à l'entrée se présentent presque toujours dans la configuration d'un résisteur relié au niveau haut. Il n'y circule de courant que pendant qu'ils sont actifs. Voilà un arrangement commode parce que les interrupteurs peuvent emprunter un retour de masse commun. C'est aussi l'option qui garantit la meilleure immunité au bruit, du fait qu'une ligne maintenue près du +5 V dispose de 3 V de garde vis-à-vis du bruit, tandis que la ligne de masse n'en compte que 0,8 V. Cette faiblesse congénitale du *TTL* (une médiocre immunité au bruit à l'état bas) est particulièrement flagrante quand on réalise que le circuit peut déjà interpréter une pointe de 0,5 V sur la ligne de masse de la puce comme un état haut. De telles pointes ne sont pas rares, puisque de brèves impulsions de courant engendrent des tensions significatives aux bornes de l'inductance que présente toute ligne de masse. Voyez à ce sujet la section 9.11 qui discute plus avant les conséquences de cet embarrassant problème.

Pour les *CMOS*, l'immunité au bruit est pareille dans les deux états, ce qui fait qu'on peut boucler les entrées par un résisteur aussi bien par le plus que vers la masse quand on utilise des éléments en circuit ouvert dans une de leurs positions. On rencontre davantage de résisteurs tournés vers la masse, bien que l'autre montage conserve les faveurs des circuits d'interrupteurs pour les mêmes raisons.

En *TTL*, une entrée ouverte est « presque » au niveau haut. Elle se positionne au seuil logique (1,3 V), mais puisque aucun courant n'y circule, le transistor d'entrée n'est pas conducteur. Vous rencontrerez peut-être des réalisations dans lesquelles des entrées *TTL* censées rester au niveau haut ont été laissées ouvertes. Ne faites jamais une chose pareille ! C'est stupide et dangereux. L'immunité au bruit sur une entrée « en l'air » est rigoureusement nulle. Les couplages capacitifs provenant de tous les signaux du voisinage engendrent des pointes brèves sur cette entrée, qui se répercutent à la sortie des éléments combinatoires (les portes), ce qui n'est sûrement pas un avantage, mais dans le cas d'une bascule ou d'un registre, c'est la catastrophe puisqu'une entrée de mise à zéro, par exemple, peut effacer à tout moment les informations contenues dans le composant. Il se peut que les pointes coupables restent invisibles à l'oscilloscope, parce qu'une impulsion non répétitive de 20 ns n'est pas aisée à mettre en évidence. La plupart du temps, il y a moyen de faire fonctionner un montage aussi peu recommandable, spécialement si la capacité formée par les entrées ouvertes et leur environnement est très faible, mais ceci n'excuse rien. Si vous essayez ultérieurement de dépanner le circuit en y connectant un analyseur logique ou une pince de mesure sur le circuit intégré, vous allez créer un nouveau montage puisque les capacités supplémentaires apportées par le système de mesure vont presque à coup sûr capter des pointes négatives. Mais surtout, pourquoi d'habitude construire des circuits boiteux quand on sait exactement comment les rendre fiables au moyen de simples connexions ? Arrêtons ici le réquisitoire.

Entrées inutilisées

Toute entrée d'un circuit intégré restée inutilisée, mais qui a une incidence logique, par exemple la mise à zéro d'une bascule, doit se connecter au niveau approprié, haut ou bas selon le cas. Les entrées qui n'ont pas d'effet, par exemples les entrées de portes excédentaires dans le même boîtier peuvent rester ouvertes en *TTL*, mais absolument pas en *CMOS*. Une entrée ouverte d'une porte *CMOS* inutilisée, par exemple, peut se retrouver au niveau de seuil et sa sortie passe à une tension médiane par mise en

conduction simultanée en classe A des deux transistors *MOS* de l'étage final. La porte se met alors à dissiper un courant important qui peut entraîner sa destruction dans le cas d'une sortie de puissance. Il est préférable de relier à la masse toutes les entrées des fonctions inutilisées de chaque circuit intégré *CMOS*.

En *TTL*, vous pouvez ignorer les sections inutilisées d'une puce de même que les entrées inemployées. Par exemple, vous pouvez laisser en l'air les lignes de chargement parallèle d'un compteur si vous ne les activez jamais.

9.7 Comparateurs

Nous avons évoqué les comparateurs dans la section 4.23 en manière d'illustration de la rétroaction positive (trigger de Schmitt) et pour démontrer que les comparateurs intégrés courants jouissent de qualités nettement supérieures à celles de l'amplificateur opérationnel dans cette application. Leurs perfectionnements (retard court, grande vitesse de balayage et immunité relative aux larges dépassements) sont acquis aux dépens des qualités recherchées dans les amplificateurs opérationnels (en particulier la rigueur dans la relation entre phase et fréquence). Il n'y a aucune compensation de fréquence sur les comparateurs et ils ne conviennent donc pas comme amplificateurs linéaires.

Le comparateur constitue un lien très utilisé entre les signaux analogiques (linéaires) et le monde numérique. Dans le cours de cette section, nous aimerions analyser en détail les comparateurs et attacher une importance particulière à leurs caractéristiques de sortie, leur flexibilité par rapport à l'alimentation et la manière d'attaquer l'étage d'entrée.

Tensions d'alimentation et sorties

Beaucoup de comparateurs ont une sortie à collecteur ouvert adaptée à la commande d'entrées logiques (moyennant une résistance de charge, bien entendu) ou des charges à fort courant, voire à plus haute tension. Le 311, par exemple, peut commander des charges alimentées en 40 V, sous un courant atteignant 50 mA et le 306 peut encore commuter davantage de courant. Ces comparateurs possèdent une

broche de masse en plus de celles d'alimentation négative et positive, de la sorte, la charge est retournée à la masse, quelle que soit la polarité de son alimentation. Les comparateurs destinés aux grandes vitesses (521, 527, 529, 360, 361, Am686, CMP-05, LT1016 et VC7695/7) disposent généralement d'une charge active en sortie. Ils servent à commander la logique à 5 V et sont pourvus de quatre broches d'alimentation : V_+ , V_- , V_{CC} (+5 V) et masse.

Une particularité qu'il ne faut pas oublier, c'est que beaucoup de comparateurs demandent une alimentation positive et négative, même si l'entrée ne passe jamais en négatif. Outre les modèles à charge active déjà énumérés, citons encore les 306, 710 et 711. Il est embarrassant de devoir fournir une tension négative rien que pour un comparateur, dans un appareil qui ne fonctionne qu'en tension positive, aussi est-ce utile de savoir qu'il existe une série de modèles qui travaillent sous une unique tension positive (par exemple les 311, 319, 339, 393, 365, CA3290, HA4905, CMP-01, CMP-02, LT1016, AD790 et TLC372/4). En réalité, ceux-ci fonctionnent tous sous +5 V, un avantage appréciable dans un système numérique. Alimentés sous 5 V, les 339, 393, 365, CA3290, HA4905, LT1017/18, AD790 et TLC372/4 supportent en mode commun toute la gamme de tension allant jusqu'à la masse. Ces derniers sont conçus spécialement pour opérer sous alimentation unique et, exception faite des 4905, 365 et 790, n'ont que deux broches d'alimentation (V_+ et masse). Si on les branche en tension symétrique, la sortie descendra jusqu'à V_- . Certains de ces circuits sont même capables de travailler sous une alimentation unique aussi petite que +2 V.

Puisqu'on parle d'alimentations, on peut mentionner que certains comparateurs sont prévus pour rester très sobres, se contentant généralement de moins de 0,5 mA ; c'est le cas des LP311, LP339, TLC373/4, TLC339/393, TLC3702/4, CMP-04, LT1017/8, MC14574 et LP365. Les deux derniers sont des comparateurs quadruples dont le courant de fonctionnement est programmable. Le prix à payer pour une faible puissance, c'est une vitesse réduite, des temps de réponse qui se chiffrent en microsecondes. Le chapitre 14 vous dira tout de l'électronique à faible

puissance et le tableau 14.8 reprend la liste des comparateurs de cette veine.

Entrées

Il y a des précautions à prendre avec les comparateurs en général. Utilisez l'hystérésis (section 4.24) autant qu'il est possible, sinon vous risquez des basculements erratiques. Pour vous en convaincre, imaginez un comparateur sans hystérésis dont la tension différentielle d'entrée vient à peine de franchir le point d'équilibre, tout doucement, comme c'est l'habitude pour les formes d'onde analogiques. Deux millivolts suffisent à le faire changer d'état, avec des temps de commutation de 50 ns ou moins. Brutalement, votre système doit faire face à de rapides transitions logiques de 3000 mV, accompagnées d'impulsions de courant dans les alimentations, etc. Ce serait un miracle si une petite dose de ces impulsions rapides ne s'introduisait pas dans le signal d'entrée, ne fût-ce que quelques millivolts, pour venir contrarier les deux millivolts de l'entrée différentielle, causant ainsi transitions multiples et oscillations.

Il y a une autre précaution à prendre à l'égard des entrées. Certains comparateurs ne disposent que d'une plage limitée en tension différentielle d'entrée acceptable, aussi étroite que 5 V (par exemple, les CMP-05, 685-7 et VT9695/7). En pareil cas, il peut s'avérer nécessaire d'utiliser des diodes de mise à niveau pour protéger les entrées, parce qu'une tension différentielle excessive peut dégrader le h_{FE} et provoquer des modifications permanentes du décalage d'entrée, voire la destruction des jonctions base-émetteur des transistors d'entrée. Les comparateurs d'usage général sont souvent mieux lotis à cet égard, leurs plages de tension différentielle s'échelonnant jusqu'à ± 30 V ; c'est le cas du 311, du 393, du LD1011, etc.

Une caractéristique importante des entrées de comparateurs, c'est leur courant de polarisation et la manière dont il évolue face aux changements de tension différentielle à l'entrée. La plupart des comparateurs utilisent des transistors bipolaires dans l'étage d'entrée, leur courant de polarisation se situe dans la gamme des dizaines de nanoampères jusqu'à quelques dizaines de microampères. Comme l'étage d'entrée

n'est rien d'autre qu'un étage différentiel à grand gain, le courant de polarisation varie lorsque le signal d'entrée avoisine le seuil. De plus, les circuits de protection internes peuvent engendrer de grands changements du courant de polarisation lorsqu'on s'écarte de plusieurs volts du niveau de seuil. La courbe représentée à la figure 9.13 (qui concerne le CMP-02) est typique à cet égard. La petite marche d'escalier du courant à 0 V (tension différentielle) est en réalité une transition adoucie qui couvre 100 mV environ et représente la variation de tension nécessaire à la commutation complète.

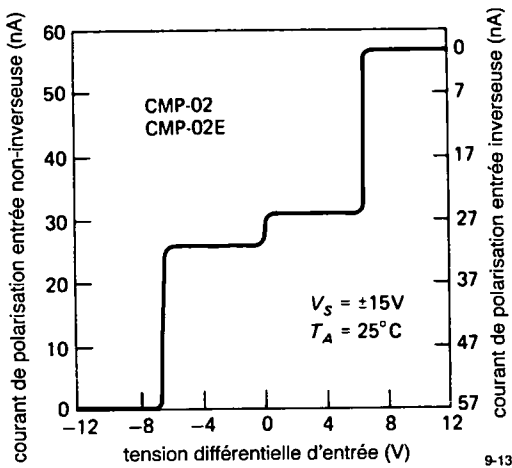


Figure 9.13 - Le courant de polarisation d'entrée en fonction de la tension différentielle d'entrée du comparateur CMP-02.
(Source : Precision Monolithics, Inc.)

Dans les applications où le comparateur ne peut absorber qu'un courant d'entrée extrêmement faible, il existe des modèles à entrée *FET*. On peut citer comme exemples le CA3290, TLC372, TLC37 et TLC393, comparateurs doubles à entrée *MOSFET* ainsi que le *JFET* LF311, une version modifiée du 311 très répandu. Ce dernier présente un courant maximum d'entrée de 50 pA, à comparer aux 250 nA du 311 classique, sans qu'on ait dû sacrifier le décalage d'entrée ou la vitesse. Dans les cas où certaines caractéristiques d'un comparateur donné sont indispensables, mais que son courant d'entrée est rédhibi-

toire, il reste la solution d'ajouter deux transistors *FET* appariés en tampon d'entrée.

Un dernier commentaire sur les caractéristiques d'entrée des comparateurs. Des gradients de température engendrés sur la puce par la dissipation de l'étage de sortie peuvent détériorer les prestations, comme la tension de décalage. Un effet fréquent est la production d'un bruit de moteur marin (*motor-boating*), une oscillation lente du niveau de sortie, lorsque le signal d'entrée avoisine 0 V (tension différentielle). La variation, selon l'état, de la dissipation dans l'étage de sortie est parfois suffisante pour provoquer la commutation.

Vitesse globale

Comme il serait agréable d'imaginer le comparateur en circuit de commutation idéal, toute inversion de la polarité d'entrée, aussi minime soit-elle, provoquerait instantanément le changement de l'état de sortie. En pratique, le comparateur réagit aux faibles signaux d'entrée à la manière d'un amplificateur et ses prestations en commutation dépendent du gain à haute fréquence. En conséquence, plus le signal d'attaque est grand, c'est-à-dire plus il dépasse la valeur nécessaire à la saturation en continu, plus le temps de propagation s'allonge, de même que les temps de montée et de descente du signal de sortie. Les spécifications des comparateurs incluent généralement un graphe du temps de réponse pour différents niveaux de surmodulation. La figure 9.14 montre celui du 311. Remarquez en particulier la réduction de performance quand le transistor de sortie est utilisé en suiveur, donc à gain faible. Une commande plus énergique accélère les choses, parce que le gain réduit aux hautes fréquences est alors compensé par une plus forte amplitude de signal. De plus, des courants de plus forte intensité à l'intérieur de l'amplificateur accélèrent la charge des condensateurs internes.

Le tableau 9.3 examine les qualités de la plupart des comparateurs disponibles actuellement.

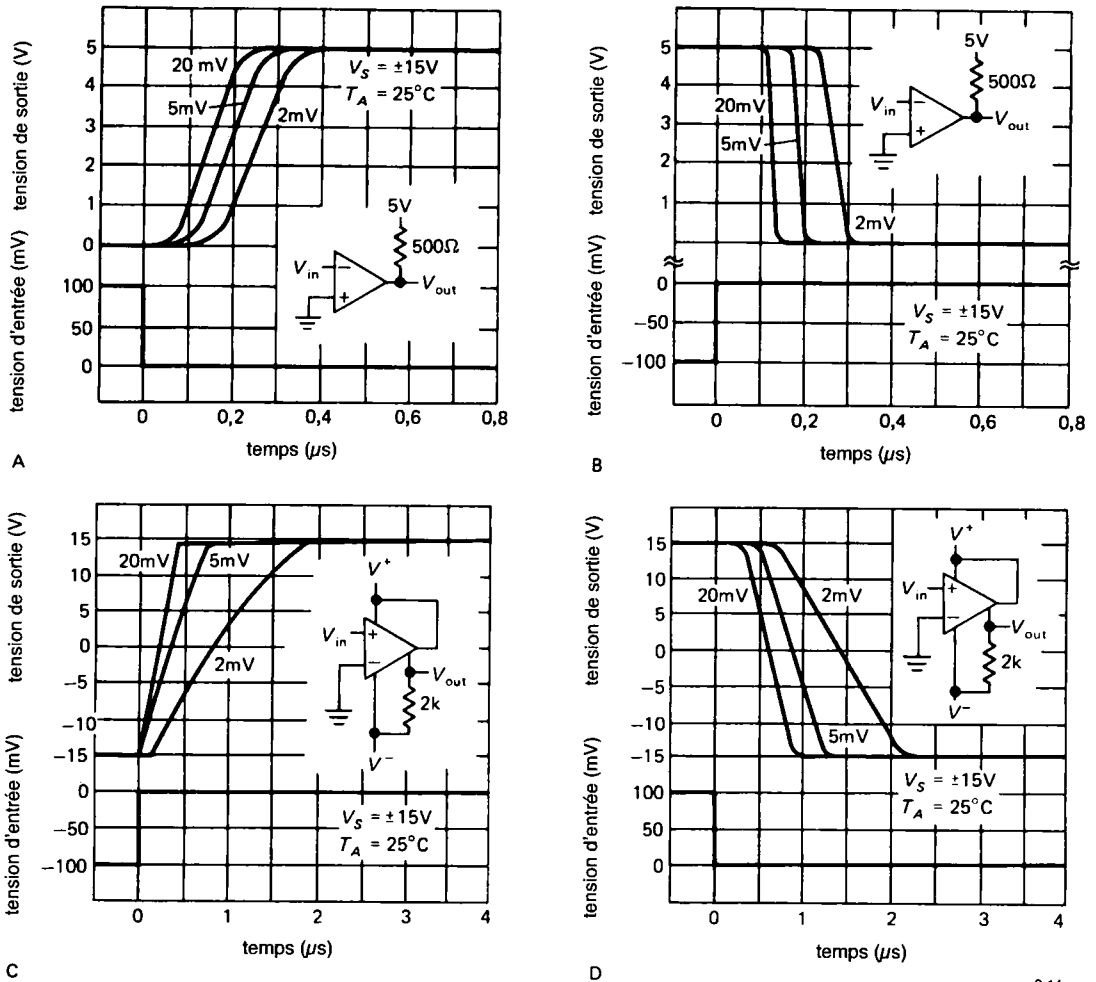


Figure 9.14 - Temps de réponse du comparateur LM311 pour différents niveaux de surmodulation. (Source : National Semiconductor Corp.)

9.8 Commande de dispositifs numériques externes en CMOS et TTL

Il est simple de commander en tout ou rien, par de la logique CMOS ou TTL, des appareils comme lampes, LED, relais, afficheurs, et même des systèmes à courant alternatif. La figure 9.15 expose quelques méthodes employées. Le circuit A montre la méthode classique de commande d'indicateurs à LED sous le 5 V logique. Chez les TTL, qui consomment du courant plus volontiers qu'ils n'en débitent, la LED est renvoyée au +5 V. On peut, en CMOS, la brancher au +5 V ou à la masse. Les LED se comportent

comme des diodes dont la chute de tension dans le sens passant est comprise entre 1,5 V et 2,5 V, pour un courant nominal de 5 à 20 mA. Certaines LED récentes à haut rendement (de chez Stanley, par exemple) fournissent une forte luminosité pour quelques milliampères à peine. Au lieu d'employer une LED et un résistor en composants séparés, il est aussi loisible d'obtenir chez plusieurs fabricants des LED équipées de leur propre résistor de limitation du courant, voire leur régulateur intégré. Il suffit de parcourir les catalogues de Dialight, General Instruments, Hewlett Packard, etc. Le circuit B montre la

Tableau 9.3 - Comparateurs

type	fabricant ^a	nombre par boîtier	t _r typ ^b (ns)	V _{os} max (mV)	mode commun		plage d'entrée en mode commun		tension diff. d'entrée max. abs. ^e (V)	tensions d'alimentation			
					I _b max (μA)	jusqu'à V ₋ ^c	max. absolue ^d			positives		négatives	
							min (V)	max (V)		min (V)	max (V)	min (V)	max (V)
CMP01C	PM	1	110	2,8	0,9	-	V ₋	V ₊	11	5	30	0	-30
CMP02	PM	1	190	0,8	0,003	-	V ₋	V ₊	11	5	30	0	-30
CMP04	PM	4	1300	1	0,1	X	-0,3	30	36	3	36	0	-30
CMP05	PM	1	40	0,6	1,2	-	V ₋	V ₊	5	5 ⁱ	6	-5,2 ^j	-18
LM306	NS	1	28	6,5	5	-	-7	7	5	12 ^j	-	-3	-12
LM311	NS	1/2	200	3	0,1	-	V ₋ -30	V ₊ +30	30	5	30	0	-30
LF311	NS	1	200	4	0,00005	-	V ₊ -30	V ₊ +30	30	5	30	0	-30
LP311	NS	1	2000	7,5	0,1	-	V ₋	V ₊ +30	30	3	30	0	-30
LM319	NS	2	80	4	0,5	-	V ₋	V ₊	5	5	30	0	-30
LM339	NS	4/2	1300	5	0,25	X	-0,3	36	36	2	36	-	-
LP339	NS	4	10000	5	0,025	X	-0,3	36	36	2	36	-	-
TLC339	TI	4/2	2500	5	0,005 ^l	X	-0,3	V ₋	18	3	16	-	-
TLC3702	TI	2/4	2500	5	0,005 ^l	X	-0,3	V ₊	18	3	16	-	-
LM360	NS	1	14	5	20	-	V ₋	V ₊	5	4,5	6,5	-4,5	-6,5
LM361	NS	1	14	5	30	-	-6	6	5	5	15 ⁱ	-6	-15
LP365	NS	4	2000	6	0,075	X	-0,3	36	36	2	36	0	-36
TLC372	TI	2/4	650	10	1pA ^l	X	-0,3	18	18	2	18	-	-
CMP404	PM	4	3500	1	0,05	X	-0,3	V ₋	V ₊	5	30	-	-
TL510C	TI	1/2	30	3,5	20	-	-7	7	5	10	14	-5	-7
NE521	SN	2	11	7,5	20	-	-5	8	6	5 ⁱ	-	-5 ⁱ	-
NE522	SN	2	14	7,5	20	-	-5	5	6	5 ⁱ	-	-5 ⁱ	-
NE527	SN	1	33	6	2	-	-6	6	5	5	10	-6	-10
NE529	SN	1	20	6	20	-	-6	6	5	5	10	-6	-10
Am685	AM	1	6	2	10	-	-4	4	6	6 ⁱ	-	-5,2 ^j	-
Am686	AM	1	9	2	10	-	-4	4	6	5 ⁱ	-	-6 ⁱ	-
Am687	AM	2	7	2	10	-	-4	4	6	5 ⁱ	-	-5,2 ^j	-
Bt687	BT	2	1,8	-	-	-	-3,3	3,3	-	5 ⁱ	-	-5,2 ^j	-
AD790K	AD	1	35	0,3	3	X	-18	18	15	3,5	18	0	-18
TL810C	TI	1/2	30	3,5	20	-	-7	7	5	10	14	-5	-7
LT1011	LT	1	150	0,5	0,025	-	V ₋ -0,6	V ₊ +36	36	3	36	0	-36
LT1016	LT	1	10	3	10	-	V ₋	V ₊	5	4,5	7	0	-7
LT1017	LT	2	20000	1	0,015	X	-0,3	40	40	1,1	40	-	-
LT1018	LT	2	6000	1	0,075	X	-0,3	40	40	1,1	40	-	-
LT1040	LT	1	80000	0,5	0,0003 ^l	X	V ₋ +0,3	V ₋ -0,3	-	2,8	16	-	-
SP1650B	PL	2	3,5 ^k	20	10	-	-3	2,5	5	5 ⁱ	-	-5,2 ^j	-
EL2018C	EL	1	20	3	0,3	-	V ₋	V ₊	36	4,5	18	-4,5	-18
EL2019C	EL	1	6 ^l	5	0,3	-	V ₋	V ₊	36	4,5	18	-4,5	-18
CA3290A	RC	2	1000	10	0,00004	X	V ₋ -5	V ₊ +5	36	4	36	-	-
RC4805A	RA	1	22	0,3	1,2	-	-4	4	3	4,5	5,5	-4,5	-16,5
HA4905	HA	4	150	7,5	0,15	X	V ₋	V ₊	15	5	30	0	-30
VC7695	VT	1	1,5	5	5 ⁿ	-	-5	5	3,5	-	6	-	-6
VC7697	VT	2	2	5	5 ⁿ	-	-5	5	3,5	-	6	-	-6
SP9685	PL	1	2,3	5	20	-	-5	3	5	5 ⁱ	-	-5,2 ^j	-
SP9687	PL	2	2,8	5	20	-	-5	5	5	5 ⁱ	-	-5,2 ^j	-
MC14574	MO	4	20000	30	0,00005	X	-0,5	V ₊ +0,5	V ₊	3	15	-	-
SP93808	PL	8	1,0	3,5	9	-	V ₋	V ₊	3,8	1,5	7,3	-4,9	-5,5

^a cf. note au bas du tableau 4.1. ^b échelon de 100 mV avec surcharge de 5 mV. ^c alimentation négative incluse dans la gamme de tensions d'entrée en mode commun. ^d plage maximale sans avalanche ; ne fonctionne pas correctement sur toute la plage.

^e tension maximale permise entre bornes d'entrée. ^f accepte les signaux en double polarité et commande la logique unipolaire.

^g E - sortie (sur émetteur NPN ouvert) permet la commande de logique ECL ; G sortie rappelée à la masse ;

R sortie basse par transistor NPN saturé, permettant un retour indépendant de la masse.

paramètres de sortie

type	tension d'alim. totale		gain typ	paramètres de sortie										commentaires	
	min (V)	max (V)		Borne de masse ?	Sous +5 V seul. ?	Commande le TTL ?	Entrées + et - vers logique ?	Sortie à collecteur ouvert ?	Forçage haut actif ?	Sorties asymétriques ?	Validation ?	Verrou ?	Tension de sortie basse ^b		V _{max} de forçage haut ^c
CMP01C	5	36	500k	-	X	X	X	-	X	-	-	-	R	32	
CMP02	5	36	500k	-	X	X	X	-	X	-	-	-	R	32	précis
CMP04	3	36	200k	X	X	X	-	X	-	-	-	-	G	30	339 de précision
CMP05	9,5	24	16k	X	-	X	X	-	X	-	-	X	G	-	rapide et précis
LM306	-	30	40k	X	-	X	X	-	X	-	X	-	G	24	fort courant de sortie
LM311	4,5	36	200k	X	X	X	X	X	X	-	-	-	R	40	sujet aux oscill. répandu ; double : 2311
LF311	4,5	36	200k	X	X	X	X	X	X	-	-	-	R	40	311 à entrée JFET
LP311	3	36	200k	X	X	X	X	X	X	-	-	-	R	40	311 à faible puissance
LM319	4,5	36	40k	-	X	X	X	X	X	-	-	-	R	36	
LM339	2	36	200k	-	X	X	-	X	-	-	-	-	G	30	préférée ; basse puissance ; double : 393
LP339	2	36	500k	-	X	X	-	X	-	-	-	-	G	30	339 à faible puissance
TLC339	3	16	-	-	X	X	-	X	-	-	-	-	G	18	MOSFET ; version double : 393
TLC3702	3	16	-	-	X	X	-	-	X	-	-	-	G	V+	MOSFET ; version quadruple : 3704
LM360	9	13	3k	X	-	X	X	-	X	X	-	-	G	-	similaire au 760
LM361	11	30	3k	X	-	X	X	-	X	X	X	-	G	7	similaire au 529
LP365	4	36	300k	X	X	X	X	X	X	-	-	-	R	36	programmable ; spec I _{pgm} = 10 µA
TLC372	2	18	200k	X	X	X	-	X	-	-	-	-	G	18	MOSFET ; version quadruple : 374
CMP404	5	30	400k	X	X	X	-	X	-	-	-	-	G	-	faible puissance
TL510C	15	21	33k	X	-	X	X	-	X	-	X	-	G	-	TLC514C = version double
NE521	9,5	10,5	-	X	-	X	X	-	X	-	X	-	G	-	
NE522	9,5	10,5	-	X	-	X	X	-	X	-	X	-	G	-	
NE527	10	20	-	X	-	X	X	-	X	X	X	-	G	15	529 Darlington
NE529	10	20	-	X	-	X	X	-	X	X	X	-	G	15	
Am685	9,7	14	1600	X	-	-	X	-	-	X	X	X	E	-	ECL ; comme CMP-07
Am686	9,7	14	-	X	-	X	X	-	X	-	X	-	G	-	le plus rapide des compatibles TTL
Am687	9,7	14	-	X	-	-	X	-	-	X	X	X	E	-	ECL
B1687	-	12	100	X	-	-	X	-	-	X	X	X	E	-	ECL ; le plus rapide des 687
AD790K	3,5	36	10k	X	X	X	X	-	X	-	-	X	G	-	rapide, alimenté en +5 V
TL810C	15	21	33k	X	-	X	X	-	X	-	-	-	G	-	510 sans STB ; 820C = version double
LT1011	3	36	500k	-	X	X	X	X	-	-	X	-	R	50	311 amélioré
LT1016	5	14	3k	X	X	X	X	-	X	X	-	X	G	-	le plus rapide des +5 V
LT1017	1,1	40	500k	X	X	X	-	-	X	-	-	-	G	-	faible puissance
LT1018	1,1	40	2M	X	X	X	-	-	X	-	-	-	G	-	faible puissance
LT1040	2,8	16	-	X	X	X	X	-	X	X	X	-	G	-	très faible puissance, échantillonnage
SP1650B	-	-	-	X	-	-	X	-	-	-	X	X	E	-	ECL ; le 1651 est plus rapide
EL2018C	9	36	40k	X	-	X	X	-	X	-	X	X	G	-	rapide
EL2019C	9	36	-	X	-	X	X	-	X	-	X	X	G	-	rapide
CA3290A	4	36	150k	X	X	X	-	X	-	-	-	-	G	36	MOSFET
RC4805A	-	22	20k	X	-	X	X	-	X	-	-	X	G	-	le plus rapide, précis
HA4905	5	33	400k	-	X	X	X	-	X	-	-	-	R	-	étage de sortie configurable
VC7695	-	12	-	X	-	-	X	-	-	X	-	X	E	-	ultra rapide
VC7697	-	12	-	X	-	-	X	-	-	X	-	X	E	-	le plus rapide des versions doubles
SP9685	-	12	300	X	-	-	X	-	-	X	X	X	E	-	ECL ; Am685 rapide
SP9687	-	12	300	X	-	-	X	-	-	X	X	X	E	-	ECL ; Am687 rapide
MC14574	3	18	100k	X	X	X	-	-	X	-	-	-	G	V+	CMOS programmable
SP93808	6,5	13	20	X	-	-	X	-	X	X	-	X	E°	-	octal ultra rapide

^{h)} tension maximale à laquelle la sortie peut être forcée de l'extérieur. ⁱ⁾ valeur nominale. ^{j)} et alimentation logique +5 V supplémentaire.
^{k)} pour 100 mV de surcharge. ^{l)} temps de stabilisation. ^{m)} courant de décalage. ⁿ⁾ utiliser alimentations de -5,2 V et -10 V pour sortie ECL.
^{o)} valeur typique.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

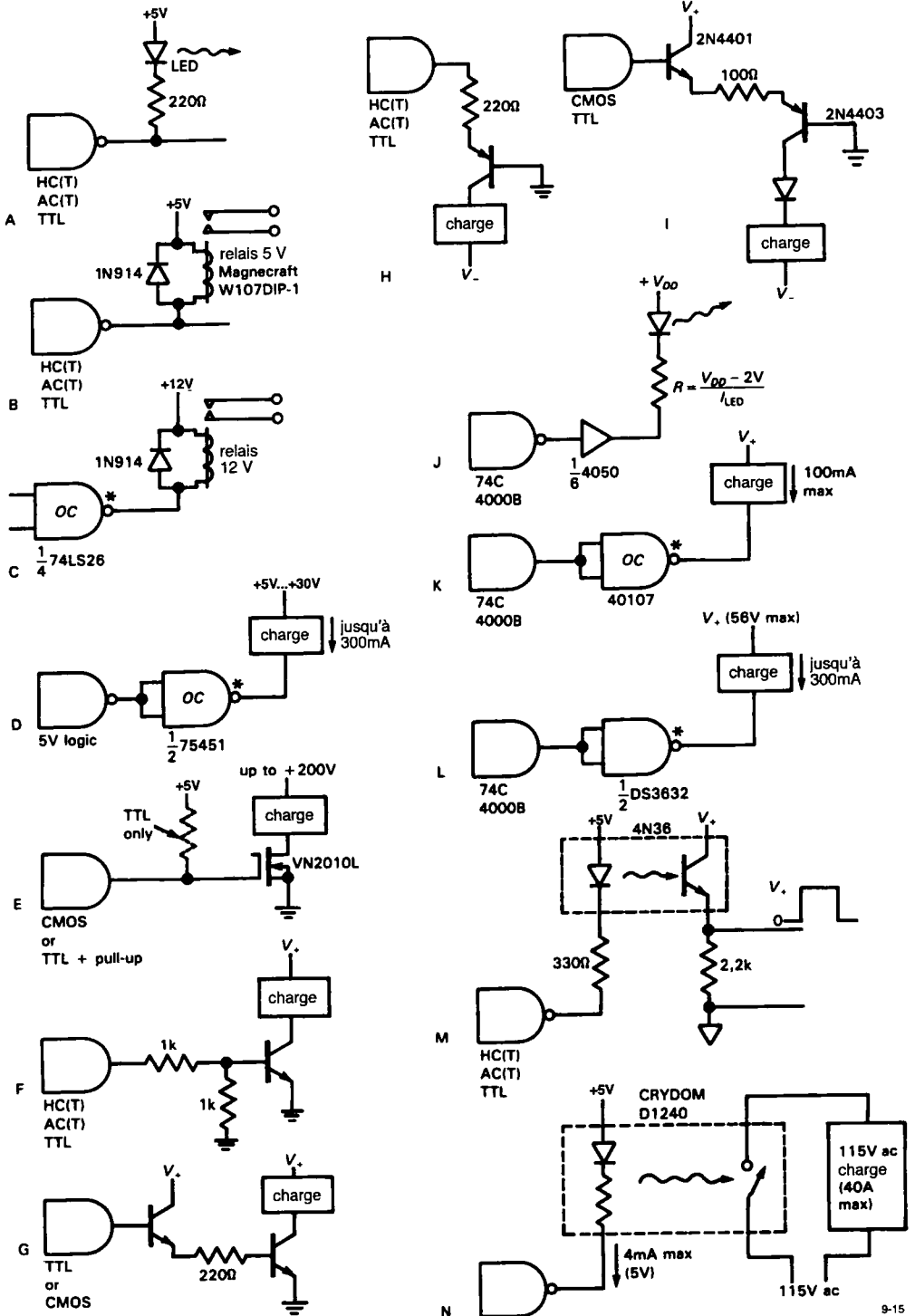


Figure 9.15 - Commande de charges par niveaux logiques.

manière de commander un relais à courant faible, sous 5 V, directement par la logique, le courant est conduit de la même façon que dans le circuit A. La diode est indispensable à l'écrêtage des pointes causées par l'induction. Le relais indiqué se présente sous la forme d'un boîtier de circuit intégré normal, sa résistance de bobine vaut 500 Ω (10 mA, c'est dans les possibilités de la plupart des logiques à 5 V). Pour commander des charges plus exigeantes en courant, vous pouvez vous servir d'un des schémas C à E. Dans le circuit C, une porte à collecteur ouvert 74LS26, capable de supporter 15 V, commande un relais de 12 V et dans le circuit D, une puce de circuit de commande double de périphérique 75451 peut déclencher des courants de 300 mA sous 30 V, donc tout un échantillonnage de charges diverses. Des circuits à collecteur ouvert tels que ceux-ci sont disponibles en tensions de 80 V et plus et tolèrent même de plus forts courants. Regardez dans les séries D3600 de National et les séries fort pratiques de circuits de commande, chez Sprague (UCN / UDN / ULN), lesquelles comportent de très intéressants circuits octuples en version DIP. Dans le circuit E, nous avons choisi un *MOSFET* de puissance à canal N et faible seuil, particulièrement bien adapté en raison de sa haute impédance d'entrée. Si on le commande par niveaux *TTL*, il est préférable d'y adjoindre un résisteur de forçage au niveau haut pour garantir les meilleures conditions de saturation, puisque le niveau haut certifié des *TTL* n'atteint que 2,4 V et c'est un peu trop faible.

Les schémas que nous venons de parcourir sont peut-être moins aisés à mettre en œuvre en logique *HC*, *LS* ou *74C* du fait de leur puissance de sortie limitée (leurs courants vers la masse atteignent 5, 8 et 3,5 mA, dans l'ordre). Souvent, il vaut mieux intercaler une puce du genre 74AS1004 qui groupe six puissants inverseurs (48 mA dans les deux sens) quand il s'agit de commander de fortes diodes électroluminescentes. Commander des charges à fort courant directement par des puces logiques demande un câblage de masse de section appropriée, puisque le retour de masse de ces composants transite par la masse de la logique. Dans certains cas, il est encore préférable de leur réserver un retour distinct.

Le circuit F montre l'utilisation d'un transistor NPN en commutation de charge à fort courant, associé à de la logique à 5 V. Pour des courants plus élevés, un second transistor est tout indiqué, comme dans l'exemple G. Les circuits H et I exposent un moyen de commander des charges reliées à la tension négative. Un état de sortie haut amène en conduction le transistor PNP, son collecteur en saturation se trouve ainsi à un seuil de diode au-dessus de la masse. Dans le circuit H, c'est la résistance ou la limitation de courant de la porte qui fixe le courant d'émetteur et donc celui du collecteur, tandis que le montage amélioré de l'exemple I utilise un suiveur NPN comme tampon et une diode en série dans la sortie évite à la charge les tensions plus positives que la masse. Dans les deux cas, le courant maximum d'utilisation vaut celui de commande envoyé à l'émetteur du transistor PNP. On trouve des circuits de ce genre, entrées compatibles *CMOS* et *TTL*, sorties prévues pour haute tension, sous des courants atteignant quelques centaines de milliampères. Voyez le DS3687 de National (300 mA, -56 V) et la série toujours aussi populaire UDN de Sprague.

Si vous employez de la logique à courant faible 4000B/74C qui n'offre royalement qu'un milliampère à la sortie, il faut souvent recourir à un amplificateur de puissance, même pour faire luire une LED. Le circuit J illustre le célèbre 4050, un sextuple tampon, en commande d'une LED. Il supporte un courant de 5 à 50 mA sous des tensions de 5 à 15 V (son courant maximum augmente avec la tension d'alimentation). Les circuits K et L montrent des circuits de commande encore plus vigoureux : le 40107, doté d'un transistor de sortie *MOS* à canal N en drain ouvert, est capable de drainer 16 à 50 mA sous 5 à 15 V et le DS3632 utilise un Darlington NPN qui supporte 300 mA. Bien sûr, rien n'empêche de choisir des transistors externes, comme dans les circuits G et I, en se rappelant toutefois qu'il leur faudra se contenter de 1 mA comme courant de base. La solution du *MOSFET* discret à canal N, celle du circuit E, fonctionne particulièrement bien en compagnie de *CMOS* quelque peu apathiques.

Pour la commande de charges éloignées ou à masse indépendante, la meilleure solution est

l'optocoupleur. Il s'agit de la combinaison d'une LED, côté émetteur, qui éclaire un photodétecteur, côté récepteur. On en trouve de différentes vitesses, sous des configurations d'entrée-sortie variées (entrée compatible avec la logique ou simple LED, sortie logique, transistor de sortie saturé ou Darlington, sortie à *MOSFET*, à thyristor ou à triac, voyez la figure 9.26). Un exemple typique est le bien connu 4N36 du circuit M, équipé d'une simple LED à l'entrée, sortie sur transistor NPN. Son isolation atteint 2 500 V et sa vitesse de commutation est de 4 μ s. Le rapport de transfert en courant dépasse l'unité, si bien que pour obtenir un courant de sortie donné, il vous suffit d'en envoyer autant à la LED, comme indiqué. Il y a aussi des coupleurs optiques qui, fort commodément, entrent et sortent en niveaux logiques. Un exemple en est le 74OL6000 de General Instruments. Entrées et sorties *LS*, un temps de propagation de 60 ns (15 MHz), il offre une isolation de 2 500 V pour un prix de gros de 3 \$.

Le plus facile, en commande de charge alternative, c'est le relais à semi-conducteur, comme dans le circuit N. Il s'agit d'un triac, couplé optiquement à une entrée compatible logique, capable de commuter 1 à 40 A sur le secteur alternatif à 115 V. On en trouve des variantes au courant plus faible, on boîtier DIP, par exemple la série « chipswitch » de International Rectifier, alors que les modèles les plus puissants sont livrés en blocs rectangulaires d'environ 5 cm de côté, prêts au montage sur châssis. Mais vous pouvez aussi commander des charges en alternatif au moyen de relais ordinaires, commandés par la logique. Assurez-vous cependant de leurs caractéristiques, parce que la plupart des petits relais actionnés par circuits logiques n'ont qu'une puissance de coupure limitée, ce qui vous forcerait éventuellement à employer un autre relais en aval. La plupart des relais à semi-conducteurs travaillent sur le principe de la commutation au « passage par zéro », qui est en réalité la combinaison d'un allumage au moment du zéro de la tension alternative et d'extinction à courant nul. C'est une particularité très appréciée, elle élimine les pointes parasites de tension et le bruit qui, autrement, se superposeraient à la tension d'alimentation. La plupart du temps, les perturbations sur les lignes du secteur sont le fruit de commandes de triacs qui ne

commutent pas au passage par zéro, comme les gradateurs de lumière, des bains thermostatiques, des moteurs, etc. Une variante au couplage optique du circuit N, vous la rencontrerez parfois sous forme d'un transformateur d'impulsions qui transmet les signaux de déclenchement au triac ou au thyristor.

Quand il faut commander des afficheurs numériques à sept segments, le plus simple, d'habitude, est de tirer profit de l'une des combinaisons décodeurs-tampons de commande disponibles. Il en existe une incroyable variété, y compris les circuits d'attaque de LED et de cristaux liquides de différentes polarités. Parmi les exemples classiques, on peut citer le 74HC4511 pour LED à cathodes communes et le 74HC4543 pour LCD, qui sont des verrous, décodeurs et pilotes combinés. Vous trouverez de plus amples informations sur tout ceci dans la section qui traite de l'optoélectronique (9.10).

9.9 Comment réaliser les interfaces des LSI en NMOS

On fabrique actuellement en technologie *CMOS* la plupart des circuits de haute et très haute densité d'intégration (*LSI*, *VLSI*) qui se comportent extérieurement de la même manière que les portes logiques *CMOS* sous 5 V ou que les autres fonctions *MSI* (densité moyenne) que nous venons de voir. Mais pendant une longue période, on a construit les puces *LSI* et *VLSI* uniquement en technologie *MOSFET* à canal N à enrichissement en raison de leur facilité de fabrication et des hautes densités réalisables. À cause de cette large diffusion, il est important de savoir comment faire collaborer des circuits *NMOS* et des *CMOS* ou des *TTL* et comment relier leurs entrées et sorties à des circuits en composants discrets. La plupart des puces *LSI NMOS* sont conçues pour la compatibilité *TTL*. Cependant, il y a quelques subtilités à prendre en considération.

Entrées NMOS

La figure 9.16 représente le circuit d'entrée d'un circuit intégré *MOS* à canal N destiné à la commande par *TTL*. Q_1 est un inverseur et Q_2 est un *FET* en source suivie à géométrie réduite fournissant le courant de la borne positive (les résisteurs prennent trop de place, aussi utilise-t-on partout des *MOSFET*

comme charges de drain). On les trouve parfois représentés par le symbole encadré la même figure 9.16. La tension de seuil du transistor d'entrée se situe entre 1 et 1,5 V dans les conceptions modernes à grille de silicium. De cette façon, des *TTL* ou des *CMOS* peuvent le commander indifféremment. Dans les modèles plus anciens, le seuil s'échelonne entre 2 et 3 V, auquel cas il est souhaitable d'ajouter une résistance de 1 à 10 kΩ vers la ligne positive pour une commande en *TTL*. En partant d'un *CMOS*, en revanche, elle n'est pas nécessaire.

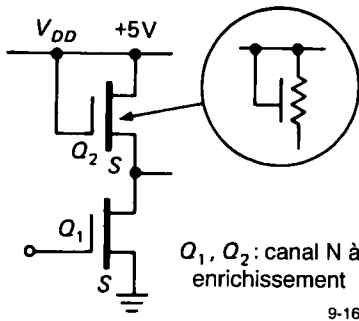


Figure 9.16 - Étage d'entrée en logique NMOS.

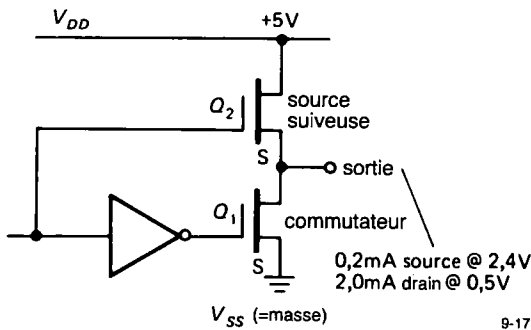


Figure 9.17 - Étage de sortie en logique NMOS.

Sorties NMOS

L'étage de sortie de logique *NMOS* sous 5 V, vous pouvez en trouver la représentation à la figure 9.17. Q_1 est un interrupteur et Q_2 une source suiveuse. Pour mettre la sortie au niveau bas, on force la grille de Q_1 au +5 V, ce qui entraîne la sortie en dessous des 0,5 V, même quand elle doit drainer quelques milliampères. Comparativement, la situation est moins brillante quand la sortie est haute. En comptant sur une tension

minimum de sortie *TTL* de +2,4 V, Q_2 ne dispose que de 2,6 V entre grille et source, condition dans laquelle R_{ON} reste appréciable et les choses ne s'arrangent pas aux tensions de sortie plus élevées. Le graphe de la figure 9.18 montre de quoi il retourne. On constate que la capacité de commande de la sortie *NMOS* descend à 0,2 mA pour une tension en sortie de +2,4 V. C'est suffisant pour attaquer des *TTL*, mais c'est la limite dans le cas des *CMOS* alimentés en 5 V (utilisez un résisteur de forçage ou encore interposez une porte *HCT* ou *ACT*) et c'est la catastrophe dans un circuit tel que celui de la figure 9.19.

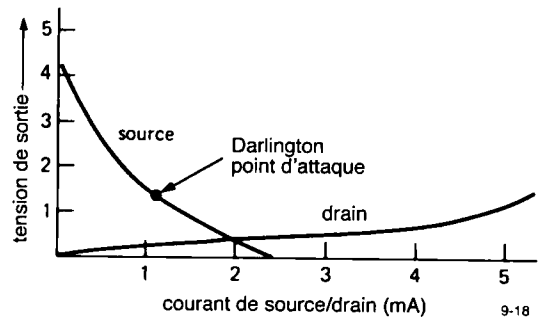


Figure 9.18 - Courant de sortie nominal, en drain et en source, de la logique NMOS.

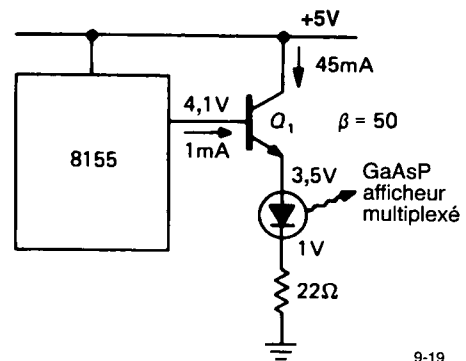


Figure 9.19

Fournir le courant nécessaire à un affichage multiplexé à LED (25 à 50 mA en conduction) demanderait aux sorties *NMOS* une tension de 4,1 V sous un courant d'un milliampère. C'est impossible, puisque la tension V_{GS} serait alors de 0,9 V : on n'est même

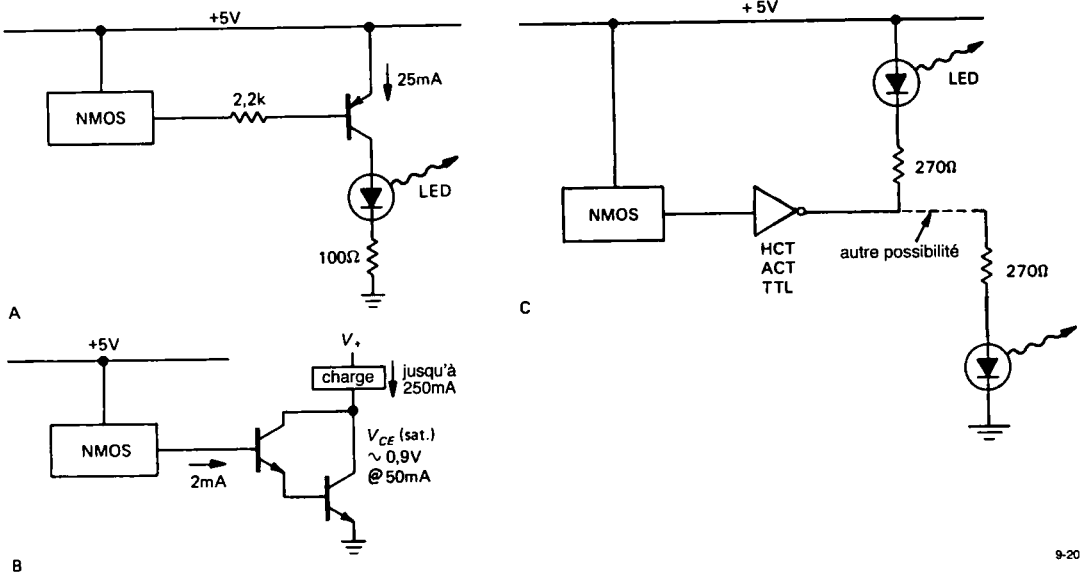


Figure 9.20 - Logique NMOS en commande de charges.

pas certain d'arriver à la tension de seuil du *FET*. Rappelez-vous également que tous les circuits logiques en 5 V doivent être en mesure de fonctionner sous une tension réduite à 4,5 V pour répondre à la spécification concernant la tolérance d'alimentation (10 %). Les circuits de la figure 9.20 conviennent à la commande, par *NMOS*, de LED ou d'autres composants à fort courant.

Dans le premier circuit, la sortie basse du *NMOS* fournit 2 mA, largement assez pour maintenir en saturation complète le transistor PNP. Dans le second circuit, c'est un transistor Darlington NPN qui est mis en conduction par le léger courant de sortie de l'élément *NMOS* lorsqu'il est au niveau haut. Ce circuit écrête le niveau haut de sortie à deux seuils de diode au-dessus de la masse – voilà qui peut paraître barbare, mais il s'avère que les sorties *NMOS* ne s'en offusquent pas, elles acceptent même le court-circuit à la masse, les courants de sortie étant contrôlés à des valeurs suffisamment faibles pour commander sans dommage la saturation d'un Darlington dont l'émetteur est à zéro volt. En moyenne, une sortie *NMOS* devrait fournir 2 mA à la base du transistor

sous une tension de +1,5 V, condition qui permet de sortir 250 mA sous 1 V de l'un des six Darlington intégrés que comporte un réseau 75492, par exemple. La série ULN de Sprague offre différents réseaux de six ou huit Darlington en boîtier DIP.

Enfin, vous pouvez encore tamponner les sorties *NMOS* en *HCT* ou en *ACT*, voire en *TTL*, puisque les sorties *NMOS* sont entièrement compatibles avec les entrées de ces familles. Les sorties amplifiées sont alors en mesure de recevoir le courant de la charge. Avec le *HCT* ou les *ACT*, vous pouvez aussi bien fournir le courant, les familles *CMOS* ont en effet même capacité de commande en sortie vers le plus ou le moins.

9.10 Optoélectronique

Dans les deux derniers chapitres, nous avons fait usage d'indicateurs à LED et d'afficheurs numériques dans différents circuits, au gré de nos besoins. Les LED ressortissent à la branche de l'optoélectronique qui englobe aussi des dispositifs basés sur d'autres technologies, notamment les cristaux liquides, la fluorescence et le plasma. Elle s'occupe également

d'autres sujets que les indicateurs ou afficheurs : les isolateurs à couplage optique (opto-isolateurs), les relais à semi-conducteurs, les capteurs de position à interposition ou à réflexion, les diodes laser, les réseaux de déflexion (éléments à couplage de charge ou CCD), les intensificateurs d'image et toute une variété de composants destinés à la fibre optique.

Il va sans dire que nous allons continuer à démythifier pour vous, à mesure que nous les rencontrerons, tout un éventail d'accessoires magiques, mais il nous semble que le moment est venu de rassembler ici la branche de l'optoélectronique, du fait qu'elle entretient des rapports très étroits avec les interfaces logiques que nous passons en revue.

Indicateurs

Les appareils électroniques ont plus bel aspect et sont plus attractifs s'ils sont décorés de petites lumières multicolores. Les LED ont remplacé dans cette fonction toutes les technologies plus anciennes. On en trouve des rouges, des jaunes et des vertes sous différents habillages, les plus fréquents sont ceux destinés au montage sur panneau ou sur platine. Les catalogues regorgent d'une incroyable variété, selon les dimensions, en couleurs, en rendement et en angle d'illumination. Cette dernière caractéristique mérite un mot d'explication. Une LED à diffuseur est garnie d'une substance qui répartit la lumière et la rend uniformément éclairée sous tous les angles. C'est souvent un avantage, mais au prix de la luminosité.

Au point de vue électrique, une LED ressemble à une diode dont la chute de tension dans le sens passant avoisine 2 V. On la fabrique en phosphore arséniure de gallium, caractérisé par une large bande interdite et donc une plus grande différence de potentiel que le silicium. Les indicateurs de panneau à LED diffusantes sont bien visibles sous un courant direct de 10 mA. Sur une platine, à l'intérieur d'un instrument, vous pouvez vous contenter de 2 à 5 mA, spécialement avec une LED à faisceau étroit.

La figure 9.21 montre la manière de commander des voyants à LED. La plupart des circuits sont faciles à comprendre, mais notez que la famille bipolaire *TTL* est limitée en courant de source, aussi arrangez-vous de préférence pour allumer la LED sur un niveau bas.

Comparativement, les versions *CMOS* sont symétriques en sortie. Quant aux circuits *NMOS*, non seulement ils partagent avec les bipolaires la pénurie de courant de source, mais ils ont tendance à se montrer anémiques également dans les courants de sens opposé. Il est souvent préférable d'interposer un tampon – une porte *HCT* convient fort bien – ou éventuellement un *MOSFET* discret. Notez aussi que certains voyants à LED sont fournis avec leur résistor interne de limitation, voire un régulateur à courant constant, auquel cas vous pouvez omettre le résistor extérieur.

On trouve de petits réseaux d'indicateurs encartables, des barrettes compactes de 2, 4 ou 10 LED. Les longues barrettes se destinent naturellement aux indicateurs du type incrémental. Il y en a qui se montent verticalement, d'autres en position couchée sur la platine, certains comme indicateur de panneau qui combinent des LED rouges et vertes en boîtier incolore, elles forment des panneaux impressionnants, aux couleurs changeantes pour départager les bonnes conditions de fonctionnement des mauvaises.

Nous avons utilisé des indicateurs à LED de différents fabricants, tels que Dialight, General Instruments, HP, Panasonic, Siemens et Stanley. Ce dernier est spécialisé dans les voyants à très haut rendement. Lors des salons d'électronique, vous les repérez sans peine en remontant le flux de visiteurs manifestement éblouis, voire atteints d'un coup de soleil récent.

Afficheurs

Un afficheur est un dispositif optoélectronique capable de représenter un nombre (affichage numérique), un chiffre hexadécimal (soit 0 à 9 et A à F) ou encore n'importe quel chiffre ou lettre (caractère alphanumérique). Les technologies les plus employées actuellement sont les LED et les cristaux liquides qui, plus récents, offrent des avantages indéniables dans :

- ♦ les appareils portatifs, alimentés par piles ou accumulateurs, à cause de leur très faible dissipation,
- ♦ les instruments d'extérieur ou en environnement très lumineux,

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

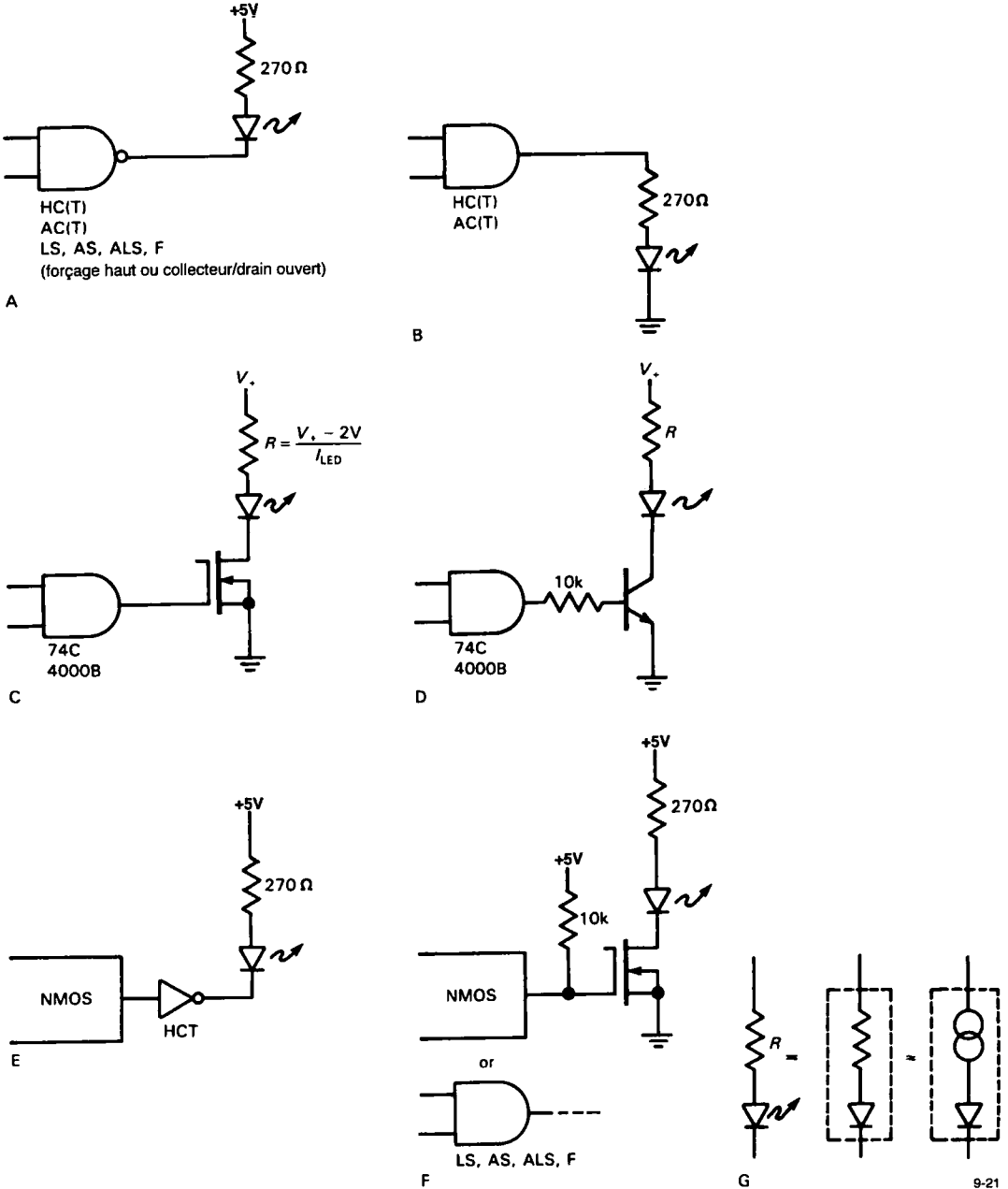


Figure 9.21 - Commande d'indicateurs à LED.

- ◆ les affichages de forme ou de symboles particuliers,
- ◆ ceux qui comportent un grand nombre de caractères.

Comparativement, les LED offrent une mise en œuvre plus aisée, particulièrement pour un nombre restreint de caractères. Elles sont disponibles en trois couleurs et sont bien visibles en lumière atténuée et mieux contrastées que les cristaux liquides.

Pour l'affichage de nombreux caractères, disons une ou deux lignes de texte, les panneaux à plasma font concurrence aux cristaux liquides, spécialement quand on recherche clarté et contraste. En revanche, ils consomment davantage de puissance, les cristaux liquides restent donc les favoris des systèmes autonomes.

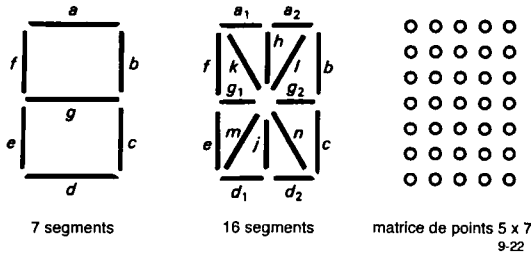


Figure 9.22

Afficheurs à LED

La figure 9.22 montre les choix offerts en matière d'affichage à LED. Le modèle à sept segments des origines est le plus simple et permet tel quel de représenter les chiffres de 0 à 9, ainsi que les lettres de A à F, pour l'hexadécimal, quoique de façon plutôt rudimentaire (les lettres hexadécimales sont ainsi A, b, c, d, E). On trouve en toutes dimensions des afficheurs à sept segments pour caractère unique et pour des rangées de 2, 3, 4 ou 8 caractères (généralement prévus pour le multiplexage – les caractères affichés l'un après l'autre en séquence rapide). Un caractère est relié par huit fils, un par segment et une

électrode commune. On se trouve donc en présence de deux variétés possibles, la cathode commune ou l'anode commune. Les blocs de plusieurs caractères disposent d'une électrode par caractère, l'électrode commune, alors que les segments homologues des différents caractères sont reliés entre eux. C'est exactement ce dont on a besoin pour la transmission multiplex.

Parmi les afficheurs à seize segments et les matrices de cinq points sur sept, on distingue également deux catégories : les afficheurs simples, sur lesquels tous les segments et électrodes communes sont individuellement accessibles, comme sur ceux dotés de sept segments, et les modèles « intelligents » qui exécutent pour vous le dur labeur du décodage et de la commande.

Plutôt que de continuer à débiter des généralités, allons directement voir quelques exemples concrets (figure 9.23). Le premier circuit vous montre comment attaquer un afficheur à LED à cathode commune comportant un seul chiffre à sept segments. Le HC4511 est un « verrou-décodeur-pilote de sept segments codé DCB » capable de fournir 15 mA tout en maintenant les sorties actives à +4,5 V. Les résistances en série assurent la limitation du courant de chaque segment en tenant compte de la chute de tension directe de 2 V dans les diodes. Il existe des réseaux de ces résisteurs, tous de même valeur dans un boîtier SIP (*Single In Line*).

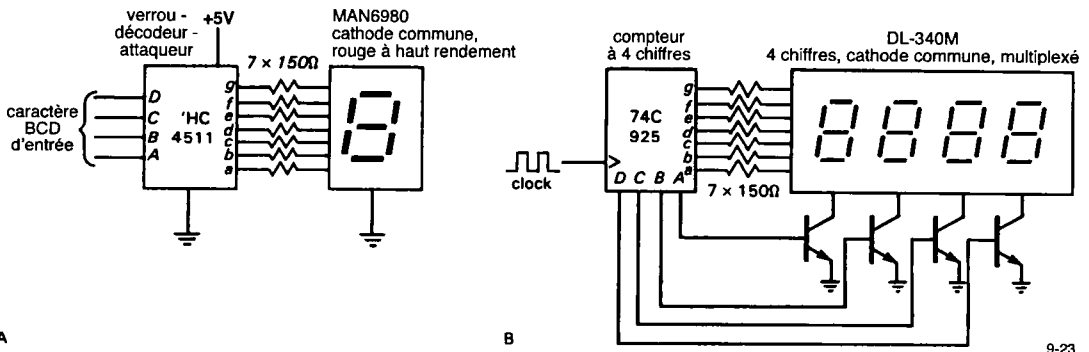


Figure 9.23 - Commande d'afficheurs à 7 segments à LED :
A. Un seul chiffre.
B. Multiplexé.

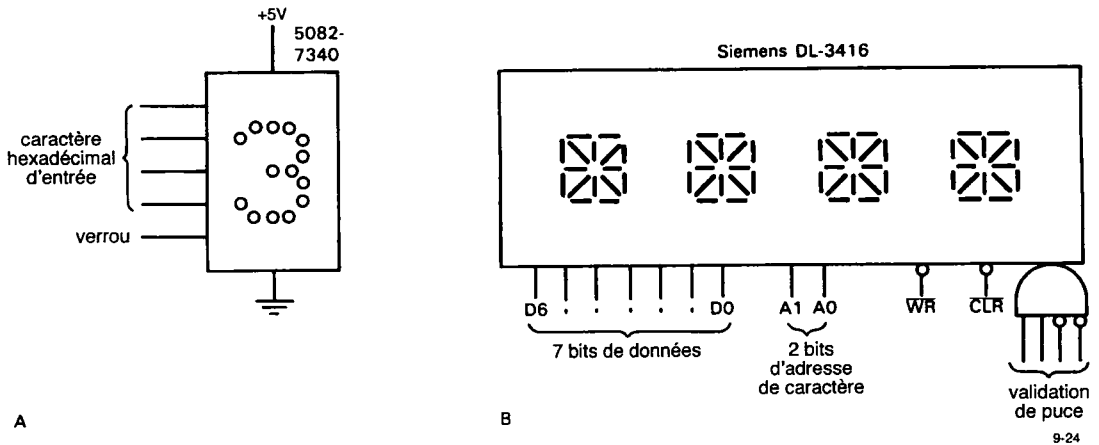


Figure 9.24 - Affichages intégrés :

A. Caractère unique en matrice de points

B. Barrette de quatre caractères adressables à seize segments.

Même pour plusieurs chiffres, un seul circuit décodeur-pilote suffit, pour autant que les données passent par un multiplexeur, qui alimente un seul chiffre à la fois. La figure 9.23B indique comment s'y prendre. Dans ce cas-ci, on utilise un compteur *LSI* à quatre chiffres, équipé de son circuit de commande de sept segments multiplexés. Le 74C925 alloue ses commandes de segments (actives au niveau haut et douées d'une grande puissance) à chacun des chiffres à tour de rôle, en appliquant simultanément un niveau haut actif pour la sélection du chiffre sur les sorties A à D. Le reste du circuit est facile à comprendre, sauf peut-être la façon peu amène de court-circuiter les sorties de sélection de chiffre à un seuil de diode par rapport à la masse. Heureusement le 74C925 s'accommode de cette situation, grâce au fait que ses sorties de sélection sont tamponnées et le courant limité.

La figure 9.24A illustre la commande d'un caractère hexadécimal réalisé en matrice de 5 x 7 points. Le HP 5082-7340 est un exemple d'afficheur « intelligent », qui possède un verrou, un décodeur et des circuits de commande. Tout ce qu'il vous reste à faire, c'est de lui envoyer les données au format de quatre bits, attendre au moins 50 ns et envoyer un niveau haut à la broche de mise en mémoire. Si vous n'avez pas l'usage du verrou, il suffit de maintenir au niveau

bas l'entrée de validation. À la figure 9.24B, nous vous avons représenté un affichage venant de chez Siemens, au Q.I. probablement encore plus élevé, puisqu'il s'agit ici d'un bloc de quatre caractères représentés par seize segments. L'afficheur est prévu pour se comporter, vis-à-vis d'un microprocesseur, comme une mémoire normale, un composant que nous étudierons dans les deux chapitres suivants. En quelques mots, il vous suffit d'envoyer un caractère de sept bits et sa position, (c'est-à-dire son adresse codée sur deux bits), puis un signal \overline{WR} (écriture) tout en vous assurant que la puce est validée. Les données y sont alors mémorisées et le nouveau signe apparaît à la position correspondant à l'adresse donnée. La figure 9.25 montre le jeu de caractères disponibles.

Vous avez opté pour un afficheur simple (peut-être n'en existe-t-il d'ailleurs pas du même modèle, doué d'intelligence), mais vous êtes en même temps séduits par la facilité d'emploi des afficheurs intelligents. Vous pouvez alors intercaler une puce telle qu'un ICM 7218/28 d'Intersil qui peut adresser jusqu'à huit chiffres. Vue du microprocesseur, elle s'assimile à une mémoire ordinaire, mais peut commander les segments et assurer la sélection de chiffre d'une rangée d'afficheurs simples à LED. Une autre possibilité consiste à laisser le microprocesseur faire tout le travail, puis de commander les segments

jeu de caractères

D0		L	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H		
D1		L	L	H	H	L	L	H	H	L	L	H	H	L	L	H	H		
D2		L	L	L	L	H	H	H	H	L	L	L	L	H	H	H	H		
D3		L	L	L	L	L	L	L	L	L	H	H	H	H	H	H	H		
D5	D4	hex	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
L	H	L	2	!	"	#	\$	%	&	'	<	>	*	+	,	--	.	/	
L	H	H	3	0	1	2	3	4	5	6	7	8	9	:	;	/	=	>	?
H	L	L	4	Q	P	B	C	D	E	F	G	H	I	J	K	L	M	N	O
H	L	H	5	P	Q	R	S	T	U	V	W	X	Y	Z	[\]	^	_

affichage éteint pour tous les autres codes

9-25

Figure 9.25 - Codes d'affichage du Siemens DL-3416 à seize segments.
(Source : Siemens Components, Inc.)

et la sélection des caractères à l'aide de ses ports parallèles. Tout ceci vous paraîtra plus clair une fois que aurez digéré les deux chapitres sur les micro-processeurs (chapitres 10 et 11).

Afficheurs à cristaux liquides et à plasma

Ce que nous avons dit à propos des afficheurs à LED vaut aussi, dans une certaine mesure, pour les cristaux liquides. Il y a toutefois quelques différences marquantes. La première, c'est que les cristaux liquides doivent s'alimenter en alternatif, faute de quoi on risque de les « liquider » pour de bon. C'est pourquoi les puces qui commandent ces composants doivent, d'une façon ou d'une autre, fabriquer à l'intention des segments, une onde carrée synchrone à celle qui alimente l'arrière-plan. Un exemple vous est fourni par le HC4543, le cousin pour cristaux liquides du HC4511, le verrou-décodeur-pilote de LED.

Une autre différence par rapport aux LED, c'est que vous rencontrerez rarement un affichage constitué d'un caractère unique. Au contraire, ils sont souvent fournis en panneaux relativement larges qui permettent l'affichage d'une ligne ou deux de texte. Heureusement, les fabricants se sont aperçus de la complication que cela peut représenter et offrent par conséquent des afficheurs complets, qui sont plus qu'intelligents, ils deviennent géniaux ! En général, vous dialoguez avec ces bidules par l'intermédiaire d'un microprocesseur et comme sur la figure 9.24,

l'afficheur est conçu pour qu'il se comporte comme un bloc de mémoire. Tout ce que vous y écrivez s'affiche. Certains modèles vont même plus loin dans la complaisance : ils mémorisent plusieurs messages et communiquent par port sériel.

Les afficheurs à plasma présentent ces caractères rouge orangé que vous pouvez voir sur les ordinateurs portables de haut de gamme. Ils nécessitent des pilotes à haute tension et le fabricant fournit en général les circuits de commande. Vous pouvez obtenir des afficheurs pour un chiffre unique ou pour plusieurs chiffres et même des panneaux de grande dimension pour de nombreux caractères, équipés de mémoire et d'interfaces appropriées. Un exemple de ce modèle est l'affichage à plusieurs lignes de Cherry, qui contient une mémoire avec batterie de maintien, peut emmagasiner 512 messages, y imbriquer des données en temps réel et vous permet d'éditer le contenu de sa mémoire. On ne devrait probablement plus appeler cela des afficheurs, mais des ordinateurs qui, heureux hasard, disposent d'un affichage incorporé !

Photocoupleur et relais

Un émetteur à LED, combiné à un photodétecteur tout proche constitue un ustensile particulièrement utile et connu sous le nom de photocoupleur ou d'opto-isolateur. Logés dans une enceinte, les photocoupleurs vous permettent de transmettre des signaux

numériques (et parfois analogiques) entre circuits qui n'ont pas la même masse. Cette « isolation galvanique » est un très bon moyen d'éviter les boucles de masse dans les appareils qui commandent des charges distantes. C'est un élément essentiel des circuits qui travaillent sous tension alternative du secteur. Imaginez par exemple que vous souhaitiez commander le chauffage à l'aide d'un signal numérique issu d'un microprocesseur. Vous utiliserez probablement un relais à semi-conducteur qui consiste, en fait, en une LED couplée à un triac à fort courant. Certaines alimentations à découpage qui fonctionnent sur le secteur (par exemple, l'alimentation des PC-AT de IBM) utilisent des photocoupleurs dans la boucle de rétroaction, qui se doit d'être isolée (voir la section 6.19). De même, les concepteurs d'alimentations à haute tension utilisent parfois des photocoupleurs pour envoyer un signal à un circuit à haute tension flottante.

Même dans des situations moins insolites, vous pouvez tirer profit des opto-isolateurs. Par exemple, un photocoupleur à *FET* vous permet de commander des signaux analogiques sans injection de charges ou quoi que ce soit de semblable. La même chose est vraie pour les circuits échantillonneurs-bloqueurs et les intégrateurs. Les opto-isolateurs peuvent vous tirer d'embarras quand il faut commander des boucles de courant dans l'industrie, des commandes de marteaux dans les imprimantes, etc. En fin de compte, l'isolation galvanique procurée par les opto-isolateurs est bien utile dans les circuits de haute précision ou à faible niveau. Par exemple, il est bien difficile d'utiliser toutes les potentialités d'un convertisseur A/N à seize bits parce que les signaux de sortie numériques et le bruit sur la masse numérique, à laquelle le convertisseur est relié, se retrouvent dans les entrées analogiques. Vous pouvez vous libérer de cet environnement bruyant par une isolation optique de toute la partie numérique.

Les photocoupleurs procurent d'habitude une isolation de 2 500 V en valeur efficace, une résistance d'isolement de $10^{12} \Omega$ et moins de 1 pF de couplage entre entrée et sortie.

Avant de nous intéresser aux photocoupleurs du marché, jetons un coup d'œil rapide aux photodiodes et

aux phototransistors. La lumière visible produit l'ionisation du silicium, ce qui entraîne l'injection de paires chargées dans la région de la base exposée à la lumière. Ceci imite parfaitement l'effet d'un courant de base qu'on aurait appliqué de l'extérieur. Il y a deux manières d'utiliser un phototransistor :

- a) Vous pouvez l'utiliser comme une simple photodiode, en ne connectant que sa base et son collecteur. Dans ce cas, le photocourant détecté ne vaudra que quelques pour-cent du courant de commande d'une LED. Une photodiode produit un photocourant, qu'on lui applique ou non une tension de polarisation. Vous pouvez donc la brancher directement sur le nœud de sommation d'un amplificateur opérationnel (un court-circuit virtuel) ou vous pouvez la polariser en inverse (figure 9.23A et B).
- b) Si vous permettez à la photodiode d'agir comme le ferait un courant de base normal, vous obtiendrez la multiplication habituelle de courant dans un transistor, avec un *ICE* quelque cent fois plus grand. Dans ce cas, il vous faut polariser le transistor, comme dans la figure 9.26C. L'augmentation de courant vous est immédiatement facturée par une réponse plus lente, car le circuit de base reste ouvert. Vous pouvez ajouter un résistor entre base et émetteur pour augmenter la vitesse. Cependant, ce montage entraîne un effet de seuil, parce que le phototransistor ne conduit pas tant que la photodiode ne lui fournit pas un courant suffisant pour engendrer un V_{BE} adéquat aux bornes de la résistance de base. Dans les applications numériques, ce seuil peut s'avérer bien pratique, mais en analogique il constitue une non-linéarité indésirable.

Les figures 9.26D à S montrent des exemples de pratiquement toutes les sortes de photocoupleurs que vous pourriez jamais rencontrer. Le plus ancien (et le plus simple) est le 4N35, une paire LED et phototransistor dont le rapport de transfert en courant est de 40 %, quand on l'utilise comme phototransistor, et son retard au blocage (t_{off}), un paresseux 5 μ s dans une charge de 100 Ω . Le dessin vous montre comment l'utiliser. Une porte et un résistor lui procurent un courant de commande limité à 8 mA et une résistance de collecteur, relativement grande, garantit une

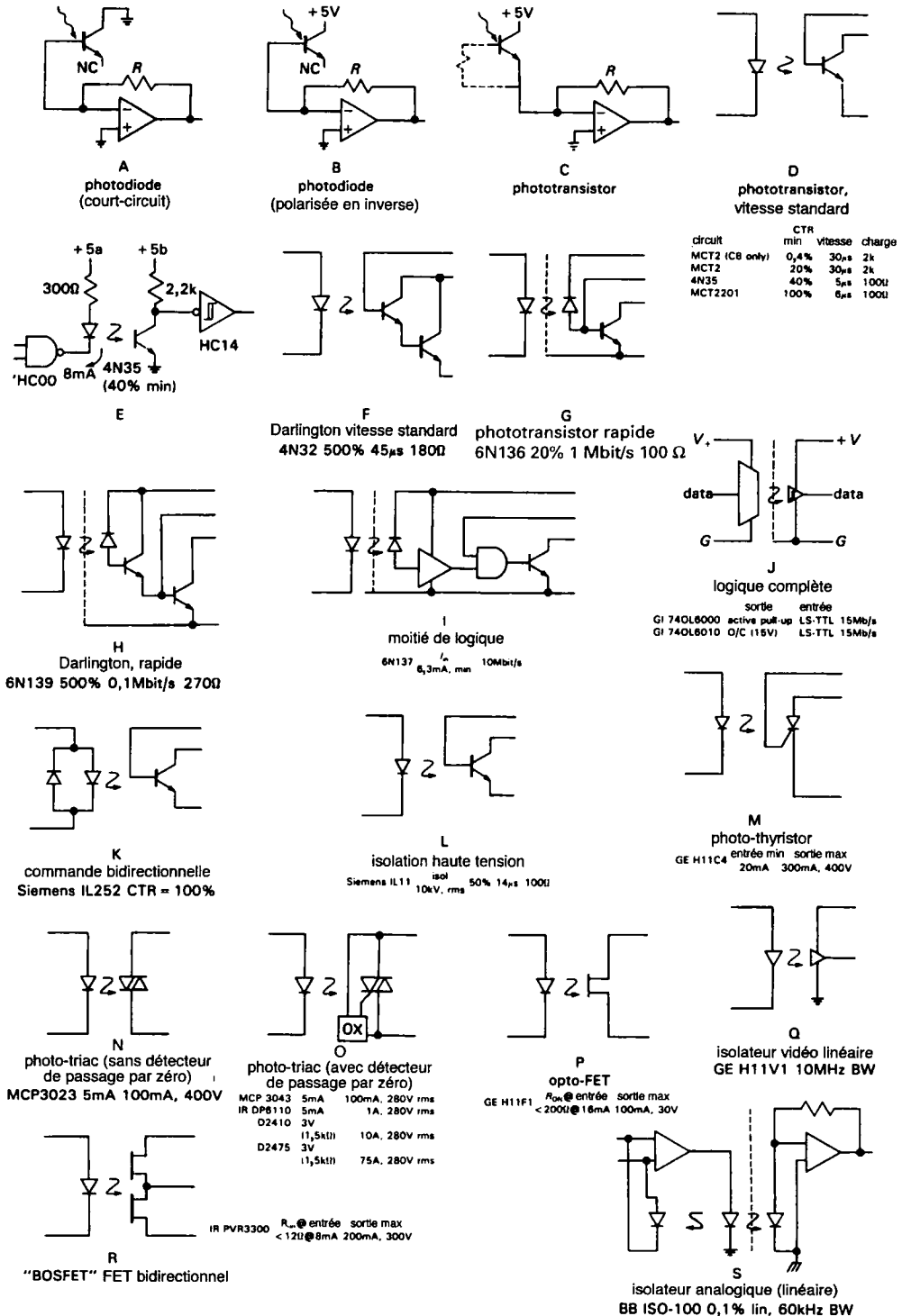


Figure 9.26 - Isolateurs optiques.

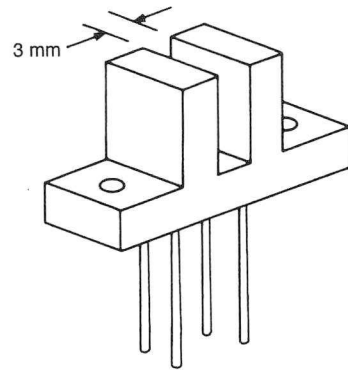
9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

commutation en saturation de la sortie entre les niveaux logiques. Remarquez l'utilisation d'un inverseur à trigger de Schmitt, une bonne idée ici, à cause des longs temps de commutation. On trouve des paires LED phototransistor dont le rapport de transfert en courant atteint 100 % ou plus (par exemple le MCT2201 dont le facteur β atteint 100 % au minimum). Vous pouvez aussi trouver des LED et photo-Darlington ; ils sont plus lents que les phototransistors ! Pour augmenter la vitesse, les fabricants utilisent parfois des photodiodes et des transistors séparés comme dans le 6N136, un phototransistor et le 6N139, un photo-Darlington.

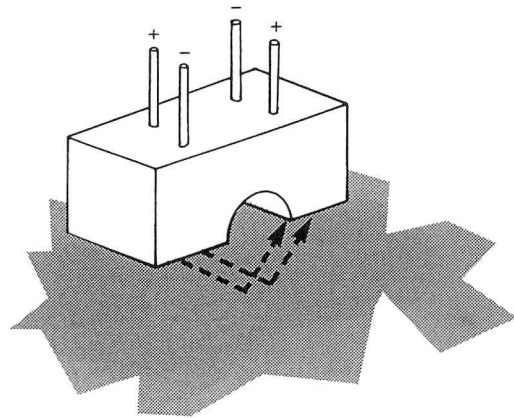
Ces coupleurs optiques sont bien beaux, mais parfois ennuyeux à utiliser parce qu'ils vous demandent des composants discrets à l'entrée et à la sortie. En outre, les charges d'entrée des portes logiques sont d'habitude poussées à leurs extrémités et les sorties à forçage passif souffrent d'une commutation lente et d'une médiocre immunité au bruit. Pour remédier à ces défauts, les magiciens du silicium nous offrent des photocoupleurs « logiques ». Le 6N137 de la figure 9.26I est à mi-chemin, il possède une diode à l'entrée, mais fournit un niveau logique à la sortie. Il vous faut toujours un grand courant d'entrée (spécifié à 6,3 mA minimum pour assurer la commutation de sortie). Mais à la sortie vous retrouvez des signaux logiques bien propres (bien qu'à collecteur ouvert) et des vitesses de 10 Mb/s. N'oubliez pas qu'il vous faut fournir une alimentation de +5 V au circuit de sortie interne. La série récente 74OL6000 de General Instruments (figure 9.26J) comble vos désirs. Elle accepte des niveaux d'entrée logiques, produit des niveaux de sortie logiques, aussi bien en *totem-pole* qu'en collecteur ouvert. Elle travaille à 15 Mb/s. En raison de leurs circuits logiques internes, à l'entrée comme à la sortie, les deux côtés de la puce réclament des tensions d'alimentation logiques.

La figure 9.26 poursuit sur le thème des variations LED et phototransistor. Le IL252 comporte une paire de LED montées tête-bêche de manière à accepter une commande en courant alternatif. Le IL11 procure une grande marge d'isolation (le boîtier suit) pour assurer une isolation d'au moins 10 kV_{eff}, comparés aux 2,5 kV_{eff} sur la plupart des autres photocoupleurs. Le

H11C4 est un photo-thyristor, utile lorsqu'il faut commuter des tensions et des courants élevés. Le MCP3023 remplace le thyristor unidirectionnel par un triac, qui est bidirectionnel. Il peut commander directement une charge en alternatif, comme dans la figure 9.15N. Lorsqu'on commande des charges alternatives, il est préférable de commuter au moment du passage par zéro de l'onde alternative, pour éviter les pics sur les lignes d'alimentation. On le réalise facilement par un photo-triac qui contient un commutateur au passage par zéro (qui inhibe la commande du triac jusqu'au prochain passage par zéro). Le MCP3043 utilise un tel circuit, comme d'ailleurs les relais à semi-conducteurs prévus pour des courants élevés. Le DP6110 « ChipSwitch » de IR est livré en boîtier DIP à seize broches (il y en a quatre man-



A



B

9-27

Figure 9.27 - A. Interrupteur optique.
B. Détecteur de proximité par réflexion.

quantes), tandis que les puissants D2410 et D2475 sont livrés sous boîtier de puissance dont les dimensions font 4,5 x 6 x 2,5 cm pour montage sur refroidisseur.

Les autres photocoupleurs de la figure 9.26 sont utilisables en signaux linéaires. Les séries H11F de coupleurs optiques à *FET* peuvent servir de résistance variable isolée comme d'interrupteur analogique isolé. Elles ne rencontrent aucun problème de compatibilité en tension, de verrouillage du type thyristor ou d'injection de charges. Vous pouvez les utiliser comme échantillonneurs-bloqueurs ou comme intégrateurs. Les séries PVR de « BOSFET » sont similaires, mais possèdent en outre une paire de *MOSFET* de puissance montés en série comme étage de sortie. Leur usage principal est la commande directe de charges alternatives à la manière d'un photo-triac. Le H11V1 est un isolateur vidéo linéaire qui dispose d'une bande passante de 10 MHz. Quant à l'ISO-100 de Burr-Brown, c'est un isolateur analogique astucieux, dans lequel la LED émet sur deux photodiodes appariées. L'une s'utilise dans une boucle de contre-réaction de manière à rendre linéaire la réponse de l'autre photodiode.

◇ Interrupteurs

On peut utiliser la technologie de la LED et du phototransistor comme détecteur de proximité ou de mouvement. Un « interrupteur optique » consiste en une LED couplée à un phototransistor disposés face à face en barrière optique à trois millimètres l'un de l'autre. Il peut détecter la présence d'une feuille opaque par exemple ou la rotation d'un disque à fentes. Une autre solution est constituée par une LED et un photodétecteur dirigés dans la même direction et qui détectent la présence dans le voisinage d'un objet réfléchissant (du moins la plupart du temps !).

Voyez la figure 9.27. Les interrupteurs optiques s'utilisent sur les lecteurs de disques et les imprimantes, pour détecter la fin de course des équipages mobiles ; vous pouvez aussi trouver des « codeurs rotatifs » qui fournissent un train d'impulsions en quadrature (deux sorties décalées de 90°) lorsque le disque tourne. Ils peuvent remplacer agréablement les commandes résistives de tableau (les poten-

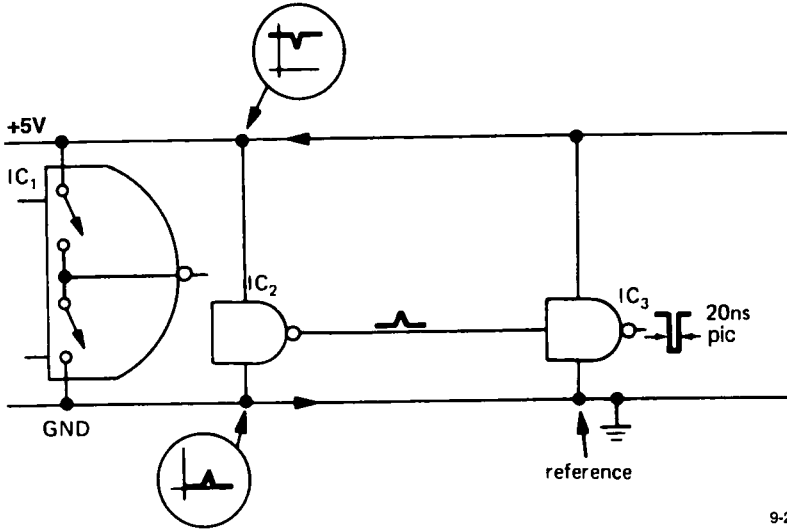
tiomètres), voir la section 11.09. Dans toutes les applications où vous envisagez l'utilisation d'un interrupteur optique ou d'un détecteur à réflexion, pensez aux détecteurs à effet Hall. Ils utilisent des détecteurs du champ magnétique à semi-conducteurs pour indiquer la proximité. Ils ont à présent remplacé presque totalement les rupteurs mécaniques dans les systèmes d'allumage automobile.

◇ Émetteurs et détecteurs

Nous avons déjà parlé des LED à propos des affichages et des coupleurs optiques. Une nouveauté en optoélectronique est la disponibilité de diodes laser à semi-conducteur très bon marché. Il s'agit d'une source de lumière réellement cohérente, contrairement à ce qui se passe dans une LED à diffuseur. Vous pouvez voir à quoi elles ressemblent en ouvrant le couvercle d'un lecteur de disque audionumérique portable. Les diodes laser coûtent environ vingt dollars, elles sont vendues par les firmes d'électronique (Matsushita, Mitsubishi, Sharp et Sony). Une diode laser normale fournit 10 mW de lumière à 800 nm (invisible, puisque dans le « proche infrarouge ») lorsqu'on lui envoie 80 mA, la tension directe aux bornes de la diode atteint alors 2 V. Le faisceau lumineux sort directement d'un minuscule point sur la puce en GaAlAs. Sa divergence est comprise entre dix et vingt degrés. Une lentille permet de le collimater pour former un faisceau parallèle ou encore un point focal extrêmement concentré. Les lasers à LED s'utilisent énormément en transmission par fibre optique.

Une autre technologie récente en émission, ce sont les réseaux de LED alignées à haute densité : trois cents émetteurs par pouce ou plus, destinés aux imprimantes à LED. Si cette technologie à semi-conducteur aboutit, elle remplacera probablement les imprimantes à laser, parce qu'elle est plus simple et plus fiable.

Dans le domaine des détecteurs, il y a d'autres options que la simple photodiode ou le phototransistor que nous avons vus précédemment, surtout si vitesse et sensibilité sont des facteurs importants. Nous verrons les diodes PIN, les CCD et les intensificateurs à la section 15.2.



9-28

Figure 9.28 - Bruit produit par le courant de masse.

SIGNAUX NUMÉRIQUES ET LONGS FILS

On rencontre des problèmes particuliers quand on essaie d'envoyer des signaux numériques sur câble ou entre différents appareils. Certains effets prennent une grande importance, comme la charge capacitive sur les signaux rapides, l'invasion d'interférences en mode commun et les effets des « lignes de transmission » (réflexions dues à une mauvaise adaptation d'impédance, cf. section 13.9). On doit souvent recourir à des techniques particulières ou à des circuits intégrés d'interface spécialisés pour assurer une transmission fiable des signaux numériques. Certains de ces problèmes peuvent même survenir sur une simple platine imprimée, aussi est-il souhaitable de posséder une bonne connaissance des techniques de transmission numérique. Nous allons commencer par envisager les problèmes au niveau de la platine. Ensuite, nous venons ceux qui se présentent lorsqu'il faut transférer des signaux entre platines, sur des bus de données et enfin entre appareils reliés par paires torsadées ou câbles coaxiaux.

9.11 Interconnexions sur platines

Courant transitoire dans l'étage de sortie

L'étage de sortie *push-pull* des circuits intégrés *TTL* et *CMOS* est formé d'une paire de transistors connectés entre V_+ et la masse. Quand l'état de sortie change,

les deux transistors sont conducteurs durant une brève période, pendant laquelle une impulsion de courant circule entre V_+ et la masse. Elle produit une pointe négative sur la ligne d'alimentation V_+ et un bref pic positif sur la ligne de masse. Cette situation est représentée à la figure 9.28. Supposons que IC_1 bascule, provoquant un courant instantané assez grand entre le +5 V et la masse, le long du trajet indiqué [avec des 74Fxx ou 74AC(T)xx, le courant peut atteindre 100 mA]. Ce courant, combiné à l'inductance des fils de masse et de V_+ , produit de courtes pointes de tension par rapport à la référence, comme indiqué. Ces pointes, qui peuvent être aussi brèves que 5 ns ou 20 ns, peuvent causer un tas d'ennuis. Supposons que IC_2 , un innocent spectateur, voisin de cette puce remuante, se trouve paisiblement au niveau bas et commande IC_3 , situé à quelque distance de là. Le pic positif sur la ligne de masse de IC_2 se répercute à sa sortie et s'il est assez grand, sera interprété par IC_3 comme un court passage au niveau haut. Donc sur IC_3 , à bonne distance du fauteur de troubles IC_1 , apparaît une impulsion logique de sortie de dimension normale et de toute bonne foi, prête à détourner du droit chemin un circuit qui, pour le reste, s'était toujours conduit de façon exemplaire. Il n'en faut pas plus pour faire basculer ou pour remettre à zéro un bistable et ce genre de pointe de courant est bien capable de jouer un tour pendable de cet acabit.

La meilleure thérapie dans un tel cas consiste à :

- utiliser de solides lignes de masse tout au long du circuit, voire un plan de masse (une face entière d'un circuit imprimé double, dévolue à la masse) et
- faire un usage intensif de condensateurs de découplage un peu partout.

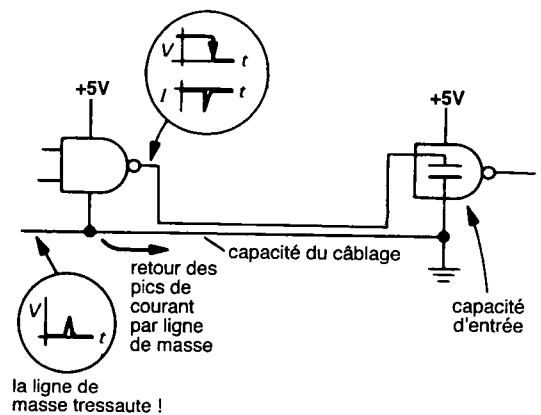
D'épaisses lignes de masse réduisent les pointes induites par le courant (inductance et résistance plus faible). Les condensateurs de découplage entre V_+ et la masse, dispersés sur le circuit, impliquent que le chemin parcouru par les pointes de courant est beaucoup plus court, donc la réduction d'inductance diminue leur amplitude (le condensateur fonctionne à la manière d'une source de tension locale, puisque sa tension ne change pas de manière appréciable au cours des brèves pointes de courant). Il est préférable d'utiliser un condensateur de $0,05 \mu\text{F}$ à $0,1 \mu\text{F}$ auprès de chaque circuit intégré, bien qu'un condensateur pour deux ou trois circuits intégrés puisse suffire. Ce n'est pas une mauvaise idée d'y ajouter çà et là quelques condensateurs de plus forte capacité, au tantale ($10 \mu\text{F}$, 20 V est une valeur convenable pour stocker l'énergie). À propos des condensateurs de découplage des lignes d'alimentation à la masse, ils sont toujours les bienvenus, qu'il s'agisse de circuits numériques ou linéaires. Ils diminuent, aux hautes fréquences, l'impédance des sources de tension et empêchent le couplage intempestif de signaux entre circuits à travers l'alimentation. Des lignes d'alimentation non découplées peuvent entraîner les circuits dans des comportements délictueux, provoquer des oscillations et, chez vous, de sérieux maux de tête.

Charges capacitives et pointes de tension

Même si les alimentations sont découplées, vos difficultés ne sont pas terminées pour autant, la figure 9.29 vous montre pourquoi. Le circuit numérique voit la capacité parasite du câblage et celle d'entrée de la puce qu'il commande (5 à 10 pF normalement) comme partie intégrante de sa charge totale. Pour réaliser une transition rapide entre états, il doit pomper ou envoyer un courant important dans cette charge, selon la formule $I = C(dV/dt)$. Considérons par exemple une puce 74ACxx (5 V de débattement

en 3 nanosecondes) qui commande une charge capacitive totale de 25 pF (équivalente à 3 ou 4 portes logiques reliées par des fils très courts). Le courant, pendant la transition logique, est de 40 mA , à peu près tout ce que la puce de commande est capable de délivrer ! Ce courant retourne à la source via la masse (pour une transition de haut en bas) ou la ligne $+5 \text{ V}$ (pour une transition de bas en haut) en produisant, côté récepteur, ces jolies petites pointes que l'on a vues précédemment. [N.d.T. : Pour vous faire une idée de la grandeur de ces phénomènes, considérez que l'inductance du câblage est grosso modo de 5 nH/cm . Une longueur de $2,5 \text{ cm}$ de câblage qui conduit le courant de cette transition logique engendrerait donc une pointe de $V = L(dI/dt) = 0,2 \text{ V}$].

S'il se fait précisément que la puce est un octuple tampon et qu'une demi-douzaine de transitions se produisent simultanément, la pointe sur la masse vaudra plus d'un volt (voir la figure 8.95). Une pointe de ce type sur la masse (généralement de moindre envergure) se rencontre à proximité de la puce émettrice, précisément là où les pointes de courant bouclent à la masse via sa capacité d'entrée.



9-29

Figure 9.29 - Bruit sur la masse dû au courant dans une charge capacitive.

Dans un système synchrone où un grand nombre de circuits produisent des transitions au même moment, les conditions de bruit peuvent devenir tellement sévères que le circuit ne fonctionne plus comme il devrait. C'est particulièrement vrai sur les grandes

platines qui présentent de longues interconnexions et souffrent de longs parcours de masse. Il se peut que le circuit ne déraille qu'à certains moments, lorsqu'un grand nombre de lignes de données ont la malencontreuse idée de commuter de haut en bas simultanément, en produisant un très grand courant de masse instantané. Cette sorte de sensibilité à des configurations particulières de données est caractéristique des problèmes de bruit induit. Une excellente raison de faire tourner très régulièrement des tests de mémoire sur les systèmes à microprocesseurs (où vous avez généralement seize lignes de données et vingt-quatre d'adresse qui sautillent joyeusement en tous sens dans une folle farandole).

La meilleure approche consiste à utiliser de plantureux chemins de masse (pour leur inductance réduite), de préférence en leur réservant une des couches internes d'un circuit imprimé multicouches (voir le chapitre 12) ou au moins en disposant les chemins de masse en forme de grillages perpendiculaires sur les deux faces d'une platine ordinaire. Il est indispensable de prévoir un grand nombre de condensateurs de découplage. Les problèmes sont moins sévères dans le cas de la CMOS sous haute tension (à cause des flancs lents). À l'inverse, ils sont plus graves dans le cas des familles logiques plus rapides *F*, *AS* et *AC(T)*. En réalité, les familles *AC(T)* sont tellement enclines aux pointes dynamiques de courant que certains fabricants (Texas Instruments en tête) ont abandonné le célèbre arrangement des broches d'alimentation dans les coins en faveur d'une configuration dans laquelle l'alimentation s'applique au milieu de la puce, parce qu'elle réduit l'inductance des fils de connexions internes du circuit. Pour améliorer encore la situation, ils utilisent jusqu'à quatre broches adjacentes pour réduire l'inductance de masse. En raison de ces problèmes de bruit, mieux vaut ne pas utiliser une famille logique plus rapide que nécessaire. C'est la raison pour laquelle nous recommandons la logique *HC* plutôt que *AC* pour un usage général.

9.12 Connexions entre platines

Quand des signaux logiques voyagent d'une platine à l'autre, le risque de difficultés se multiplie rapidement. Il y a davantage de capacités dans le câblage ainsi que des chemins de masse plus longs via câbles, connecteurs, prolongateurs, etc.

Il en résulte que les pointes induites sur la masse par les courants de commande au moment des transitions logiques sont généralement plus grandes et plus gênantes. Mieux vaut éviter, si possible, de propager entre platines des signaux d'horloge à grande sortance et les connexions de masse doivent être robustes vers chaque carte individuellement. S'il faut transférer des signaux d'horloge d'une platine à l'autre, il est avantageux d'utiliser une porte comme tampon d'entrée sur chacune d'elle. Dans les cas extrêmes, vous serez même éventuellement contraint de recourir à des circuits de commande et de récepteurs de ligne, ainsi que nous le verrons plus loin. En tout cas, mieux vaut s'arranger pour conserver ensemble les circuits critiques sur une même platine où l'on peut contrôler l'inductance des lignes de masse et maintenir la capacité du câblage à un minimum. Il ne faut surtout pas sous-estimer les problèmes que l'on rencontre en dispersant des signaux rapides sur différentes platines : ils peuvent provoquer les migraines les plus graves de tout le projet !

9.13 \diamond Bus de données

Quand différents sous-ensembles sont connectés entre eux par bus de données (nous en parlerons plus abondamment dans les chapitres 10 et 11), le genre de problème que nous venons de mentionner s'aggrave encore. En outre, un nouveau facteur entre en jeu, les effets de ligne de transmission causés par la longueur et l'inductance des lignes elles-mêmes. Dans l'environnement des puces *ECL* les plus rapides (*ECL III*, *ECL 100K* dont les temps de montée sont inférieurs à la nanoseconde), ces effets sont tellement graves qu'un parcours de signal de quelques centimètres doit déjà être considéré comme une ligne de transmission à terminer convenablement !

L'approche la plus adéquate des systèmes de bus de données d'une longueur conséquente (quelques dizaines de centimètres ou plus) est probablement

l'emploi d'une carte mère dotée d'un plan de masse. Comme nous le verrons au chapitre 12, une carte mère n'est rien d'autre qu'une platine imprimée garnie de connecteurs enfichables aptes à recevoir d'autres cartes pour constituer un ensemble logique. La carte mère est une solution économique au problème d'interconnexion des platines et, si elle est bien réalisée, elle est aussi préférable d'un point de vue électrique. Des fils qui courent à proximité d'un plan de masse présentent une plus faible inductance et une moins grande tendance au couplage capacitif vers les lignes de signal adjacentes. Une bonne façon d'organiser simplement une carte mère est donc de placer les lignes de signal sur une face, l'autre face étant constituée d'un plan de masse continu (bien que les circuits imprimés double face soient d'usage fréquent, on a de plus en plus tendance, dans le cas de circuits compliqués, à utiliser des platines multicouches).

Une dernière remarque à ce propos : en désespoir de cause, il reste la tentation de placer un condensateur directement aux bornes d'entrée de la porte commandée par une longue ligne lorsque des effets de ligne de transmission, comme surséquences ou pics sur la masse, vous en ont fait voir de toutes les couleurs. Nous y avons cédé nous-mêmes, mais nous déconseillons ce remède peu élégant. En effet, il a pour seul effet de compliquer davantage le problème des grands courants de masse au moment des transitions logiques (section 9.11).

◊ Terminaison de bus

Lorsqu'on utilise un bus d'une certaine longueur, il est d'usage de « terminer » les lignes de signal à l'autre bout par une résistance bouclée sur une des lignes d'alimentation. Comme nous le verrons au chapitre 13, les longues paires de fil ou les câbles coaxiaux ont une « impédance caractéristique », Z_0 . Quand le câble est refermé sur cette impédance (qui est toujours une résistance), le signal qui l'a parcouru est entièrement absorbé sans réflexion d'aucune sorte. Toute autre valeur de terminaison, y compris le circuit ouvert, provoque des ondes réfléchies dont l'amplitude et la phase dépendent du déséquilibre d'impédance. Les largeurs de conducteurs et l'espacement généralement utilisés sur les circuits

imprimés produisent une impédance caractéristique voisine de 100Ω , ce qui est proche également de l'impédance caractéristique des paires torsadées composées de fils ordinaires isolés d'un calibre 24 environ [$0,2 \text{ mm}^2$].

Une manière très répandue de terminer un bus TTL est d'utiliser un diviseur de tension entre le +5 V et la masse. De cette façon, le niveau logique haut est maintenu aux environs de +3 V, ce qui entraîne moins de débatement (et donc moins de courant dans la capacité de charge) pendant les transitions logiques. La combinaison d'une résistance de 180Ω au +5 V et de 390Ω à la masse est habituelle (figure 9.32). Une autre méthode qui fonctionne très bien, tant en TTL qu'en CMOS, est d'utiliser une terminaison en alternatif composée d'une résistance et d'un condensateur en série allant de la ligne de données à la masse (figure 9.30). La valeur de la résistance doit être proche de l'impédance caractéristique du bus (d'habitude 100Ω), la valeur du condensateur doit être choisie pour assurer une faible réactance capacitive à une fréquence égale à l'inverse du temps de montée (d'une façon générale, une capacité de 100 pF convient très bien).

Commande de bus

Quand on commande des lignes de bus d'une certaine longueur ou à grande sortance, il est nécessaire d'employer des fonctions logiques spéciales qui fournissent un grand courant de sortie. Les types les plus répandus sont :

Type	Description
74365-8	sextuple à 3 états
741004/34	sextuple à 2 états
7411004/34	sextuple à 2 états, broches en regard
74240-4	octuple à 3 états
74540-1	octuple à 3 états, broches en regard
74827-8	décuple à 3 états, broches en regard
Famille	Courant (source/drain) [mA]
74LS	24/15
74AS, 74F	64/15
74AS1xxx	48/48
74HC(T)	6/6
74AC(T)	24/24
Am298xx	48/24

Les Anglo-saxons utilisent le terme « broadside », que l'on peut traduire par « à la bordée », pour désigner une puce dont les broches d'entrée et de sortie sont exactement en regard les unes des autres. Il existe aussi des circuits émetteurs-récepteurs (on propose aussi le néologisme trancepteur) d'une capacité de commande comparable. Ils peuvent tamponner les données dans les deux directions en utilisant des paires de tampons à trois états, montés tête-bêche pour chaque ligne de données. Une broche supplémentaire commande la direction dans laquelle les données sont transmises, cf. tableaux 8.4 et 8.5 pour un aperçu plus détaillé de ces modèles.

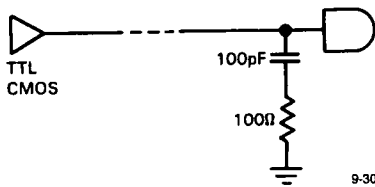


Figure 9.30 - Terminaison en alternatif.

9.14 Commande de liaisons par câbles

Vous ne pouvez pas transporter de signaux numériques d'un appareil à un autre en tirant simplement un conducteur entre eux, parce qu'un système pareil est susceptible de capter des interférences (comme il en propage lui-même aussi). D'habitude, on conduit les signaux numériques sur des câbles coaxiaux, des paires torsadées, des câbles plats en nappe (parfois entourés d'un écran ou d'un plan de masse), des faisceaux à connecteurs multiples et, de plus en plus, des fibres optiques. Nous reverrons les câbles coaxiaux (on les appelle affectueusement « coax ») dans le chapitre 13 en relation avec les techniques radiofréquence. Mais ici, nous voudrions décrire quelques méthodes utilisées pour transmettre des signaux numériques entre boîtes noires électroniques, car ces méthodes constituent une part importante des interfaces numériques. Dans de nombreux cas, il existe des circuits intégrés spécialisés d'émission et de réception pour vous aider dans ce travail.

RS-232

Pour des transmissions relativement lentes (quelques milliers de bits par seconde), au moyen de simples câbles multiconducteurs, le très populaire standard RS-232C (ou le plus récent RS-232D) est bien pratique. Il prévoit des niveaux bipolaires de ± 5 V à ± 15 V (des tensions d'alimentation positives et négatives sont requises pour l'émetteur mais généralement pas pour le récepteur) et les récepteurs permettent souvent la commande de l'hystérésis et du temps de réponse pour des environnements particulièrement bruyants. En RS-232, on peut utiliser des câbles multiconducteurs sans aucun blindage, car les émetteurs sont délibérément limités à une vitesse de balayage maximale de 30 V/ μ s, pour diminuer la diaphonie. Outre le tandem des quadruples émetteurs-récepteurs compatibles TTL des débuts (les 1488/1489), on trouve maintenant une sélection de puces améliorées, y compris des versions à basse puissance (LT 1032, 1039 et MC 145406, cf. section 14.17) et des versions qui travaillent en simple tension d'alimentation de +5 V (MAX-232 et la série LT 1130 ainsi que le LT 1080). Ces derniers disposent d'un convertisseur de tension intégré à condensateurs commutés pour fabriquer la tension négative nécessaire. La figure 9.31 montre la manière de s'en servir. On utilise très largement la norme RS-232 dans les communications entre ordinateurs et terminaux à des débits de données normalisés qui s'étendent de 110 à 38 400 bits par seconde. Le standard complet prévoit même le brochage à utiliser sur un connecteur sub-miniature type D à 25 broches que l'on utilise couramment pour le transfert de données codées en ASCII, comme nous le verrons dans la section 10.19.

Commande directe par la logique à 5 V

De la même façon que pour les bus de données, il est possible de commander des lignes d'une longueur modérée directement par niveaux logiques. En général, on utilise des portes à fort courant (voyez ci-dessus la liste des pilotes de bus). La figure 9.32 montre quelques méthodes employées. Dans le premier circuit, un tampon (qui peut être à collecteur ouvert) commande une ligne accordée. C'est un trigger de Schmitt qui est employé comme récepteur pour assurer une meilleure immunité au bruit. Si précisé-

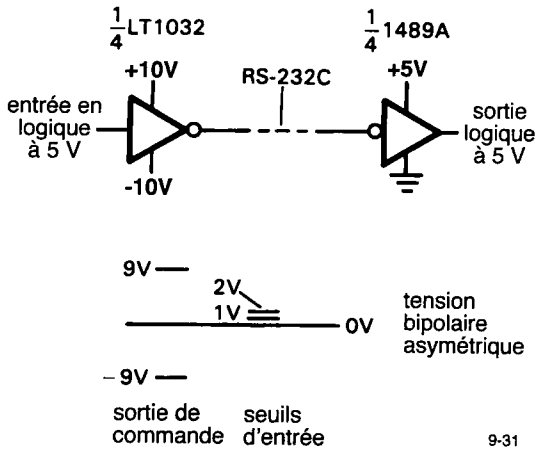


Figure 9.31 - Émetteur et récepteur de ligne à haute immunité au bruit pour RS-232.

ment le bruit est un problème important, on peut faire usage du réseau RC de ralentissement illustré par le second circuit, en adaptant la constante de temps RC (et le débit transmis !) pour obtenir une bonne immunité au bruit. Dans ce circuit, le trigger de Schmitt est essentiel. Le dernier exemple montre un puissant tampon $CMOS$ en commande d'une ligne équipée d'une terminaison en alternatif et d'un trigger de Schmitt, $CMOS$ également, comme récepteur.

L'attaque directe par la logique fonctionne sur des distances faibles (disons trois mètres) de paires torsadées, de câbles plats en nappe ou coaxiaux. À cause des commutations rapides, le couplage capacitif sur les lignes pose problème. Le remède habituel est d'alterner lignes de signal et lignes de masse sur les câbles plats ou de constituer des paires, une ligne signal et une ligne de masse, de préférence torsadées. Ce problème de rayonnement des signaux ruine pratiquement tout espoir de commander directement par la logique un faisceau de câbles multiples. Dans la section suivante, nous verrons quelques intéressantes photos d'écran de l'oscilloscope pour illustrer le problème. Nous y verrons aussi une autre solution appelée la commande logique différentielle.

Note importante : N'essayez jamais d'attaquer de longues lignes par des circuits synchrones non tamponnés (bascules, monostables, compteurs, certains registres à décalage). La charge capacitive et les effets de la ligne de transmission causeraient un fonctionnement erratique ou complètement erroné. Un composant tamponné contient un étage de puissance intercalé entre la logique interne et les broches de sortie. De ce fait, la puce ne voit pas le signal réellement présent (et dégradé) sur les lignes de sortie et le problème est évité.

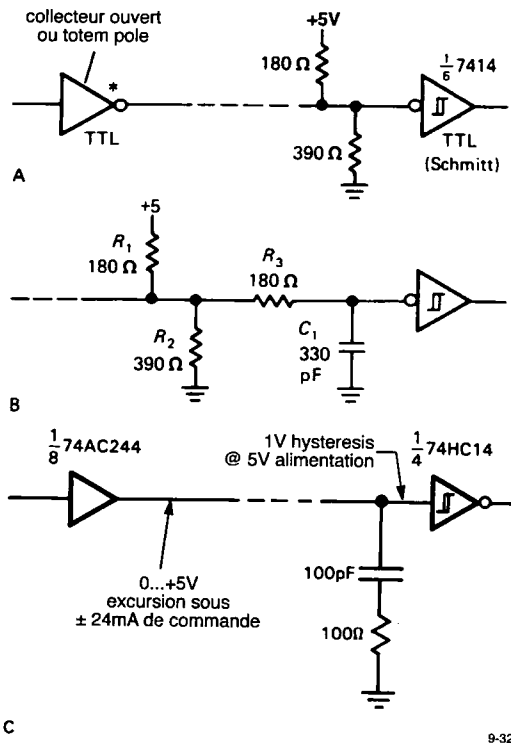
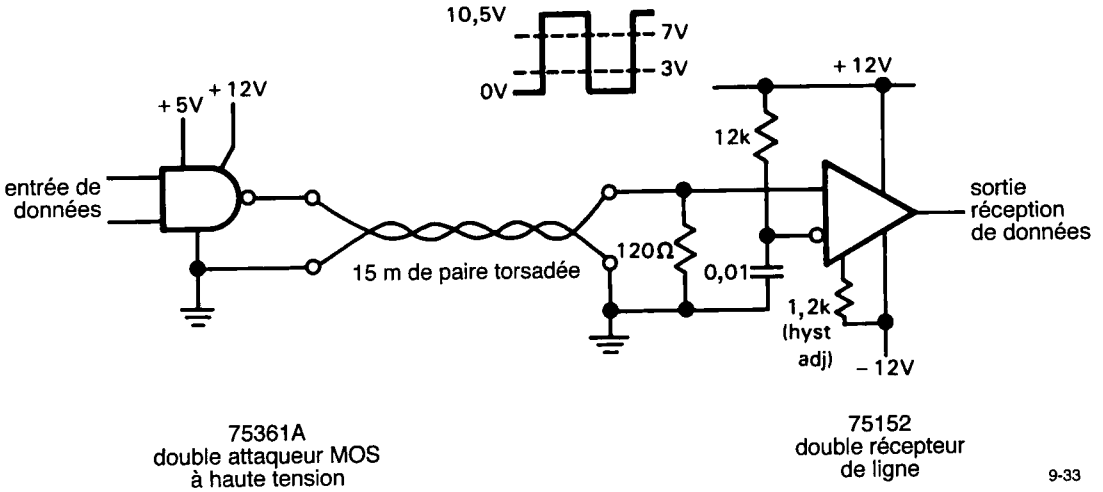


Figure 9.32 - Utilisation d'une terminaison en commande par signaux logiques.

◇ **Commande en logique à haute tension.**

Quand on utilise directement la logique pour envoyer des signaux sur câbles, on peut améliorer l'immunité au bruit en augmentant l'amplitude du signal. La figure 9.33 montre un exemple, le 75361A, un amplificateur TTL vers MOS en générateur d'excursion logique à 12V pour une ligne en paire torsadée. Le récepteur est un 75152 qui vous permet de régler le seuil (sa résistance d'entrée est d'environ 9 k Ω , donc



9-33

Figure 9.33 - Un circuit de commande de liaison par câble à haute tension améliore l'immunité au bruit.

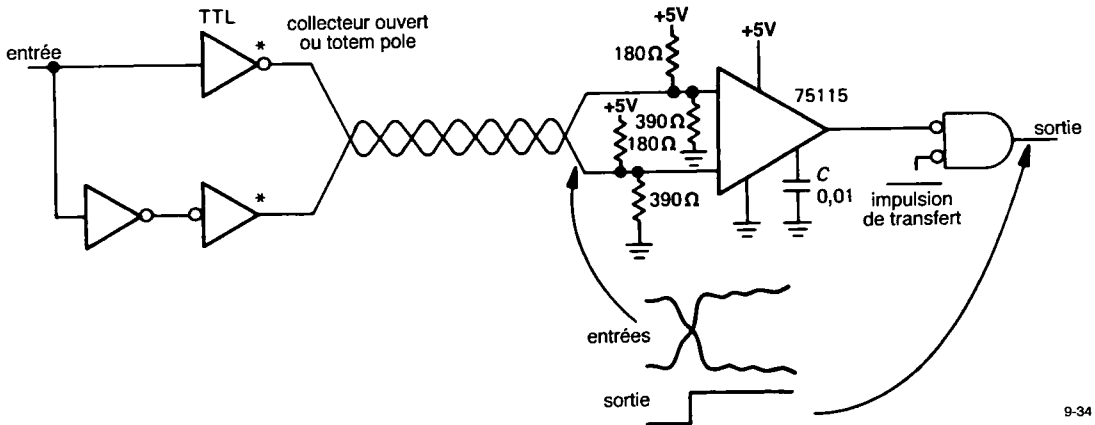
la résistance de polarisation de 12 kΩ fixe le seuil à +5 V) et également l'hystérésis (ajustée ici à ± 2 V). La terminaison de ligne de 120 Ω correspond à l'impédance caractéristique d'une paire torsadée.

◇ **Commande trapézoïdale.**

National fabrique un émetteur-récepteur de ligne (DS3662 et la série DS3890) qui combine un pilote à temps de transition contrôlé et un récepteur à temps de réponse contrôlé pour réduire le problème de couplage capacitif avec les lignes adjacentes. Il est censé attaquer des lignes terminées par le réseau décrit à la figure 9.32.

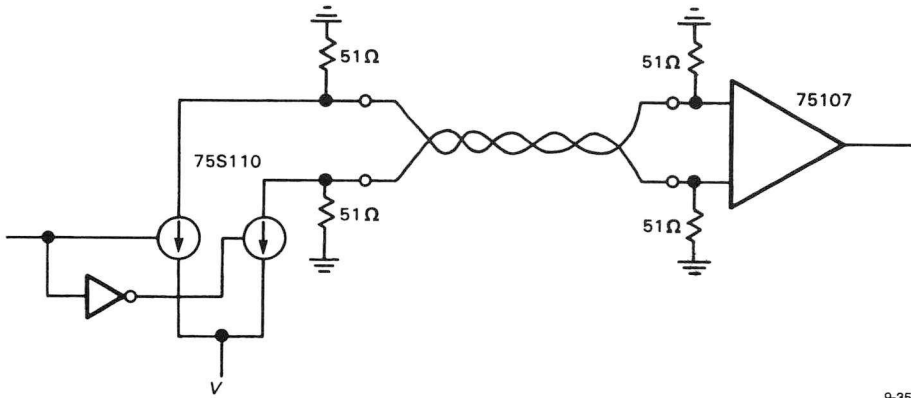
Commande différentielle, la norme RS-422

On atteint une bien meilleure immunité au bruit en utilisant des signaux différentiels Q et \bar{Q} sur paires torsadées et, à l'autre bout, un récepteur différentiel (figure 9.34). Dans cet exemple, deux inverseurs *TTL* attaquent, par le signal logique et son complément, une paire torsadée avec terminaison. De l'autre côté, un 75115, un récepteur de ligne différentiel, régénère des niveaux *TTL* propres au départ de cet embrouillemeni. Nous avons choisi des amplificateurs *TTL* bipolaires plutôt que des *CMOS* à cause de leur meilleure résistance aux dégâts produits par l'électricité statique et aux phénomènes de verrouil-



9-34

Figure 9.34 - Émetteur et récepteur de ligne en mode différentiel pour de la logique *TTL* rapide.



9-35

Figure 9.35 - Commande différentielle en courant et récepteur à terminaisons.

lage de type thyristor, à cause des réflexions dans la ligne de transmission. Ce schéma fournit une excellente réjection du mode commun et produit des niveaux logiques bien nets à partir de signaux de ligne d'une apparence parfaitement horrible. Cette forme d'onde vous donne une idée de ce qu'on peut trouver sur une ligne individuelle de signal dans un système encore relativement sage. Chacun des signaux a tendance à se bosseler et à se dandiner, cependant, il reste généralement monotone lors des transitions, c'est-à-dire qu'il ne s'inverse pas.

Le 75115 est un exemple de récepteur de ligne à réglage du temps de réponse. Le 75152, un autre récepteur différentiel permet, de son côté, le contrôle de l'hystérésis. Pour sa tranquillité d'esprit, il est

toujours intéressant de prendre un récepteur avec hystérésis (et une constante de temps réglable), en raison des formes d'ondes bizarres que ces récepteurs sont appelés à reconnaître.

◇ *Commande à drain de courant.*

Les puces comme le 75S110 et le MC3453 ont des sorties à drain de courant commuté, utilisables en sorties simples ou en mode différentiel, comme dans la figure 9.35. Le 75107 est le circuit récepteur différentiel correspondant, normalement utilisé avec la terminaison indiquée. Certains circuits de commande sont capables de travailler à plusieurs sur une ligne différentielle commune par un système à temps partagé, grâce au fait que leurs sorties peuvent être désengagées, mises à haute impédance, par le jeu de

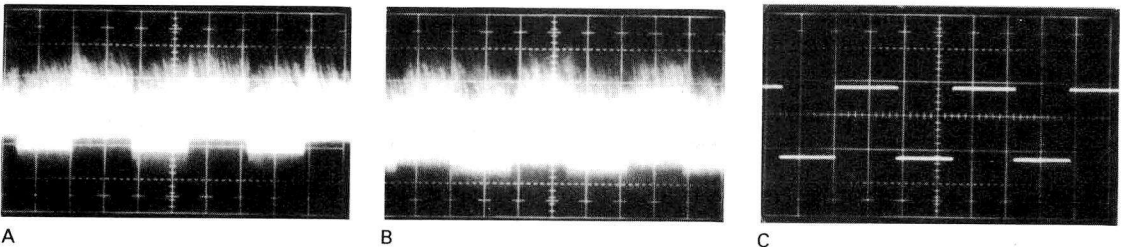


Figure 9.36 - Clichés d'écran de l'oscilloscope démontrant l'excellente immunité au bruit des lignes de transmission différentielles. (Source : Texas Instruments, Inc., Dallas, Texas)

- A. Entrée (+) du récepteur.
- B. Entrée (-) du récepteur.
- C. Sortie du récepteur.

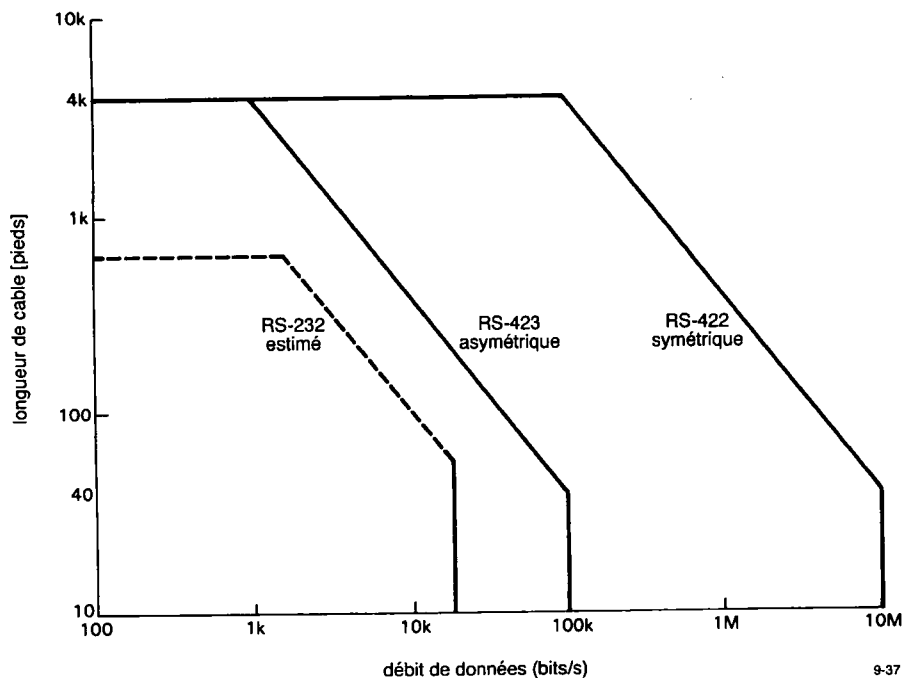


Figure 9.37 - Débit de données en communication série en fonction de la longueur.

la validation à « trois états ». Dans ce cas, les terminaisons de chaque amplificateur sont omises et transférées au bout de ligne le plus éloigné du récepteur.

Notre expérience nous a montré que les étages de commande différentiels à drain de courant autorisent des débits de données réellement impressionnants, probablement à cause de la haute impédance du drain de courant qui assure que le câble est toujours terminé sur son impédance caractéristique, quel que soit l'état de l'étage de commande. Les fiches de caractéristiques annoncent des débits de plus de 1 Mb/s sur des lignes d'une longueur de quelque six cents mètres et capables d'atteindre 10 Mb/s sur une centaine de mètres.

Les copies d'écran d'oscilloscope de la figure 9.36 montrent l'efficacité des pilotes à drain de courant différentiels dans l'élimination des problèmes de bruit en mode commun. Dans cet exemple, un signal de 50 mV_{cc} est contaminé par un bruit en mode commun de 4 V_{cc}.

RS-422/423

Il s'agit d'une norme de transmission de données prévue pour remplacer le RS-232 bien connu, principalement sur paires torsadées ou câbles plats. Elle peut s'utiliser en mode asymétrique (RS-423, 100 Kb/s maximum) et symétrique (RS-422 10 Mb/s). En mode asymétrique, on utilise des signaux bipolaires ± 5 V dont la vitesse de balayage est contrôlée comme dans le cas du RS-232. En mode symétrique, on utilise des niveaux similaires au TTL unipolaire (avec des tensions d'alimentation de +5 V des deux côtés) sans limitation de la vitesse de balayage. La figure 9.37 montre quel débit on peut réellement atteindre en fonction de la longueur de la ligne. Une série très répandue d'émetteurs-récepteurs de ligne à la norme RS-422/3 est le 24LS30-34 de chez AMD, largement repris par d'autres fabricants. Le récent 75ALS192/4 et le DS34F30/80 annoncent des performances améliorées pour une puissance moindre. Nous avons utilisé la norme RS-422 avec du câble plat à paires torsadées. Dans une application, nous voulions relier les ports parallèles et les signaux

de commande d'un ensemble de 144 cartes à micro-processeurs dans un réseau en étoile. Nous avons réalisé neuf groupes de seize cartes de processeur, chaque groupe comportait une carte d'interface échangeant des signaux *TTL* avec les processeurs. Les neuf cartes d'interface étaient reliées entre elles par un ordinateur externe utilisant la norme RS-422 en mode différentiel. La longueur totale des câbles faisait environ 7,5 m ; ils étaient terminés par des résistances en pont de 100 Ω sur chaque paire et à chaque bout. Le système complet était particulièrement net et fiable, nos débits de données atteignaient le mégabit par seconde.

Nous nous prononçons en faveur de la transmission de signaux en mode différentiel partout où la fiabilité et l'immunité au bruit sont des facteurs importants. Les signaux différentiels induisent un très faible couplage (diaphonie) grâce à l'effet de suppression mutuelle. L'usage de paires torsadées, plutôt que de câbles plats, en améliore encore l'efficacité.

La figure 9.38 montre quelques formes d'ondes mesurées tant sous RS-422 qu'en commande logique directe, en utilisant soit du câble plat ordinaire, soit du câble plat à paires torsadées (il s'agit de câble plat au départ dont les paires sont torsadées sur des longueurs de cinquante centimètres entre lesquelles le câble est ramené en nappe jointive, sur une longueur de cinq centimètres, pour permettre d'y placer un connecteur). En RS-422, nous avons utilisé un câble de trente mètres, attaqué par un signal à 100 kHz de 6 V_{CC} sur une paire, la paire adjacente servant à mesurer la diaphonie. Chacune était terminée correctement. Pour l'attaque logique directe nous avons utilisé des émetteurs 74LS244 fonctionnant à 1 MHz sur des câbles de trois mètres avec ou sans terminaison comme indiqué. Les formes d'onde laissent clairement apparaître que le RS-422 est très sûr, même pour de grandes longueurs de câble tandis que l'attaque logique directe est médiocre, même sur de courtes longueurs. Bien que les choses s'améliorent un peu en terminant les câbles correctement et en utilisant du câble plat muni d'un plan de masse continu, à notre étonnement, les paires torsadées ne se sont pas mieux comportées que le câble plat en attaque logique directe. Les récepteurs de ligne différentiels

donnent toute satisfaction tant que le signal reste dans la plage de tension de mode commun permise, d'habitude quelques volts (± 3 V pour le 75108). Pourtant sur les longues lignes, il arrive que cette plage de mode commun soit dépassée côté récepteur, soit à cause du bruit à haute fréquence, soit en raison de différences de tension par rapport à la masse en basse fréquence (dues au secteur). Si le problème n'est pas trop grave, vous pouvez utiliser deux diviseurs résistifs à l'entrée du récepteur ou un récepteur équipé de son propre atténuateur, par exemple le 26LS33, un récepteur à la norme RS-422 qui tolère ± 15 V en mode commun.

Pour les très longues lignes ou dans un environnement fort bruyant, la solution habituelle est le transformateur de couplage. Bien sur, avec des transformateurs, vous ne pouvez pas envoyer de niveaux logiques continus. Il vous faut coder les données d'une certaine manière, par exemple en utilisant un signal « porteur ». Les réseaux locaux (section 10.21) utilisent couramment le couplage par transformateur.

◊ « TAXI chip » d'AMD

AMD a présenté une paire fort intéressante d'émetteurs-récepteurs différentiels, les AM7968/9 comportant toute une gamme de registres embarqués pour la commodité d'emploi (figure 9.39). Par exemple, vous pouvez considérer le circuit émetteur comme un verrou à huit bits avec signal d'activation et de mise en liaison. Dans ce mode, la puce convertit les octets en données sérielles, y ajoute les bits de synchronisation nécessaires, transmet les données sur ligne sérielle et reconstruit les octets à l'autre extrémité. Aux yeux de l'utilisateur, la liaison ressemble à un simple registre parallèle. Ces puces comportent les étages de commande de câble et les récepteurs. Pour une impédance de 50 Ω , ils fonctionnent sous tension d'alimentation unique de +5 V et sont rapides : le produit vitesse-densité atteint 32 à 100 Mb/s (4 à 12,5 Mo/s). Le « TAXI chip » est prévu pour des liaisons de données à haute vitesse en usage général, tant en continu qu'en alternatif. Il s'accommode de toutes les voies de transmission : le câble, la paire torsadée ou le coaxial, permet le couplage par transformateur ou même la liaison par fibres optiques.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

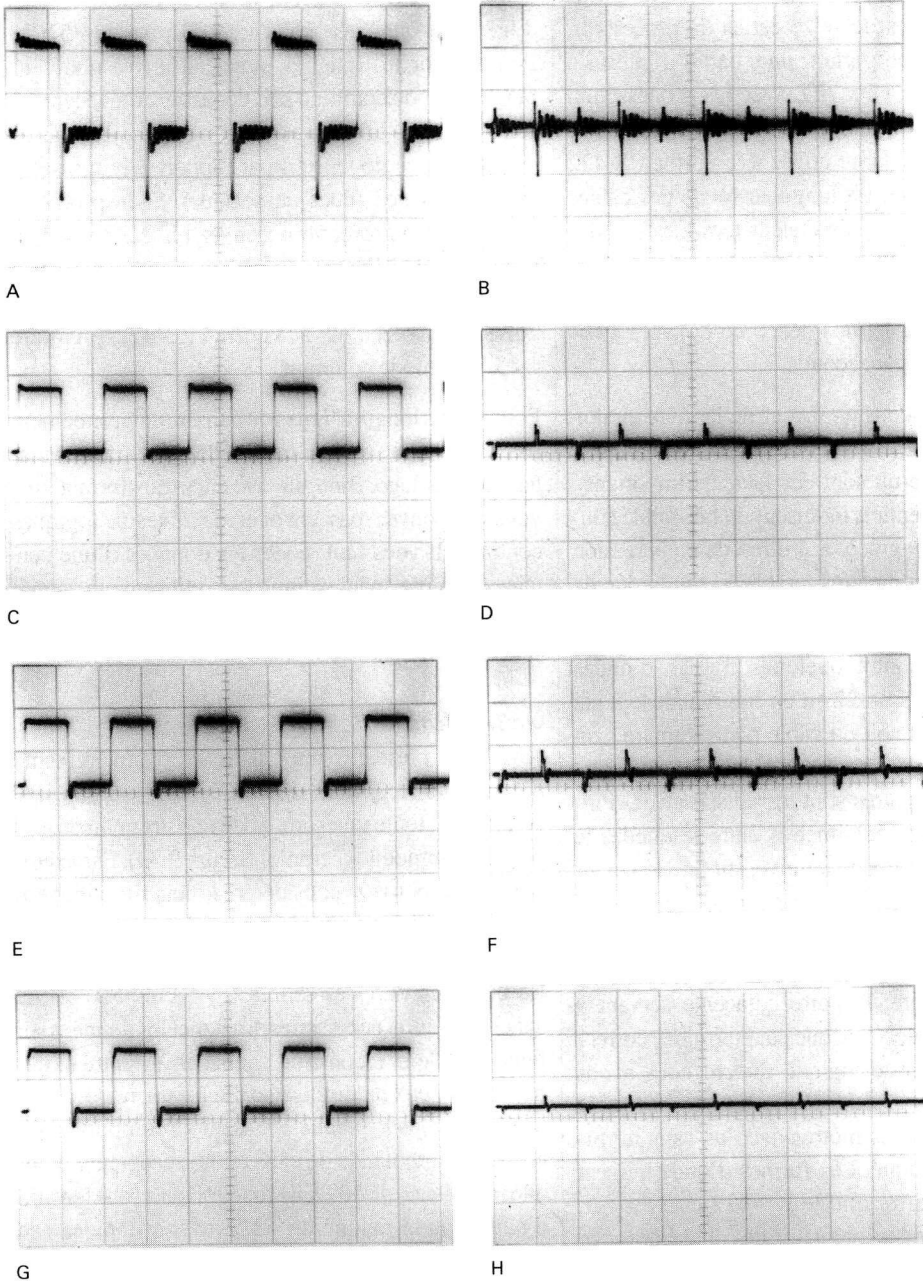


Figure 9.38 - Dégradations et diaphonie dans les signaux numériques.

A. Onde carrée TTL à 1 MHz, sur 3 m de câble plat souple, avec alternance de signaux et de masses, sans terminaisons ; 1 V/div.

B. La paire voisine de A, maintenue à un niveau TTL bas.

C, D. Comme A et B, mais avec terminaisons de 220 Ω et 330 Ω reliées au +5 V.

E, F. Comme C et D, mais sur paires torsadées au lieu de câble en nappe.

G, H. Comme C et D, mais sur câble plat avec plan de masse.

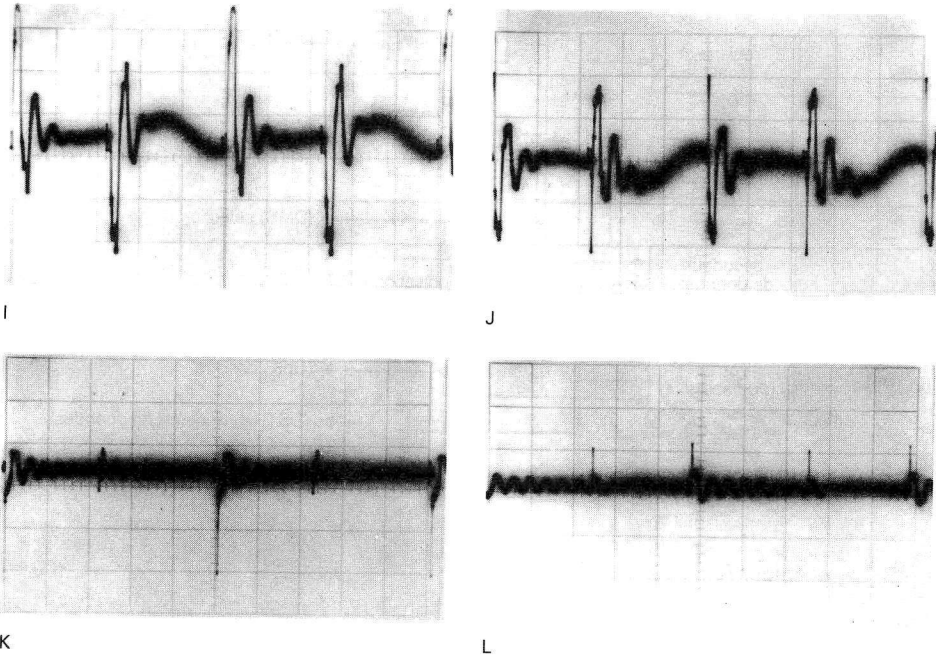
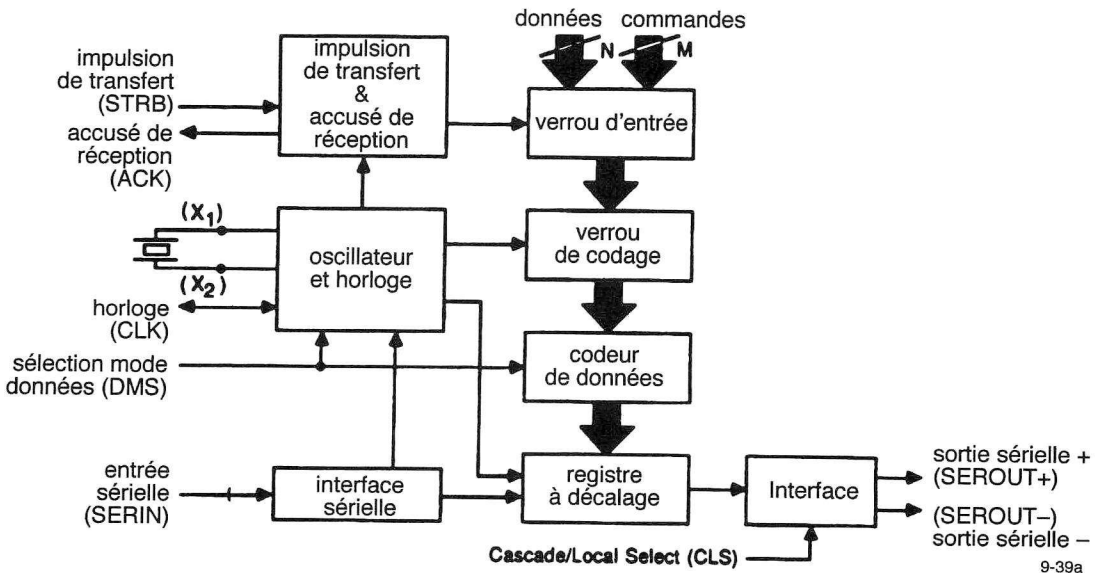


Figure 9.38 (suite) -

I. Une paire RS-422 à bas niveau, sur 30 m de câble en nappe, adjacente à une autre paire transmettant une onde carrée à 100 kHz en mode différentiel ; 0,1 V/div. Notez le changement d'échelle.

J. Comme I, mais les signaux séparés par une paire à la masse.

K, L. Comme I et J, mais sur câble en nappe à paires torsadées au lieu de câble plat ordinaire.



9-39a

Figure 9.39 - Le « TAXI chip » de AMD, une connexion série transparente à haute vitesse.

(Source : Advanced Micro Devices, Sunnyvale, Californie).

A. L'émetteur Am7968.

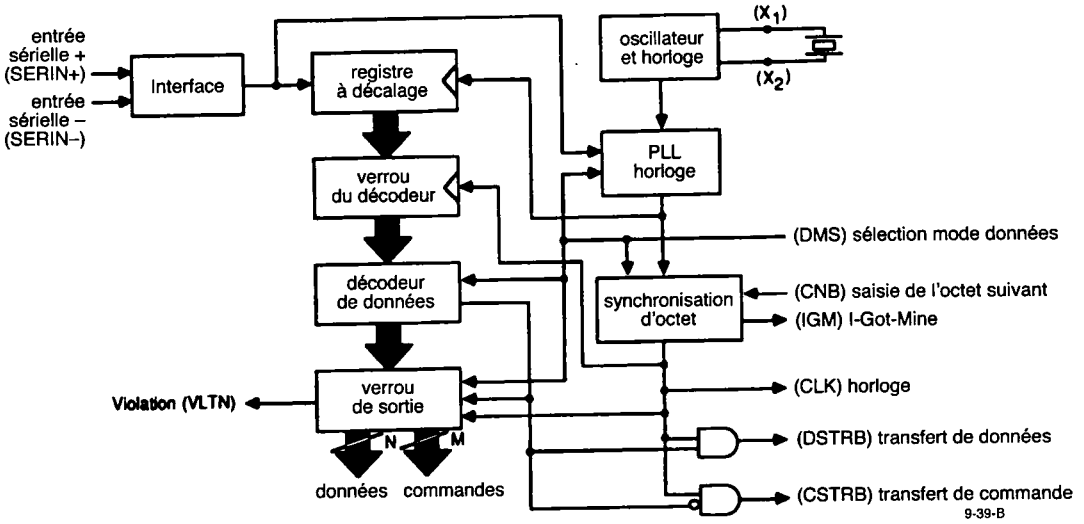


Figure 9.39 (suite) - B. Le récepteur Am7969.

Comment attaquer des câbles coaxiaux ?

Le câble coaxial procure une excellente protection contre les interférences en raison de sa géométrie complètement blindée. En outre, l'uniformité de son diamètre et des espacements (en comparaison des aléas dans les faisceaux de câbles ou les paires torsadées), conduit à une impédance caractéristique plus constante et ainsi à de meilleures qualités de transmission. C'est la raison pour laquelle il jouit de l'exclusivité du transport des signaux analogiques à radiofréquence.

Il existe un certain nombre de paires d'émetteurs-récepteurs adaptés à la transmission numérique sur coaxial. La figure 9.40 en donne un exemple. Le câble est terminé sur son impédance caractéristique, dans ce cas-ci, 51 Ω. Le 8T23 peut commander directement une charge de 50 Ω, et le 8T24 a un taux fixé d'hystérésis pour l'immunité au bruit et des temps de transition rapides à la sortie. Ce circuit permet des débits de 100 Kb/s sur quinze cents mètres de câble et jusqu'à 20 Mb/s sur des lignes plus courtes. Il existe d'autres paires d'émetteurs-récepteurs dans les familles d'interface 8Txx et 75xxx. Le 74F3037 (quadruple) et le 74F30244 (octuple) sont des amplificateurs conçus pour des câbles dont l'impédance peut descendre jusqu'à 30 Ω (par exemple, un câble ter-

miné aux deux bouts). Assurez-vous que vous utilisez le bon récepteur quand vous travaillez sur des lignes coaxiales à 50 Ω, car les niveaux de tension sur câbles terminés peuvent se révéler plus faibles que les niveaux logiques ordinaires.

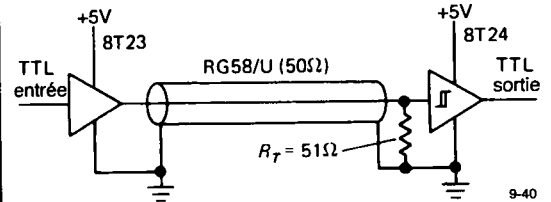


Figure 9.40 - Émetteur et récepteur de ligne à 50 Ω.

Les familles logiques ECL disposent également de paires d'émetteurs-récepteurs pour coaxial de 50 Ω, par exemple la paire 10128/10129. Un très bon circuit de commande de coaxial est le 10194. C'est en réalité un émetteur-récepteur de bus, conçu pour émettre et recevoir simultanément (en duplex) sur la même ligne (figure 9.41). De cette manière, chaque puce peut transmettre vers l'autre émetteur-récepteur tout en recevant des données asynchrones de sa part, sans diaphonie, à des vitesses de 100 MHz ou plus.

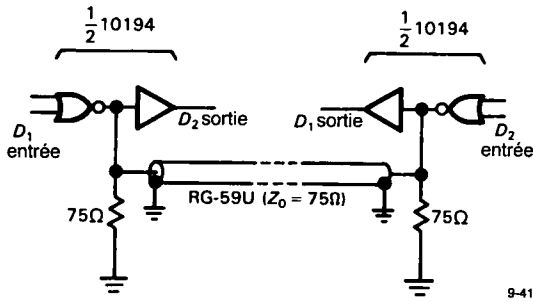


Figure 9.41 - Émetteur-récepteur (*transceiver*) à source de courant ECL (en duplex).

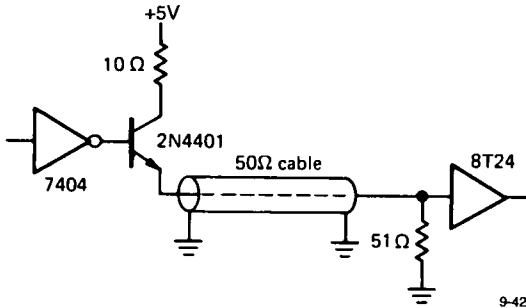


Figure 9.42 - Commande de câble à 50 Ω simple.

Il est possible de commander directement une certaine longueur de coaxial par de la logique à +5 V en utilisant un simple NPN en émetteur suiveur (figure 9.42). Le 2N4401 est un vigoureux petit transistor qui ne manque pas de β aux courants élevés ($h_{FE} > 100$ pour $I_C = 150$ mA). La résistance de 10 Ω sert de protection contre les courts-circuits. Comparé aux puces savamment conçues et d'un grand prix pour commander les câbles de 50 Ω, ce circuit est honteusement simple. Notez que la sortie à « émetteur ouvert » doit être chargée par une résistance de faible valeur, bouclée sur la masse pour assurer son fonctionnement. Mais c'est également vrai pour certaines puces de commande de câble.

Fibre optique

Une nouvelle manière particulièrement séduisante de transmettre des signaux, c'est par fibre optique. Il s'agit de jolis câbles gainés de plastique, munis de

connecteurs appariés, d'émetteurs et de détecteurs. Les fibres optiques de haute qualité peuvent transmettre des largeurs de bande de plusieurs gigahertz sur des distances de dizaines, voire de centaines de kilomètres, avec des pertes d'une fraction de décibel par kilomètre. Comparées aux câbles coaxiaux, qui sont dispersifs (les fréquences différentes se propagent à des vitesses différentes et les niveaux de perte varient, avec pour conséquence une dégradation des formes d'onde), les câbles à fibres optiques peuvent être conçus pour que leur dispersion soit négligeable. De plus, les fibres optiques sont des isolants. De ce fait, elles peuvent conduire des signaux entre divers appareils équipés de masses distinctes ou fonctionnant sous des tensions différentes. Contrairement aux câbles ordinaires, elles n'agissent pas comme antenne en présence d'interférences radio ou d'impulsions de bruit. Elles sont plus légères, plus sûres, plus résistantes que les câbles conventionnels et, potentiellement du moins, elles sont meilleur marché.

Il y a différents types de fibres optiques, leur choix représente un compromis entre prix et performance (longueur, temps de propagation, bande passante). La moins chère est la fibre multimode dite à saut d'indice, une fibre plastique d'un millimètre de diamètre à peu près. Elle peut s'attaquer par diode infrarouge (par opposition à la diode laser) et utilise un phototransistor ou une diode PIN comme détecteur. Motorola fabrique un jeu d'émetteurs-récepteurs très bon marché (moins de 1 \$ pièce) qui s'adapte directement aux fibres optiques gainées (les séries MROE71/MROD71-73). Ils autorisent des débits allant jusqu'à 1 Mb/s sur des longueurs d'une centaine de mètres du câble plastique dont nous venons de parler (figure 9.43). Les câbles de haute qualité utilisent la fibre de verre multimode à saut d'indice, multimode à gradient d'indice (c'est mieux) ou monomode (c'est ce qu'il y a de mieux). La fibre de verre à saut d'indice de 200 microns vous permet d'envoyer 5 Mb/s à un kilomètre en utilisant des composants standards du commerce, c'est-à-dire les connecteurs, les coupleurs, les séparateurs-combinateurs et les détecteurs à amplificateur intégré. Le record actuel de communication par fibre optique, à large bande et sur longue distance, est de 4 GHz sur 120 km, sans utiliser de répéteur.

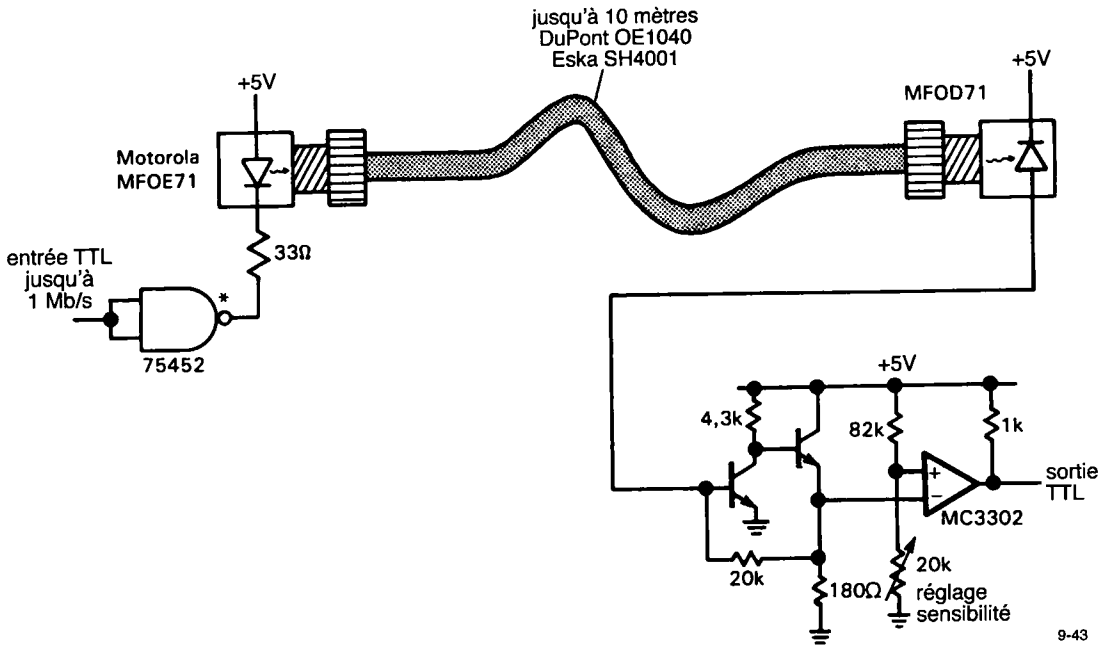


Figure 9.43 - Liaison économique par fibre optique.
(Adaptation de la documentation MFOD71, figure 7, de Motorola, Inc.)

CONVERSION ANALOGIQUE/NUMÉRIQUE

9.15 Introduction aux convertisseurs A/N

Outre les interfaces purement numériques (interrupteurs, voyants, etc.) dont nous avons parlé dans les quelques dernières sections, il est souvent nécessaire de convertir un signal analogique en un nombre précis, proportionnel à son amplitude et réciproquement. C'est indispensable dans le cas où un ordinateur ou un processeur enregistre les données ou commande une expérience, un processus ou à chaque fois que des techniques numériques sont mises en œuvre pour effectuer un travail « normalement » analogique. Dans les applications où des informations analogiques sont converties sous une forme numérique intermédiaire, pour une transmission exempte d'erreur et de bruit (par exemple : l'audio numérique ou la modulation d'impulsions, la PCM) on fait un usage courant de la conversion analogique/numérique. Elle est nécessaire dans une grande variété d'instruments de mesure (depuis les appareils ordinaires d'atelier, comme le multimètre numérique,

jusqu'aux instruments les plus exotiques, comme les intégrateurs de transitoires, les détecteurs de parasites et autres oscilloscopes à mémoire numérique), mais également pour produire et traiter des signaux musicaux, par exemple dans les synthétiseurs d'ondes et les appareils cryptographiques.

Enfin, les convertisseurs sont des ingrédients essentiels aux instruments numériques qui doivent afficher des grandeurs analogiques, par exemple une indication de niveau ou un tracé *xy*, calculé par ordinateur. Même dans l'appareillage électronique relativement simple, il y a un tas de belles applications qui requièrent une conversion dans le sens A/N ou N/A. Cela vaut donc la peine de se familiariser avec ces différentes techniques, de découvrir les modules disponibles pour assurer ces conversions, surtout maintenant que des convertisseurs A/N et N/A sont déjà disponibles à cinq dollars.

Notre propos n'est pas de faire de vous des experts dans la fabrication des convertisseurs eux-mêmes, nous allons plutôt mettre en exergue les avantages et

les inconvénients de chaque méthode parce que, dans la plupart des cas, le point crucial est d'acheter des puces ou des modules disponibles dans le commerce plutôt que de recommencer à forger des convertisseurs à partir de rien. La compréhension des techniques de conversion et de leurs particularités vous guidera dans votre choix, parmi des centaines de composants disponibles.

Codes

C'est le moment de vous remémorer la section 8.3 qui traitait des différents codes numériques utilisés dans la représentation des nombres algébriques. Le décalage binaire et le complément à deux sont fréquemment au menu des systèmes de conversion A/N. L'indication du signe et le code Gray apparaissent aussi de temps en temps. En voici un rappel :

	Décalage binaire	Complément à deux
pleine échelle positive	11111111	01111111
pleine échelle positive - 1	11111110	01111110
↓	↓	↓
0 + 1 LSB	10000001	00000001
0	10000000	00000000
0 - 1 LSB	01111111	11111111
↓	↓	↓
pleine échelle négative + 1	00000001	10000001
pleine échelle négative	00000000	10000000

Erreurs de conversion

Les erreurs de conversion A/N et N/A sont un sujet compliqué sur lequel on pourrait écrire des volumes entiers. Selon Bernie GORDON de chez Analogic, si vous pensez qu'un système convertisseur de haute précision tient ses promesses, c'est que vous n'avez pas bien regardé. Nous n'envisageons pas à de détailler ici les scénarios d'application nécessaires à étayer les thèses de Bernie, mais nous allons malgré tout vous présenter les quatre types des erreurs de conversion les plus répandues. Et plutôt que de vous assommer à coups de discours compliqués, nous nous contenterons de vous montrer des graphiques faciles à comprendre sur les quatre erreurs les plus courantes : l'erreur de décalage, l'erreur d'échelle, la non-linéarité et le défaut de *monotonicité* (figure 8.44).

9.16 Convertisseurs numériques/analogiques (CNA)

Le but est de convertir une quantité représentée par un nombre binaire (ou plusieurs chiffres DCB) en une tension ou un courant proportionnel à la valeur du nombre à l'entrée. Il existe pour ce faire différentes méthodes connues.

Résistances échelonnées et nœud de sommation

Ainsi que nous l'avons vu à la section 4.9, en branchant un ensemble de résisteurs à la jonction sommatrice d'un amplificateur opérationnel, nous obtenons une sortie proportionnelle à la somme pondérée des tensions d'entrée (figure 9.45). Ce circuit donne une tension comprise entre 0 et -10 V, la pleine tension correspondant au nombre 64 à l'entrée. En fait, le nombre maximum est toujours $2^n - 1$, c'est-à-dire tous les bits mis à un. Dans ce cas-ci, le compte maximum à l'entrée est soixante-trois, et la tension de sortie vaut $-10 \times (63/64)$. En changeant la résistance de rétroaction, on peut obtenir une tension allant de 0 à -6,3 V (c'est-à-dire que la tension de sortie est numériquement égale à $-1/10$ du nombre à l'entrée). Mais vous pouvez aussi y ajouter un amplificateur inverseur ou une tension continue de décalage à la jonction sommatrice de manière à obtenir des sorties positives. Si vous modifiez les valeurs des résistances à l'entrée, vous pouvez convertir correctement un code DCB de plusieurs chiffres ou n'importe quel autre code pondéré. Les tensions d'entrée doivent absolument être reliées à une référence précise et les résistances d'entrée les plus faibles devront présenter une précision d'autant plus grande. Evidemment, la résistance du commutateur doit être inférieure à $1/2^n$ de la plus petite résistance. Une considération qui prend toute son importance du fait que l'on utilise comme commutateurs dans les circuits pratiques des transistors ou des *FET*. Cette technique de conversion n'est employée que dans les systèmes rapides de faible précision.

Exercice 9.2

Calculez un convertisseur N/A à deux chiffres DCB. Supposez que les entrées sont à 0 ou à +1 V, la sortie doit couvrir la gamme de 0 à 9,9 V.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

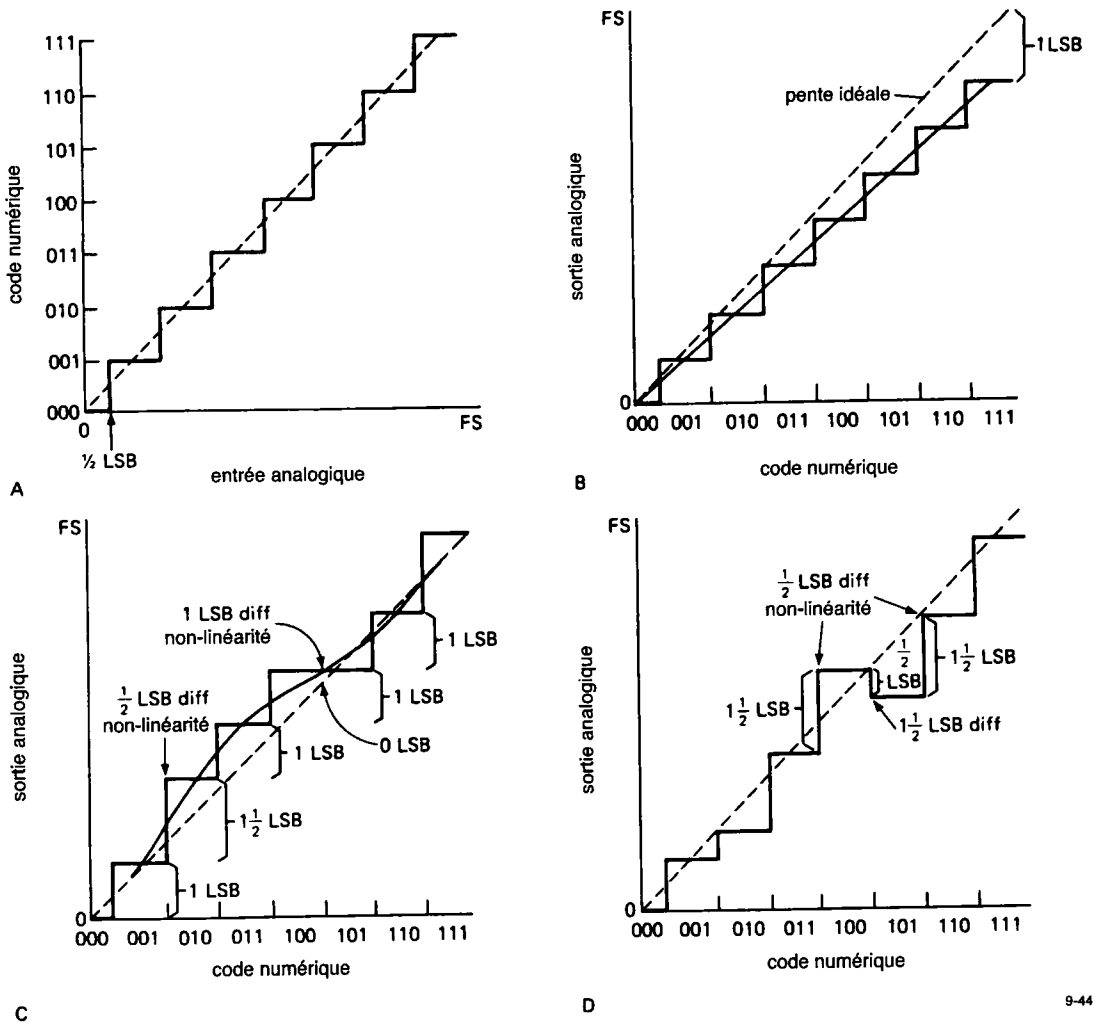


Figure 9.44 - Ces graphes illustrent les quatre principales erreurs de conversion numérique. (Source : National Semiconductor Corp.)

A. Courbe de transfert du CAN, 1/2 LSB de décalage au zéro.

B. Linéarité, 1 LSB d'erreur d'échelle.

C. Non-linéarité de $\pm 1/2$ LSB (d'où erreur possible de 1 LSB) ; non-linéarité différentielle de 1 LSB (la monotonie est alors respectée).

D. Défaut de monotonie (n'est pris en considération qu'au delà de $\pm 1/2$ LSB).

Échelle R-2R

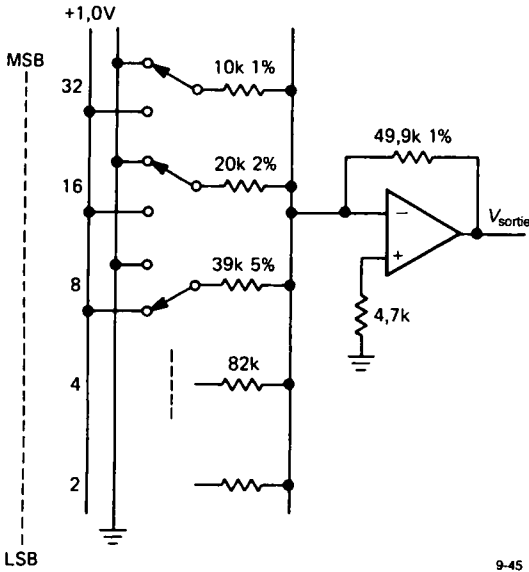
Le système des résistances d'échelle devient épouvantable dès qu'on dépasse quelques bits. Par exemple, un convertisseur à douze bits demanderait des valeurs de résistance dans un rapport de 1 à 2 000 avec une précision équivalente pour les résistances les plus faibles. Une solution élégante est fournie par échelle R-2R l'échelle R-2R représentée à la figure 9.46. Elle

ne réclame que deux valeurs de résistance à partir desquelles le réseau R-2R produit des courants à l'échelle binaire. Bien entendu, les résistances doivent être appariées avec précision. Cependant, la valeur elle-même de la résistance n'est pas critique. Le montage représenté donne un plein débattement de seize valeurs d'entrée. De nouveau, le nombre maximum à l'entrée est quinze et la tension de sortie

vaut alors $10 \times (15/16)$. Moyennant quelques modifications, le schéma du R-2R peut s'utiliser pour des conversions DCB.

Exercice 9.3

Prouvez que l'échelle R-2R précédente fonctionne bien comme annoncé.



9-45

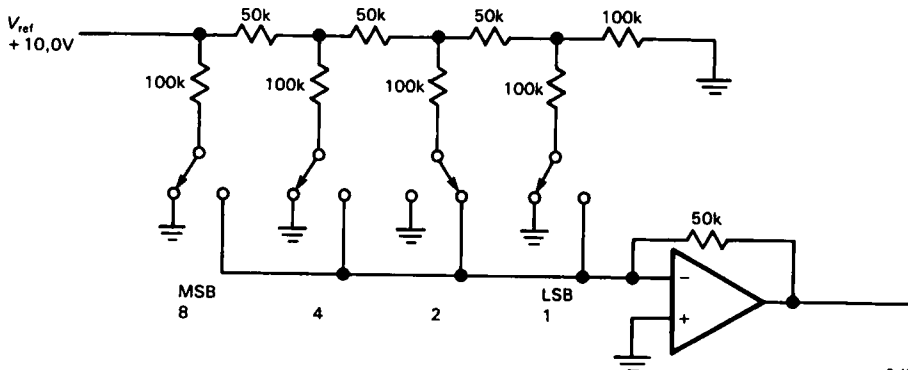
Figure 9.45

Sources de courant échelonnées

Dans le convertisseur R-2R du paragraphe précédent, l'amplificateur opérationnel convertit des courants à l'échelle binaire en tensions de sortie. Bien qu'une tension de sortie soit souvent plus commode, c'est alors l'amplificateur opérationnel qui a tendance à ralentir tout le dispositif. Lorsque vous avez le moyen d'utiliser un convertisseur fournissant un courant de sortie, vous obtiendrez de meilleures prestations et généralement à moindre prix. La figure 9.47 en donne une idée générale. Les courants peuvent émaner d'un réseau de sources à transistors dans l'émetteur desquels se trouvent des résistances échelonnées, bien que les concepteurs de circuits intégrés préfèrent généralement une échelle R-2R comme résistance d'émetteur. Dans la plupart des convertisseurs de ce type, les sources de courant débitent en permanence et leur courant de sortie est commuté vers la sortie ou vers la masse selon le code numérique d'entrée. Vérifiez bien la tension disponible en sortie des sources de courant du CNA. Elle peut être aussi basse que 0,5 V, bien que des valeurs de quelques volts soient habituelles.

Comment obtenir une tension de sortie

Il y a quelques façons différentes d'obtenir une tension au départ d'un CNA produisant un courant. La figure 9.48 expose quelques suggestions. Si la capacité de charge est faible et que de grands débits de tension ne sont pas nécessaires, une simple résistance à la masse fera très bien l'affaire. Avec un



9-46

Figure 9.46 - Échelle R-2R.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

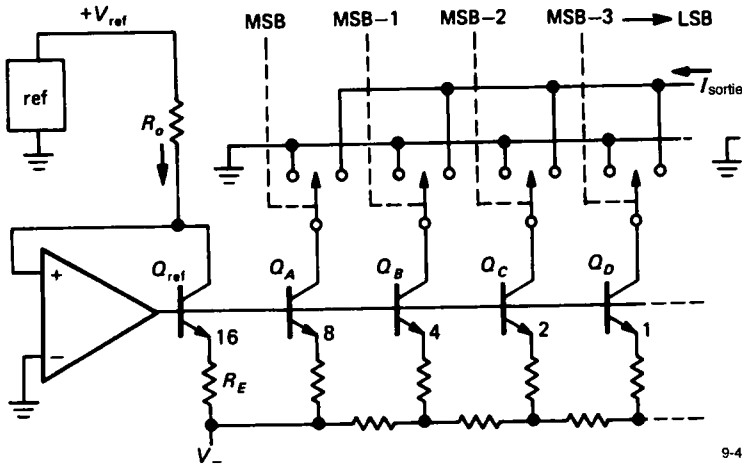


Figure 9.47 - CNA classique à commutation de courant.

9-47

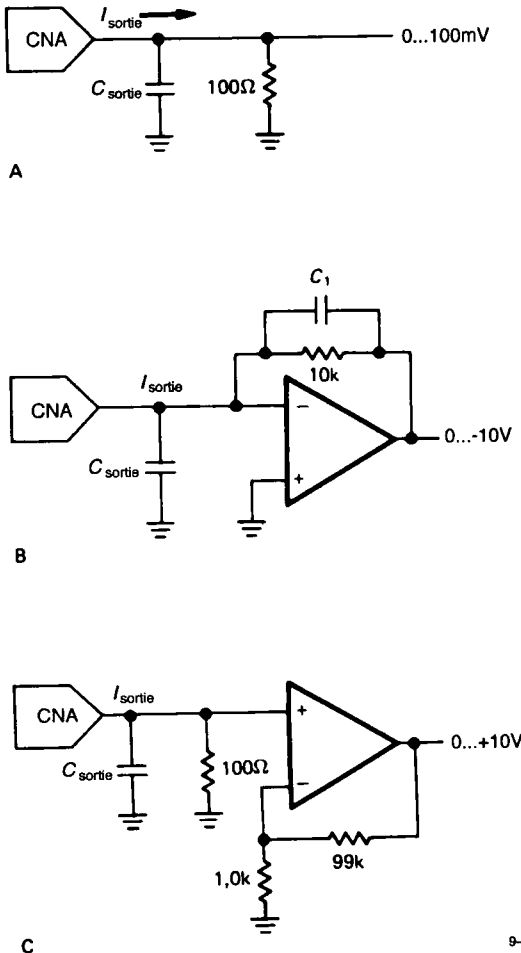


Figure 9.48 - Transformation d'un CNA de courant en tension.

courant de sortie à pleine échelle de 1 mA comme c'est l'habitude, une résistance de charge de 100 Ω donnera une tension correspondante de 100 mV sous une impédance de 100 Ω . Pour une capacité totale de la sortie du CNA et de la charge de moins de 100 pF, vous obtiendrez un temps d'établissement de 100 ns dans l'exemple précédent, pour autant que le CNA soit rapide. Puisque nous nous intéressons aux effets des constantes de temps RC sur la réponse des CNA, n'oublions pas qu'il faut un certain nombre de constantes de temps RC avant que la sortie ne se stabilise à moins d'un demi LSD de la tension finale. Cela prend, par exemple, 7,6 constantes de temps RC pour obtenir une stabilisation à moins d'une part pour 2048, ce dont vous avez besoin sur un convertisseur à dix bits.

Quand on veut de grands débattements ou si l'on doit tamponner sur des résistances faibles ou d'importantes capacités de charge, on peut utiliser un amplificateur opérationnel dans la configuration de « transrésistance » (amplificateur courant-tension) comme celui qui est représenté. Le condensateur en parallèle sur la résistance de rétroaction peut se révéler nécessaire pour la stabilité, car la capacité de sortie du CNA, combinée à la résistance de rétroaction, introduit un grand déphasage. Ce sera malheureusement aux dépens de la vitesse de l'amplificateur. L'ironie de ce circuit tient au fait qu'on est parfois obligé d'acheter bien cher un amplificateur opérationnel rapide (qui se stabilise vite) pour préserver la grande vitesse d'un CNA bon marché. En pratique,

9-48

ce dernier circuit procure de meilleurs résultats du fait qu'aucun condensateur de compensation n'est requis. Vérifiez bien la tension d'erreur de décalage parce qu'elle sera amplifiée cent fois par l'amplificateur opérationnel.

On trouve dans le commerce des modules convertisseurs N/A dont la précision va de six bits jusqu'à dix-huit bits pour des temps d'établissement s'échelonnant entre 25 ns et 100 μ s (il s'agit des convertisseurs de la plus haute précision). Les prix s'échelonnent entre quelques dollars et plusieurs centaines de dollars. Un exemplaire très répandu est le AD7248, un convertisseur à douze bits, équipé de son verrou et de sa référence interne, son temps de stabilisation est de 5 μ s, son prix d'environ dix dollars.

9.17 \diamond CNA du domaine temporel (à valeur moyenne)

\diamond Convertisseurs fréquence/tension

Dans les applications de conversion, l'entrée « numérique » peut être un train d'impulsions ou une autre forme d'onde d'une certaine fréquence. Dans ce cas, la conversion directe en tension est parfois plus commode que le comptage pendant un temps prédéterminé, puis la conversion en nombre binaire par les méthodes précédentes. Dans les conversions directes F/V, une impulsion normalisée est envoyée pour chaque cycle d'entrée. Il peut s'agir d'une impulsion de tension ou de courant (c'est-à-dire une quantité fixe de charge).

Un filtre RC passe-bas ou intégrateur opère alors la moyenne du train d'impulsions, procurant ainsi une tension de sortie proportionnelle à la valeur moyenne de la fréquence d'entrée. Bien entendu, il en résulte une certaine ondulation à la sortie et un filtre passe-bas est nécessaire pour maintenir ces ondulations à une valeur inférieure à la précision de conversion N/A (c'est-à-dire un demi LSB), ce qui entraîne un retard dans la réponse. Pour garder l'ondulation de sortie à moins d'un demi LSB, la constante de temps T d'un filtre passe-bas RC simple doit valoir au moins $T = 0,69(n+1)T_0$, dans laquelle T_0 est la période de sortie du convertisseur F/V à n bits, correspondant à la fréquence d'entrée maximale. La sortie du réseau

RC se stabilisera à un demi LSB, suite à un échelon à pleine échelle de l'entrée en $0,69 \times (n+1)$ constantes de temps du filtre. En d'autres termes, le temps de stabilisation de la sortie sous le demi LSB durera approximativement $t = 0,5 \times (n+1)^2 T_0$. Un convertisseur F/V à dix bits, dont la fréquence d'entrée maximale est de 100 kHz, filtré par une cellule RC, demandera un temps de stabilisation de 0,6 ms de sa tension de sortie. Des filtres passe-bas plus compliqués (à pente d'atténuation raide), vous fourniront de meilleures prestations. Mais avant de vous lancer dans l'élaboration de filtres sophistiqués, rappelez-vous que les techniques F/V sont utilisées le plus souvent là où on n'a pas besoin d'une tension en sortie. Pour prendre un peu de recul, nous allons à présent discuter des charges intrinsèquement lentes, en rapport avec la modulation en largeur d'impulsion.

\diamond Modulation en largeur d'impulsion.

Dans cette méthode, le code numérique d'entrée sert à fabriquer un train d'impulsions de fréquence fixe dont la largeur est proportionnelle au nombre présent à l'entrée. Ceci peut se réaliser simplement à l'aide d'un compteur, d'un comparateur d'amplitude et d'une horloge à haute fréquence (voir l'exercice 9.4). Une fois encore, on peut utiliser un filtre passe-bas simple pour produire une tension de sortie proportionnelle à la durée moyenne de l'état haut, c'est-à-dire proportionnelle au code numérique d'entrée. Le plus souvent, cette sorte de conversion N/A s'utilise quand la charge est elle-même un système à réponse lente. Le modulateur de largeur d'impulsion fournit alors de petites quantités précises d'énergie dont le système branché à la sortie évalue la moyenne. Par exemple, la charge peut être capacitive (comme dans un régulateur à découpage, voir le chapitre 6), thermique (le chauffage d'un bain thermostatique), mécanique (l'asservissement de vitesse d'une bande) ou électromagnétique (la commande d'un gros électroaimant).

$\text{\textcircled{e}}$ Exercice 9.4

Calculez un circuit qui fabrique un train d'impulsions à 10 kHz dont la largeur est proportionnelle à un code d'entrée binaire de 8 bits. Utilisez des compteurs et des comparateurs d'amplitude (étendus à la largeur voulue).

◇ *Multiplicateur de débit moyenné*

Pour faire un convertisseur N/A simple, on peut utiliser le circuit multiplicateur de débit décrit à la section 9.28. Un code d'entrée parallèle binaire ou DCB est converti en un train d'impulsions dont la fréquence moyenne est proportionnelle au nombre présent à l'entrée. On peut se servir d'un système de moyennage simple, comme dans le convertisseur F/V qui précède, pour former une tension continue proportionnelle au code numérique d'entrée, bien que dans ce cas-ci, la constante de temps résultante puisse être d'une longueur intolérable, puisque le multiplicateur de débit devra faire la moyenne sur un temps égal à la période la plus longue qu'il puisse fournir. Les multiplicateurs de débit sont les convertisseurs N/A les plus avantageux qu'on puisse trouver lorsque la sortie est moyennée d'elle-même par la réponse lente de la charge, comme on vient de le dire.

La plus belle application de ce procédé se trouve probablement dans la commande numérique de température, où des cycles entiers de la tension du secteur sont envoyés au système de chauffage à chaque impulsion issue du multiplicateur de débit. Dans ce cas, il est organisé de façon à ce que sa fréquence de sortie la plus basse soit un sous-multiple entier de la fréquence double du secteur. Un relais électronique (ou un triac) commute la puissance alternative (au passage par zéro de la sinusoïde) en fonction des signaux logiques.

Remarquez que les trois dernières méthodes de conversion font appel à une moyenne dans le temps, tandis que les systèmes à échelle de résistance et à source de courant sont « instantanés ». Une distinction qui se retrouve aussi dans les différentes méthodes de conversion analogique-numérique. Que les convertisseurs effectuent une moyenne ou qu'ils convertissent instantanément les échantillons, voilà qui peut faire toute la différence, comme nous allons le voir brièvement par quelques exemples.

9.18 CNA à multiplication

La plupart des techniques que nous venons de voir peuvent servir à construire un CNA multiplicateur, dans lequel la sortie est égale au produit d'une tension (ou d'un courant) et d'un codé numérique. Par exem-

ple, dans un CNA à source de courant échelonnée, vous pouvez rendre toutes les sources de courant internes proportionnelles à un courant de programmation. Les CNA multiplicateurs peuvent se construire à partir d'un CNA qui ne dispose pas d'une référence interne, en utilisant un signal d'entrée analogique comme référence. Cependant, tous les CNA ne sont pas optimisés pour pareille utilisation. Il est donc préférable de contrôler les feuilles de caractéristiques des convertisseurs pour obtenir tous ces détails.

Si un CNA est un multiplicateur de haute qualité (une grande plage d'entrée analogique, une haute vitesse, etc.), ce sera, à n'en pas douter, indiqué en grandes lettres en haut de la feuille de caractéristiques, sous l'appellation CNA multiplicateur. Les circuits AD7541, 7548, 7845 et DAC1230 sont tous des exemples de CNA multiplicateur à 12 bits dont le prix s'étage entre dix et vingt dollars.

Les CNA multiplicateurs (et leurs équivalents A/N) ouvrent la voie aux mesures de rapport et aux conversions. Si un capteur d'une quelconque nature (prenons par exemple un transducteur à résistance variable comme une thermistance) est alimenté par une tension de référence qui sert également au convertisseur A/N ou N/A, les variations de tension de la référence n'affecteront pas la mesure. Ce concept est très puissant car il permet des mesures et des commandes d'une précision supérieure à la stabilité des tensions de référence et des alimentations. Autrement dit, ses exigences en matière de stabilité et de précision de l'alimentation sont réduites. Le principe de la mesure de rapport est utilisé sous sa forme la plus simple dans le circuit classique en *pont*, dans lequel deux rapports sont ajustés pour obtenir l'équilibre par annulation de la différence entre les deux diviseurs de tension (voir la section 15.2). Des composants comme le 555 (voir la section 5.14) assurent une bonne stabilité de la fréquence de sortie dans une large plage d'alimentation, principalement grâce à l'usage qu'il fait de ce principe. La tension sur le condensateur, fournie par un réseau RC à partir de l'alimentation, est comparée à une fraction fixe de la tension d'alimentation (un tiers de V_{CC} et deux tiers de V_{CC}). La fréquence de sortie ne dépend plus que

de la constante de temps RC . Nous aurons davantage de choses à dire sur cet important sujet lorsque nous parlerons des convertisseurs A/N, plus loin dans ce chapitre, ainsi que dans le chapitre 15, lorsque nous verrons les techniques de mesures scientifiques.

9.19 Choix d'un CNA

Nous avons rassemblé dans le tableau 9.4 une sélection représentative de CNA de précision et de vitesses différentes, afin de vous faciliter le choix d'un CNA pour une application particulière. Cette liste est tout sauf exhaustive, mais elle comporte la plupart des convertisseurs les plus populaires et certains modèles de substitution en version améliorée.

Lorsque vous cherchez un CNA pour une application déterminée, il y a un certain nombre de critères à prendre en considération :

- la résolution,
- la vitesse,
- la précision (un ajustement externe est-il nécessaire ?),
- la structure d'entrée (y a-t-il un verrou, est-il compatible *CMOS*, *TTL*, *ECL* ?),
- la référence (interne ou à prévoir à l'extérieur),
- la structure de sortie (le courant de sortie, la tension disponible en source de courant, la tension de sortie, la gamme),
- les tensions d'alimentation nécessaires et la dissipation de puissance,
- le boîtier (moins il y a de broches et plus le boîtier est petit, mieux cela vaut),
- le prix, bien sûr.

9.20 Convertisseurs analogiques-numériques

Il existe une demi-douzaine de techniques de base en conversion A/N, chacune a ses avantages propres et ses limitations. Comme vous devrez surtout utiliser des modules A/N du commerce, plutôt que de sculpter les puces vous-même, nous allons décrire assez brièvement les différentes techniques de conversion, avant tout pour vous guider dans une sélection réfléchie, en pensant à une application donnée. La section suivante de ce chapitre illustrera quelques applications A/N typiques. Dans le chapitre 11, nous discuterons de certains convertisseurs A/N qui utilisent exactement les mêmes méthodes de conversion,

mais dont les sorties sont conçues pour une interface directe avec les microprocesseurs.

Codeur parallèle

Cette méthode fait appel à n comparateurs. La tension d'entrée est envoyée à l'une des entrées de chacun de ces comparateurs, l'autre entrée est branchée à l'une des références de tension, n en tout, régulièrement espacées. Un codeur de priorité fournit une sortie numérique qui correspond au comparateur le plus élevé encore activé par la tension d'entrée (figure 9.49).

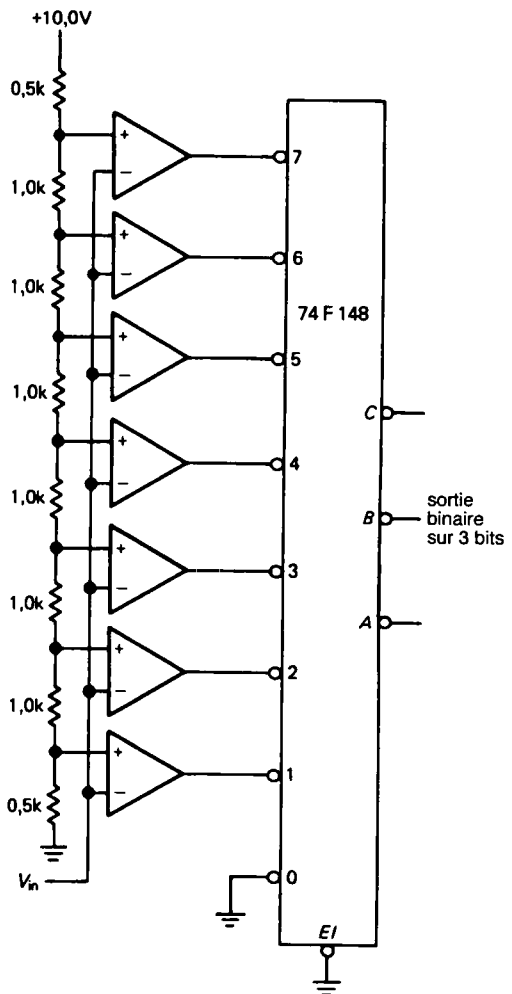


Figure 9.49 - Convertisseur A/N à codage parallèle (« flash »).

Tableau 9.4 - Convertisseurs numérique-analogique

type	fabricant ^a	quantité par boîtier	bits	venou	V ou ?	vitesse pour 1/2 LSB (ns)	po ^b	organisation entrées	boîtier	V _{alim} (V)	I _{alim} (mA)	référence	réglage fin ^d	multiplicateur ?	plage étendue de tension de sortie ?	tables pics parasites ?	prix	commentaires
AD9702	AD	3	4	1	1	5	-	12	24	±6	1,8W	ext	-	-	4,2	X	\$45	vidéo couleur ; ECL ou TTL
AD7225	AD	4	8	2	V	5000	+	4x8	24S	+15	10	ext	NT	-	-	-	\$18	double tampon ; un seul sur 7226
AD558	AD	1	8	1	V	1000	+	8	16	5 à 15	15	int	NT	-	-	-	\$6	complet, d'emploi aisé
DAC0830	NS	1	8	2	1	1000	M	8	20	5 à 15	2	0 à ±25	NT	X	N	-	\$6	même brochage que DAC1230 (12 bits)
AD7528	AD	2	8	1	1	350	M	8	20	5 à 15	0,1	0 à ±25	NT	X	N	-	\$6	double, d'emploi aisé
DAC8408	PM	4	8	1	1	190	M	4x8	28	+5	0,05	ext	NT	X	N	-	\$6	peut retirer le tampon
Bt-110	BT	8	8	1	1	100	+	8	40	+5	30	int	X	-	N	-	\$5	octuple
AD7524	AD	1	8	1	1	100	M	8	16	5 à 15	0,1	0 à ±10	NT	X	N	-	\$5	CNA multiplicateur norme industrielle
DAC-08	AD	1	8	-	1	85	-	8	16	±15	+2 ; -6	ext	-	-	28	-	\$1	dépassé ; norme industrielle
Bt-453	BT	3	8	1	1	15	+	8	40	+5	160	ext	-	-	N	-	\$58	palette de 256x24, pour 256 ou 16 millions de couleurs
HDG0807	AD	1	8	-	V	14	+	8	24	+5	185	int	NT	-	-	-	\$43	vidéo, sortie 75 Ω
TDC1018	TR	1	8	1	1	10	-	8	24	-5,2	100	ext	-	-	4	X	\$40	vidéo
AD9768	AD	1	8	-	1	5	-	8	18?	±5	+15 ; -70	int	NT	-	N	-	\$40	entrées ECL
TDC1318	TR	3	8	1	1	5	-	3x8	40	-5,2	200	int	NT	-	N	-	\$40	vidéo couleur haute résolution ; nombreuses secondes sources
TQ6112	TQ	1	8	1	V	1	-	8	44	-3,5 ; -9	3,5W	ext	-	-	N	X	\$42	GaAs ultra rapide
ID175C29	ID	1	9	1	1	8	-	9	24	+5	80	ext	-	-	N-	-	\$17	double tampon ; bon marché
DAC1000	NS	1	10	2	1	500	M	8+2	20	5 à 12	0,5	0 à ±25	NT	X	N	-	\$10	tension unique possible ; sortie réf. +5V
AD7248	AD	1	12	2	V	5000	±	8+4	20	±15	5	int	NT	-	-	-	\$15	
AD7537	AD	2	12	2	1	1500	M	8+4	24S	+15	5	ext	NT	-	N	-	\$10	même brochage que DAC0830
AD7548	AD	1	12	2	1	1000	M	8+4	20	5 à 15	1	0 à ±25	NT	X	N	-	\$17	
DAC1230	NS	1	12	2	1	1000	M	8+4	20	+15	1,2	0 à ±25	NT	X	N	-	\$28	
AD568	AD	1	12	-	1	35	±	12	24S	±15	+30 ; -8	int	X	-	N	X	\$42	
AD7534	AD	1	14	2	1	1500	M	8+4	20	+15 ; -0,3	0,5	0 à ±25	X	X	N	-	\$17	7535,6,8 ont un bus à 14 bits
AD569	AD	1	16	2	V	6000	M	8+8	28	±12	±6	±5	NT	X	-	-	\$28	
DAC7172	tous	1	16	-	1	1000	±	16	24	+5 ; ±15	10 ; +10 ; -30	int	X	-	11	-	\$45	norme industrielle ; V _{sortie} en 10 μs
PCM54	BB	1	16	-	1	350	±	16	28	±5 à ±15	±13	int	NT	-	N	X	\$11	audio numérique, bon marché ; V _{sortie} en 3 μs
DAC729	BB	1	18	-	1	300	-	18	40	+5 ; +15	18 ; +30 ; -40	int	X	-	6	-	\$141	V _{sortie} en 4 μs ; 18 bits = 4 ppm !

^{a)} cf. note au bas du tableau 4.1. ^{b)} M = multiplicateur. ^{c)} tous en DIP ; S = DIP réduit. ^{d)} NT = pas de réglage nécessaire.

^{e)} plage de tension de sortie de la source de courant, en V. ^{f)} pour attaquer 75 Ω.

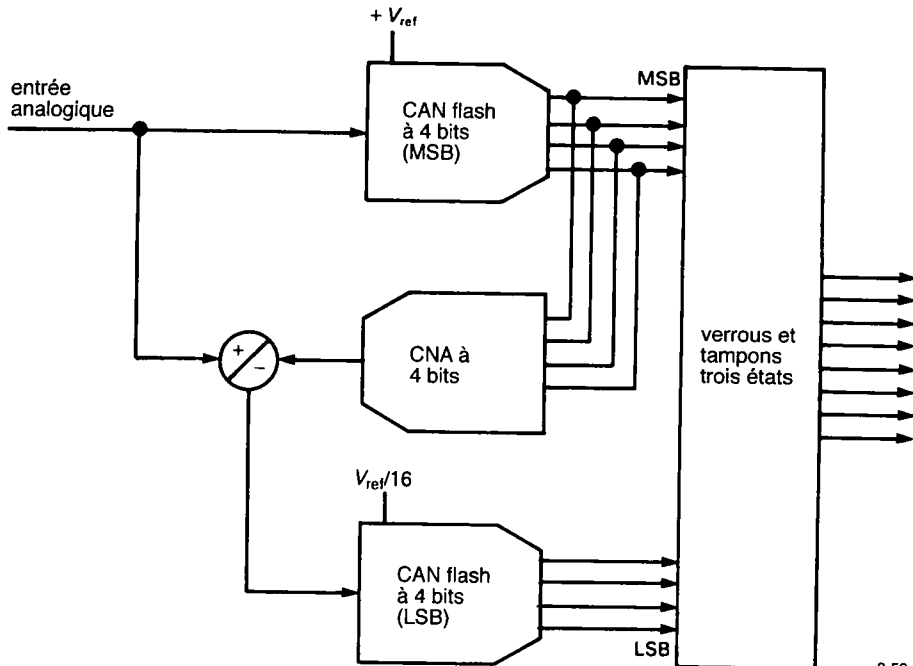


Figure 9.50 - CAN demi-flash.

Le codage parallèle (on l'appelle aussi « flash ») est la méthode de conversion A/N la plus rapide. Le temps de conversion vaut la somme des retards du comparateur et du codeur. On trouve dans le commerce des codeurs parallèles pour 16 à 1024 niveaux (4 à 10 bits de sortie). Au-delà, ils deviennent excessivement chers et encombrants. Leur vitesse s'échelonne entre 15 et 300 millions d'échantillons par seconde (MEPS). Le TDC1048 de TRW est un convertisseur A/N « flash » courant, un convertisseur bipolaire à 8 bits de 20 MEPS, livré en boîtier à vingt-huit broches au prix d'environ cent dollars. IDT fabrique le 75C48, un équivalent CMOS aux caractéristiques améliorées.

Une variante de ce codeur parallèle simple fait appel à la technique dite du « demi-flash ». Un procédé en deux étapes dans lequel l'entrée est convertie en flash à la moitié de la précision finale. Ensuite, un CNA interne retransforme cette approximation en valeur analogique. L'erreur, c'est-à-dire la différence entre la tension d'entrée et cette tension convertie, repasse dans le convertisseur flash pour fournir les bits de poids faible (figure 9.50). Cette technique conduit à des convertisseurs bon marché qui sont plus rapides

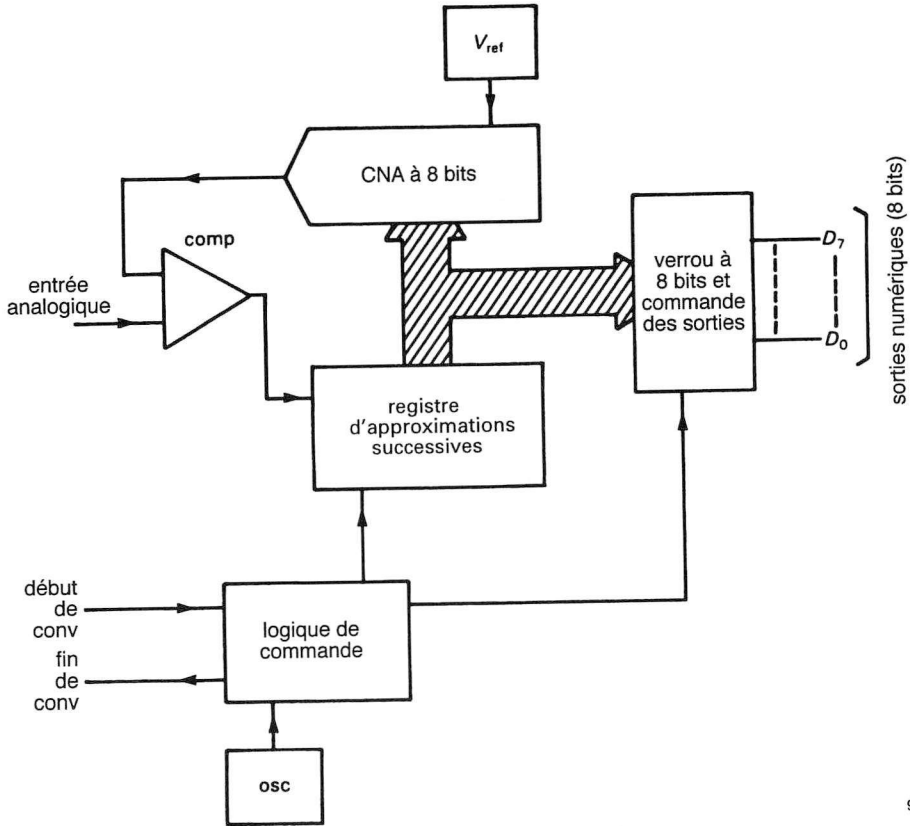
que tous les autres, exception faite des convertisseurs flash complets. On les utilise dans les modèles bon marché, tels que le ADC0820 (National) à huit bits et les AD7820/4/8 (Analog Devices).

Les codeurs flash sont très intéressants dans la numérisation de formes d'ondes, même lorsque le débit de conversion demandé est faible : du fait de leur vitesse élevée (ou plus précisément leur temps de pose court, pendant lequel les sorties du comparateur sont verrouillées) ils ne laissent pas au signal d'entrée le temps de changer pendant la conversion. Les autres variantes de convertisseurs plus lents que nous allons voir à présent demandent normalement un circuit échantillonneur-bloqueur analogique, pour geler le signal d'entrée pendant la conversion.

Approximations successives

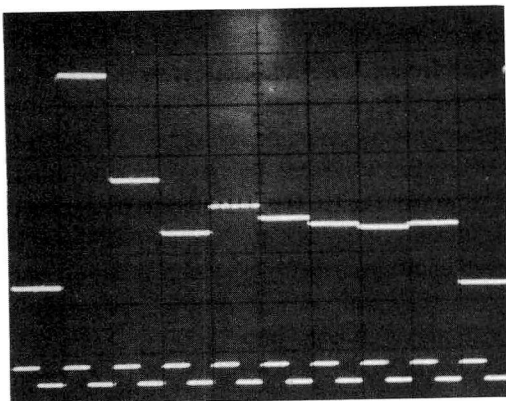
Dans cette technique largement répandue, on essaie différents codes de sortie et on les applique à un convertisseur N/A, puis on compare le résultat avec l'entrée analogique au moyen d'un comparateur (figure 9.51). La manière dont on procède habituellement, c'est de mettre tous les bits à zéro pour commencer. Ensuite, en partant du bit de poids fort,

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

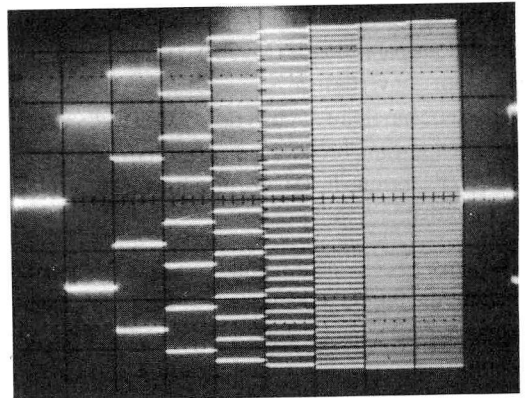


9-51

Figure 9.51 - CAN à approximations successives.



A



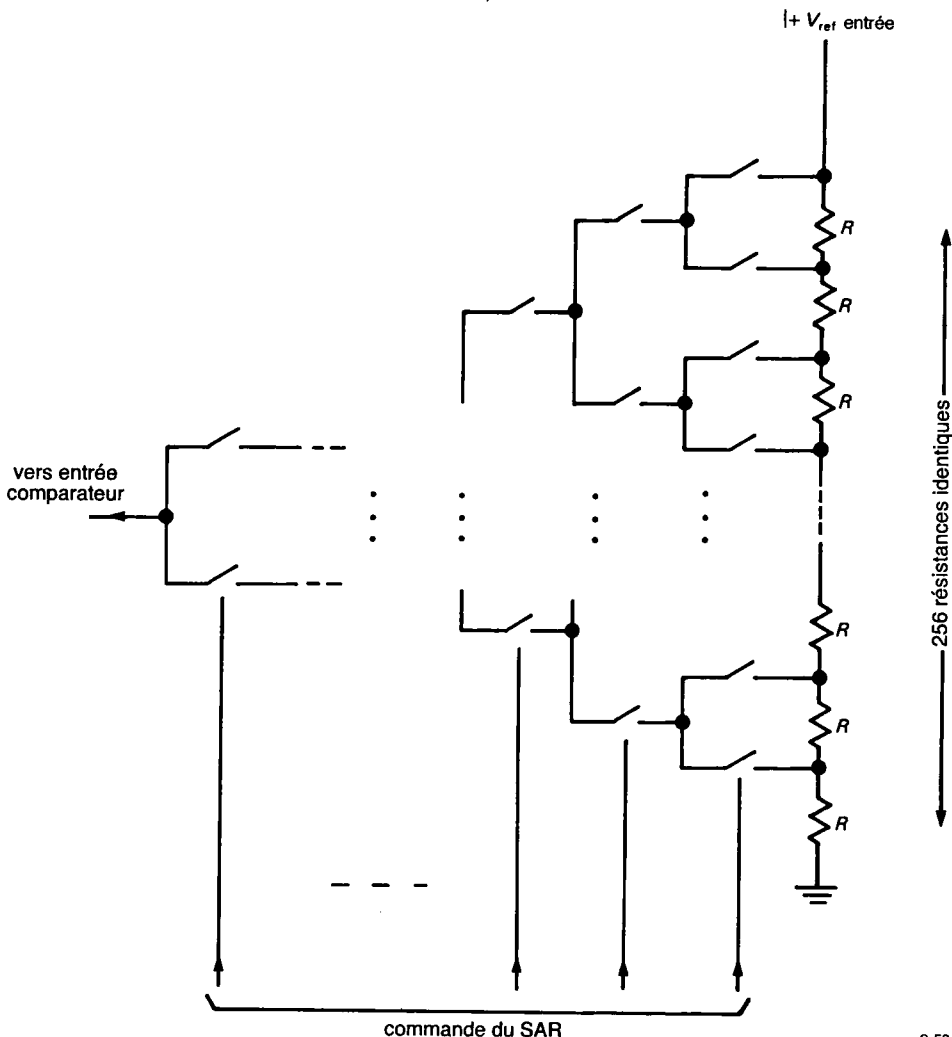
B

Figure 9.52 - Formes d'ondes lors d'approximations successives sur 8 bits.
(Photos P. Emery, R. Lovett et K. Rudin).

A. La sortie analogique converge vers la valeur finale.
B. Une arborescence complète.

on les essaie chacun provisoirement à un. Tant que la sortie du N/A ne dépasse pas le signal d'entrée, le bit est maintenu à un, sinon on le remet à zéro. Pour un CAN de n bits, il faut donc n étapes successives. Ce qu'on fait n'est rien d'autre qu'une recherche binaire en commençant par le milieu. Un module A/N à approximations successives se caractérise par un signal d'entrée « début de conversion » et un signal de sortie « conversion terminée ». La sortie numérique est toujours délivrée au format parallèle (tous les bits en même temps sur n lignes séparées) et souvent au format sériel également (n bits successifs, le bit de poids fort en premier, sur une seule ligne de sortie).

À notre cours d'électronique, les étudiants construisent un CAN à approximations successives, complet, avec CNA, comparateur et logique de commande. La figure 9.52A indique les sorties successives du CNA pendant huit impulsions d'horloge et montre comment la sortie analogique converge vers la tension d'entrée. La figure 9.52B montre une « arborescence » complète sur huit bits, une jolie photo que vous pouvez obtenir en surveillant la sortie du CNA pendant que vous attaquez l'entrée au moyen d'une lente rampe, qui décrit la pleine gamme de tensions analogiques.



9-53

Figure 9.53 - CAN à échelle de résistances et commutations ramifiées : il n'y a plus de perte de codes.

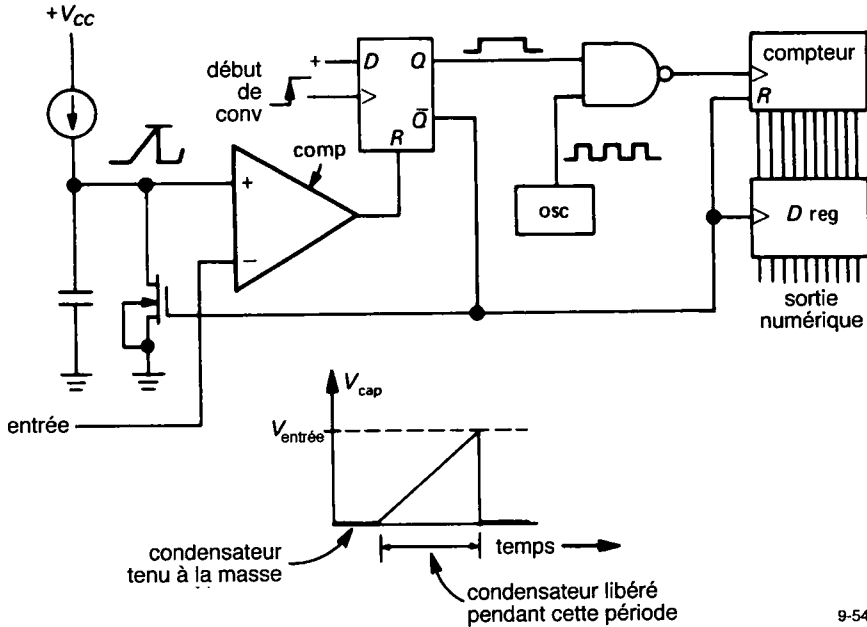


Figure 9.54 - CAN à simple rampe.

9-54

Les convertisseurs A/N à approximations successives sont relativement précis et rapides. Ils ne demandent que n périodes de stabilisation pour une précision de n bits du CNA. Les temps de conversion s'échelonnent entre $1 \mu\text{s}$ et $50 \mu\text{s}$ pour une précision habituelle de huit à douze bits. Leurs prix s'étagent à partir de dix dollars jusqu'à 400 dollars. Ce type de convertisseur travaille sur un échantillon bref de la tension d'entrée et si sa valeur change en cours de conversion, l'erreur ne sera pas plus importante que l'amplitude de ce changement. Cependant, les pointes à l'entrée sont désastreuses. Bien que généralement précis, ces convertisseurs peuvent présenter d'étranges non-linéarités ainsi que des « pertes de codes ».

Les convertisseurs de la série ADC0800 de National Semiconductor utilisent une jolie parade pour éliminer les pertes de code. Au lieu d'employer un CNA conventionnel à échelle R-2R, ils font usage d'une chaîne de 2^n résistances et commutateurs analogiques pour fabriquer les tensions analogiques d'essai (figure 9.53), à la manière des codeurs *flash*.

Une variante connue comme convertisseur A/N « à poursuite » utilise un compteur-décompteur pour produire les codes d'essais successifs. Il est lent à répondre à des sauts du signal d'entrée, mais il suit

les variations progressives nettement mieux qu'un convertisseur à approximations successives. Lors de grands changements, sa vitesse de balayage est proportionnelle à sa fréquence d'horloge interne.

◇ *Conversion tension-fréquence.*

Dans cette méthode, une tension analogique est convertie en un train d'impulsions dont la fréquence est proportionnelle au niveau d'entrée. On peut le faire simplement en chargeant un condensateur par un courant proportionnel au niveau d'entrée et en le déchargeant lorsque la rampe a atteint un seuil pré-établi. Pour une plus grande précision, on utilise généralement une rétroaction. Une de ces méthodes consiste à comparer la sortie d'un circuit de conversion fréquence-tension au niveau analogique d'entrée et de fabriquer des impulsions à une périodicité suffisante pour amener les entrées du comparateur au même niveau. Les méthodes les plus répandues se basent sur la technique de « l'équilibre des charges », comme nous allons le voir en détail (en particulier la méthode du distributeur de charges de condensateur).

Les fréquences de sortie généralement rencontrées sur les V/F se situent dans la gamme de 10 kHz à 1 MHz pour la tension d'entrée maximale. Les

convertisseurs V/F du commerce sont disponibles en résolution équivalente à douze bits (précision de 0,01 %). Par exemple, l'excellent AD650 de Analog Devices (section 5.15) présente une non-linéarité nominale de 0,002 % quand il travaille entre 0 et 10 kHz. Ils sont bon marché, faciles à utiliser lorsque le signal numérique doit être transmis sur câble ou lorsqu'on préfère une fréquence à un code numérique en sortie. Si la vitesse est sans importance, vous pouvez vous contenter d'un nombre proportionnel au niveau moyen d'entrée par comptage de la fréquence de sortie durant un intervalle fixe. Cette technique est répandue dans les appareils numériques de tableaux d'une précision moyenne (trois chiffres).

◇ *Intégration à simple rampe*

Suivant cette technique, un générateur de rampe (une source de courant associée à un condensateur) démarre en même temps qu'un compteur piloté par une horloge stable. Au moment où la tension de rampe atteint le niveau d'entrée, un comparateur arrête le compteur. Le compte est proportionnel au niveau d'entrée, c'est donc le résultat numérique et la figure 9.54 montre l'idée poursuivie.

En fin de conversion, le circuit décharge le condensateur et remet le compteur à zéro. Le convertisseur est ainsi prêt pour un nouveau cycle. L'intégration à simple rampe est limpide, mais on ne l'utilise pas dans les systèmes à hautes précisions parce qu'elle introduit des exigences sévères sur la stabilité et la précision du condensateur et du comparateur. La méthode à intégration à double rampe élimine ce problème (et bien d'autres encore) et est maintenant très largement utilisée lorsque la précision est de mise.

N'empêche, l'intégration à simple rampe est toujours bien vivante, spécialement dans les applications qui ne demandent pas la précision absolue, mais plutôt une bonne résolution dans la conversion et un espacement uniforme des niveaux adjacents. Un bon exemple en est l'analyse de hauteur d'impulsion (voir la section 15.16) où l'amplitude d'une impulsion est mémorisée (détecteur de crête) et convertie en adresse. L'égalité de largeur des canaux est essentielle dans cette application pour laquelle un convertisseur à approximations successives serait complètement

inutilisable. La technique d'intégration à simple rampe s'utilise également en conversion temps-amplitude.

9.21 Techniques d'équilibre de charges.

Il y a différentes techniques qui ont en commun d'utiliser un condensateur pour mémoriser le rapport entre un niveau de signal et une référence. Toutes ces méthodes effectuent la moyenne (l'intégrale) du signal d'entrée pendant l'intervalle fixe d'une seule mesure. Elles ont deux avantages importants :

- 1) Comme ces méthodes utilisent le même condensateur pour le signal et pour la référence, elles sont relativement tolérantes sur la stabilité et la précision du condensateur. En outre, elles sont moins exigeantes à l'égard du comparateur. Il en résulte une meilleure précision à équivalence de qualité des composants ou une même précision à prix réduit.
- 2) La sortie est proportionnelle à la moyenne de la tension d'entrée pendant le temps (fixé) d'intégration. Par un choix judicieux de cette période, un multiple de celle du secteur, on rend le convertisseur insensible aux ronflements à cette fréquence et à ses harmoniques. Il en résulte que la sensibilité aux signaux d'interférence en fonction de la fréquence est celle représentée à la figure 9.55 (0,1 s d'intégration).

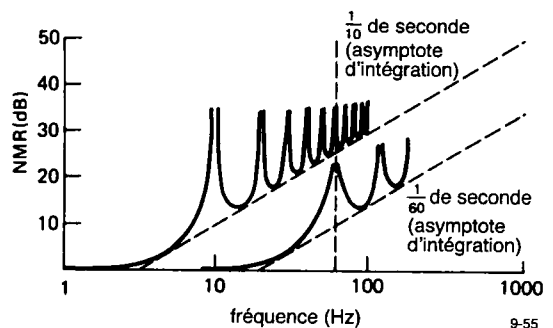


Figure 9.55 - Rapport de réjection du mode série sur les convertisseurs A/N à intégration.

Ce système d'annulation des interférences à la fréquence secteur demande une grande précision de la période d'intégration, du fait qu'une erreur d'une fraction de pour-cent dans la fréquence d'horloge se

traduira par une suppression incomplète du ronflement. Une des possibilités consiste à utiliser un oscilateur à quartz. Nous verrons à la section 9.29 une méthode élégante pour synchroniser le fonctionnement d'un convertisseur intégrateur sur un multiple de la fréquence secteur, de manière à en obtenir une réjection parfaite. Les techniques d'intégration ont le désavantage de la lenteur, comparées aux approximations successives.

Intégration à double rampe

Cette technique élégante et très répandue élimine la majorité des problèmes de condensateurs et de comparateurs inhérents à l'intégration à simple rampe. La figure 9.56 montre l'idée de base. D'abord, un courant dont la valeur est exactement proportionnelle au niveau d'entrée charge un condensateur pendant un intervalle de temps fixé. Ensuite on décharge le condensateur à courant constant jusqu'à ce que sa tension revienne à zéro. Le temps de décharge du condensateur est proportionnel au niveau d'entrée. On l'utilise pour activer un compteur attaqué par une horloge à fréquence fixe. Le compte final est proportionnel au niveau d'entrée, c'est le résultat numérique.

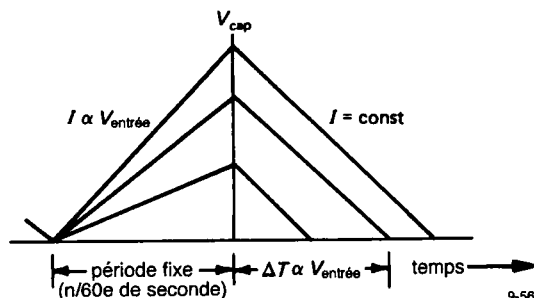


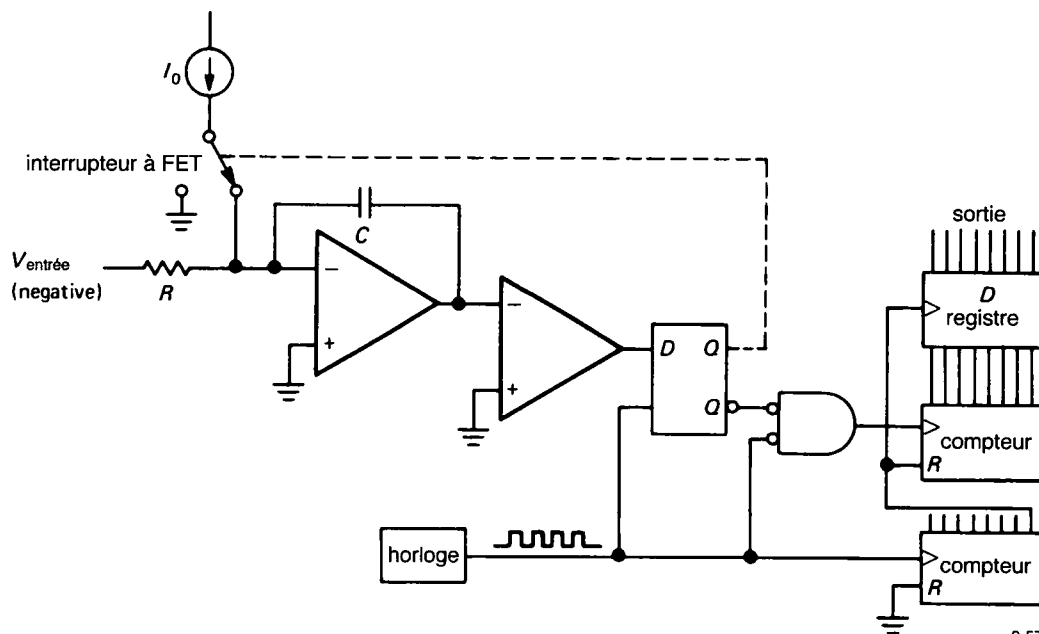
Figure 9.56 - Cycle de conversion à double rampe.

L'intégration à double rampe atteint un haut degré de précision sans exigences extrêmes sur la stabilité des composants. En l'occurrence, il ne réclame pas de valeur spécialement stable du condensateur puisque les cycles de charge et de décharge sont l'un comme l'autre inversement proportionnels à C . De la même façon, les erreurs de dérive ou d'échelle du comparateur s'annulent mutuellement du fait que chaque cycle de conversion commence et se termine à la

même tension et dans certains cas suivant la même pente. Sur les convertisseurs les plus précis, la conversion est précédée d'un cycle de réglage automatique du zéro durant lequel l'entrée est maintenue à tension nulle. Comme le même intégrateur et le même comparateur sont utilisés au cours de cette phase, le fait de soustraire de la sortie l'erreur de zéro qui en résulterait lors des mesures ultérieures annule effectivement les erreurs relatives aux mesures proches du zéro. Ceci ne corrige cependant pas les erreurs d'échelle en général.

Notez que même la fréquence d'horloge ne doit pas être particulièrement stable en conversion à double rampe, puisque le temps fixe d'intégration lors de la première phase de mesure est formé en subdivisant le même signal d'horloge qui sert à incrémenter le compteur. Si l'horloge ralentit de 10 %, la première rampe montera de 10 % plus haut que la normale, ce qui demandera 10 % de plus à la rampe descendante. Comme tout ceci se mesure en coups d'horloge dont la longueur est elle-même inférieure de 10 % à la normale, le compte final restera le même. Seul le courant de décharge doit être d'une haute stabilité sur un convertisseur à double rampe à zéro automatique. On obtient assez facilement des tensions et des courants de référence précis et c'est un courant de référence (réglable) qui fixe le facteur d'échelle dans ce type de convertisseur.

Lors du choix des composants pour un convertisseur à double rampe, assurez-vous de la haute qualité du condensateur utilisé, il doit présenter le minimum d'absorption diélectrique (l'effet de « mémoire », voyez le modèle à la figure 4.42). Des condensateurs au polypropylène, au polystyrène ou au Téflon donnent les meilleurs résultats. Bien que ces condensateurs ne soient pas polarisés, il faut relier la feuille extérieure (repérée par une barre) au point à basse impédance (la sortie de l'amplificateur opérationnel d'intégration). Pour réduire encore les erreurs, choisissez, pour l'intégrateur, des valeurs R et C qui mettent à profit la plus grande partie de la plage analogique de l'intégrateur. Une fréquence d'horloge élevée améliore la résolution mais le gain est minime une fois que la période de l'horloge devient plus petite que le temps de réponse du comparateur.

Figure 9.57 - CAN *delta sigma* à équilibrage de charges.

Quand on utilise un convertisseur de précision à double rampe (et d'ailleurs n'importe quel convertisseur de précision), il est essentiel de protéger le chemin du signal analogique de tout bruit numérique. C'est pourquoi les convertisseurs sont généralement dotés de broches séparées pour la « masse analogique » et la « masse numérique ». Il est souvent utile de tamponner les sorties numériques (disons par un octuple circuit d'attaque 244 à trois états, validé uniquement au moment de la lecture du résultat) pour isoler le convertisseur du « chambard » numérique propre (si l'on ose dire) à un bus de microprocesseur (voyez le chapitre suivant). Dans les cas graves, on peut être amené à utiliser des photocoupleurs pour mettre en quarantaine le bruit en provenance d'un bus particulièrement contagieux. Utilisez à profusion des découplages de la tension d'alimentation à proximité de la puce du convertisseur et surtout, prenez garde de ne pas introduire de bruit au moment critique de la fin d'intégration, lorsque la rampe atteint le point de basculement du comparateur. Par exemple, certains convertisseurs vous permettent de lire la valeur de sortie à l'instant de la fin de conversion. Ne faites jamais cela ! Utilisez plutôt une ligne d'occupation séparée et convenablement isolée.

On utilise très largement l'intégration à double rampe dans les multimètres numériques de précision, de même que dans les modules de conversion de 10 à 18 bits de résolution. Elle offre une bonne précision et une haute stabilité à faible coût, ainsi qu'une excellente réjection des interférences du secteur et autres dans les applications où la vitesse n'est pas un critère important. À prix égal, vous obtiendrez une meilleure précision d'un module qui emploie cette technique. Le code numérique de sortie est strictement *monotone* sur toute la plage des tensions d'entrée.

◇ *Convertisseur delta sigma*

Il y a certaines méthodes de conversion A/N qui incluent l'annulation du courant (moyen) d'entrée grâce à une source de courant ou de charge interne commutée. La figure 9.57 montre le schéma fonctionnel d'un convertisseur *delta sigma*.

La tension d'entrée attaque un intégrateur dont la sortie est comparée à une tension fixe, telle que la masse. Suivant l'état de sortie du comparateur, des impulsions de courant de longueur déterminée (c'est-à-dire des quantités fixes de charges) sont envoyées à la jonction de sommation ou à la masse à chaque transition d'horloge, ce qui a pour effet de maintenir

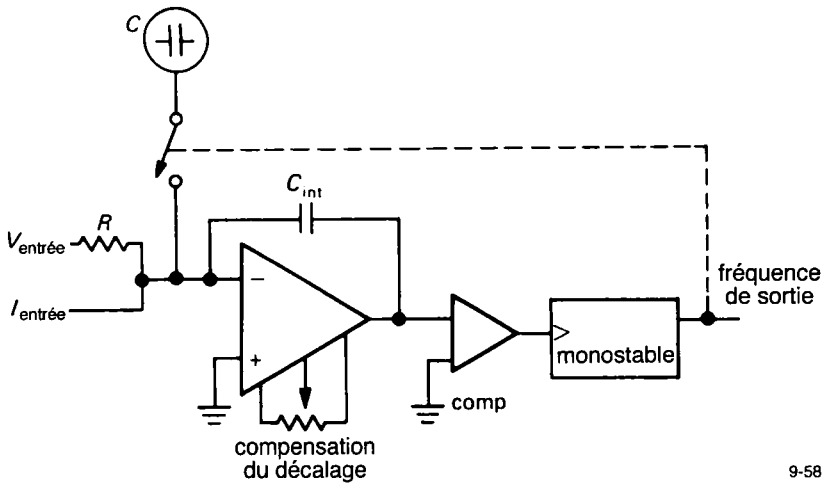


Figure 9.58 - Convertisseur V/F à équilibrage de charges.

9-58

le courant moyen à zéro dans le nœud de sommation. C'est le concept d'équilibrage. Un compteur enregistre le nombre d'impulsions de charge envoyées à la jonction de sommation pour un nombre donné d'impulsions d'horloge, disons 4 096. La valeur finale est proportionnelle à la moyenne du niveau d'entrée durant les 4 096 impulsions d'horloge. C'est donc la valeur demandée.

Les convertisseurs *delta sigma* peuvent aussi fonctionner sur des impulsions de courant obtenues via résistance et référence de tension stable, puisque la jonction de sommation est une masse virtuelle. Dans ce cas, vous devez vérifier que la résistance à l'état passant de l'interrupteur est petite par rapport à la résistance série, de façon telle que les variations de R_{ON} ne produisent pas de déviations.

◇ CAN à commutation de condensateur

Une méthode à équilibrage de charge très proche utilise le « distributeur de charges de condensateur » ou « la commutation de condensateur » pour la conversion A/N. Selon cette technique, des quantités fixes de charge sont créées en chargeant un condensateur de manière répétitive par une référence de tension stable, puis en le déchargeant dans un nœud de sommation. Le comparateur surveille la sortie de l'intégrateur comme précédemment et commande la vitesse à laquelle le condensateur est commuté. Ces opérations sont totalisées, pendant un intervalle donné, dans un compteur qui fournit le résultat numé-

rique. La méthode est avantageuse pour des circuits qui doivent travailler sous tension d'alimentation unique, puisque la polarité réelle de la charge transférée du condensateur au nœud de sommation peut être inversée par des commutateurs *FET* judicieusement implantés (c'est-à-dire en commutant les deux côtés du condensateur).

Un exemple de cette technique est le convertisseur tension-fréquence LM331 qui a l'avantage particulier de fonctionner sous tension d'alimentation unique de +5 V. Nous avons vu une de ses applications comme oscillateur commandé en tension à la section 5.14.

Commentaires sur les CAN à intégration.

Comme pour l'intégration A/N à double rampe, ces méthodes d'équilibrage de charge effectuent la moyenne du signal sur des intervalles fixes. Elles permettent donc de se dégager des interférences à la fréquence du secteur et à ses harmoniques. En général, ces méthodes d'équilibrage de charge, sont bon marché (elles ne nécessitent pas de comparateur spécial par exemple). Elles sont précises et fournissent un résultat strictement monotone. Cependant, elles sont lentes en comparaison de l'approximation successive. Le circuit AD1170 fournit une résolution de 18 bits en 66 ms de temps de conversion au prix d'environ cent dollars. À titre comparatif, l'AD76 est un convertisseur à approximations successives dont le temps de conversion est de 15 μ s pour un prix unitaire de 120 dollars. Bar rapport aux convertisseurs

à double rampe, les méthodes du *delta sigma* et du condensateur commuté peuvent se caractériser par des comparateurs de faible précision en aval des intégrateurs, mais des circuits de commutation de charge très précis. En revanche, les méthodes à double rampe utilisent des comparateurs dont les seuils sont extrêmement fidèles, mais sont moins sévères vis-à-vis de la vitesse de commutation et de l'injection de charge. Pour continuer notre comparaison des circuits existants, le AD1175K est un convertisseur à rampes multiples de 22 bits dont le temps de conversion est de 50 ms et le prix de huit cents dollars (section 9.22).

Il est intéressant de noter, à propos de ces techniques d'intégration (simple ou double rampe et équilibrage de charge), que le signal d'entrée de l'intégrateur peut être soit un courant, soit une tension en série avec une résistance. En réalité, certains convertisseurs possèdent deux bornes d'entrée dont l'une est reliée directement au nœud de sommation, pour l'usage avec des circuits qui fournissent directement un courant. Si on utilise une entrée en courant, la tension de décalage de l'intégrateur n'a plus d'importance. En revanche, sur une entrée en tension (et sa résistance série interne), l'amplificateur opérationnel intégrateur produit une erreur égale à sa tension de décalage d'entrée. C'est pourquoi une entrée en courant est pratique lorsqu'on veut une grande plage dynamique, particulièrement si le CAN est employé en conjonction avec un appareil doté d'une sortie en courant. Des exemples sont fournis par les photomultiplicateurs et les

photodiodes. Interprétez correctement les spécifications publiées, il se peut que la précision d'un CAN soit indiquée pour une entrée en courant sur des convertisseurs qui acceptent les deux. N'espérez pas d'aussi bonnes prestations en signaux faibles lorsque l'entrée d'un convertisseur de ce type est utilisée en tension.

Remarquez que ces méthodes d'équilibrage de charges comportent toutes un convertisseur V/F de haute précision et qu'on peut les utiliser tels quels si c'est une réponse en fréquence que l'on souhaite, comme le représente la figure 9.58.

9.22 ◊ Quelques raretés en convertisseurs A/N et N/A

Analog Devices, un des innovateurs les plus féconds en matière de circuits intégrés et modules de conversion, a récemment présenté quatre nouveautés qui méritent le détour.

◊ AD7569, un CNA/CAN combiné

Le circuit monolithique AD7569 combine sur une unique puce un convertisseur A/N et N/A à huit bits, complet avec échantillonneur-bloqueur, horloge interne et référence (figure 9.59). Le CAN à approximations successives opère la conversion en 2 μ s et le CNA fournit la tension de sortie en 1 μ s de temps de stabilisation nominal. Cette puce est épatante dans les systèmes à microprocesseurs. Les convertisseurs utilisent un seul port numérique à huit bits, les signaux

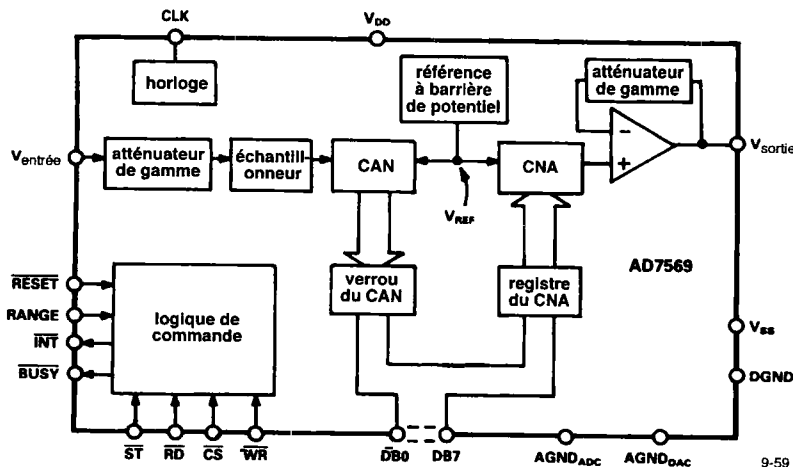


Figure 9.59 - CNA et CAN à 8 bits combinés dans l'AD7569 (Source : Analog Devices).

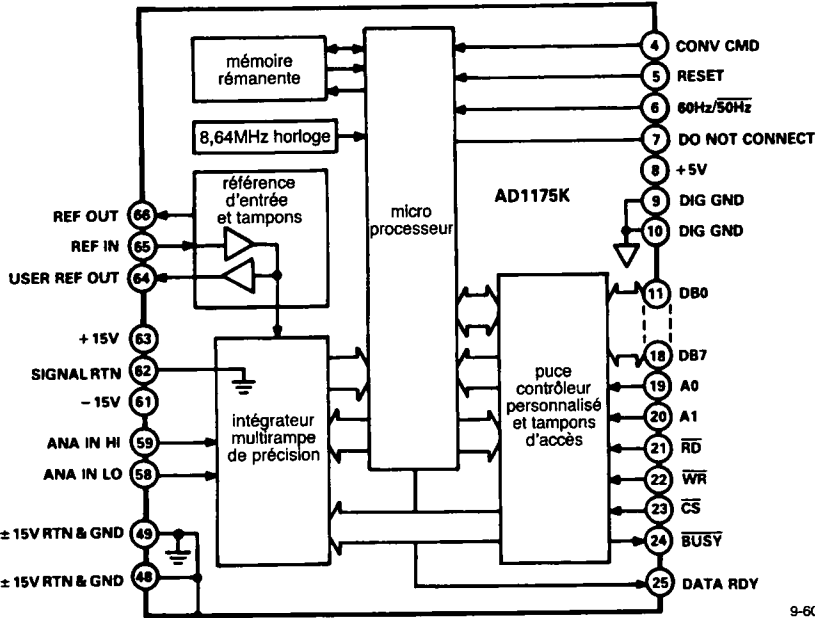


Figure 9.60 - AD1175K, CAN à intégration sur 22 bits (Source : Analog Devices).

9-60

de commande sont pratiques et les séquences rapides (contrairement à beaucoup de convertisseurs paresseux qui exigent des états d'attente supplémentaires et des temps d'établissement épouvantables, cf. chapitres 10 et 11). En outre, la puce travaille sous une tension unique de +5 V, ne nécessite aucun composant externe ni réglage, le circuit est livré en un boîtier DIP à vingt-quatre broches peu encombrant. Sa consommation est faible (60 mW) et son prix honnête (six dollars par quantité de cent pièces).

◇ AD1175, un CAN à intégration sur 22 bits

Cet impressionnant module (figure 9.60) utilise intégration à rampes multiples et zéro automatique pour atteindre une précision de 22 bits (6,5 chiffres) à une vitesse de conversion peu commune (20 conversions/seconde). Pour se faire une idée de ce que cela représente, considérons l'autre option, un appareil d'atelier ou destiné au montage en armoire, coûte quelque chose comme 4 000 dollars et effectue peut-être deux conversions par seconde. Comparativement, un AD1175 occupe vingt centimètres cube, consomme 3 W, et coûte 800 dollars à la pièce. Il contient un microprocesseur et vous permet de régler l'échelle de gain et le décalage via le bus numérique (utilisé tant pour les commandes que pour les résultats numériques convertis).

◇ HDG0807 et AD9502, les convertisseurs vidéo

Ces convertisseurs (figure 9.61 et figure 9.62) sont exactement ce dont on a besoin en vidéo numérique. Le HDG0807 est un CNA à huit bits accordé aux niveaux des signaux vidéo normalisés, sous l'impédance correspondante de 75 Ω. En outre, il fournit même les impulsions correctes de synchronisation composite, à superposer à la vidéo analogique pour former le signal vidéo complet. Ce convertisseur est prêt à l'emploi, rapide (jusqu'à 50 MHz) et d'un prix abordable. Un AD9700 constitue le noyau monolithique de ce convertisseur hybride, il travaille jusqu'à 100 MHz.

Le CAN vidéo AD9502 fait le travail inverse : il numérise le signal vidéo. Il dispose de circuits internes qui dépouillent la vidéo composite de ses impulsions de synchronisation, utilise une boucle à verrouillage de phase interne pour fabriquer l'horloge des pixels, synchrone au balayage, puis convertit la tension analogique en quantités numériques de huit bits. Il est capable de convertir à une récurrence de 13 MHz, en donnant des valeurs numériques qui correspondent à une définition d'écran de 512 x 512.

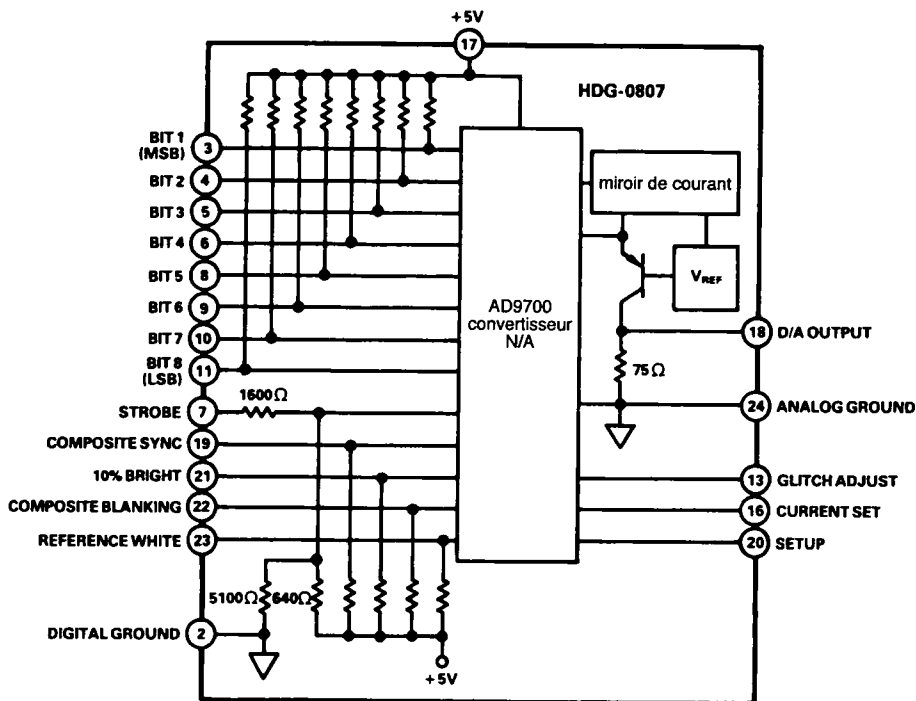


Figure 9.61 - Le CNA pour vidéo composite HDG0807 (Source : Analog Devices).
9-61

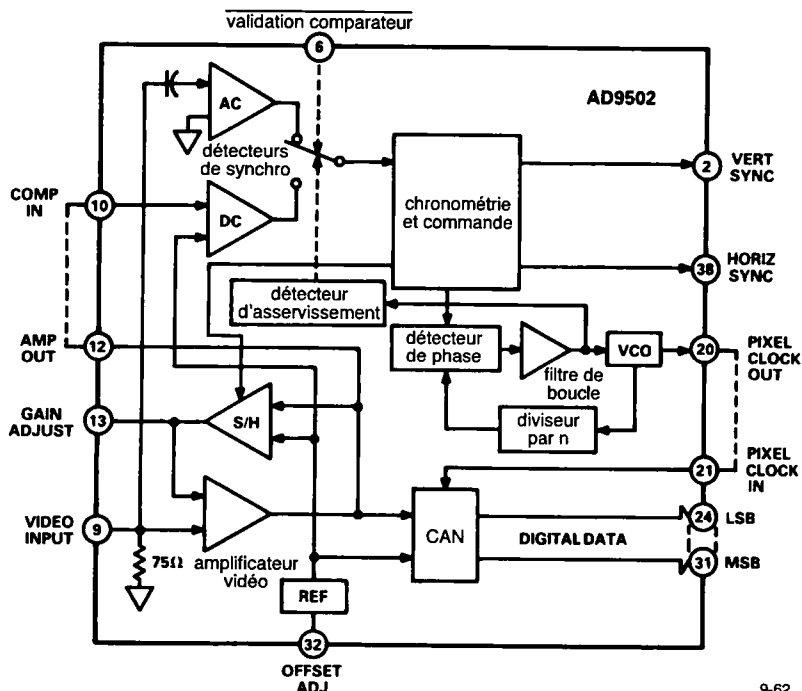


Figure 9.62 - CNA pour vidéo composite AD9502 (Source : Analog Devices).
9-62

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

Tableau 9.5 - Convertisseurs analogique-numérique

type	fabricant ^a	vitesse	méthode ^b	vitesse max (μ s)	boîtier ^c	tension d'alimentation (V)	courant consommé typ (mA)	V _{ref}	+5 V ref OK ?	plage d'entrée (V)
HS9582	HS	6	F	0,07	18	+5	30	ext 1-5	X	0-V _{ref}
TDC1047	TR	7	F	0,05	24	+5; -5,2	+20; -140	ext -1	-	0-V _{ref}
ADC0844	NS	8	SA	40	20	+5	1	ext 1-5	X	0-V _{ref} ; 2V _{ref}
ADC0831	NS	8	SA	32	8	+5	1	ext 1-5	X	0-V _{ref} ; 2V _{ref}
TLC548	TI	8	SA	22	8	+5	1,9	ext	X	0-5
AD670	AD	8	SA	10	20	+5	30	int	-	0,25; 2,5
AD7575	AD	8	SA	5	18	+5	3	ext 1,2	-	0-2V _{ref}
ADC0820	NS	8	HF	2,5	20	+5	8	ext 1-5	X	0-V _{ref} ; 2V _{ref}
AD7820	AD	8	HF	1,6	20	+5	8	ext 1-5	X	0-V _{ref}
HS9583	HS	8	F	0,2	24	+5	20	ext+5V	X	0-5
AD9002	AD	8	F	0,007	28	-5,2	150	ext	-	-2 à 0
AD770	AD	8	F	0,005	40	+5; -5,2	270; 125	ext	-	-1 à 1
CXA1176K	SO	8	F	0,003	68LCC	-5,2	300	ext	-	-2 à 0
TDC1049	TR	9	F	0,03	64	-5,2	950	ext -2	-	-2 à 0
HADC77600	HO	10	F	0,02	72PGA	+5; -5,2	+440; -380	ext \pm 2	-	\pm 0,5; \pm 2
ADC1001	NS	10	SA	200	20	+5	1,5	ext 1-5	X	0-V _{ref} ; 2V _{ref}
AD573	AD	10	SA	20	20	+5; -12	15; -9	int	-	0-10; -5 à 5
AD7578	AD	12	SA	100	24S	+5; \pm 12	0,1; \pm 3	ext +5V	X	0-5
AD574A	AD	12	SA	25	28	+5; \pm 12	30; +2; -18	int 10,0	-	0-10; \pm 5; \pm 10
ADC80	BB	12	SA	25	32	+5; \pm 12	11; +5; -21	int 6,3	-	0-5; 0-10; \pm 5; \pm 10
AD7572	AD	12	SA	5	24S	+5; -15	5; -10	int -5,2	-	0-5
AD7672	AD	12	SA	3	24S	+5; -12	7; -12	ext -5	-	0-5; 0-10; +5
AD578	AD+	12	SA	3	32	+5; \pm 12	100; +3; -22	int 10,0	-	0-10; 0-20; \pm 5; \pm 10
ADC511	DA	12	HF	1	24	+5; \pm 15	65; \pm 25	int	-	0-10; \approx 5
AD9003	AD	12	HF	1	40	+5; \pm 15	2,5W	int	-	0-5
THC1201	TR	12	HF?	0,1	46	\pm 15	160	int	-	-1 à 1
CAV1220	AD	12	HF	0,05	PCB	\pm 5; \pm 15	20W	int	-	\pm 1
TLC1205B	TI	13	SA	10	24	\pm 5	3	ext	X	\pm 5
ICL7115	IL	14	SA	40	40	\pm 5	\pm 2	ext +5V	X	0-5
ADC71	AD	16	SA	50	32HY	+5; \pm 15	70; \pm 20	int 6,3V	-	0-5; 0-10; \pm 5; \pm 10
ADC76	BB+	16	SA	15	32	+5; \pm 12	10; +14; -17	int	-	0-5; 0-10; \pm 5; \pm 10
CX20018	SO	16	DS	9	28	\pm 5	10; 100	ext	-	\pm 10
ADAM-826-3	AN	16	SA	1,5	PCB	+5; -6; \pm 15	3W	int	-	0-10; \pm 10
MN5420	MN	20 ^h	SA	3	40HY	+5; \pm 15	+400; \pm 150	int	-	\pm 5

^{a)} cf. note au bas du tableau 4.1. ^{b)} DS = double rampe ; F = flash ; HF = demi-flash ; SA = approximations successives.

^{c)} tous DIP, sauf mention contraire ; HY = hybride ; S = DIP à épaisseur réduite. ^{d)} AZ = zéro automatique ; NT = pas de réglage fin nécessaire. ^{e)} 20 k Ω avec l'amplificateur intégré. ^{f)} quantité de 1000 pièces.

^{g)} ne réclame pas d'amplificateur opérationnel externe. ^{h)} virgule flottante.

type	entrée				sortie			prix (par 100 pièces) en boîtier plastique (\$)	commentaires	
	Z _{entrée}	différentielle ?	échantillonneur ?	réglage fin ?	bits	3 états ?	serielle ?			horloge
HS9582	∞	-	-	NT	6	X	-	ext	15	rapide
TDC1047	100k	-	-	NT	7	X	-	-	40	sortie mémorisée
ADC0844	∞	-	-	AZ	8	X	-	int	3,85	4 entrées multiplexées ; emploi aisé ; +5V
ADC0831	∞	X	-	AZ	-	-	X	ext	2,70	petit, pas de composant extérieur
TLC548	1μA	-	X	AZ	-	-	X	int		d'emploi aisé, mini DIP
AD670	∞	X	-	NT	-	X	-	int	6	entrée d'amplificateur pour instrument
AD7575	∞	-	X	NT	-	X	-	extRC	5,50	rapide
ADC0820	∞	-	X	NT	-	X	-	int		sortie mémorisée ; dépassement
AD7820	∞	-	X	NT	-	X	-	int	10	rapide, pour 4 et 8 voies ; dépassement
HS9583	100k	-	-	NT	-	X	-	ext	44	rapide
AD9002	20k	-	-	NT	-	-	-	-	90	rapide, flash à faible puissance, mémoire dépassement
AD770	3,3k	-	-	NT	8	-	-	-	175	rapide, mémoire et dépassement
CXA1176K		-	-	NT	-	-	-	-		champion du monde de vitesse
TDC1049	16k	-	-	X	10	-	-	-		flash à 9 bits
HADC77600	1k ^e	-	-	X	10	-	-	-		la plus haute résolution en flash
ADC1001	∞	X	-	AZ	8+2	X	-	extRC		5 V, minimum d'accessoires
AD573	5k	-	-	NT	8+2	X	-	int	14	rapide, pas d'accessoires
AD7578	∞	-	-	AZ	8	X	-	extRC	20	faible puissance, bon marché
AD574A	5k	-	-	X	8+4	X	-	int	28	sortie V _{référence} ; classique
ADC80	5k	-	-	X	12	-	X	int	33	sortie V _{référence} ; classique ; sortie d'horloge
AD7572	2,5k	-	-	NT	8+4	X	-	int	46	rapide, pas d'accessoires, sortie d'horloge
AD7672	5k	-	-	-	8+4	X	-	extRC	75	rapide
AD578	5k	-	-	NT	12	-	X	int	100	rapide ; pas d'accessoires ; sortie V _{référence} ; sortie d'horloge
ADC511	2,5k	-	-	NT	12	X	-	int	99 ^f	pas de pertes de codes dans la gamme de température
AD9003	1k	-	X	NT	12	-	-	int	250	-
THC1201		-	X	NT	12	X	-	-		très rapide, emploi facile
CAV1220	1k	-	X	NT	12	-	-	int	2500	le plus rapide
TLC1205B	1μA	X	X	-	8+5	X	-	ext	30	-
ICL7115	5k	-	-	AZ	8+6	X	-	ext	50	base 1,85 + ROM interne
ADC71	5k	-	-	X	16	-	X	int	63	norme industrielle ; sortie d'horloge ; sortie de référence
ADC76	2,5k	-	-	X	16	-	X	int	100	norme industrielle ; AD376
CX20018	10k ^g		X	X	-	-	X	ext	18	audionumérique, 2 voies
ADAM-826-3	1,4k	-	-	NT	8+8	X	-	int		module ; versions avec échantillonneur, tampon
MN5420	5k	-	-	-	16	X	-	ext		virgule flottante : 4 bits d'exposant, 12 bits de mantisse

Tableau 9.6 - Convertisseurs A/N à intégration

type	fabricant ^a	puces	bits	méthode ^b	conv/sec	broches ^c	V _{adm} (V)	V _{ref} (V)	5 V ref OK ?	V	entrée		sortie		commentaires	
											Z _{entrée} (Ω)	réglage fin externe ?	différentielle	bits en parallèle		3 états ?
AD7552	AD	1	12 ^d	QS	6	40	+12 ; ±5	1 à 5	X	0 à ±0,5V _{ref}	-	-	8+6	X	ext	-
TSC804	TS	1	12 ^d	QS	30	60	±5	int	-	±4	-	X	8+6	X	xtal	8 voies multiplexées
ICL7109	IL	1	12 ^d	DS	30	40	±5	0,2 à 2	-	0 à ±2V _{ref}	-	X	8+6	X	xtal	norme industrielle
AD7550	AD	1	13	QS	25	40	+12 ; ±5	1 à 5	X	0 à 0,5V _{ref}	-	-	8+6	X	ext	-
TSC800	TS	1	15 ^d	DS	2,5	40	±5	0,2 à 2	-	0 à ±2V _{ref}	-	X	8+8	X	xtal	-
TSC850	TS	1	15 ^d	TS	40	40	±5	1,6 ; 0,025	-	0 à 2V _{ref}	V _{ref}	X	8+8	X	ext	rapide, faible consommation (2 mA)
ICL7104-16 ^e	IL	2	16 ^d	DS	3	40	+5 ; ±15	int	-	0 à ±4	V _{ref}	-	8+8+2	X	xtal	utiliser le 8052 pour le réglage réduit
CSZ5316	CR	1	16	CB	20k	18	±5	int	-	±2,75	-	-	serial	X	ext	échantillonneur interne
AD1170	AD	1	18	CB	1000f	40	+5 ; ±15	int	X	±5	-	-	8+8+6	X	xtal	réglage fin logiciel
AD1175K	AD	1	22	QS	20	66M	+5 ; ±15	int	-	±5	-	X	8+8+6	X	int	précis, stable, réglage fin logiciel

^a cf. note au bas du tableau 4.1. ^b CB = équilibrage de charge ; DS = double rampe ; TS = triple rampe ; QS = quadruple rampe. ^c M = module
^d plus le bit de signe. ^e associé à l'inséparable 8068A. ^f récurrence programmable ; à cette valeur, la résolution est affaiblie. La pleine résolution s'obtient à 50 conversions/s.
xtal = quartz

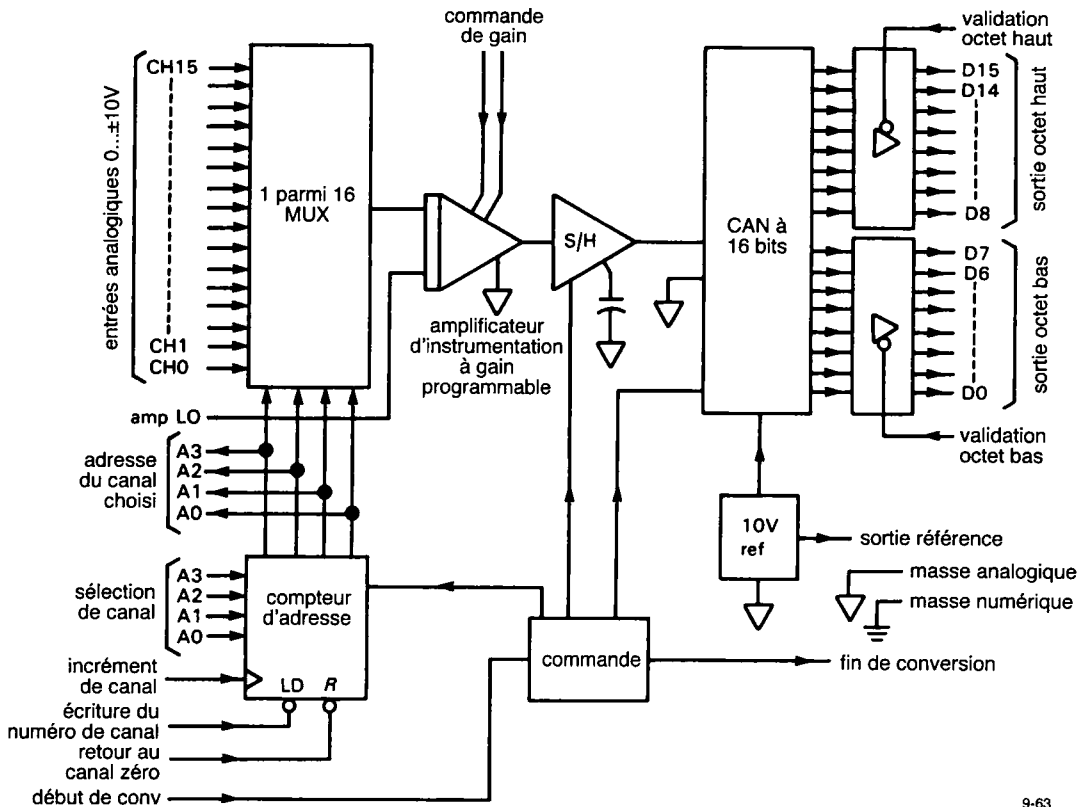


Figure 9.63 - Système modulaire DT5716 de conversion A/N.

9.23 Choix d'un CAN

Comme pour les CNA, nous avons rassemblé (tableaux 9.5 et 9.6) une sélection de CAN qui couvre une gamme pratique, tant pour ce qui est des prestations que des prix. Nous avons tâché d'y inclure les modèles les plus répandus et quelques nouveautés qui devraient figurer prochainement au palmarès.

Voici quelques critères à prendre en considération dans le choix d'un CAN :

- a) la résolution,
- b) la vitesse,
- c) la précision (un réglage extérieur est-il nécessaire, sa monotonie est-elle garantie ?),
- d) les tensions d'alimentation nécessaires (certains travaillent avec seulement +5V), et la dissipation de puissance,
- e) la compacité du boîtier,
- f) la référence et l'horloge (sont-elles internes ou à fournir extérieurement ? S'il faut une réf-

rence externe, le +5 V convient-il ? Si elle est interne, est-elle accessible, par exemple pour des mesures de rapport. De quelle qualité ? Est-elle déconnectable ?),

- g) l'impédance d'entrée et la plage de tensions analogiques (unipolaire, bipolaire ou les deux ?),
- h) la structure d'entrée (différentielle, multiplexeur interne ou échantillonneur-bloqueur ? Polarité inverse, c'est-à-dire, une plus grande tension négative permet-elle une sortie plus grande ?),
- i) la structure de sortie (parallèle, sérielle ou les deux ? Est-ce que la sortie parallèle est compatible microprocesseur sous forme de deux octets accessibles individuellement ?),
- j) le prix.

S'il vous faut un convertisseur A/N de haute précision, et spécialement s'il doit être équipé d'un multiplexeur à l'entrée et d'un échantillonneur-bloqueur, vous pouvez envisager l'achat d'un « sous-ensemble

A/N » que certains fabricants proposent. Il s'agit de modules plutôt que de circuits intégrés. Ils sont livrés en boîtier métallique d'un centimètre d'épaisseur et de cinq centimètres sur dix ou d'une taille un peu supérieure, dotés de connexions à broches qui s'adaptent à un connecteur spécial (ou se soudent directement sur le circuit imprimé). Ces convertisseurs ne sont pas bon marché mais ils sont délicieusement simples à l'emploi. Mieux même, les fabricants ont résolu pour vous les épineux problèmes qui empoisonnent la conversion à haute résolution, tels que bruit induit, isolation des sections numérique et analogique, stabilité des références, décalages des amplificateurs, etc.

Le DT-5716A de Data Translation (figure 9.63) est un exemple de ces modules. Il dispose de seize entrées asymétriques (ou huit différentielles), un multiplexeur analogique d'entrée suivi d'un échantillonneur-bloqueur, un amplificateur à gain programmable et un convertisseur A/N à seize bits. Sa capacité de conversion est de 20 kHz et sa sortie organisée en deux octets pour faciliter la connexion à un bus de microprocesseur (voir les chapitres 10 et 11).

Les sous-ensembles A/N sont disponibles en modules dont la résolution va de douze à seize bits et disponibles avec entrées multiplexées ou non. La haute précision et la grande vitesse coûtent cher, aussi la plupart des modules disponibles sont-ils considérablement meilleur marché que les appareils déjà cités. Par exemple, la série DAS1157-9 de Analog Devices comprend des convertisseurs monocanaux d'une résolution de quatorze à seize bits et d'une capacité de 18 kHz. Il en coûte moins de trois cents dollars par quantité de cent pièces. Différentes firmes proposent des modules de conversion : Analog Devices, Analogic, Data Translation et Intech.

QUELQUES EXEMPLES DE CONVERSION A/N

9.24 Systèmes de saisie de données A/N à seize canaux.

La figure 9.64 montre un circuit capable de numériser à la demande une entrée analogique parmi seize et de fournir une sortie numérique en douze bits. Il peut constituer la partie frontale d'un système de mesures centralisées, commandé par microprocesseur.

Le HI-506 est un multiplexeur analogique *CMOS* à seize voies et dont les entrées numériques sont compatibles *CMOS*. Il ne manque pas d'atouts, en particulier ses commutateurs sont de la variété qui coupe avant d'établir le contact, ce qui signifie que les différents canaux d'entrée ne risquent pas de se retrouver court-circuités les uns avec les autres pendant la modification d'adresse du multiplexeur. De plus, ses entrées sont capables d'accepter des signaux au-delà des tensions d'alimentation et, même dans ce cas-là, il ne présente aucun risque de verrouillage en thyristor ou de diaphonie entre voies. Prenez en compte ce genre de considérations quand vous achetez des commutateurs linéaires. Parfois, ils supposent certains compromis. Par exemple, une coupure avant établissement du circuit peut conduire à des temps de commutation plus longs, puisque la mise en contact doit laisser aux interrupteurs le temps de s'ouvrir.

L'unique sortie analogique du multiplexeur commande un LF398, un amplificateur échantillonneur-bloqueur monolithique à deux dollars, (figure 4.41) en boîtier DIP à huit broches, très pratique. Il est utilisé comme échantillonneur et ne gêne la forme d'onde analogique qu'au moment du début de conversion. Muni d'un condensateur de 1 000 pF, le LF398 se stabilise, à un LSB près, en 0,5 μ s après le signal de maintien et il ne perd que 3 μ V au cours des 12 μ s de conversion. Le circuit AD7572 est un très joli CAN à faible puissance de douze bits qui possède sa référence de tension et son horloge embarquées. Il dispose des commandes utiles pour l'interface microprocesseur, y compris la possibilité de multiplexer ses douze bits sur huit lignes (un bus de données de la largeur d'un octet) en deux cycles successifs.

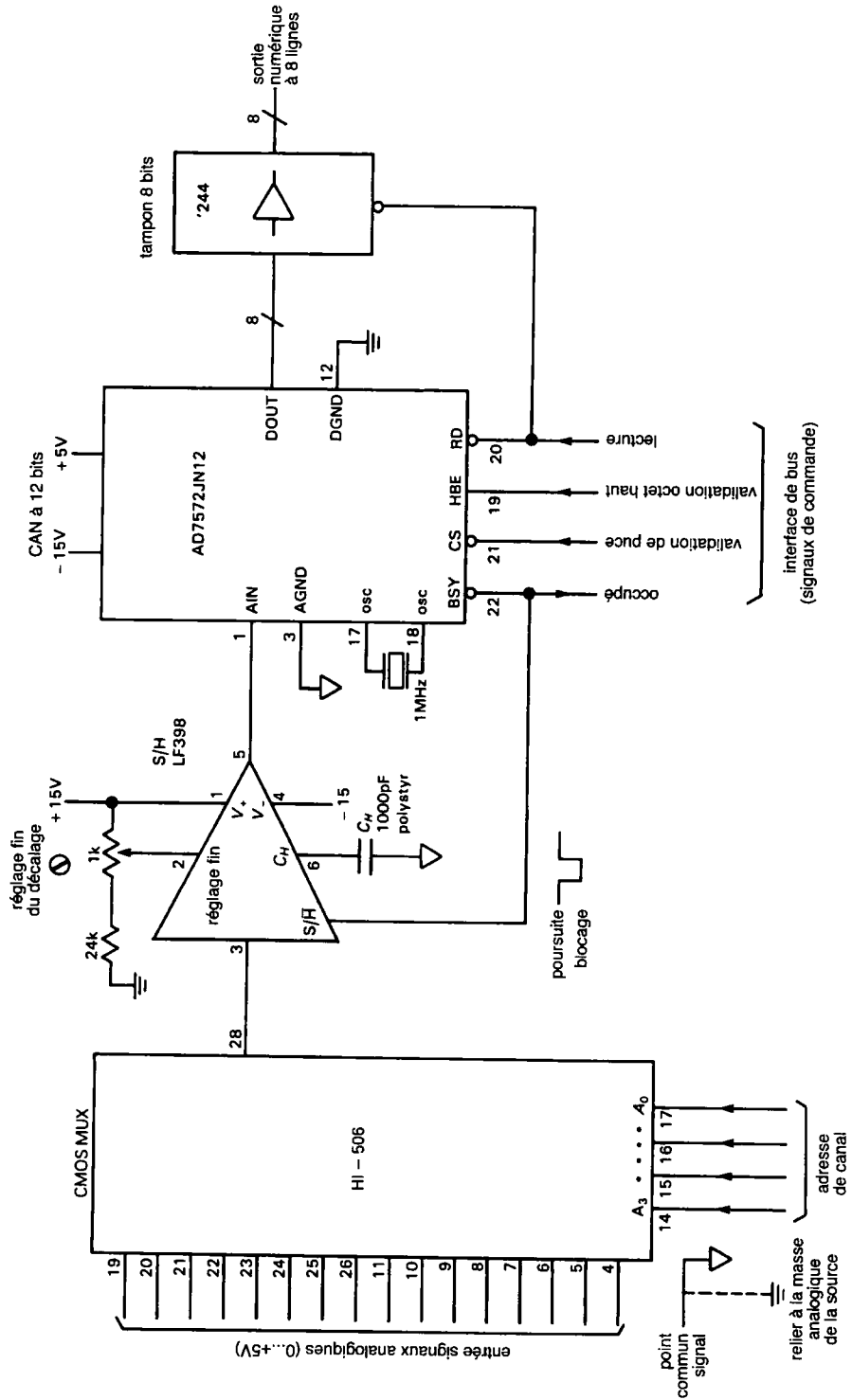


Figure 9.64 - Système de conversion A/N sur 12 bits à 16 voies (12_{bits}/conversion).

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

Le système qui commande le circuit envoie normalement une adresse au multiplexeur, ensuite commence la conversion par l'envoi de \overline{CS} et \overline{RD} . Le CAN répond par le signal d'occupation \overline{BUSY} qui gèle l'entrée analogique. La conversion est terminée 12 μ s plus tard, moment auquel \overline{BUSY} passe au niveau haut. Le résultat complet, en douze bits, est alors disponible si vous utilisez les douze lignes D_{sortie} . Cependant, si vous ne disposez que d'un bus à huit bits, il vous est loisible de lire en premier les huit bits de poids faible, puis d'envoyer le signal \overline{HBEN} (*High Byte ENable*) pour placer les quatre bits de haut rang sur D_0 à D_3 .

Une fois la conversion commencée, le système en commande peut vérifier le signal \overline{BUSY} pour savoir quand la conversion est terminée. Une autre option, plus simple, consiste à attendre 12 μ s (une boucle de temporisation logicielle permet de passer le temps nécessaire, voir le chapitre 11). Le système de commande doit attendre 4 μ s après la fin de conversion pour recommencer un nouveau cycle. C'est le « temps de saisie » du LF398, le temps dont la sortie a besoin pour s'équilibrer sur l'entrée à moins de 0,1 %. Durant ce temps, le contrôleur peut bien sûr fournir la sortie numérique. Le cycle de conversion complet est donc au moins de 16 μ s, ce qui correspond à 60 000 conversions par seconde.

Quelques points méritent que l'on s'y arrête :

a) Pour atteindre la pleine résolution de douze bits, il faut introduire un ajustement du décalage pour compenser les erreurs de trois sources :

1) l'échantillonneur-bloqueur présente un V_{OS} de 7 mV (maximum)

2) le *FET* de l'échantillonneur introduit un petit échelon de tension à l'état de maintien, dû à l'injection de charges dans la porte du *FET* (section 3.12) ; dans ce cas-ci, un échelon relativement stable de 10 mV en négatif.

3) Le CAN lui-même présente un V_{OS} évalué à quatre LSB (ce qui équivaut à 5 mV lorsque la plage d'entrée s'étend de 0 à 5 V). Nous avons installé un circuit d'ajustage sur le LF398, le réseau recommandé par le fabricant.

b) La valeur du condensateur de maintien réalise un compromis. Les valeurs faibles réduisent le temps

de saisie mais augmentent la fuite et l'échelon d'injection de charges. La valeur que nous avons choisie produit une perte minimum et introduit un échelon de maintien équivalent à 8 LSB. Cet échelon est relativement stable et peut être annulé en réglant correctement la commande de décalage.

- c) Le circuit est câblé pour une entrée unipolaire (0 à 5 V). Si vous voulez une plage d'entrée bipolaire, il vous faudra ajouter un circuit de décalage à amplificateur opérationnel, en veillant à maintenir les erreurs en dessous d'un LSB (une part pour 4 000). Le AD7572 délivre une tension de référence précise pour vous faciliter le travail, mais cela réclame malgré tout une poignée de composants.
- d) Une belle amélioration à apporter à un circuit de ce genre est l'adjonction d'un amplificateur à gain programmable, de manière à ce que le microprocesseur en commande puisse modifier le gain pour l'adapter à la gamme d'amplitude du signal d'entrée. Le AD526 d'Analog Devices apporte une solution sous forme d'une seule puce qui fournit des gains programmables de un, deux, quatre, huit et seize, tout en maintenant la précision à 0,02 % (résolution de douze bits). Le LF13006/7 de National est une autre option. Il contient les résistances et les interrupteurs à *FET* (mais pas l'amplificateur lui-même) pour régler le gain entre 1 et 128 (par facteurs de deux) ou entre 1 et 100 (dans la séquence un, deux, cinq). Ces composants ont une précision de gain de 0,5 % (résolution de huit bits).

Un CAN à approximations successives est ici le choix normal, du fait que la vitesse est primordiale quand il faut sauter d'une entrée à l'autre. Nous avons sélectionné des composants dans l'optique de réduire le coût. Le circuit illustré coûte environ cinquante dollars au prix actuel et c'est le convertisseur qui se taille la part du lion avec trente-cinq dollars.

9.25 Voltmètre numérique à trois chiffres et demi

La figure 9.65 montre un circuit qui exploite les avantages de l'intégration à double rampe. Pratiquement tout le circuit est inclus dans une puce *LSI* en *CMOS* qui constitue le voltmètre numérique, les seuls composants externes étant l'intégrateur, l'horloge

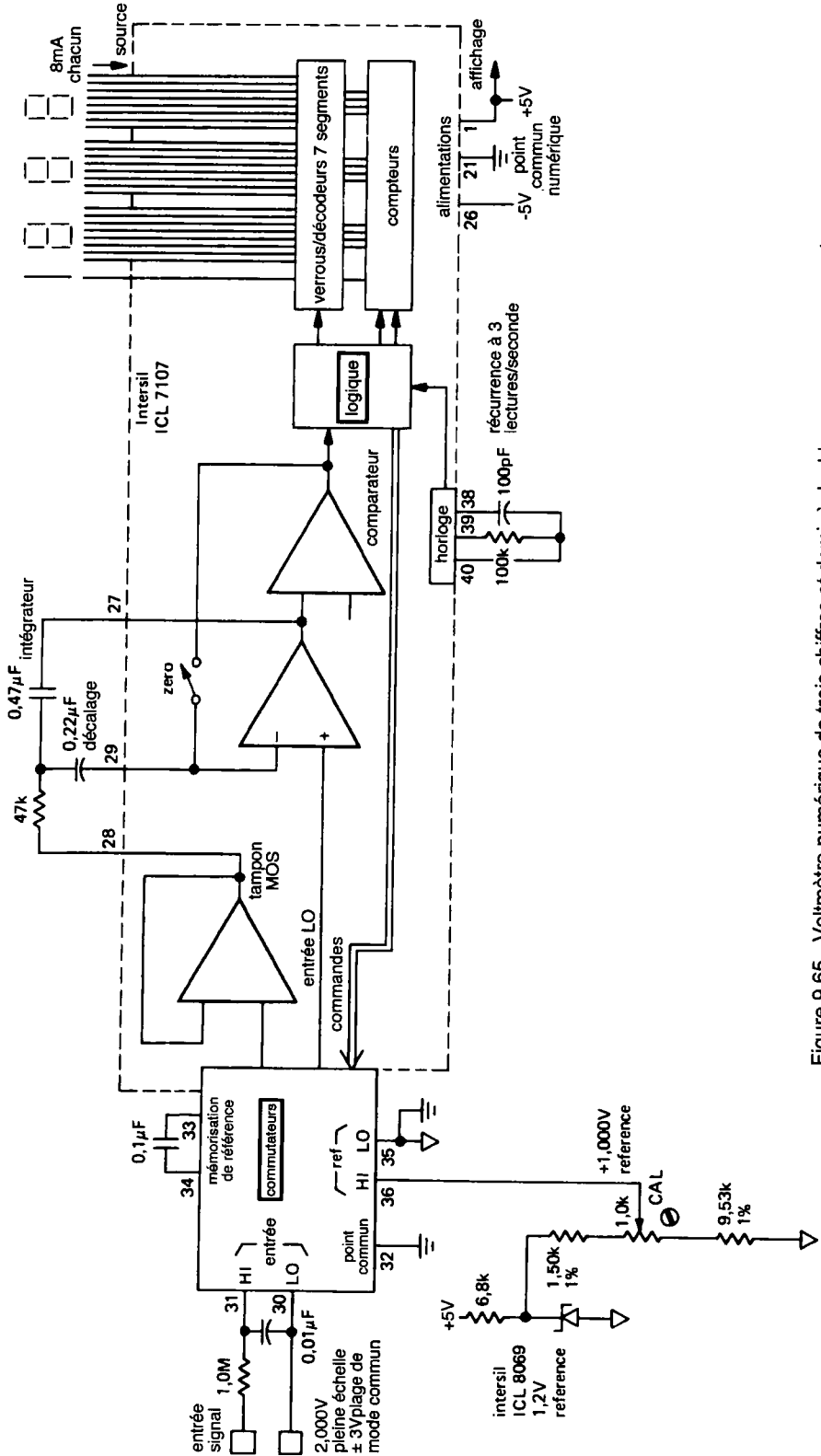


Figure 9.65 - Voltmètre numérique de trois chiffres et demi, à double rampe, sur une seule puce.

RC, une référence de tension précise et l'affichage lui-même. Le ICL7107 comporte un cycle de zéro automatique et fournit même les sorties multiplexées pour sept segments, capables d'attaquer directement un afficheur à LED de quatre chiffres. L'usage d'un atténuateur externe à l'entrée (ou une référence de tension différente) permet de modifier la plage de tension à pleine échelle. La conversion double rampe convient bien pour un multimètre numérique parce qu'elle offre dans un instrument à intégration de faible prix à fa fois une bonne précision (le circuit comporte un zéro automatique) et la réjection de la fréquence secteur. La puce du convertisseur utilisée ici coûte moins de vingt dollars.

9.26 ◊ Coulombmètre

Le circuit de la figure 9.66 est un intégrateur de courant à équilibrage de charges ou coulombmètre. Un instrument utilisé pour mesurer la somme intégrale d'un courant (la charge totale) sur une période de temps déterminée. On s'en sert en électrophorèse et en électrochimie. L'action démarre dans le coin inférieur gauche de la figure, où le courant à intégrer circule dans une résistance de puissance précise, à quatre fils. Elle fournit une tension proportionnelle. IC_2 est un amplificateur opérationnel de précision à alimentation unique, d'un prix abordable (sous les cinq dollars). Il offre une tension de décalage initiale faible (80 μV maximum), une faible dérive du décalage dans le temps et en température (moins de 2 μV par degré et de 0,5 μV par mois). Il fournit un courant programmé par le courant mesuré lui-même, pour commander l'intégrateur à équilibrage de charges IC_3 . On peut sélectionner sur cinq décades la sensibilité d'entrée par commutateur rotatif. Un courant de collecteur de Q_1 de 200 μA correspond à la pleine échelle d'entrée dans chaque gamme. Le transistor Q_1 est un MOSFET (plutôt qu'un bipolaire) pour supprimer l'erreur du courant de commande.

Le circuit d'équilibrage de charges suit le schéma traditionnel du *delta sigma*, le transistor Q_2 , un MOSFET canal P à enrichissement, distille des parcelles de charges, suivant l'état de la bascule IC_{5a} , à chaque coup d'horloge. IC_{5b} fonctionne comme monostable, il incrémente IC_7 , un diviseur binaire, à chaque cycle d'horloge pendant lequel Q_2 est conducteur. Ce

circuit ne fait pas une addition répartie sur un nombre défini de cycles d'horloge : il se contente d'intégrer jusqu'à ce que quelqu'un l'arrête. Les compteurs à quatre chiffres IC_9 et IC_{10} totalisent la charge et commandent un afficheur à LED de huit chiffres.

Si jamais le courant mesuré venait à dépasser la pleine échelle ou la gamme choisie, Q_2 serait incapable d'équilibrer le courant de Q_1 , même s'il était mis en conduction permanente, et l'enregistrement de la charge sur le compteur serait erroné. C'est pourquoi IC_{4a} vérifie cette condition de dépassement et il allume la LED si l'intégrateur dépasse un seuil de tension préétabli (et suffisamment élevé pour ne pas gêner l'intégrateur dans les conditions normales).

◊ Approche numérique du projet

Il y a un certain nombre de décisions importantes à prendre lorsqu'on calcule un circuit tel que celui-ci. Par exemple, la plus grande partie de la logique CMOS travaille sous +15 V pour simplifier la commutation de Q_2 . Mais comme le compteur à quatre chiffres demande du +5 V, on a utilisé un 4049 comme interface entre la logique CMOS à haut niveau et les compteurs. Le comparateur IC_4 travaille sous une tension d'alimentation unique, sa sortie passe donc de la masse au +15 V pour faciliter la connexion vers IC_{5a} . La tension de référence de l'intégrateur et du comparateur est fixée à environ +4,7 V par la zener D_2 de manière à assurer une marge à Q_1 . Une simple zener suffit, une grande exactitude n'est pas requise ici. Remarquez la position de la référence de précision, juchée sur le niveau de +4,7 V et qui sert à déterminer le courant commuté dans l'intégrateur. Le courant de fonctionnement de la REF-02 est mis à profit pour polariser la zener.

Le choix de l'interrupteur Q_2 est critique pour la précision globale de l'instrument. S'il présente une capacité trop grande, la charge additionnelle de son drain va provoquer une erreur. Le schéma utilisé dans l'exemple que nous avons vu précédemment (commutation à la masse au cours des cycles de non-conduction) n'a pas été retenu ici, parce que les tensions de décalage de IC_3 occasionneraient une erreur systématique aux très faibles courants. On augmente la plage dynamique au détriment d'un peu

de précision (à cause de la charge résiduelle sur le drain de Q_2 qui est intégrée à chaque cycle) en utilisant un interrupteur simple (SPST) dans la configuration représentée. Remarquez que l'amplificateur opérationnel intégrateur choisi est un modèle à *MOSFET*, à faible courant de polarisation, pour que l'erreur en courant (intensité nominale de 10 pA) reste négligeable. Comme les amplificateurs opérationnels à *FET* présentent généralement des tensions de décalage plus grandes que les modèles à transistors bipolaires, le choix de l'amplificateur opérationnel aggraverait le problème de la plage dynamique, comme nous venons de le voir, si une commutation par inverseur (SPDT) était mise en œuvre.

◇ *Plage dynamique*

Il faut bien comprendre que cet appareil est conçu pour une large plage dynamique. Il doit être capable d'intégrer avec précision un courant dont l'amplitude peut varier, en cours de mesure, de plusieurs ordres de grandeur. C'est la raison pour laquelle on a conçu les circuits d'entrée avec le plus grand soin, en utilisant un amplificateur opérationnel de précision doté d'un système précis de rattrapage du décalage (le schéma traditionnel de réglage présente une plage totale de quelques millivolts, d'où des difficultés à régler avec précision le décalage de zéro). Lorsque IC_2 est réglé pour un décalage de 10 μ V ou moins, la plage dynamique de l'instrument dépasse la fourchette de 1 à 10 000.

BOUCLES À PHASE ASSERVIE

9.27 Introduction aux boucles à phase asservie

La boucle à phase asservie (*PLL*, de *Phase Locked Loop*) est un module de construction très intéressant et très utile, disponible chez de nombreux fabricants sous forme de circuit intégré unique. Une *PLL* contient un détecteur de phase, un amplificateur et un oscillateur commandé en tension (*VCO*, de *Voltage Controlled Oscillator*) ; il constitue un mélange de techniques numérique et analogique sous le même boîtier. Parmi ses applications que nous verrons brièvement, on peut citer le décodeur de fréquence vocale, la démodulation de signaux AM et FM, la multipli-

cation de fréquence, la synthèse de fréquence, la synchronisation d'impulsions dans les signaux provenant de sources bruyantes (par exemple les bandes magnétiques) et la régénération de signaux « bien propres ».

Les boucles à phase asservie ont toujours suscité une certaine répulsion, en partie à cause de la complexité des circuits *PLL* à composants discrets, mais aussi à cause du sentiment qu'on ne pouvait guère compter sur leur fiabilité. Le prix abordable et la facilité d'emploi des *PLL* disponibles actuellement ont dissipé la première barrière. Une conception adaptée, qui veille à les maintenir dans des limites raisonnables de fonctionnement, fait de ce composant un circuit aussi fiable qu'un amplificateur opérationnel ou une bascule.

La figure 9.67 montre la structure classique d'une boucle à phase asservie. Le détecteur de phase compare deux fréquences d'entrée et fournit en sortie la mesure de leur différence de phase (si par exemple c'est leur fréquence qui est différente, il donne un signal périodique à la fréquence différence). Si $f_{\text{entrée}}$ n'est pas égale à f_{VCO} , le signal d'erreur de phase après filtrage et amplification oblige la fréquence du *VCO* à dévier dans la direction de $f_{\text{entrée}}$. Si les conditions sont respectées (nous en dirons plus à ce sujet tout de suite), le *VCO* se verrouille rapidement sur $f_{\text{entrée}}$ en maintenant avec le signal d'entrée une relation de phase fixe.

À ce moment, le signal de sortie filtré du détecteur de phase est une tension continue et l'entrée de commande du *VCO* représente une mesure de la fréquence d'entrée. Vous décelez immédiatement les applications que l'on peut en faire en décodeur de fréquence vocale (tel qu'on en utilise pour les transmissions numériques sur lignes téléphoniques) et en détecteur FM.

La sortie du *VCO* est un signal de même fréquence que $f_{\text{entrée}}$, mais il est produit localement et constitue une réplique fidèle de $f_{\text{entrée}}$, sauf qu'il est débarrassé du bruit. Comme le signal du *VCO* peut être une onde triangulaire, une sinusoïde ou tout ce que vous voulez, voilà une jolie méthode de fabrication, disons d'une onde sinusoïdale dont la fréquence serait asservie à

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

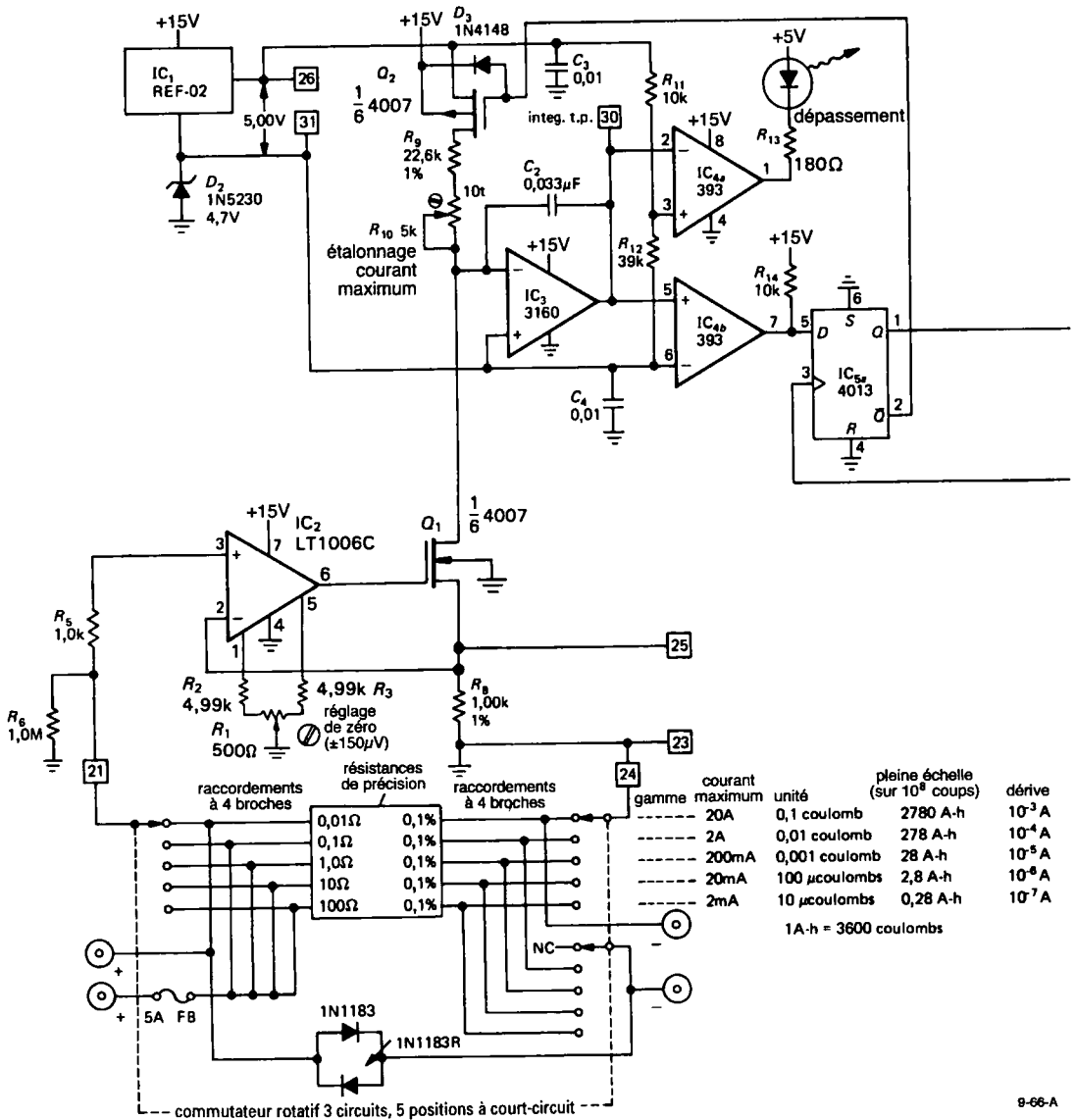


Figure 9.66 - Coulombmètre ou compteur de la charge accumulée.

un train d'impulsions. Dans une des applications les plus communes des PLL, on intercale un compteur modulo- n entre la sortie du VCO et le détecteur de phase. On obtient ainsi un multiple de la fréquence de référence $f_{\text{entrée}}$. C'est une méthode idéale pour obtenir des impulsions d'horloge à un multiple de la fréquence du secteur, à l'usage des convertisseurs A/N à intégration (double rampe, équilibrage de

charges), de manière à assurer une réjection infinie des interférences à la fréquence du secteur et de ses harmoniques. C'est aussi la technique de base des synthétiseurs de fréquence.

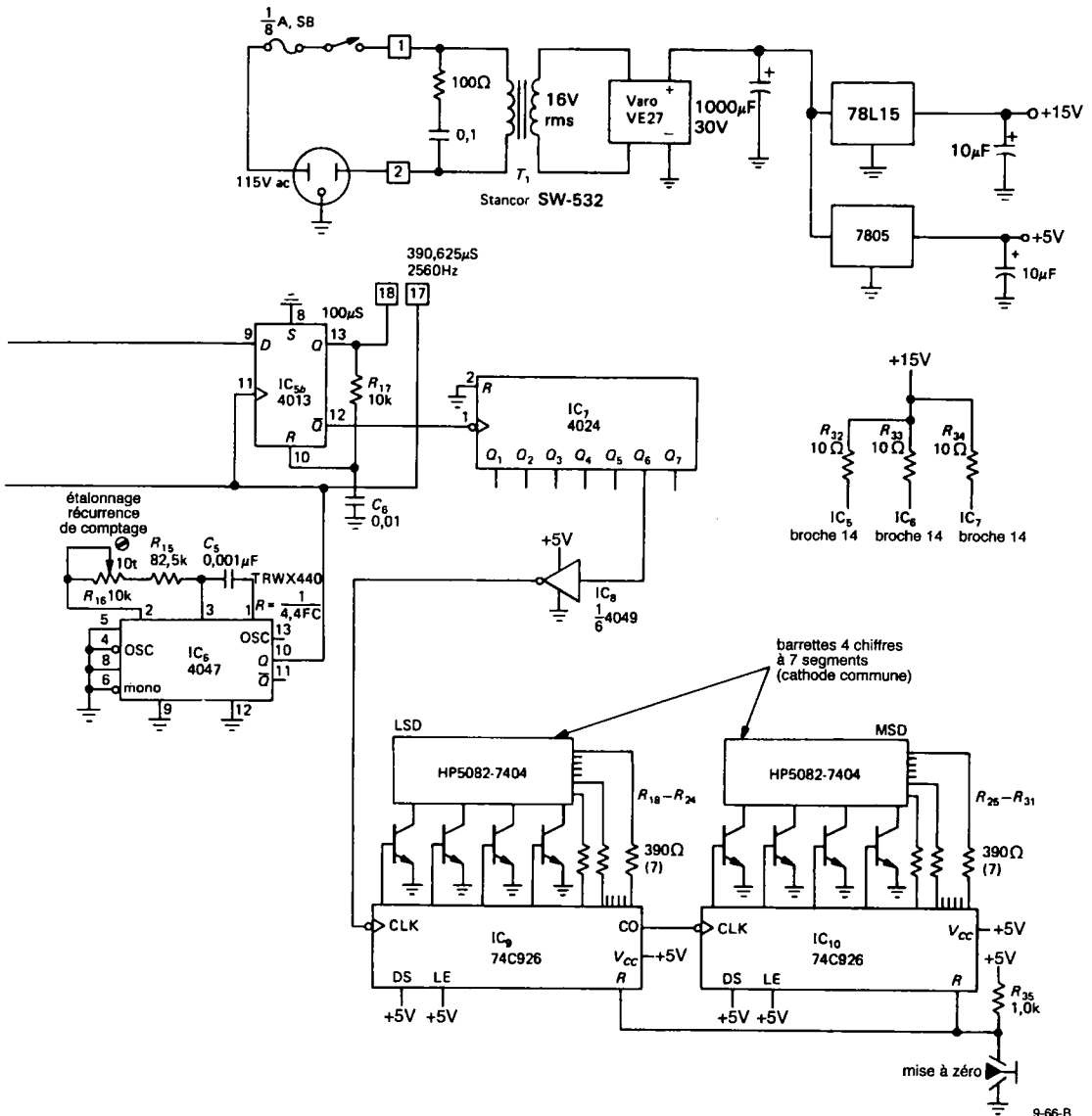


Figure 9.66 (suite)

◇ Composantes d'une boucle à phase asservie

◆ Détecteur de phase

Jetons, pour commencer, un coup d'œil au détecteur de phase. Il en existe en fait deux modèles de base, que l'on appelle parfois type I et type II. Le détecteur de phase de type I est attaqué par des signaux analogiques ou des ondes carrées numériques tandis que le détecteur de phase de type II est commandé par

les transitions logiques (les flancs). Les modèles les plus célèbres sont le 565 (linéaire de type I) et le CMOS 4046, équipé des deux.

Le détecteur de phase le plus simple est le type I numérique qui consiste uniquement en une porte OU exclusif (figure 9.68). Après un filtrage passe-bas, la tension de sortie se présente comme l'indique le graphe, tracé en fonction de la différence de phase,

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

pour des ondes carrées d'un rapport cyclique de 50 %. Le détecteur de phase de type I linéaire présente la même caractéristique de tension de sortie par rapport à la phase, mais son circuit interne est en fait un « multiplicateur à quatre quadrants » que l'on appelle aussi « un mélangeur équilibré ». Les détecteurs de phase de grande linéarité de ce type sont indispensables en détection synchrone, une magnifique technique que nous approfondirons à la section 15.15.

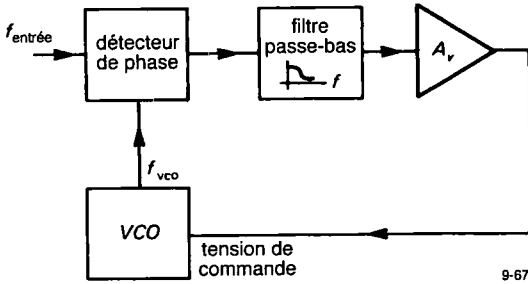


Figure 9.67 - Boucle à phase asservie (PLL).

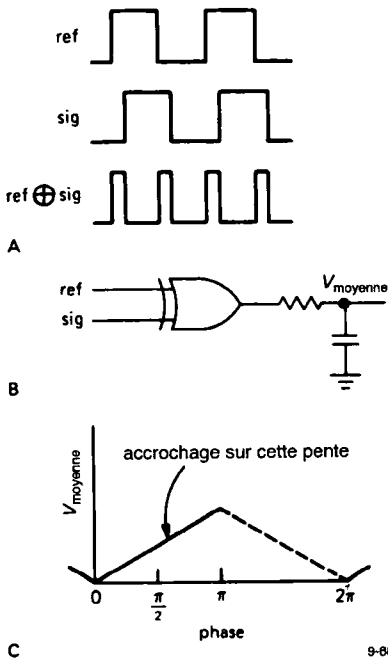
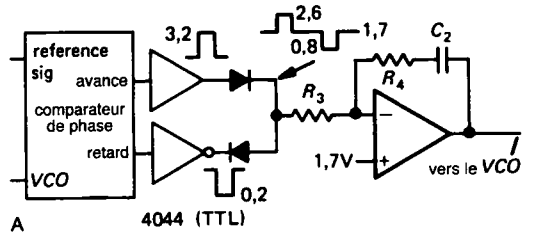
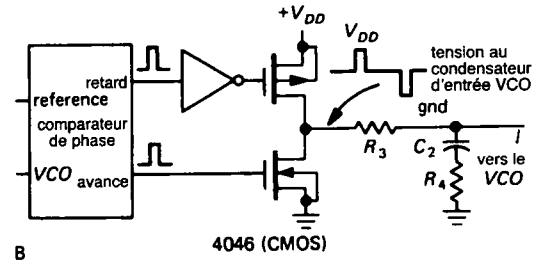


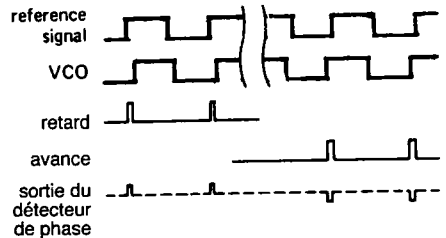
Figure 9.68 - Détecteur de phase (de type I) à porte OU exclusif.



A



B



C

9-69

Figure 9.69 - Détecteur d'avance et de retard de phase (type II) déclenché par les flancs.

Le détecteur de phase de type II n'est sensible qu'à la chronologie des *flancs* entre le signal et l'entrée du VCO, comme le montre la figure 9.69. Le circuit du comparateur de phase fournit des impulsions en avance ou en retard suivant que les transitions du VCO se produisent avant ou après les transitions du signal de référence. La largeur de ces impulsions est égale au temps qui sépare les flancs respectifs, comme on peut le voir. Suivant le cas, le circuit de sortie draine ou fournit du courant pendant la durée de ces impulsions, sinon il est en circuit ouvert, ce qui forme au total une tension de sortie moyenne, en fonction de la différence de phase, telle que le représente la figure 9.70. Ceci est totalement indépendant du rapport cyclique des signaux d'entrée, contrairement à ce qui se passait avec le comparateur de phase de

type I que nous venons de voir. Un autre avantage de ce détecteur de phase réside dans le fait que les impulsions de sortie disparaissent complètement tant que les deux signaux sont synchronisés. Ceci veut dire qu'il n'y a pas d'ondulations à la sortie susceptibles d'introduire une modulation de phase périodique dans la boucle, comme sur le détecteur de type I.

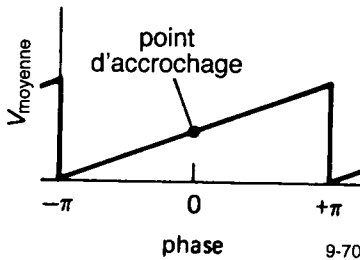


Figure 9.70

Voici une comparaison des propriétés des deux types fondamentaux de détecteurs de phase :

	Type I OU exclusif	Type II déclenché par flanc
Rapport cyclique d'entrée	de préférence 50%	sans importance
Synchronise sur harmoniques	OUI	NON
Réjection des parasites	bonne	mauvaise
Ondulation résiduelle à $2 f_{\text{entrée}}$	forte	faible
Plage de synchronisme (L)	toute la gamme du VCO	
Plage de synchronisation	fL ($f < 1$)	L
Fréquence de sortie sans synchronisation	f_{centrale}	f_{minimum}

Il existe encore une autre différence entre les deux types de détecteurs de phase. Le détecteur de type I fournit continuellement une onde en sortie, elle doit être filtrée par le filtre de boucle (nous y reviendrons). En conséquence, dans une PLL équipée d'un détecteur de phase de type I, le filtre d'asservissement fonctionne en passe-bas. Il adoucit les excursions complètes du signal logique de sortie. Il y aura donc toujours une ondulation résiduelle et des variations périodiques de la phase assez importantes dans ce genre d'asservissement. Dans les circuits qui utilisent une boucle à phase asservie pour réaliser une multi-

plication de fréquence ou une synthèse, il ajoute au signal de sortie des « bandes latérales de modulation de phase » (voir la section 13.18).

Au contraire, le détecteur de phase de type II ne fournit d'impulsion de sortie que lorsqu'il existe une erreur de phase entre la référence et le VCO. Comme la sortie du détecteur ressemble à un circuit ouvert quand il n'y a pas d'erreur, le condensateur de filtrage de la boucle fonctionne en accumulateur de tension. Il maintient la tension qui produit la fréquence correcte du VCO. Si le signal de référence se déplace, le détecteur de phase envoie un train d'impulsions courtes pour charger (ou décharger) le condensateur à la nouvelle tension requise pour (re)synchroniser le VCO.

◇ Oscillateur commandé en tension (VCO)

Un constituant essentiel des boucles à phase asservie, c'est l'oscillateur dont la fréquence est commandée par le détecteur de phase. Certains circuits intégrés de PLL comportent leur VCO (c'est le cas du 565 linéaire et du CMOS 4046) mais il y a aussi des puces constituées d'un VCO séparé. Elles sont reprises au tableau 5.4. Une classe intéressante de VCO est composée des modèles qui fournissent une onde sinusoïdale (8038, 2206, etc.), parce qu'ils vous permettent d'obtenir une onde pure, asservie à une onde d'entrée de forme affreuse. Et puis, ne perdez pas trop tôt de vue une autre classe de VCO, ceux qu'on appelle les « convertisseurs tension-fréquence » (V/F) qui sont généralement conçus pour assurer une haute linéarité. Ils n'ont souvent qu'une fréquence maximale modeste (1 MHz ou moins) et, comme sortie, des impulsions de niveaux logiques (voir la section 5.15).

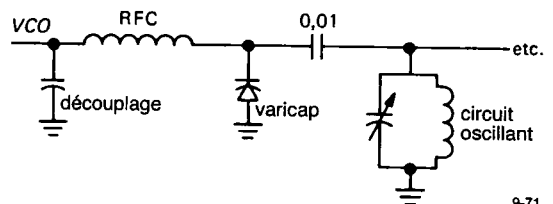


Figure 9.71

Il faut bien se rendre compte que le *VCO* ne doit nullement être confiné aux vitesses logiques. Rien ne vous empêche, par exemple, d'utiliser un oscillateur à radiofréquence accordé par diode varicap (à capacité variable), comme sur la figure 9.71.

En poussant les choses encore un peu plus loin, vous pouvez même utiliser quelque chose comme un klystron reflex, un oscillateur à micro-ondes (GHz), accordé électriquement par modification de la tension de son électrode réfléchissante. Bien entendu, une boucle à phase asservie construite au départ d'un tel oscillateur réclame un détecteur de phase à radiofréquence aussi.

Le *VCO* d'une boucle à phase asservie n'a nul besoin de présenter une caractéristique de fréquence particulièrement linéaire en fonction de la tension de commande. Mais, s'il est fortement non-linéaire, le gain de boucle devra varier en accord avec la fréquence du signal, ce qui exige une bien meilleure stabilité d'asservissement.

9.28 ◊ Calcul des *PLL*

◊ *Bouclons la boucle*

Le détecteur de phase nous donne un signal d'erreur relatif à la différence de phase entre signal et référence. Le *VCO* nous permet de commander sa fréquence en lui appliquant une tension. Il semble évident de considérer tout ceci exactement comme n'importe quel amplificateur à rétroaction, de fermer la boucle avec un gain défini, comme nous l'avons fait dans les circuits à amplificateurs opérationnels.

Cependant, il existe une différence essentielle. Précédemment, la grandeur réglée par la rétroaction était de même nature que celle du signal d'erreur ou du moins, elle lui était proportionnelle. Par exemple, dans un amplificateur de tension, nous mesurons une tension de sortie et nous ajustons la tension d'entrée en conséquence. Dans une *PLL*, il y a intégration. Nous mesurons une *phase* mais nous réglons une *fréquence* et la phase est l'intégrale de la fréquence. Ceci introduit une rotation de phase de 90° dans la boucle.

Cet intégrateur inclus dans la boucle d'asservissement a des conséquences importantes car 90° de plus de retard de phase à une fréquence où le gain de boucle est unitaire peut engendrer des oscillations. Une solution simple est d'éviter tout autre composant qui introduirait un déphasage additionnel à l'intérieur de la boucle, du moins aux fréquences où le gain d'asservissement est proche de l'unité. Après tout, un amplificateur opérationnel présente un retard de phase de 90° sur presque toute sa bande passante et il fonctionne parfaitement. C'est effectivement une façon de voir les choses et elle est connue sous le nom de « boucle du premier ordre ». Elle ressemble exactement au diagramme schématique de la *PLL* que nous avons vu précédemment, en omettant simplement le filtre passe-bas.

Bien que très utiles dans beaucoup de cas, les boucles du premier ordre n'offrent pas l'effet recherché d'un volant d'inertie qui permet au *VCO* de lisser le signal en éliminant le bruit et les fluctuations. De plus, une boucle du premier ordre ne maintient pas une relation stable de phase entre les signaux de référence et du *VCO*, puisque le détecteur de phase commande directement le *VCO*. Pour former un « asservissement du second ordre », on ajoute, comme dans le premier dessin que nous avons vu, un filtre passe-bas dans la branche de rétroaction, soigneusement calculé pour éviter les instabilités. C'est lui qui fournit l'effet de volant, il réduit la plage d'asservissement et augmente le délai de synchronisation. De plus, avec un détecteur de type II, une boucle du second ordre garantit un synchronisme total, une différence de phase nulle entre référence et *VCO*, comme nous l'expliquerons plus tard. Les asservissements du second ordre sont presque universels, du fait que leurs applications demandent normalement une fréquence exempte de bruit de phase et une certaine « mémoire », l'effet de volant. Les asservissements du second ordre permettent des gains de boucle importants aux basses fréquences, ce qui se traduit par une haute stabilité (d'une manière similaire aux qualités des amplificateurs à forte rétroaction). Mais venons-en tout de suite aux choses pratiques et illustrons d'un exemple chiffré l'utilisation des boucles à phase asservie.

9.29 ◊ Exemple de conception :
le multiplieur de fréquence

Engendrer un multiple fixe d'une fréquence donnée est l'une des applications les plus courantes des *PLL*. C'est ce qu'on fait dans les synthétiseurs de fréquence où on obtient en sortie un multiple entier n d'une fréquence de référence stable plus basse (disons 1 Hz). On peut déterminer n de manière numérique, ce qui permet beaucoup de souplesse : la source de signal peut éventuellement être commandée par un ordinateur. Dans des applications plus terre-à-terre, vous utiliserez probablement une *PLL* pour fournir une fréquence d'horloge asservie à une autre fréquence déjà disponible dans l'appareil. Par exemple, supposons que nous voulions fabriquer un signal d'horloge à 61 440 Hz pour un convertisseur A/N à double rampe. Cette fréquence particulière permet d'effectuer 7,5 cycles de mesure par seconde en comptant 4096 périodes d'horloge pour la rampe montante (rappelez-vous : la conversion à double rampe se sert d'un intervalle de temps constant) et 4096 coups, à pleine échelle, pour la rampe descendante à courant constant. La qualité première d'un système à *PLL* est que l'on peut asservir l'horloge à 61,44 kHz à la fréquence du réseau à 60 Hz ($61440 = 60 \times 1024$), ce qui procure une réjection infinie des parasites à 60 Hz présents dans n'importe quel signal d'entrée, comme nous l'avons fait remarquer à la section 9.21.

Partons du schéma traditionnel d'une boucle à phase asservie en lui adjoignant un compteur-diviseur par n entre la sortie du *VCO* et le détecteur de phase (figure 9.72). Dans ce schéma, nous avons indiqué les unités dans lesquelles s'expriment les gains de chaque

étage fonctionnel de la boucle. Cela nous viendra bien à point lors des calculs de stabilité. Remarquez particulièrement que le détecteur de phase convertit une phase en tension et qu'un *VCO* convertit une tension en un temps, qui est la dérivée d'une phase (c'est-à-dire d'une fréquence). Ceci a pour conséquence importante que le *VCO* est en réalité un intégrateur, si l'on considère la phase comme la variable, dans la partie inférieure du diagramme. Une erreur fixe de la tension d'entrée engendre une erreur de phase qui croît linéairement à la sortie du *VCO*. Le filtre passe-bas et le diviseur par n n'ont ni l'un ni l'autre d'unité de mesure pour exprimer leur gain, c'est un nombre pur.

◊ *Stabilité et rotation de phase.*

La tactique pour obtenir qu'une boucle à phase asservie du second ordre soit stable, est présentée sur les diagrammes de Bode du gain de boucle à la figure 9.73. Le *VCO* fonctionne en intégrateur, donnant une réponse en $1/F$ et un retard de phase de 90° (c'est-à-dire que sa réponse est proportionnelle à $1/j\omega$, une source de courant qui commande la charge d'un condensateur). Si l'on veut conserver une *marge de phase* respectable (la différence entre 180° et la rotation de phase dans l'ensemble de la boucle à la fréquence de gain unitaire), on utilise un filtre passe-bas modifié : on lui ajoute un résistor supplémentaire en série avec le condensateur pour arrêter la pente à une certaine fréquence (elle a un nom amusant : « un zéro »). La combinaison des deux réponses traduit le gain de boucle. Tant que le gain de boucle descend à 6 dB/octave dans le voisinage du gain unitaire, l'asservissement sera stable. C'est ce filtre passe-bas à

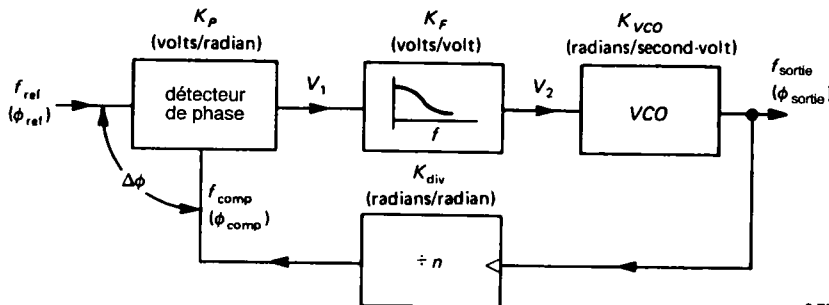


Figure 9.72 - Schéma
9-72 fonctionnel du multiplieur
de fréquence.

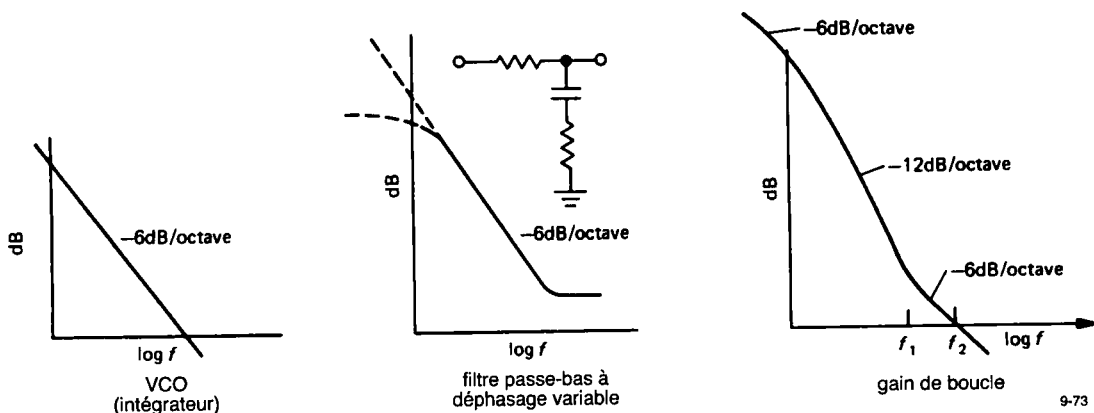


Figure 9.73 - Diagrammes de Bode de la boucle à phase asservie (PLL).

déphasage contrôlé (*lead-lag*) qui fait tout le travail, si du moins vous le choisissez correctement (il est exactement le même que le système de compensation du déphasage dans les amplificateurs opérationnels). Ensuite, nous allons voir comment tout cela fonctionne.

◇ Calcul du gain de boucle

La figure 9.74 représente le schéma de notre synthétiseur à PLL sur 61 440 Hz. Le détecteur de phase et le VCO font partie intégrante de la boucle à phase asservie CMOS 4046. Nous avons utilisé un détecteur

de phase travaillant sur les flancs dans ce circuit (le 4046 contient les deux types). Sa sortie est constituée d'une paire de transistors CMOS qui produisent des impulsions saturées entre V_{DD} et la masse. C'est une sortie à trois états véritables, comme on l'a déjà expliqué, du fait qu'elle est à haute impédance tout le temps, sauf durant les impulsions d'erreur de phase.

Le VCO vous permet de fixer les fréquences minimum et maximum correspondant aux tensions de commande de zéro et de V_{DD} par le choix de R_1 , R_2 et C_1 selon les abaques fournis. Les valeurs que nous avons choisies sont représentées sur le schéma.

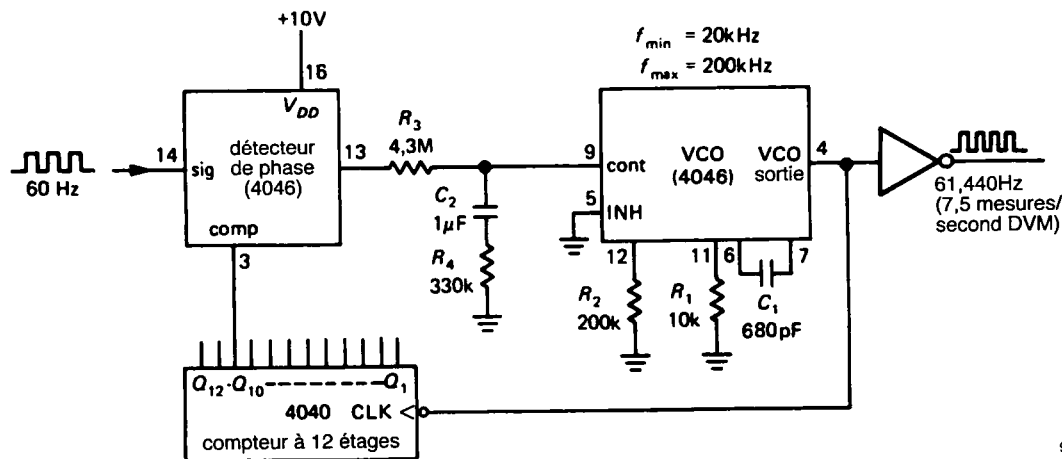


Figure 9.74 - Utilisation d'un multiplieur à PLL pour obtenir une horloge asservie à la fréquence du secteur (60 Hz).

CALCUL DU GAIN			
Composant	Fonction	Gain	Calcul du gain ($V_{DD} = +10\text{ V}$)
Détecteur de phase	$V_i = K_P \Delta\Phi$	K_P	0 à $V_{DD} \longleftrightarrow 0^\circ$ à 360°
Filtre passe-bas	$V_2 = K_F V_1$	K_F	$K_F = \frac{1 + j\omega R_4 C_2}{1 + j\omega (R_3 C_2 + R_4 C_2)} \text{ V/V}$
VCO	$\frac{d\Phi_{\text{sortie}}}{dt} = K_{VCO} V_2$	K_{VCO}	20 kHz ($V_2 = 0$) à 200 kHz ($V_2 = 10\text{ V}$) $\rightarrow K_{VCO} = 18\text{ kHz/volt}$ $\rightarrow K_{VCO} = 1,13 \times 10^{15} \frac{\text{radians}}{\text{seconde} \times \text{V}}$
Diviseur par n	$\Phi_{\text{comp}} = \frac{1}{n} \Phi_{\text{sortie}}$	K_{div}	$K_{\text{div}} = \frac{1}{n} = \frac{1}{1024}$

Remarque : Le 4046 souffre de manière chronique d'une sensibilité exacerbée à la tension d'alimentation. Contrôlez donc les graphiques donnés dans les fiches de spécifications. Le reste de la boucle est conforme à la procédure normale chez une PLL.

Maintenant que nous avons établi la plage de fonctionnement du VCO, il nous reste le calcul du filtre passe-bas. C'est le nœud du problème. Commençons par calculer le gain de boucle en nous référant à l'encart « calcul du gain d'une PLL » en passant en revue chaque composant (cf. figure 9.72). Il s'agit de rester conséquent dans ses unités, ne pas sauter de f à ω ou (pire) confondre Hz et kHz. Le seul terme du gain qui reste à fixer est K_f . Nous allons le faire en écrivant la formule du gain de boucle complet. On se rappelle que le VCO est un intégrateur :

$$\Phi_{\text{sortie}} = \int V_2 K_{VCO} dt$$

Le gain de boucle est ainsi donné par :

$$\begin{aligned} \text{gain de boucle} &= K_P K_F \frac{K_{VCO}}{j\omega} K_{\text{div}} \\ &= 1,59 \times \frac{1 + j\omega R_4 C_2}{1 + j\omega (R_3 C_2 + R_4 C_2)} \\ &\times \frac{1,13 \times 10^5}{j\omega} \times \frac{1}{1024} \end{aligned}$$

Il nous faut maintenant choisir la fréquence à laquelle le gain de boucle passera par la valeur un. L'idée est de choisir une fréquence de gain unitaire suffi-

samment élevée pour que l'asservissement puisse suivre les variations de la fréquence que l'on veut traquer, mais suffisamment basse pour assurer un effet de volant qui lissera le bruit et les sauts de fréquence. Par exemple, une PLL destinée à la démodulation FM ou au décodage de séquences rapides à fréquence vocale, se doit d'avoir une réponse rapide. (Pour un signal d'entrée FM, la boucle doit posséder une bande passante aussi large que le signal d'entrée, c'est-à-dire répondre jusqu'à la fréquence de modulation maximale. En revanche, pour décoder des fréquences vocales, son temps de réponse doit être court en comparaison de la durée de ces tonalités). D'un autre côté, une boucle telle que celle-ci, destinée à fournir une fréquence multiple d'une autre, qui est stable ou change très lentement, doit présenter une fréquence de gain unitaire basse. Cela aura pour effet de diminuer le bruit de phase à la sortie et de rendre la PLL insensible aux bruits et aux pics à l'entrée. Elle ne pourra guère remarquer une microcoupure dans le signal d'entrée parce que la tension maintenue sur le condensateur du filtre obligera le VCO à continuer son travail à la même fréquence.

Dans ce cas-ci, nous avons choisi la fréquence de gain unitaire f_2 à 2 Hz ou 12,6 radians par seconde. C'est loin en dessous de la fréquence de référence. On n'imagine pas en effet de variations de fréquence du secteur plus grandes que cette plage (rappelez-vous que la tension du secteur est produite par d'énormes alternateurs dont l'inertie est du même ordre). Empiriquement, on prend le point de coupure du filtre

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

passer-bas (son « zéro ») trois à cinq fois plus petit pour assurer une marge de phase confortable. Rappelez-vous que le déphasage d'un simple RC passe de 0° à 90° sur une plage de fréquence allant à peu près de 0,1 à 10 fois la fréquence à 3 dB (son « pôle »), en passant par un déphasage de 45° à la fréquence 3 dB. Dans ce cas-ci, nous plaçons la fréquence du zéro, f_1 , à 0,5 Hz soit 3,1 radians/s (figure 9.75). La coupure f_1 détermine la constante de temps R_4C_2 :

$$R_4C_2 = \frac{1}{2\pi f_1}$$

Essayez en prenant $C_2 = 1 \mu\text{F}$ et $R_4 = 330 \text{ k}\Omega$. Maintenant, il ne reste plus qu'à choisir R_3 pour que le gain de boucle soit égal à 1 à la fréquence f_2 . Dans ce cas-ci, on trouve $R_3 = 4,3 \text{ M}\Omega$.

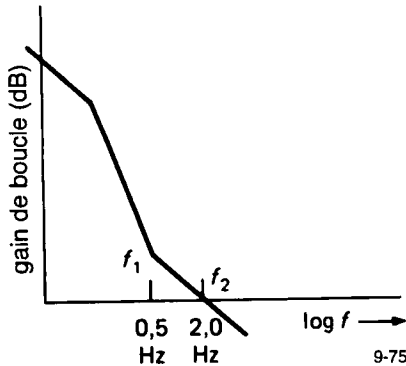


Figure 9.75

Exercice 9.5

Montrez que les valeurs choisies pour les composants du filtre donnent un gain de boucle de grandeur 1 pour $f_2 = 2,0 \text{ Hz}$.

Parfois, les valeurs du filtre sont peu pratiques et il faut les réajuster ou modifier quelque peu la fréquence du gain unitaire. Pour une boucle à phase asservie en $CMOS$, ces valeurs sont acceptables (l'entrée du VCO présente une impédance nominale de $10^{12} \Omega$). Pour des PLL à transistors bipolaires (le 4044 par exemple), il se peut que vous soyez contraint de recourir à un amplificateur opérationnel externe pour tamponner les impédances.

Nous avons utilisé un détecteur de phase, commandé par les flancs (type II) dans cet exemple à cause de la simplicité du filtre de boucle. En pratique, ce ne serait

peut-être pas le meilleur choix pour une PLL travaillant à la fréquence du secteur de 60 Hz, en raison du niveau de bruit élevé que l'on rencontre sur pareilles lignes. Une détermination judicieuse du circuit d'entrée analogique (c'est-à-dire un filtre passe-bas suivi d'un trigger de Schmitt) et tout fonctionnera probablement bien. Sinon, il faut se rabattre sur un détecteur de phase à OU exclusif (type I).

La méthode des « bidouillages »

Pour certaines personnes, l'art de l'électronique consiste à bricoler les composants du filtre jusqu'à ce que la boucle « marche ». Si vous êtes de ceux-là, nous allons vous faire plaisir et recourir exceptionnellement à cette méthode. Nous avons présenté en détail tous les calculs de boucles parce que nous suspectons que la mauvaise réputation des PLL est due en grande partie au fait que trop de gens utilisent « l'autre méthode ». Néanmoins, nous ne pouvons résister à l'envie de fournir un tuyau aux adeptes des bidouillages par « approximations successives » : R_3C_2 fixe le temps de lissage (la réponse) de la boucle et R_4/R_3 détermine l'amortissement, c'est-à-dire l'absence de dépassement en cas de saut de fréquence. Vous pouvez commencer avec la valeur $R_4 = 0,2 R_3$.

Générateur d'horloge vidéo

Une autre belle application de l'oscillateur à haute fréquence asservi au secteur à 60 Hz, on la trouve dans la fabrication du signal vidéo utilisée par exemple dans les terminaux d'ordinateurs alphanumériques. La fréquence normalisée (aux USA) pour l'affichage vidéo est de 30 images par seconde. Comme une certaine quantité de signal à 60 Hz va inévitablement être captée, les bords de l'image onduLERont lentement, à moins que la synchronisation verticale ne soit verrouillée exactement sur la fréquence du secteur. La PLL fournit une jolie parade. Il vous suffit d'asservir un VCO à haute fréquence (autour de 15 MHz) à un multiple prédéterminé du 60 Hz, de manière à ce que, par divisions (successives) de cette horloge à haute fréquence, on obtienne les horloges qui scandent les points des caractères affichés, le nombre de caractères par ligne et le nombre de lignes horizontales de chaque image.

9.30 ◊ Synchronisation et asservissement

Une fois synchronisée, il est clair que la boucle va le rester aussi longtemps que la fréquence d'entrée n'ira pas vagabonder hors d'atteinte du signal de rétroaction. Mais comment la PLL fait-elle pour se synchroniser la première fois ? Voilà une intéressante question à se poser. Après tout, l'erreur de fréquence au départ produit un signal périodique, à la sortie du détecteur de phase, à la fréquence *différence*. Même à l'issue d'un filtrage passe-bas, elle est réduite à des ondulations de faible amplitude, mais ne donne pas un beau signal d'erreur continu et bien propre.

◊ Transitoire de synchronisation.

La réponse est quelque peu compliquée. Les boucles du premier ordre se synchronisent toujours, parce que le signal d'erreur ne subit aucune atténuation dans un filtre passe-bas. Les boucles du second ordre peuvent se synchroniser ou pas, suivant le type de détecteur de phase et la bande passante du filtre passe-bas. En outre, le détecteur de phase à porte OU exclusif (type I) est limité en plage de synchronisation suivant la constante de temps du filtre (on peut se servir de cet avantage si l'on souhaite que la PLL ne puisse se synchroniser que dans une certaine gamme de fréquences).

Le transitoire de synchronisation se déroule comme suit. À mesure que le signal d'erreur (de phase) amène la fréquence du VCO de plus en plus près de la fréquence de référence, la forme du signal d'erreur varie plus lentement et réciproquement. De cette façon, le signal d'erreur est asymétrique. Il varie plus lentement dans la partie du cycle durant laquelle f_{VCO} est plus proche de f_{Ref} . Le résultat de tout ceci est une moyenne non nulle, c'est-à-dire une composante continue qui entraîne la PLL à l'accrochage. Si vous analysez la tension de commande du VCO au cours de cette phase de synchronisation, vous verrez quelque chose qui ressemble à la figure 9.76. Le dernier dépassement a une cause intéressante. Même lorsque la fréquence du VCO atteint la valeur correcte (comme le sollicite la tension finale de commande du VCO), la boucle n'est pas nécessairement synchronisée, parce que la phase peut être fautive : il peut donc se produire un dépassement. Chaque transitoire de

synchronisation est un cas particulier, aussi offre-t-il un aspect différent à chaque fois.

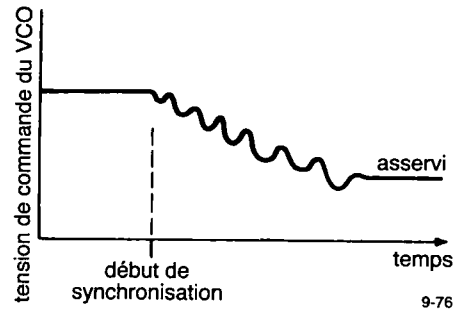


Figure 9.76

◊ Plages de synchronisation et d'asservissement

Dans le cas d'un détecteur de phase à porte OU exclusif (type I), la plage de synchronisation est limitée par la constante de temps du filtre passe-bas. Cela se comprend puisque si vous commencez sur une fréquence suffisamment éloignée, le signal d'erreur sera tellement atténué par le filtre que la boucle n'accrochera jamais. Il est évident qu'une constante de temps plus longue du filtre résulte en une plage de synchronisation plus étroite et diminue le gain de boucle. Il en ressort que le détecteur de phase commandé par le flanc ne présente pas cette limitation. Les deux types offrent une plage d'asservissement étendue jusqu'aux limites du VCO, c'est-à-dire aux tensions de commande possibles à l'entrée.

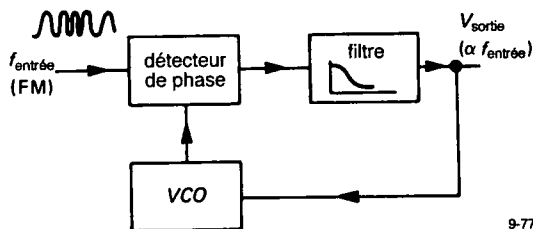
9.31 ◊ Quelques applications des PLL

Nous avons déjà parlé de l'usage fréquent qu'il est fait des boucles à phase asservie en multiplication de fréquence. Cette application-ci, comme dans l'exemple qui précède, est tellement évidente qu'il ne devrait pas y avoir la moindre hésitation à utiliser ces mystérieuses PLL. Dans les applications de multiplication de fréquence simples (c'est-à-dire l'obtention d'une fréquence d'horloge supérieure dans les systèmes numériques) il n'y a pas non plus le moindre problème de bruit sur le signal de référence et une boucle d'ordre 1 peut suffire.

Nous aimerions citer quelques autres applications intéressantes de manière à vous donner une idée de la diversité d'emploi des PLL.

◇ Détection FM

En fréquence modulée, l'information est codée sur un signal « porteur » en changeant sa fréquence proportionnellement à la forme d'onde de l'information. Nous parlerons de modulation de fréquence et des autres techniques de modulation en détail au chapitre treize. Il y a deux méthodes de récupération de l'information modulée, en utilisant des détecteurs de phase ou des *PLL*. Le terme *détection* recouvre ici une technique de démodulation.



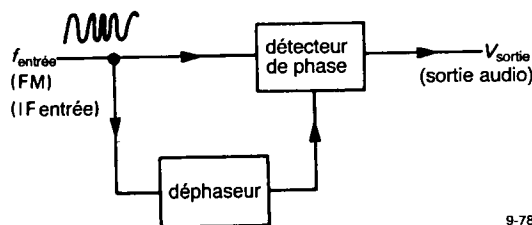
9-77

Figure 9.77 - Discriminateur de modulation de fréquence à boucle de phase asservie.

Dans la méthode la plus simple, la *PLL* est asservie au signal incident. La tension de commande de la fréquence du *VCO* est proportionnelle à la fréquence d'entrée et représente donc le signal de modulation souhaité (figure 9.77). En pareil cas, vous donnerez au filtre une bande passante suffisamment large pour laisser passer la modulation, c'est-à-dire un temps de réponse de la *PLL* court en comparaison de l'échelle temporelle des variations du signal à récupérer. Comme nous le verrons au chapitre 13, le signal envoyé à la *PLL* ne doit pas nécessairement être l'onde réellement transmise. Il peut s'agir d'une « fréquence intermédiaire » (FI), fabriquée par le système de réception dans l'étage de *mélange*. On recherche, dans cette méthode de détection FM, un haut degré de linéarité du *VCO* pour assurer une faible distorsion audio.

La deuxième méthode de détection FM comporte un détecteur de phase, mais cette fois, il n'est plus dans une boucle à phase asservie. La figure 9.78 en montre l'idée. Le signal d'entrée et la version du signal décalée en phase sont toutes deux envoyées à un détecteur de phase qui fournit une certaine tension de sortie. Le réseau de déphasage est agencé de façon

diabolique pour obtenir une rotation de phase qui varie linéairement avec la fréquence dans la région qui nous intéresse (on l'obtient d'habitude par circuits résonnants *LC*). Il fournit donc une tension de sortie dont la dépendance est linéaire par rapport à la fréquence d'entrée. C'est précisément notre sortie démodulée. Cette méthode s'appelle la détection FM en quadrature à double équilibrage et on l'utilise dans beaucoup d'amplificateurs-détecteurs à fréquence intermédiaire sur circuits intégrés (par exemple le CA3189).



9-78

Figure 9.78 - Détection FM en quadrature.



9-79

Figure 9.79 - Détection AM.

◇ Détection AM

On recherche : une technique qui fournit un signal proportionnel à l'amplitude d'un signal radio-fréquence. La méthode usuelle fait appel à un redresseur (figure 9.79). La figure 9.80 montre une méthode amusante (la détection « homodyne ») en se servant d'une *PLL*. Elle fournit une onde carrée de même fréquence que la porteur modulée. Si l'on multiplie le signal d'entrée par cette onde carrée, on obtient un signal redressé à double alternance, qui ne demande plus, pour éliminer les résidus de la fréquence porteur, qu'un filtre passe-bas, lequel ne laisse subsister que l'enveloppe de modulation. Si vous utilisez dans la *PLL* un détecteur de phase de type OU exclusif, la sortie sera décalée de 90° par

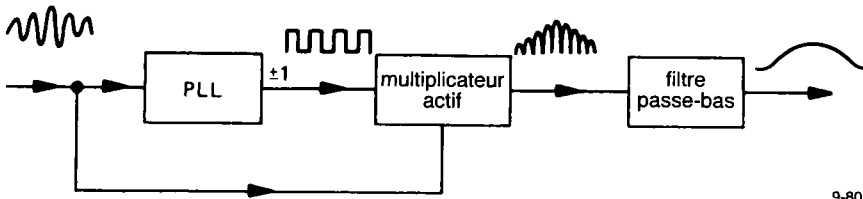


Figure 9.80 -
9-80 Détection homodyne.

rapport au signal de référence. Il vous faudra donc insérer nonante degrés de déphasage dans le chemin du signal vers le multiplieur.

◊ Synchronisation d'impulsions et régénération d'un signal pur

En transmission numérique, une suite de bits porteurs des informations est envoyée sur les canaux de communication. L'information est intrinsèquement numérique ou éventuellement un signal analogique numérisé, comme la modulation à impulsions codées (PCM, voir la section 13.20). On retrouve les mêmes conditions dans le décodage d'informations numériques en provenance de bandes magnétiques ou de disques. Dans tous les cas, on peut rencontrer du bruit ou des variations dans le rythme des impulsions (par exemple s'il s'est produit un étirement de la bande), aussi est-il souhaitable de disposer d'un signal d'horloge propre, à la même fréquence que les bits qu'on essaye de relire. C'est ici que les PLL montrent tous leurs talents. Il faut choisir le filtre passe-bas de manière à éliminer instabilité et bruit du signal de synchronisation, tout en suivant les lentes variations de la vitesse de bande, par exemple.

Un autre exemple de synchronisation, c'est le circuit de la section 8.31, dans lequel un signal à 60 Hz, élaboré numériquement de façon précise (en fait quelque chose entre 50 Hz et 70 Hz) est utilisé pour la production d'une belle onde sinusoïdale. Dans ce circuit, nous avons utilisé un filtre passe-bas à six pôles de Butterworth pour convertir l'onde carrée en sinusoïde. Une variante intéressante serait d'utiliser une puce de VCO sinusoïdal (par exemple le 8038) asservi à l'onde carrée de 60 Hz précis. Cela permet de garantir une sinusoïde d'amplitude constante et une large gamme de fréquences, tout en éliminant les instabilités dans le multiplieur de fréquence.

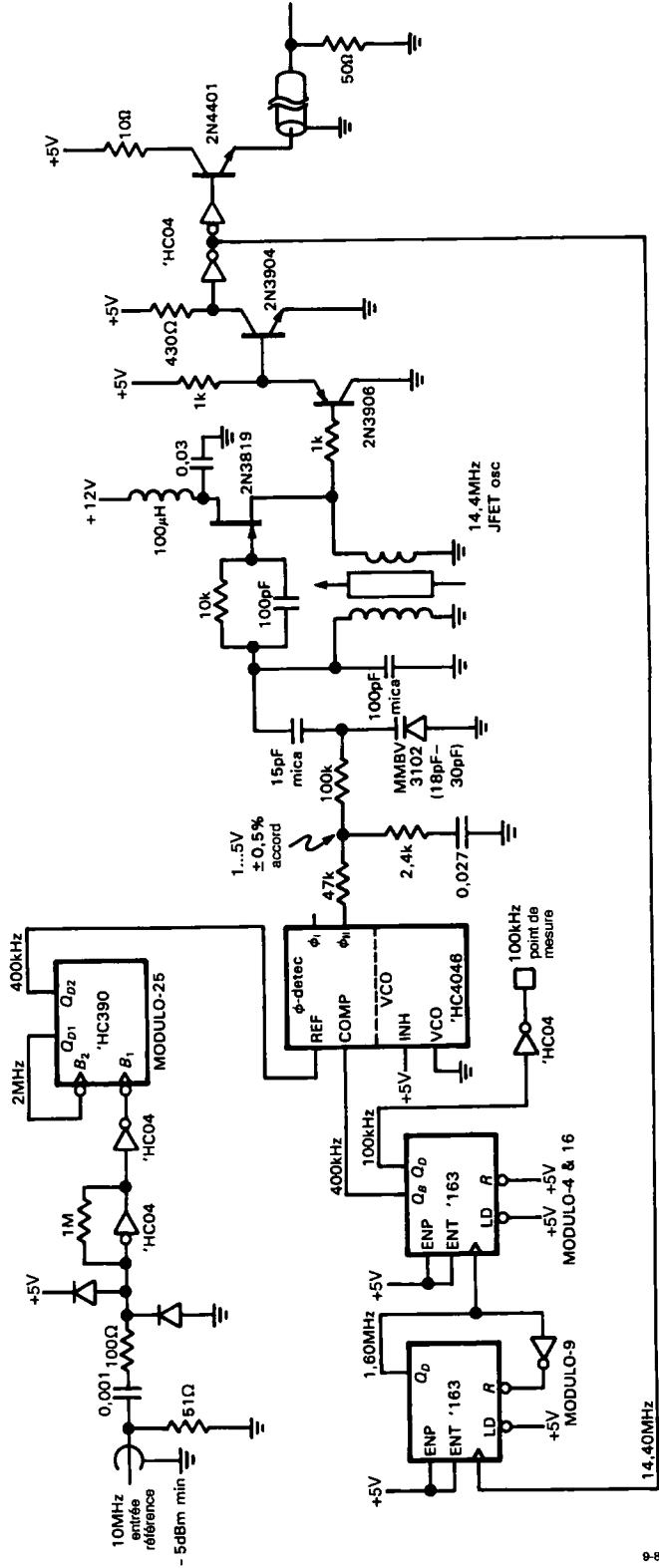
Oscillateur LC

La figure 9.81 donne un exemple d'une PLL bâtie sur un oscillateur LC, équipé d'une comparaison de phase numérique à une fréquence inférieure. Il nous fallait une source stable et précise de 14,4 MHz, asservie à l'oscillateur maître de l'observatoire, qui fonctionne à 10 MHz. Une varicap (une diode d'accord, voir la section 5.18) assure l'accord fin d'un oscillateur LC à JFET, grâce au signal du détecteur de phase de type II d'un HC4046. Remarquez que la plage de réglage de la varicap entre 18 pF et 30 pF (correspondant à 5 V et à 1 V) se traduit par un changement de la capacité parallèle du LC d'environ 2 pF (de 8,2 pF à 10 pF) pour une plage de réglage de $\pm 0,5\%$ de la fréquence de l'oscillateur. C'est à dessein que nous avons déterminé une plage de réglage étroite de manière à assurer une bonne stabilité de l'oscillateur.

La référence et la sortie sont toutes deux divisées numériquement pour atteindre 400 kHz, fréquence de travail du détecteur de phase. Remarquez l'utilisation particulière d'une porte de style HC, polarisée au seuil logique par une résistance de rétroaction de grande valeur, pour convertir l'onde sinusoïdale en niveaux logiques. Remarquez également l'étage de sortie formé d'un simple émetteur suiveur (avec limitation de courant) qu'on utilise ici pour attaquer une ligne accordée à 50 Ω comme sur la figure 9.42. Pour aligner le circuit, vous réglez la position du noyau de ferrite de l'oscillateur jusqu'à ce que la sortie du filtre du détecteur de phase se retrouve à l'intérieur de sa plage de fonctionnement. Ajustez le noyau pour obtenir une sortie à mi-échelle.

Motorola fabrique une belle série de puces de « synthétiseurs de fréquence à PLL » d'un prix abordable, les MC145145-59 qui contiennent des détecteurs de phase de type II et des diviseurs modulo- n embarqués, à la fois pour le signal et la référence. Les deux

Figure 9.81 - Boucle à phase asservie par varicap.



diviseurs sont programmables. Ils offrent une précision de 14 bits (ou plus). Souvenez-vous en la prochaine fois qu'il vous faudra synthétiser des fréquences quelque peu insolites.

SUITES BINAIRES PSEUDO-ALÉATOIRES ET GÉNÉRATEURS DE BRUIT

9.32 ◊ Générateur numérique de bruit

Le sujet des séquences binaires pseudo-aléatoires englobe un mélange intéressant de techniques numériques et analogiques. Il apparaît remarquablement simple de former des suites de bits (ou de mots) qui présentent de bonnes caractéristiques aléatoires, c'est-à-dire une suite qui montre le même nombre de probabilités et de corrélations qu'une machine idéale qui jouerait à pile ou face. Comme ces séquences sont formées par des circuits logiques déterministes standard (des registres à décalage pour être précis) les séquences de bits sont en réalité prédictibles et répétables, quoique chaque portion d'une telle séquence ait toutes les apparences d'une suite aléatoire de zéros et de uns. Quelques puces à peine suffisent à créer des séquences qui littéralement prendraient des siècles avant de se répéter. Ce qui en fait une technique très accessible et très attrayante pour fabriquer des séquences de bits ou des formes d'ondes de bruit analogique. En fait, on trouve même à très bon compte une source de bruit numérique sur une seule puce, disponible en boîtier mini-DIP (le MM5437 de National) et des générateurs de bruit à registre à décalage se retrouvent dans les entrailles de beaucoup de puces pour effets sonores.

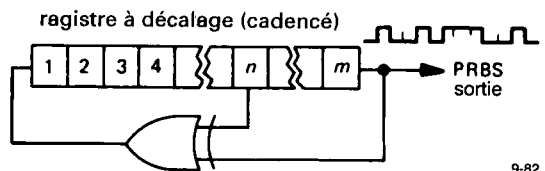
◊ Bruit analogique

En filtrant dans un simple passe-bas les séquences numériques pseudo-aléatoires, on obtient du bruit blanc gaussien à largeur de bande limitée. Il s'agit d'une tension de bruit qui présente un spectre de puissance plat jusqu'à une certaine fréquence de coupure (voir le chapitre 7 pour plus de détails sur le bruit). D'une autre façon, en réalisant la somme pondérée des contenus de registres à décalage (par un ensemble de résistances) on opère un *filtrage numérique* qui fournit le même résultat. On peut réaliser de

cette manière des spectres de bruit plats jusqu'à plusieurs MHz. Comme nous le verrons plus tard, les sources de bruit analogique fabriquées numériquement de cette façon présentent beaucoup d'avantages par rapport aux techniques purement analogiques, qui extraient le bruit intrinsèque de diodes ou de résistances.

◊ Autres applications

Parallèlement aux applications évidentes, comme les sources de bruit analogique ou numérique, les séquences binaires pseudo-aléatoires rendent beaucoup de services dans un grand nombre d'applications qui n'ont rien à voir avec le bruit. On peut les employer pour le chiffrement de messages, puisqu'un générateur de séquences pseudo-aléatoires identique côté récepteur en fournit la clé. On les utilise couramment en détection d'erreurs ainsi que pour les codes de correction d'erreurs, parce qu'ils permettent la transcription de blocs de données de manière telle que les messages valides soient séparés par la plus grande « distance de Hamming » (mesurée par le nombre de bits erronés). Leurs bonnes propriétés d'autocorrélation en font l'idéal en télémétrie radar codée, dans laquelle l'écho renvoyé est comparé (intercorrélé pour être précis) avec la suite binaire transmise. On peut même les utiliser comme diviseurs compacts à modulo- n .



9-82

Figure 9.82 - Générateur de séquences numériques pseudo-aléatoires.

9.33 ◊ Séquences de registres à décalage à rétroaction

Le générateur de séquences pseudo-aléatoires le plus répandu (et le plus simple) est le montage à rétroaction (figure 9.82). Un registre à décalage d'une longueur de m bits est cadencé à une fréquence fixe f_0 . Une porte OU exclusif forme le signal d'entrée sériel

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

au départ d'une combinaison suivant la fonction OU exclusif du $n^{\text{ème}}$ bit et du dernier (le $m^{\text{ème}}$) du registre à décalage. Un tel circuit parcourt une suite d'états (définis par l'ensemble des bits présents dans le registre après chaque impulsion d'horloge) qui peut se répéter, identique à elle-même, après K coups d'horloge, c'est-à-dire qu'elle est cyclique de période K .

Le nombre maximum d'états imaginables d'un registre à m bits vaut $K = 2^m$; c'est-à-dire le nombre de combinaisons binaires de m bits. Cependant, la combinaison de tous les bits à zéro bloquerait le circuit, du fait que la fonction OU exclusif renverrait continuellement un zéro à l'entrée. Il en résulte que la séquence la plus longue qu'on puisse fabriquer sur ce schéma est $2^m - 1$. On peut donc former « des séquences de décalage de longueur maximale » si m et n sont choisis correctement, auquel cas la séquence de bits résultante est pseudo-aléatoire. (Le critère pour une longueur maximale est que le polynôme $1 + x^n + x^m$ soit irréductible et s'applique à un groupe de Galois). Comme exemple, considérons un registre à décalage à rétroaction de quatre bits comme à la figure 9.83. Commençons par l'état 1111 (nous pourrions commencer n'importe où, sauf par un quadruple zéro) et nous pouvons écrire la suite des étapes qu'il va parcourir :

- 1111
- 0111
- 0011
- 0001
- 1000
- 0100
- 0010
- 1001
- 1100
- 0110
- 1011
- 0101
- 1010
- 1101
- 1110

Nous avons représenté les étapes sous forme de nombre de quatre bits Q_a, Q_b, Q_c, Q_d . Il existe quinze états

distincts ($2^4 - 1$) après quoi on recommence. Il s'agit donc d'un registre à longueur maximale.

Exercice 9.6

Démontrez qu'un registre à quatre bits dont les entrées de rétroaction sont prises au deuxième et au quatrième bit n'atteint pas la longueur maximale. Combien de séquences distinctes y a-t-il ? Combien d'états dans chaque séquence ?

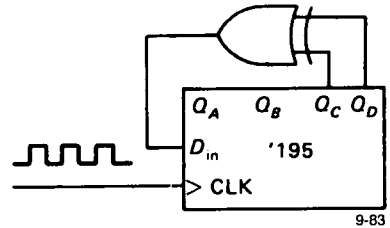


Figure 9.83

Prises de rétroaction

On peut construire des registres à décalage de longueur maximale en utilisant une rétroaction par OU exclusif pour plus de deux entrées (dans ces cas, on utilise un certain nombre de portes OU exclusif dans la configuration normale d'un arbre de parité, c'est-à-dire l'addition en modulo-2 d'un certain nombre de bits). En réalité, pour certaines valeurs de m , on ne peut construire de registres à longueur maximale que pour plus de deux prises. Voici une liste de toutes les valeurs de m jusqu'à quarante, pour lesquelles des registres à longueur maximale peuvent être obtenus rien qu'avec deux entrées, c'est-à-dire que la rétroaction est prise sur les bits n et m (m est le dernier comme précédemment). Il fournit les valeurs de n et la longueur de cycle K en périodes d'horloge. Dans certains cas, il existe plus d'une possibilité pour n et on peut systématiquement utiliser la valeur $m - n$ à la place de n . Donc, dans l'exemple précédent sur quatre bits, on aurait pu utiliser des prises à $n = 1$ et $m = 4$.

m	n	Longueur
3	2	7
4	3	15
5	3	31
6	5	63
7	6	127
8	7	255
9	5	511
10	7	1023
11	9	2047
15	14	32767
17	14	131071
18	11	262143
20	17	1048575
21	19	2097151
22	21	4194303
23	18	8388607
25	22	33554431
28	25	268435455
29	27	536870911
31	28	2147483647
33	20	8589934591
35	33	34359738367
36	25	68719476735
39	35	549755813887

Comme on trouve facilement des registres à décalage pour des longueurs multiples de huit, autant les utiliser. Dans ce cas, il faut plus de deux entrées. Voici les nombres magiques :

m	prise	longueur
8	4, 5, 6	255
16	4, 13, 15	65535
24	17, 22, 23	16777215

Le circuit intégré MM5437, un générateur de bruit, utilise un registre de vingt-trois bits avec prise au dix-huitième étage. Son horloge interne bat à 160 kHz environ. Il fournit un bruit blanc jusqu'à environ 70 kHz (à 3dB) pendant un cycle d'environ une minute. La figure 7.61 le représente dans un générateur de « bruit rose ». Pour un registre de trente-trois bits, cadencé à 1 MHz, le cycle durerait plus de deux heures. Un registre de cent bits travaillant à 10 MHz aurait un cycle un million de fois plus long que l'âge de l'univers !

◊ Propriétés des séquences de registres à décalage de longueur maximale

Nous fabriquons une série de bits pseudo-aléatoires au moyen d'un de ces registres en lui appliquant un signal d'horloge et nous observons les bits successifs à la sortie. On peut prendre la sortie à n'importe quelle position du registre mais conventionnellement, on utilise le dernier bit (le $m^{\text{ème}}$) comme sortie. Les séquences de registre à décalage de longueur maximale jouissent des propriétés suivantes :

- 1) Dans un cycle complet (K coups d'horloge) le nombre de uns est égal au nombre de zéros plus une unité. Cette unité supplémentaire provient du fait qu'on a exclu l'état où tous les bits sont à zéro. Ceci signifie que pile et face ont la même chance (le un supplémentaire est dénué de toute signification pour tout registre de longueur raisonnable, un registre à dix-sept bits produira 65536 uns et 65535 zéros dans un de ses cycles).
- 2) Dans un cycle complet (K coups d'horloge), la moitié des séries de uns consécutifs a une longueur de un, un quart des séries a une longueur de deux, un huitième a une longueur de trois, etc. Il y a le même nombre de séries de zéros que de uns, de nouveau avec l'exception du zéro manquant. Ceci signifie que la probabilité de pile et de face ne dépend pas des résultats précédents et donc que la chance de terminer une série de uns ou de zéros successifs au coup suivant vaut 0,5 (contrairement à la croyance populaire en une « loi des moyennes »).
- 3) Si l'on compare un cycle complet (K coups d'horloge) de uns et de zéros avec la même séquence, mais décalée de manière cyclique de n'importe quel nombre de bits n (où n n'est ni zéro ni un multiple de K) le nombre de discordances sera supérieur d'une unité au nombre de concordances. En jargon, on dit que la fonction d'autocorrélation est un delta de Kronecker à retard nul et vaut $1/K$ partout ailleurs. C'est l'absence de « lobe secondaire » dans la fonction d'autocorrélation qui rend l'usage des séquences de bits pseudo-aléatoires si pratiques en télémétrie radar.

✎ Exercice 9.7

Montrez que la séquence précédente du registre à décalage de quatre bits (prise à $n = 3$ et $m = 4$)

satisfait aux propriétés énoncées. On prend la sortie Q_a suivante : 100010011010111.

9.34 ◊ Générateurs de bruit analogique à séquences de longueur maximale

Avantages du générateur numérique de bruit

Comme nous l'avons fait remarquer, la sortie numérique d'un registre à décalage bouclé, de longueur maximale, peut se convertir en un bruit blanc de spectre limité à l'aide d'un filtre passe-bas dont la fréquence de coupure est loin en dessous de la fréquence d'horloge du registre. Avant d'entrer plus loin dans les détails, nous allons signaler les avantages de la fabrication numérique de bruit analogique. Entre autres, il vous permet de créer un bruit dont le spectre et l'amplitude sont connus, la largeur de bande réglable (par sa fréquence d'horloge) en utilisant des circuits numériques fiables et faciles à entretenir. Plus de soucis à se faire sur les variations des générateurs de bruit à diode ni des problèmes d'interférences et de parasites qui empoisonnent les circuits analogiques sensibles, utilisés dans les générateurs de bruit à diode ou à résistance. Enfin, il fournit un « bruit » reproductible et s'il est pondéré par filtre numérique (nous y reviendrons), des formes d'ondes de bruit reproductibles, indépendantes de la fréquence d'horloge (la largeur de bande du bruit).

9.35 ◊ Spectre de puissance des séquences de registres à décalage

Le signal de sortie d'un registre à décalage de longueur maximale est un bruit dont la bande passante s'étend de la fréquence de récurrence de la séquence entière, $f_{horloge}/K$, jusqu'à la fréquence d'horloge et au-delà. Elle est plate à $\pm 0,1$ dB jusqu'à 12 % de la fréquence d'horloge, puis descend rapidement après le point à -3 dB situé à 44 % de $f_{horloge}$. Il en résulte qu'un filtre passe-bas dont la fréquence de coupure se situe entre 5 % et 10 % de la fréquence d'horloge, convertit le signal du registre à décalage en une tension de bruit analogique à bande limitée. Même un simple filtre RC peut suffire, bien qu'il soit préférable d'employer des filtres actifs aux caractéristiques de coupure bien nettes (voir le chapitre 5), si l'on souhaite un spectre de bruit très précis.

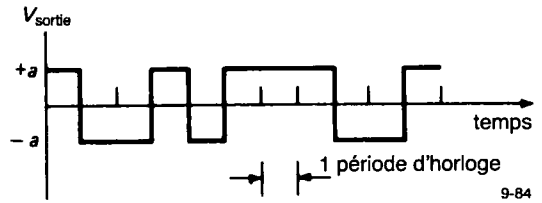


Figure 9.84

Envisageons les choses de manière plus exacte et examinons la sortie du registre à décalage et son spectre de puissance. Il est généralement souhaitable d'éliminer le décalage continu caractéristique des niveaux logiques numériques et de construire une sortie bipolaire dont le « un » correspondant à $+a$ V et le « zéro » à $-a$ V (figure 9.84). On peut le réaliser facilement au moyen d'un étage de sortie *push-pull* à transistors comme celui de la figure 9.85. On peut aussi utiliser des transistors MOS, un circuit à diode de rétablissement relié à une tension de référence stable, un amplificateur opérationnel rapide, équipé d'un réglage du courant continu de décalage dans un nœud de sommation ou un groupe d'interrupteur CMOS 4053 travaillant sous tension de $\pm a$ V, deux des entrées reliées aux tensions d'alimentation.

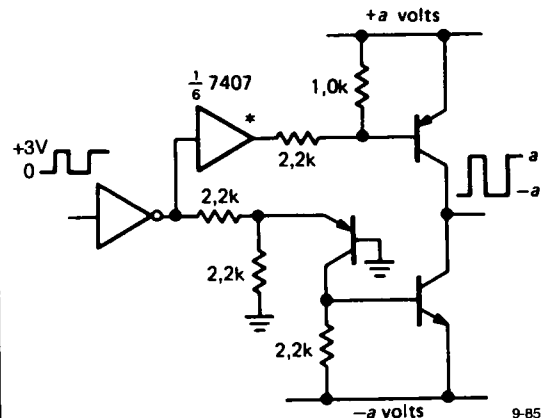


Figure 9.85 - Étage de sortie symétrique à basse impédance Z_{sortie}

Comme nous l'avons déjà fait remarquer, la suite des bits de sortie n'a qu'une seule pointe dans son autocorrélation. Si les états de sortie représentent +1 et -1, l'autocorrélation numérique (la somme des produits des bits correspondants lorsqu'on compare la série de bits à une version décalée d'elle-même) est représentée à la figure 9.86. Ne confondez pas ceci avec une fonction d'autocorrélation *continue* que nous verrons ultérieurement. Ce graphe n'est défini que pour des décalages qui correspondent à un nombre entier de cycle d'horloge. Pour tous les décalages différents de zéro ou d'un multiple de la période totale K , la fonction d'autocorrélation a une valeur constante de -1 (en raison du « 1 » supplémentaire de la séquence), négligeable si on la compare à la valeur de décalage du zéro de K . De la même manière, si nous considérons la sortie non-filtrée du registre à décalage comme un signal *analogique* (dont la forme d'onde ne peut prendre ici que les valeurs $+a$ V et $-a$ V), l'autocorrélation normalisée devient une fonction continue comme l'indique la figure 9.87. En d'autres termes, la forme d'onde est totalement sans corrélation avec elle-même lorsqu'on la décale de plus d'une période d'horloge vers l'avant ou vers l'arrière.

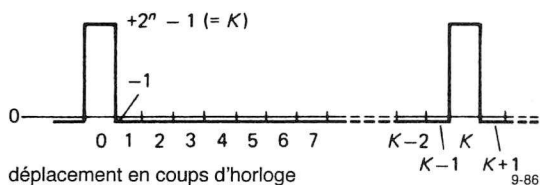


Figure 9.86 - Autocorrélation discrète sur un cycle complet pour une séquence de registre à décalage de longueur maximale.

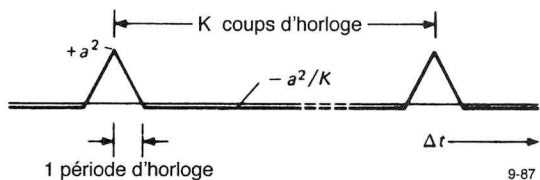


Figure 9.87 - Autocorrélation continue sur un cycle complet pour une séquence de registre aléatoire de longueur maximale.

Le spectre de puissance du signal numérique non filtré peut se déduire de l'autocorrélation par des techniques mathématiques classiques. Le résultat est un ensemble de pointes en série, régulièrement espacées (des fonctions delta) qui commence à la fréquence de récurrence de la séquence totale, $f_{horloge}/K$. Le spectre s'étend par intervalles égaux $f_{horloge}/K$. Le fait que la bande passante soit composée d'un ensemble de lignes spectrales discrètes tient au fait que la séquence du registre à décalage finit par se répéter elle-même périodiquement. Ne vous tracassez pas pour ce spectre bizarre. Il aura un aspect continu si les mesures ou les applications prennent moins de temps que le cycle complet du registre. L'enveloppe du spectre du signal non filtré est représentée à la figure 9.88. L'enveloppe est proportionnelle au carré de $(\sin x)/x$. Remarquez cette propriété particulière : la puissance de bruit est *nulle* à la fréquence d'horloge et à ses harmoniques.

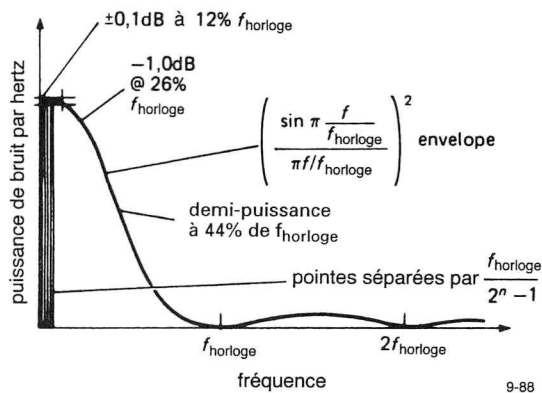


Figure 9.88 - Spectre de puissance de la sortie numérique non filtrée du registre à décalage.

\diamond Tension de bruit

Bien entendu, vous n'utilisez du générateur de bruit analogique que la portion basse du spectre. Il se fait que le calcul de la puissance de bruit par Hz est très simple en termes de demi-amplitude (a) et de fréquence d'horloge ($f_{horloge}$). Exprimée en tension efficace de bruit, la réponse est :

$$V_{\text{eff}} = a \left(\frac{2}{f_{\text{horloge}}} \right)^{1/2} \quad \text{V/Hz}^{1/2} \quad (f \leq 0,2 f_{\text{horloge}})$$

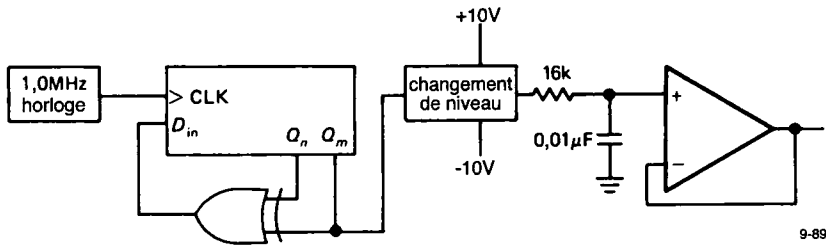


Figure 9.89 - Source de bruit pseudo-aléatoire simple.

Ceci est vrai pour la partie basse du spectre, la portion que vous utilisez normalement (vous pouvez vous servir de la fonction d'enveloppe pour trouver la densité de puissance n'importe où).

Supposons par exemple un registre à décalage de longueur maximale fonctionnant à 1,0 MHz et nous nous arrangeons pour que sa sortie bascule entre +10,0 V et -10,0 V. Sa sortie traverse un simple RC passe-bas dont le point à 3 dB est situé à 1 kHz (figure 9.89). Nous pouvons calculer exactement la tension efficace de bruit à la sortie. Nous savons de l'équation précédente que la sortie du registre à décalage présente une tension efficace de bruit de 14,14 mV par racine de hertz. La section 7.21 nous a enseigné que la largeur de bande de bruit du filtre passe-bas vaut $(\pi/2, 1,0 \text{ kHz})$ ou 1,57 kHz. Ainsi la tension de bruit à la sortie est égale à :

$$V_{\text{eff}} = 0,01414 (1570)^{1/2} = 560 \text{ mV}$$

pour le spectre d'une seule cellule RC d'un filtre passe-bas.

9.36 ♦ Filtre passe-bas

♦ Filtrage analogique

Le spectre utile de bruit d'un générateur de séquences pseudo-aléatoires s'étend d'une limite basse qui vaut l'inverse de la période de récurrence (f_{horloge}/K) jusqu'à une limite haute de peut-être 20 % de la fréquence d'horloge (à cette fréquence, la puissance de bruit par Hz est descendue de 0,6 dB). Des filtres passe-bas simples composés de sections RC, comme on l'a vu dans l'exemple précédent, peuvent convenir à condition que leur point 3 dB soit situé loin en dessous de la fréquence d'horloge (moins de 1 % de

f_{horloge}). Si l'on veut utiliser le spectre plus près de la fréquence d'horloge, il vaut mieux utiliser un filtre dont la coupure est plus précise, par exemple un Butterworth ou un Tchebychev. Dans ce cas, l'uniformité du spectre résultant dépend des caractéristiques du filtre. Il conviendra de les mesurer, du fait que les variations dans les composants introduisent des ondulations du gain dans la bande passante. De la même façon, le gain en tension réel du filtre devra être mesuré si l'on veut une valeur précise de la tension de bruit par racine de hertz.

♦ Filtrage numérique

Un inconvénient du filtrage analogique est qu'il faut réajuster la fréquence de coupure du filtre si l'on change la fréquence d'horloge de façon significative. En pareil cas, le filtrage numérique présente une solution élégante. On prend une somme analogique pondérée des bits successifs en sortie (filtrage numérique non récursif). De cette manière, la fréquence réelle de coupure du filtre change pour s'adapter à la nouvelle fréquence d'horloge. En outre, le filtrage numérique vous permet d'atteindre des fréquences de coupure extrêmement basses (des fractions de Hz) alors que le filtrage analogique deviendrait épouvantable.

Pour réaliser une somme pondérée simultanée des bits de sortie successifs, vous pouvez simplement vous servir des sorties parallèles successives du registre à décalage et relier les différents résisteurs au nœud de sommation d'un amplificateur opérationnel. Pour un filtre passe-bas, la pondération doit être proportionnelle à $(\sin x)/x$. Remarquez que certains niveaux devront être inversés du fait que la pondération prend les deux signes. Puisqu'on n'utilise aucun condensa-

teur dans ce schéma, l'onde de sortie consiste en un ensemble de tensions discrètes.

L'approximation du bruit gaussien est améliorée si on utilise une fonction de pondération sur un grand nombre de bits de la séquence. En outre, le signal analogique tend de plus en plus vers une forme d'onde continue. C'est la raison pour laquelle il est souhaitable d'utiliser le plus grand nombre possible d'étages du registre à décalage, éventuellement en ajoutant des cellules supplémentaires au registre, en dehors des prises prévues pour la rétroaction du OU exclusif. Comme précédemment, il faut utiliser des résisteurs de forçage ou des interrupteurs MOS pour fixer des niveaux de tension numérique stables (la logique CMOS est idéale pour cette application parce que les sorties se saturent nettement à V_{DD} et à la masse).

Le circuit de la figure 9.90 fournit un bruit analogique pseudo-aléatoire dont la bande passante est réglable sur une énorme plage en utilisant cette technique. Un oscillateur à quartz de 2,0 MHz attaque un diviseur programmable à vingt-quatre étages de type 14536. Il peut fournir une fréquence d'horloge allant de 1,0 MHz jusqu'à 0,12 Hz par facteur de deux. Un registre à décalage de trente-deux bits y est relié et comporte une rétroaction venant des étages 31 et 18. Il fournit ainsi une séquence de longueur maximale comportant deux milliards d'états (à sa fréquence d'horloge supérieure, le registre parcourt un cycle complet en une demi-heure). Nous avons ici utilisé une somme pondérée en $(\sin x)/x$ portant sur trente-deux valeurs successives de la séquence. Les amplificateurs U_1 et U_2 amplifient les termes inversés et non inversés et commandent l'amplificateur différentiel U_3 . Les gains sont déterminés pour fournir une tension de sortie efficace de 1,0 V sans décalage continu sur une impédance de charge de 50 Ω (2,0 V efficace en circuit ouvert). Remarquez que cette amplitude de bruit est indépendante de la fréquence d'horloge, c'est-à-dire de la bande passante totale. Ce filtre numérique présente une coupure à environ 0,05 f_{horloge} et fournit un spectre de bruit blanc qui peut s'étendre du continu jusqu'à 50 kHz (pour la fréquence d'horloge maximum) et du continu jusqu'à 0,006 Hz (pour la fréquence d'horloge minimum) en vingt-quatre échelons de largeur de bande. On peut

aussi accéder à la sortie non filtrée qui donne des tensions entre +1 V et -1 V.

Quelques remarques à propos de ce circuit : notez que c'est une porte NI exclusif qui sert à appliquer la rétroaction, ainsi le registre peut-il être simplement initialisé par une pleine rangée de zéros. L'idée d'inverser le signal d'entrée sériel fait que l'état interdit est maintenant celui qui comporte des uns partout (à la place des zéros, lorsque la rétroaction était appliquée par OU exclusif), mais toutes les autres propriétés restent intactes.

Une somme pondérée d'un nombre fini de bits ne produit pas nécessairement un vrai bruit gaussien, du fait que l'amplitude de crête est limitée. Dans ce cas-ci, on peut calculer que l'amplitude de crête (dans une charge de 50 Ω) est de $\pm 4,34$ V, ce qui donne un « facteur de crête » de 4,34. Ce calcul est important, à propos, parce qu'il doit vous inciter à maintenir le gain de U_1 à U_3 suffisamment petit pour éviter l'écrêtage. Admirez au passage les méthodes mises en œuvre pour obtenir une sortie exempte de décalage en continu, en partant de niveaux CMOS de +6 V de tension moyenne (un niveau bas de 0 V, le niveau haut à 12 V). Cette méthode de filtrage numérique passe-bas, appliquée à des séquences de registre à décalage de longueur maximale, est employée dans beaucoup de générateurs de bruit du commerce.

9.37 ◊ Bouclage

Quelques commentaires sur l'utilisation des séquences de registre à décalage comme source de bruit analogique. À la lecture des trois propriétés des registres à décalage de longueur maximale que nous venons d'énoncer, la tentation est forte de conclure que le résultat est « trop aléatoire », en ce sens qu'on aurait le nombre exact de sorties pour une longueur donnée, etc. Une authentique machine à jouer à pile ou face n'arriverait jamais à donner exactement le même nombre de pile et de face, de même que l'autocorrélation ne serait jamais absolument plate pour une séquence finie. Pour dire les choses autrement, supposons que vous utilisiez les uns et les zéros qui sortent du registre à décalage pour diriger une « promenade aléatoire » : vous avancez d'un pas lorsque sort le un et vous reculez d'un pas à chaque zéro.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

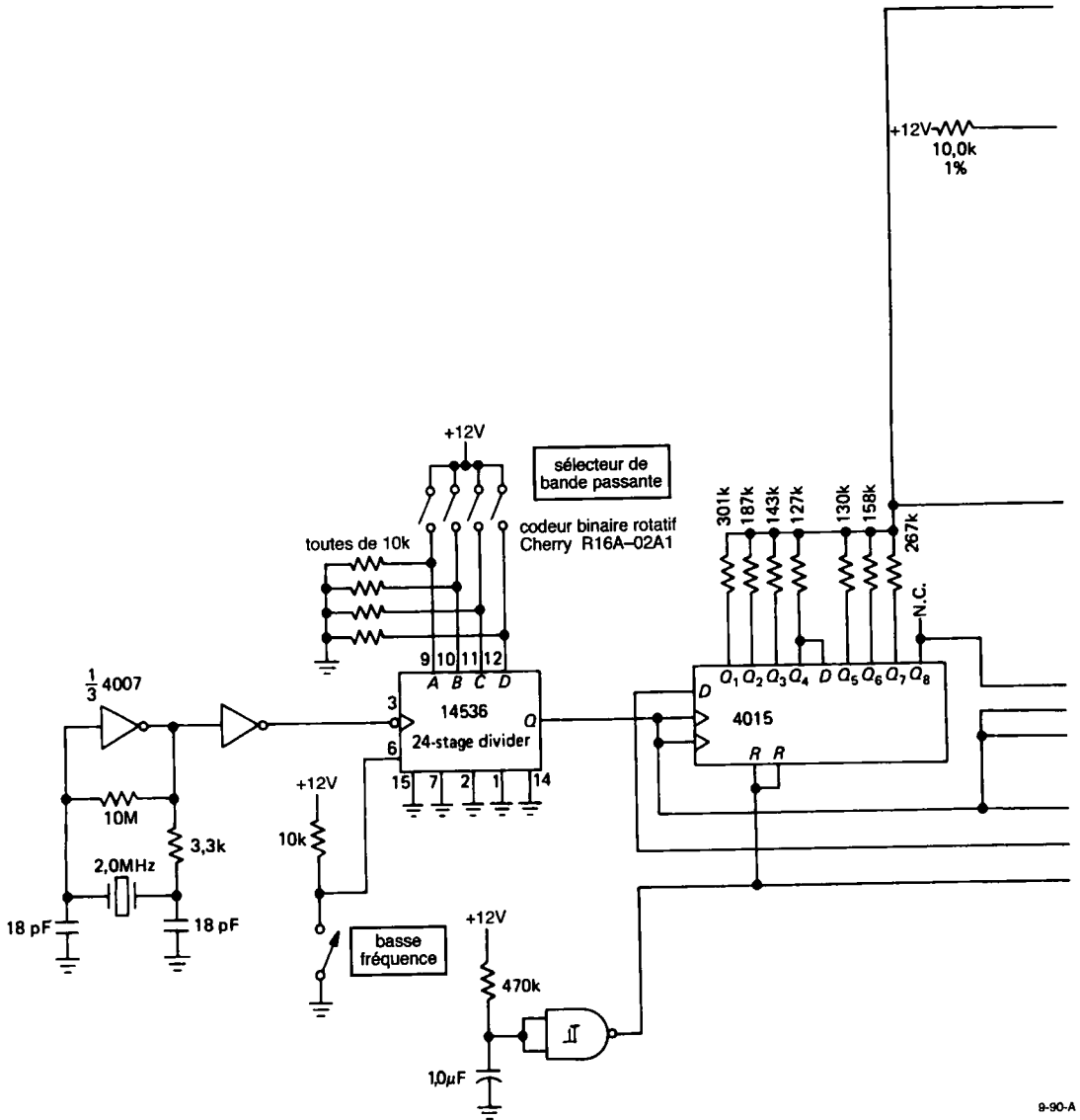


Figure 9.90 - Source de bruit à large bande de laboratoire.

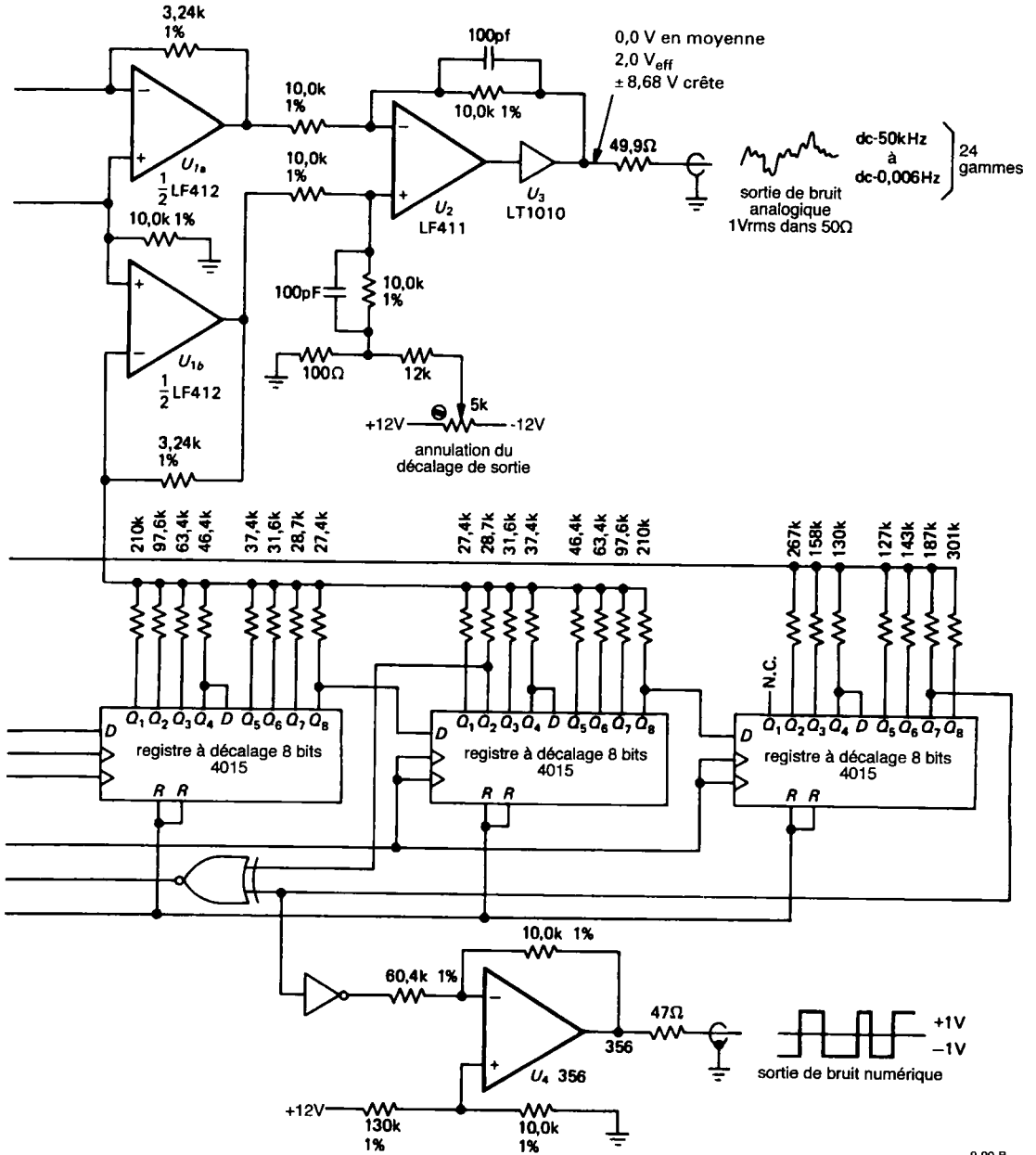


Figure 9.90 (suite)

Vous vous retrouverez, à la fin, exactement à un pas de votre point de départ, une fois que le registre aura parcouru un cycle complet. Et voilà précisément un résultat qui est tout, sauf « aléatoire » !

Cependant, les propriétés des registres à décalage que nous avons mentionnés ne sont vraies que pour une séquence entière de $2^n - 1$ bits, considérée comme *un tout*. Si vous ne prenez qu'une fraction de la séquence, les propriétés aléatoires se rapprochent très fort du jeu de pile ou face. Prenons une analogie ; tout se passe comme si vous tiriez au hasard des boules rouges et des boules bleues d'une urne qui, au départ, contient K boules, une moitié de rouges et une moitié de bleues. Si vous le faites *sans les replacer*, vous pouvez vous attendre à des statistiques approximativement aléatoires au début. À mesure que l'urne se vide, les statistiques se modifient, à cause de l'exigence que le nombre total de boules rouges et bleues soit finalement le même.

Vous pouvez vous faire une idée de la façon dont les choses se passent en revenant à la promenade au hasard. Si nous acceptons que la seule propriété non aléatoire de la séquence de déplacement est l'exacte égalité de uns et de zéros (oublions le un excédentaire), on peut montrer que la promenade aléatoire doit atteindre une distance moyenne à partir du point de départ de :

$$X = [r(K - r)/(K - 1)]^{1/2}$$

après r tirages sur une population totale de $K/2$ uns et $K/2$ zéros (nous devons cette formule à E.M Purcell). Puisque dans le cas d'une promenade aléatoire complète, x égale la racine carrée de r , le facteur $(K-r)/(K-1)$ exprime l'effet du contenu fini de l'urne. Tant que r est beaucoup plus petit que K , le caractère aléatoire de la démarche n'est réduit que légèrement par rapport à des conditions aléatoires totales (si le contenu de l'urne était infini) et le générateur de séquences pseudo-aléatoire ne peut pas être distingué des événements réels. Nous avons vérifié la chose sur plusieurs milliers de promenades aléatoires dictées par registres à décalage. Chacune comportait plusieurs milliers de pas et nous avons trouvé que le caractère aléatoire était tout ce qu'il y a de parfait, eu égard à ce critère simple.

Bien entendu, le fait que les séquences aléatoires du registre à décalage réussissent ce simple test ne présume pas qu'elles en réussiraient d'autres plus sophistiqués, par exemple en mesurant les corrélations d'ordre supérieur. Ce genre de corrélation affecte également les propriétés du bruit analogique fabriqué à partir de ces séquences par filtrage. Bien que la distribution d'amplitude du bruit soit gaussienne, il se peut que des corrélations d'amplitude d'ordre supérieur s'écartent des caractéristiques d'un authentique bruit aléatoire. On pense généralement que l'utilisation de plusieurs (de préférence $m/2$) prises de rétroaction (en utilisant pour ce faire un arbre de parité constitué de OU exclusifs pour alimenter l'entrée sérielle), fournit un « meilleur » bruit à cet égard.

Les constructeurs de générateurs de bruit connaissent bien le circuit CMOS 4557, un registre à décalage de longueur variable (1 à 64 étages). Bien sûr, il faut l'utiliser en combinaison avec un registre à sorties parallèles (tel que le 4015 ou le 164) pour créer les n prises.

À la section 7.20, il y a une discussion du bruit et un exemple de générateur de « bruit rose » qui utilise le MM5447, un circuit intégré de registre à décalage de longueur maximale.

9.38 ◊ Filtrés numériques

Le dernier exemple a fait apparaître l'intéressante question du filtrage numérique. Il s'agissait de fournir un signal analogique, filtré par un passe-bas, en prenant la somme pondérée de trente-deux échantillons de bits pseudo-aléatoires, chacun correspondant à un niveau de tension de 0 V ou de +12 V. Le filtre recevait à l'entrée une onde qui ne comportait que deux niveaux de tension. En général, on peut utiliser le même système lorsque l'entrée est une onde analogique, en formant une somme pondérée de ses différentes valeurs x_i , également espacée dans le temps :

$$Y_i = \sum_{k=-\infty}^{\infty} h_k x_{i-k}$$

Les x_i représentent les échantillons du signal d'entrée, les h_k , les pondérations et les y_i , les sorties du filtre.

Dans la vie normale, le filtre numérique n'effectuera la somme que d'un nombre fini de tensions d'entrée comme dans l'exemple du générateur de bruit où on utilisait trente-deux termes. La figure 9.91 montre schématiquement ce qui se passe.

Remarquez que pareil filtre manifeste l'intéressante caractéristique d'être symétrique dans le temps, c'est-à-dire d'opérer la moyenne de « l'histoire » passée et future, pour arriver à un résultat présent. Bien entendu, les filtres analogiques réels ne peuvent regarder que dans le passé et les facteurs de pondération non nuls h_k du filtre numérique ne peuvent donc connaître que des valeurs de K supérieures ou égales à zéro.

◊ Réponse en fréquence du filtre symétrique

Pour un filtre symétrique ($h_k = h_{-k}$), on peut montrer que la réponse en fréquence est donnée par :

$$H(f) = h_0 + 2 \sum_{k=1}^{\infty} h_k \cos 2\pi k f t_s$$

dans laquelle t_s est le temps entre les échantillons. Donc, tous les h_k sont identifiables (par les connaisseurs !) aux composantes de la série de Fourier pour la courbe de réponse en fréquence désirée, ce qui

explique pourquoi les pondérations dans le circuit générateur de bruit vu précédemment ont été choisies proportionnelles à $(\sin x)/x$, les composantes de Fourier pour un filtre passe-bas en « marches d'escalier ». Dans un filtre symétrique tel que celui-ci, le déphasage à n'importe quelle fréquence est soit 0° , soit 180° .

◊ Filtres récurrents

Il existe une classe intéressante de filtres numériques dans lesquels on autorise le filtre à utiliser ses propres sorties en plus des valeurs du signal à filtrer. Vous pouvez imaginer que ce filtre dispose d'une « rétroaction ». Le nom de scène de ce filtre numérique est *récurrent* (ou encore à réponse impulsionnelle infinie, RII), par opposition au non-récurrent (à réponse impulsionnelle finie, RIF) dont nous venons de parler. Par exemple, vous pouvez former des sorties y_i qui satisfont à l'équation :

$$y_i = A y_{i-1} + (1 - A) x_i$$

C'est précisément la réponse d'un filtre passe-bas équivalente à celle d'un simple filtre RC passe-bas dont l'équation est :

$$A = e^{-t_s/RC}$$

dans laquelle t_s représente le temps entre les

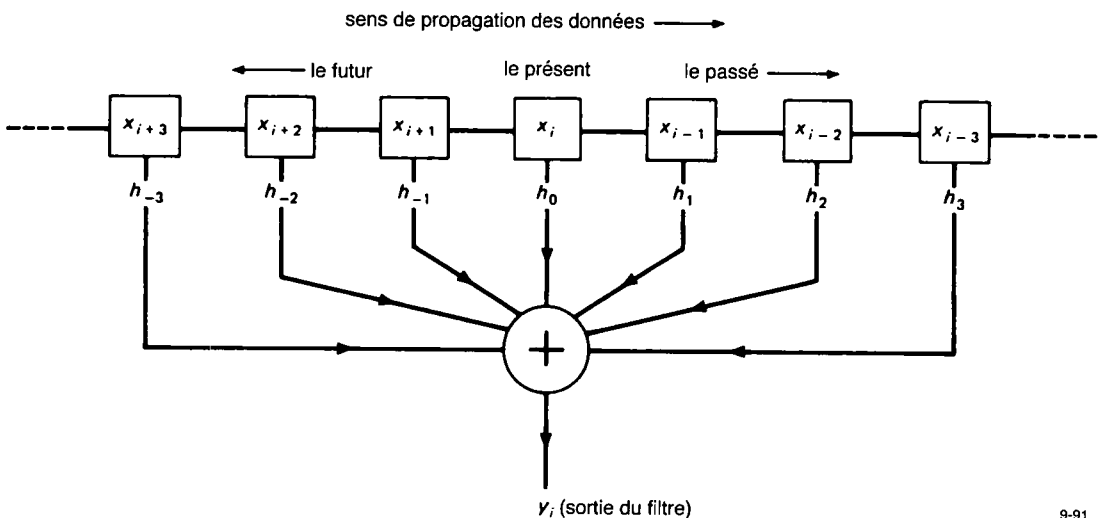


Figure 9.91 - Filtre numérique non-récurrent.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

échantillons successifs x_i de l'onde d'entrée. Naturellement, la situation n'est pas *identique* à celle du filtre passe-bas analogique qui travaille sur une onde analogique, en raison de la nature discrète des échantillons.

◇ Exemple de filtres passe-bas

Pour prendre un exemple numérique, supposons un ensemble de nombres qui représentent un signal. Nous voulons le filtrer par un passe-bas dont le point 3 dB est à $1/20 t_s$. La constante de temps vaut donc la période de vingt échantillons successifs. Alors, $A = 0,95123$ et la sortie est donnée par

$$y_i = 0,95123 y_{i-1} + 0,04877 x_i$$

L'approximation par rapport à un filtre passe-bas réel s'améliore à mesure que la constante de temps s'allonge par rapport à l'intervalle entre échantillons t_s .

Vous utiliserez probablement un filtre de ce genre pour travailler sur des données qui ont déjà été mises sous forme d'échantillons discrets, par exemple, une table de données dans un ordinateur. Dans ce cas-là, le filtre récursif se résume alors à un bête traitement arithmétique direct des données. Voici à quoi ressemble un filtre passe-bas dans un logiciel en FORTRAN :

$$A = \text{EXP}(-TS/TC)$$

$$B = 1. - A$$

$$\text{DO } 10 \text{ I} = 2, N$$

$$10 \quad X(I) = A * X(I-1) + B * X(I)$$

dans lequel X est un tableau de données, TS le temps entre les échantillons (c'est-à-dire $TS = 1/f_s$) et TC , la constante de temps souhaitée pour le filtre. Idéalement, TC est beaucoup plus grand que TS . Ce tout petit logiciel effectue le filtrage *sur place*, c'est-à-dire qu'il remplace les données filtrées sur les données originales qu'il écrase. Mais libre à vous d'envoyer les données filtrées dans un tableau distinct.

◇ Filtre passe-bas à commutation

Le même filtre peut se construire dans la pratique en utilisant le circuit représenté à la figure 9.92. Les interrupteurs S_1 et S_2 à FET basculent à un certain rythme f_s , pour charger à répétition C_1 à la tension

d'entrée, puis transférer sa charge sur C_2 . Si la tension de C_2 est V_2 et que C_1 se charge jusqu'au niveau d'entrée V_1 alors, au moment où C_1 est connecté à C_2 , la nouvelle tension sera :

$$V = \frac{C_1 V_1 + C_2 V_2}{C_1 + C_2}$$

qui est identique à celle du filtre récursif passe-bas vu précédemment pour :

$$y_i = \frac{C_2}{C_1 + C_2} y_{i-1} + \frac{C_1}{C_1 + C_2} x_i$$

en égalant ses coefficients à la valeur de A précédente, nous obtenons :

$$f_{3\text{dB}} = \frac{1}{2\pi} f_s \log_e \left(\frac{C_1 + C_2}{C_2} \right)$$

🔍 Exercice 9.8

Prouvez que ce résultat est correct.

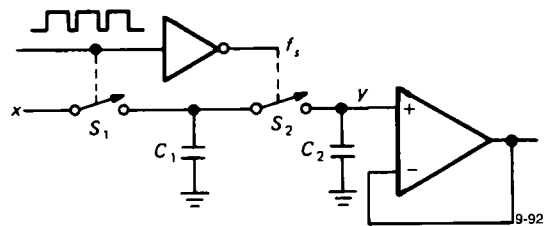


Figure 9.92 - Filtre récursif à commutation de condensateur.

Ce filtre est parfaitement réalisable et il offre l'intérêt majeur de se régler par la fréquence d'horloge f_s . En pratique, on utilise des interrupteurs CMOS et C_1 serait probablement beaucoup plus grand que C_2 . En conséquence, la forme d'onde de commande de l'interrupteur devra être asymétrique pour passer plus de temps à fermer S_1 .

Le circuit qui précède est un exemple simple de *filtre à commutation* qui comporte les filtres formés de réseaux de condensateurs commutés. Ils ont des caractéristiques de réponse en fréquence périodique qui les rendent particulièrement bien adaptés au filtre en « peigne » et au réjecteur à bande étroite.

Il est possible de fabriquer des approximations discrètes de tous les filtres classiques (Butterworth, Tchebychev) en version passe-haut, passe-bas, passe-

bande et coupe-bande, soit symétriques dans le temps soit dotés de la réponse temporelle « retardée » comme sur le modèle d'origine. Ces filtres sont extrêmement utiles chaque fois qu'on doit travailler sur des données quantifiées numériquement, ce qui est clairement la voie du futur.

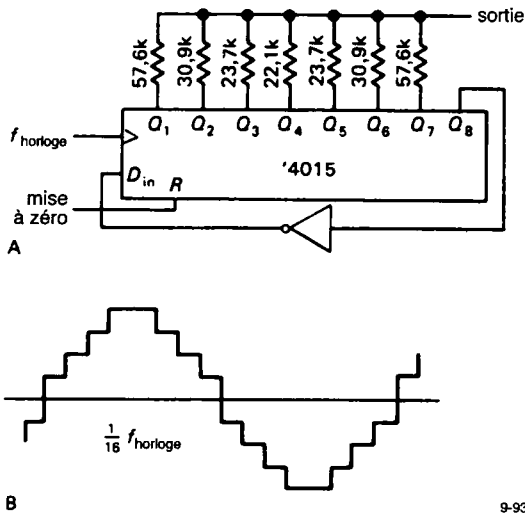


Figure 9.93 - Formation d'une sinusoïde par voie numérique.

Des circuits intégrés de filtre à commutation de condensateur bon marché sont maintenant largement disponibles. Par exemple le MF4 de National est un filtre passe-bas Butterworth à quatre pôles en boîtier mini-DIP. Il ne nécessite aucun composant externe et fonctionne sous tension d'alimentation unique comprise entre +5 V et +14 V. La fréquence de coupure du filtre (0,1 Hz minimum, 20 kHz maximum) se règle au moyen d'une horloge externe dont $f_{horloge} = 100 f_{3dB}$. Les « filtres universels à commutation de condensateurs » MF5 et MF10 fonctionnent de manière quelque peu différente. Quelques résistances externes déterminent le type de filtre (passe-haut, passe-bas, passe-bande ou réjecteur) et ses caractéristiques (Butterworth, Tchebychev, etc.) Le rythme de l'horloge règle la fréquence de coupure comme précédemment. Certains autres fabricants de filtre à commutation de condensateurs sont American Microsystems (AMI), Linear Technology (LTC) et

Reticon. LTC, comme d'habitude a découvert certaines astuces intelligentes pour en améliorer les prestations. Leur LTC1062 (ou le MAX280) est similaire au MF4, mais possède cinq pôles et n'a pas la moindre erreur en courant continu ! Il réalise cette dernière caractéristique en plaçant le filtre hors du chemin du courant continu (figure 9.94). La série très souple des MAX260 permet la commande par microprocesseur des paramètres importants du filtre.

En général, ces filtres à commutation de condensateurs ne travaillent que jusqu'à la partie haute de la gamme audio. Ils sont aussi sujets à une importante diaphonie de l'horloge vers la sortie, souvent dans une plage de 10 à 25 mV. Ceci limite leur dynamique dans les applications où la fréquence d'horloge se situe à l'intérieur de la bande passante (c'est le cas des filtres passe-haut). Ils peuvent aussi présenter un niveau de bruit significatif qui limite parfois leur dynamique à 80 dB ou moins (comparés aux 140 dB, voire plus, des bons amplificateurs opérationnels). Côté positif, les filtres à commutation de condensateurs sont d'usage facile et vous permettent de régler leur réponse sans le moindre effort (via $f_{horloge}$).

Ils trouvent de très larges applications dans les modems (communication numérique par ligne téléphonique audio) et autres applications des communications (voir la section 5.11).

◊ Générateurs numériques d'ondes sinusoïdales

Une autre technique intéressante en rapport avec le filtrage numérique non récursif est la synthèse d'ondes sinusoïdales qui prend la somme pondérée des sorties d'un compteur de Johnson (ou compteur à « anneaux torsadés » ou encore à « anneaux baladeurs »). Le circuit de la figure 9.93 montre comment faire. Le 4015 est un registre à décalage à huit étages et sorties parallèles. En renvoyant à l'entrée le complément du dernier étage, on obtient un compteur de Johnson qui parcourt les seize états (2^n états en général pour un registre à décalage à n étages). Au départ, il y a des zéros partout, puis les uns commencent à se déplacer de la gauche vers la droite, jusqu'à ce que le registre en soit rempli. À ce moment, ce sont des zéros qui recommencent à défiler et ainsi de suite. La pondération indiquée procure une appro-

9-93

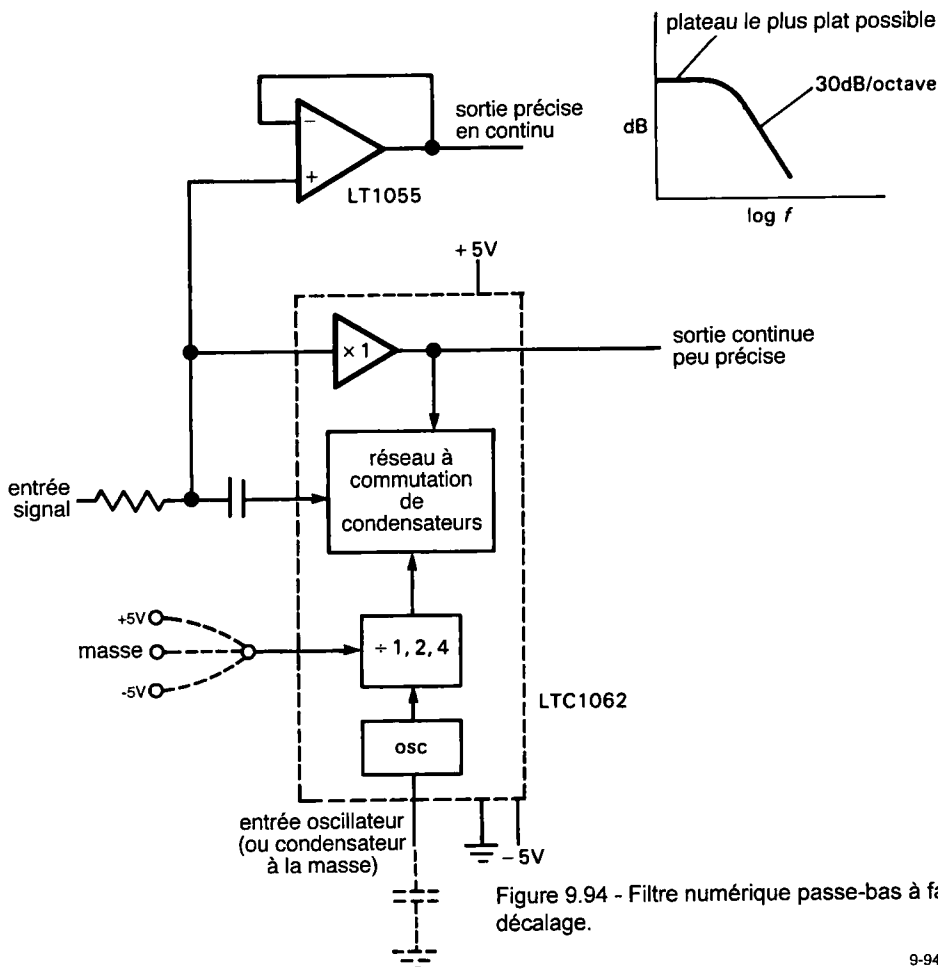


Figure 9.94 - Filtre numérique passe-bas à faible décalage.

9-94

ximation d'une onde sinusoïdale sur huit niveaux et une fréquence de $1/16$ de celle de l'horloge. Si l'on suppose que les résistances sont parfaites, le premier terme non nul de la distorsion est l'harmonique quinze qui se trouve à un niveau inférieur de 24 dB.

CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES

9.39 ◊ Idées de circuit

La figure 9.95 présente quelques exemples d'interfaces entre signaux numériques et linéaires.

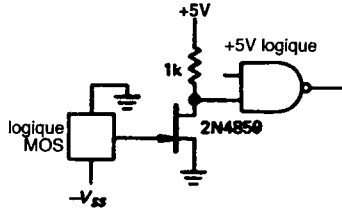
9.40 ◊ Mauvais circuits

Les circuits de la figure 9.96 montrent ce qu'il ne faut pas faire dans les interfaces. Dans chaque cas, essayez de trouver ce qui ne va pas et comment le corriger.

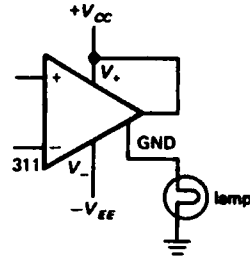
EXERCICES SUPPLÉMENTAIRES

1. Construisez un circuit qui indique si l'alimentation logique (+5 V) a subi une éclipse momentanée. Il faut prévoir un bouton poussoir de remise à zéro et un l'indication par une LED que l'alimentation a été permanente. Faites tout fonctionner à partir du +5 V d'alimentation logique.
2. Pourquoi ne peut-on pas utiliser deux CAN à n bits pour construire un CAN à $2n$ bits, simplement par addition proportionnelle de leurs sorties ($sortie_1 + sortie_2 / 2^n$) ?

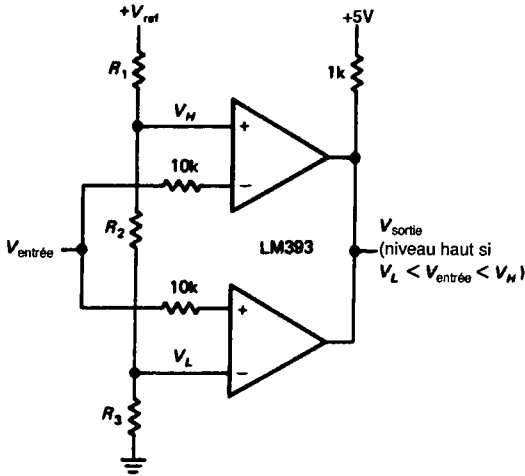
Idées de circuits



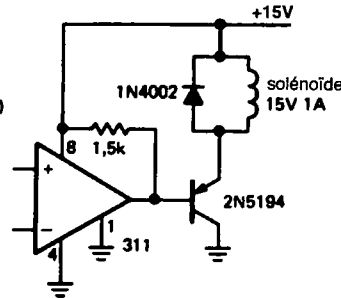
A. décaleur entre logique négative et TTL



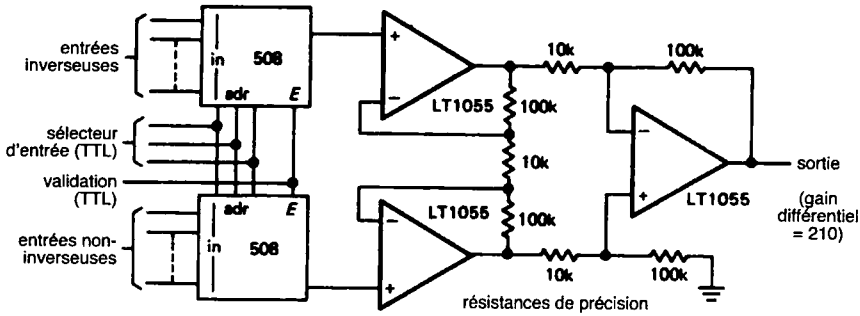
B. commande de charge à point de masse



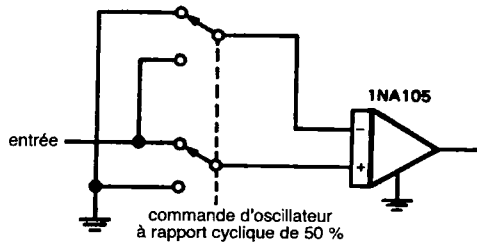
C. discriminateur à fenêtre



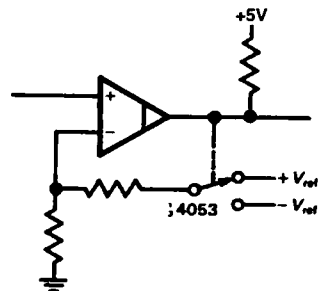
D. commande de solénoïde



E. multiplexeur 8 canaux à entrées différentielles



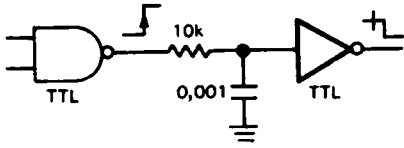
F. détecteur de phase à 60 dB d'atténuation de l'oscillation



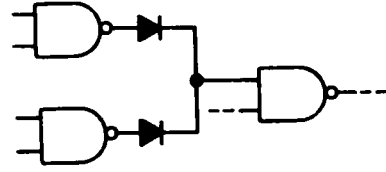
G. trigger de Schmitt de précision

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE

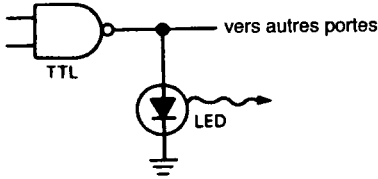
Mauvais circuits



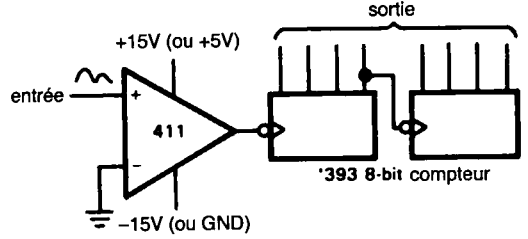
A. retardateur de flanc



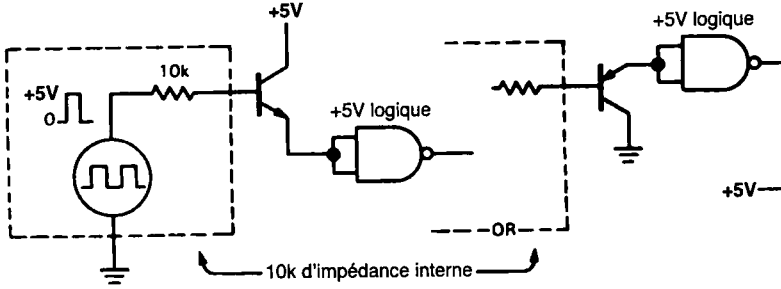
E. OU câblé sur portes à forçage haut actif



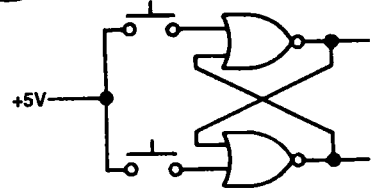
B. indicateur de niveau logique



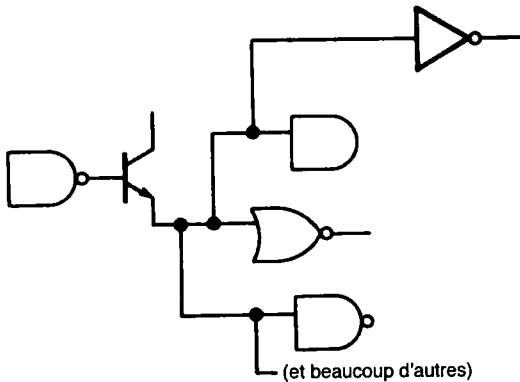
F. compteur de passages par zéro



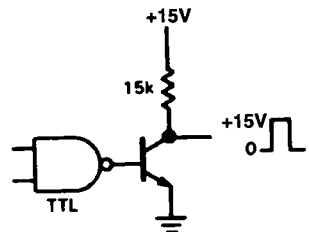
C. passage de haute impédance à niveaux logiques (2 erreurs)



G. bistable RS



D augmentation de sortance par émetteur suiveur



H. interface de TTL vers haute tension

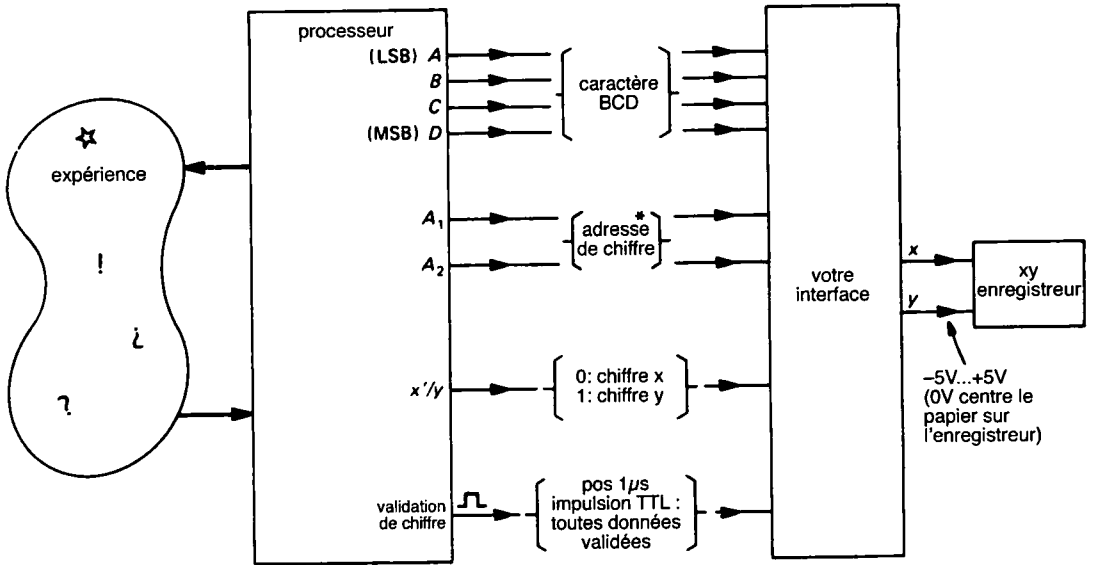
Figure 9.96

3. Vérifiez que la tension de crête à la sortie d'un générateur de bruit pseudo-aléatoire (figure 9.90) vaut $\pm 8,68$ V.
4. Un calculateur programmable surveille une expérience et dispose d'interfaces vers différents stimuli et instruments de mesure. Le calculateur incrémente une variable qu'il commande (par exemple la longueur d'onde de la lumière émise par une source monochromatique variable). Il traite les mesures correspondantes (par exemple la quantité de lumière transmise corrigée en fonction de la courbe de sensibilité connue du détecteur). Le résultat est un ensemble de couples (x, y) . Votre travail consiste à concevoir un circuit qui permette de les reproduire sur un traceur analogique xy . Le calculateur envoie pour chaque couple (x, y) un message de deux mots de trois caractères DCB. Pour réduire le nombre de connections nécessaires, les nombres se présentent un par un (les bits en parallèle, les caractères en série), en même temps qu'une adresse codée sur deux bits. Une impulsion de validation de caractère indique que les données et les adresses sont correctes et peuvent, par exemple, être mémorisées. Un signal \bar{x}/y indique si le caractère affiché appartient aux x ou aux y . La figure 9.97 vous donne le synoptique.

Les données se présentent dans l'ordre suivant : x_n (chiffre de poids faible) ... x_n (chiffre de poids fort) ... y_n (chiffre de poids faible) ... y_n (chiffre de poids fort), de manière telle que vous sachiez que vous avez reçu un couple (x, y) complet une fois que le chiffre le plus significatif de la valeur y est arrivé ($A1 = 0, A2 = 1, x/y = 1$). C'est ici qu'il vous faut mettre à jour les nombres présentés sur le convertisseur N/A (n'effectuez pas la transformation en même temps).

On ne vous demande pas de donner de numéros de type pour les circuits utilisés. Indiquez leur nom générique, par exemple une bascule bistable de type D ou un décodeur 1 parmi 10. En revanche, indiquez bien les entrées et les sorties qui doivent être inversées (en les marquant d'un petit cercle). Vous pouvez supposer que les convertisseurs N/A acceptent des entrées à trois chiffres BCD et que les sorties sont normalisées entre 0 et 1 mA pour représenter les entrées 000 à 999. Mais comme le traceur xy a une sensibilité d'entrée de 10 V à pleine échelle, il vous faudra convertir le courant en tension. Pour rendre les choses un peu plus compliquées, de manière à mettre en vedette votre ingéniosité, on suppose que les sources de courant des convertisseurs N/A ne peuvent fournir qu'une tension maximale de 1 V.

9. LE NUMÉRIQUE RENCONTRE L'ANALOGIQUE



* tableau d'adresses des chiffres :

A_1	A_2	chiffre
0	0	LSD
1	0	↓
0	1	MSD

Figure 9.97

10 MICRO-ORDINATEURS

MINI-ORDINATEURS, MICRO-ORDINATEURS ET MICROPROCESSEURS

La disponibilité de petits ordinateurs bon marché a rendu très attrayant le pilotage direct, par ordinateur, d'expériences et de processus, ainsi que la collecte de données et les calculs. Les petits ordinateurs sont utilisés couramment pour le réglage d'appareils dans les laboratoires et l'industrie ; la connaissance de leurs possibilités, des langages de programmation et des exigences des interfaces est une partie essentielle du savoir-faire électronique.

Le micro-ordinateur a succédé au *mini-ordinateur*, une petite machine dont l'unité centrale (*CPU, Central Processing Unit*) était construite à partir de circuits intégrés à petite et moyenne échelles (c'est-à-dire des circuits dont la densité d'intégration était encore relativement modeste), qui occupaient généralement une ou plusieurs platines de grandes dimensions. Quand l'intégration à grande échelle s'est améliorée, il est devenu possible de donner les performances d'un mini-ordinateur à un unique circuit intégré à grande échelle ; un micro-ordinateur est une machine dont l'unité centrale est constituée de quelques circuits intégrés à grande échelle (souvent un seul) ; le jeu de circuits intégrés de l'unité centrale constitue le *microprocesseur*. Par exemple, les mini-ordinateurs PDP-11 de DEC (avec l'unité centrale répartie sur plusieurs platines) ont été remplacés par des machines de noms similaires dont l'unité centrale ne comporte que quelques circuits intégrés à grande échelle au lieu de la multitude de circuits intégrés à petite échelle ; dans le même temps, Motorola a présenté un microprocesseur à hautes performances (le 68000) qui présente avec le PDP-11 des similitudes suffisamment grandes pour montrer qu'il a été influencé par lui.

La plupart des petits ordinateurs modernes sont en fait des micro-ordinateurs qui reposent sur la puissance impressionnante de la génération actuelle de microprocesseurs. L'expression « supermini-ordinateur » est apparue récemment, elle semble désigner une

classe de machines qui présentent de hautes performances, au point de rivaliser dans certains cas avec des « gros systèmes » coûteux (*mainframes*). Dans certains cas, la distinction réside dans la taille physique ou le nombre de périphériques, plus que dans le niveau d'intégration utilisé dans l'unité centrale.

Une distinction plus importante sépare les micro-ordinateurs des *microcontrôleurs*. Ce terme désigne un petit système qui utilise un microprocesseur, une petite quantité de mémoire et quelques autres circuits intégrés, pour le pilotage exclusif d'un processus ou d'un appareil donné. Dans ce rôle, un microprocesseur, quelques circuits intégrés et un peu de ROM (*Read Only Memory*, mémoire à lecture seule ou mémoire morte) peuvent remplacer avec une grande souplesse un assemblage compliqué de portes, de bascules et de circuits de conversion analogique/numérique. Cette solution mérite d'être envisagée chaque fois que vous vous embarquez dans un projet complexe. Il existe des microprocesseurs spécialisés pour ce genre d'application, caractérisés en général par des temporisateurs intégrés sur la puce, des ports d'entrée/sortie et d'autres fonctions qui normalement requerraient des circuits intégrés supplémentaires ; cette intégration est obtenue aux dépens de la puissance de calcul et du grand espace de mémoire qui caractérisent les microprocesseurs destinés aux travaux de calcul dans les micro-ordinateurs.

Nous décrivons dans ce chapitre l'architecture des micro-ordinateurs, leur programmation et l'interfaçage, avec quelques exemples utiles d'interfaçage simple de périphériques de l'IBM PC (nous prendrons en considération le bus standard des PC/AT et du bas de la gamme PS/2). La plupart des idées présentées dans ce chapitre renverront au chapitre suivant, où nous exposerons en détail la conception de quelques systèmes et circuits à microprocesseur. Nous utiliserons pour cela les microprocesseurs 68008, de la famille 68000 Motorola, et Intel 8086 ; ces deux familles de microprocesseurs sont les plus utilisées dans les petits ordinateurs. En général, les

10. MICRO-ORDINATEURS

fabricants de micro-ordinateurs (et les fournisseurs de matériel et de logiciel compatibles) prennent en charge la conception de l'ordinateur lui-même, avec la mémoire, les lecteurs de disques et le pilotage des entrées/sorties, de même que la programmation système et les programmes utilitaires. L'utilisateur n'a à se soucier que des interfaces spécialisées et des programmes d'application. Au contraire, dans un système à microprocesseur spécialisé, le choix des types de mémoire, l'interconnexion du système et la programmation en général doivent être faits par le concepteur. Les fabricants de micro-ordinateurs s'attachent en général à fournir les logiciels système et utilitaires comme parties d'un système de calcul complet (souvent avec des périphériques) ; les fabricants de microprocesseurs (les producteurs de semi-conducteurs) considèrent souvent la conception et la vente des microprocesseurs et des circuits associés comme leur tâche essentielle. Dans ce chapitre, nous décrirons l'architecture et la programmation des ordinateurs et nous nous attacherons aux détails de la communication interne et de l'interfaçage.

10.1 Architecture d'un ordinateur

La figure 10.1 schématise l'organisation typique de la plupart des ordinateurs. Lisons-la de gauche à droite.

CPU

L'unité centrale, *Central Processing Unit* pour unité centrale de traitement, est le « cœur » de la machine. Les ordinateurs effectuent leurs calculs dans l'unité centrale sur des fragments de données organisés en *mots (words)*. La taille des mots peut varier de 4 bits à 32 bits ou plus. Les mots de 16 bits sont les plus répandus dans les micro-ordinateurs courants. Un octet (*byte*) comporte huit bits, la moitié (quatre bits) est quelquefois appelée un quartet (*nibble*). Une section de l'unité centrale appelée *décodeur d'instructions* interprète les instructions lues dans la mémoire de programme, pour en déduire ce qui doit être fait dans chaque cas. L'unité centrale comporte une unité *arithmétique* qui peut effectuer les opérations demandées, comme l'addition, la soustraction, le complément, la comparaison, le décalage, la copie, etc. sur des quantités contenues dans des *registres* (et quelquefois en mémoire). Le compteur ordinal ou compteur de programme garde la trace de la position courante dans le programme en cours d'exécution. Il est normalement incrémenté après chaque instruction, mais il peut prendre une nouvelle valeur pour un *saut (jump)* ou un branchement. Le circuit de commande du bus (*bus control circuitry*) organise la communication avec la mémoire et les entrées/sorties. La plupart des ordinateurs ont aussi un registre pointeur de pile et quelques drapeaux (*flags*) (retenue, zéro, signe) qui seront testés pour les branchements

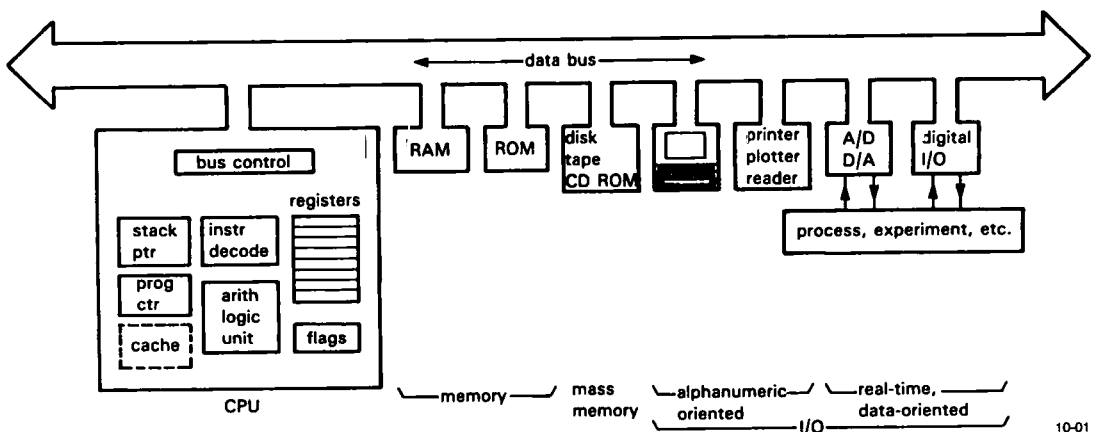


Figure 10.1 - Schéma synoptique d'un ordinateur.

conditionnels. Beaucoup de processeurs puissants comportent aussi une mémoire cache, qui stocke les valeurs lues récemment pour permettre un accès plus rapide.

Le domaine expérimental du traitement « parallèle » a connu une activité intense ; il s'agit de connecter plusieurs processeurs ensemble pour obtenir une puissance de calcul impressionnante. Cette voie semble être celle de l'avenir des calculateurs de grande puissance. Pour l'instant, cependant, notre architecture à une seule unité centrale (*CPU*) est le standard des micro-ordinateurs.

Mémoire

Tous les ordinateurs ont une certaine quantité de mémoire vive rapide, ou RAM (vive ne signifie pas rapide, mais vivante, c'est-à-dire qu'elle peut être lue et écrite). Dans un gros micro-ordinateur, elle peut comporter 10 mégaoctets ou plus ; le minimum est de 1 Mo, mais des microcontrôleurs peuvent se contenter de quelques dizaines d'octets. (Pour décrire la taille de la mémoire, le K majuscule ne signifie pas 1000, mais 1024, ou 2^{10} ; ainsi 16 Ko représentent en fait 16384 octets ; le k minuscule signifie 1 000.) Cette mémoire peut être lue ou écrite en 100 ns (nanosecondes, 10^{-9}). La RAM (*Random Access Memory*, mémoire à accès aléatoire) est toujours volatile, c'est-à-dire que son contenu disparaît quand l'alimentation est coupée. Tous les ordinateurs comportent donc une certaine quantité de mémoire non volatile, ou ROM (*Read Only Memory*, mémoire à lecture seule) qui leur permet de démarrer (*bootstrap*) à partir de leur amnésie totale à la mise sous tension. La ROM contient souvent les routines du système, les routines graphiques et des programmes qu'on souhaite trouver toujours présents.

Pour placer ou lire des informations en mémoire, l'unité centrale « s'adresse » au mot désiré. La plupart des ordinateurs accèdent à la mémoire par octets, en commençant par l'octet 0 et en continuant en séquence jusqu'au dernier octet de la mémoire. Comme un mot comporte en général plus d'un octet, on lit et on écrit en mémoire plusieurs octets à la fois ; le processus est accéléré par un bus de données large de plusieurs octets. Par exemple, les micro-

ordinateurs qui utilisent les microprocesseurs 80386 ou 68020 travaillent sur un bus de 32 bits (quatre octets) de largeur ; des mots de 32 bits peuvent ainsi être lus et écrits en mémoire en une seule fois. (Il existe des signaux de commande pour indiquer le nombre d'octets contigus à déplacer, puisque même avec un bus large, vous pouvez avoir besoin d'un ou deux octets seulement.)

Dans un ordinateur équipé de beaucoup de mémoire, trois ou quatre octets sont nécessaires pour spécifier une adresse quelconque dans l'espace mémoire. Comme la plupart des adresses sont « proches » dans un programme, tous les processeurs disposent de modes d'adressage simplifiés : l'adressage relatif identifie une adresse par sa distance à partir de l'instruction courante ; l'adressage indirect utilise le contenu d'un registre de l'unité centrale pour pointer sur une adresse de la mémoire ; l'adressage par page utilise une adresse raccourcie pour pointer sur un emplacement situé dans un espace restreint (une page) ; l'adressage direct ou absolu utilise les octets qui suivent l'instruction dans la mémoire de programme pour désigner une adresse. Une unité centrale moderne complète cette liste courte avec les modes indexés, auto-incrémenté, et d'autres, que nous verrons dans le prochain chapitre.

Les données et le programme sont tous deux stockés dans la mémoire pendant l'exécution du programme. L'unité centrale lit les instructions dans la mémoire, déchiffre leur signification, puis effectue les opérations adéquates, ce qui implique souvent des données stockées ailleurs dans la mémoire. Les ordinateurs à usage général stockent habituellement les programmes et les données dans la même mémoire ; l'ordinateur ne distingue pas les uns des autres. Des choses amusantes commencent à se produire quand un programme déraile et commence à « exécuter » des données !

Comme les programmes d'ordinateur passent l'essentiel de leur temps à boneler dans une séquence relativement courte d'instructions, vous pouvez améliorer les performances en prévoyant une mémoire cache, petite mais rapide, dans laquelle vous stockerez une copie des instructions lues le plus récemment. Une unité centrale équipée d'un cache le vérifie

d'abord, avant d'aller lire la mémoire principale (plus lente) ; en tournant dans un domaine connu, vous obtenez couramment un taux de « réussite » du cache de 95% ou mieux, ce qui augmente de façon spectaculaire la vitesse d'exécution.

Mémoire de masse

Les ordinateurs destinés au développement de programmes ou au calcul, par opposition aux processeurs d'automates, ont habituellement un ou plusieurs organes de stockage de masse. Les disques « durs » ou disques fixes (ou encore « Winchester ») et les disquettes ou disques souples sont les plus courants, avec des capacités de stockage comprises entre quelques centaines de kilooctets et quelques méga-octets (disquettes), et entre quelques dizaines et quelques centaines de méga-octets (disques durs). La plupart des ordinateurs bien équipés ont aussi un ou deux dérouleurs de bande, depuis le simple lecteur de cartouche de sauvegarde jusqu'au dérouleur à neuf pistes, à bande d'un demi-pouce (comme on en voit toujours en arrière-plan dans les films de science-fiction). Les plus récents utilisent les cartouches vidéo de 8 mm (pour caméscopes). Enfin, le dernier support incontournable est le disque optique, ou CD-ROM, qui utilise la même technique que les disques audio « compacts » ; ils contiennent 600 méga-octets de données sur une face d'un disque de cinq pouces de diamètre, avec un accès plus rapide que n'importe quel dérouleur de bande. Contrairement aux CD audio, les CD-ROM peuvent être écrits dans un lecteur spécial, par un laser qui « brûle » des creux dans un disque vierge ; ils s'appellent WORM, comme *Write Once Read Many*, ou « écrire une fois, lire plusieurs fois ». De plus, il existe des disques magnéto-optiques effaçables et ré-inscriptibles.

Comparés à la RAM, les supports de mémoire de masse sont généralement lents ; la bande magnétique est la plus lente, avec des temps d'accès de plusieurs secondes, les disques durs sont les plus rapides (et les plus chers), avec des temps d'accès de quelque dix millisecondes. Avec tous les supports de mémoire de masse, le transfert est rapide une fois que les données ont été localisées (de 10 Ko à 100 Ko par secondes, ou plus). Vous stockerez en général les programmes, les fichiers de données, les fichiers d'impression, etc.

sur un support de masse, pour ne les transférer en RAM qu'au moment de faire des calculs. Plusieurs utilisateurs peuvent placer leur programme simultanément sur un seul disque ; un disque optique de taille modeste peut contenir plusieurs fois (le texte de) l'*Encyclopedia Universalis*.

Si votre ordinateur est équipé de beaucoup de RAM, il existe un moyen élégant d'accélérer les opérations qui font un usage intensif du disque : créer un disque virtuel (*RAM disk*) et y charger au départ les fichiers du disque physique. Vous pourriez ainsi mettre dans la RAM un éditeur de texte, un compilateur et un éditeur de liens ; il est possible ensuite de passer de l'un à l'autre sans attendre le disque dur. Soyez prudent, cependant ; comme aucun de vos travaux n'est sauvegardé sur une mémoire non volatile, vous perdrez tout votre travail si votre machine « se plante ».

Entrées/sorties alphanumériques et graphiques

Avoir un ordinateur puissant est une bonne chose : il est capable d'effectuer des millions de calculs très intelligents chaque seconde, mais c'est sans intérêt pour vous s'il garde ses résultats pour lui. Les périphériques comme le clavier et l'écran (l'ensemble forme un terminal), la souris, l'imprimante, etc. permettent à l'homme et à la machine de communiquer, ils sont essentiels dans un système « convivial ». Ces périphériques sont orientés principalement vers la programmation, le traitement de texte, les tableurs et les applications graphiques ; vous les utiliserez pour écrire des programmes, les déboguer, imprimer des listings, écrire et imprimer des documents, manipuler des grandeurs et des objets, jouer au simulateur de vol. Ces sortes de périphériques, avec les interfaces *ad hoc*, sont disponibles auprès de sources diverses, y compris les fabricants de micro-ordinateurs.

Entrées/sorties en temps réel

Pour la commande d'expériences ou de processus, l'enregistrement de données, ou les applications insolites comme la synthèse de parole ou de musique, vous avez besoin de convertisseurs analogique/numérique et numérique/analogique qui puissent communiquer avec l'ordinateur en « temps réel », c'est-à-dire au moment même où les choses se passent. Les possibilités sont presque infinies dans

ce domaine, mais un jeu de convertisseurs analogique/numérique multiplexés, quelques convertisseurs numérique/analogique rapides et quelques « ports » numériques (sériels ou parallèles) permettent déjà des applications très intéressantes. De tels périphériques à usage général sont disponibles dans le commerce, pour tous les bus répandus. Si vous voulez quelque chose de plus original, comme des performances supérieures (plus de vitesse, plus de canaux) ou des fonctions spéciales (production de tonalités, synthèse de fréquence, production d'intervalles de temps, etc.), vous pourrez avoir à les réaliser vous-même. C'est là qu'une connaissance de l'interface des bus et des techniques de programmation est essentielle, bien qu'elle soit utile dans tous les cas.

Interface de réseau

Les ordinateurs de bureau puissants deviennent encore plus puissants quand ils peuvent échanger des fichiers avec d'autres ordinateurs. L'un des moyens de communiquer est de « se connecter » à un ordinateur éloigné à travers les lignes téléphoniques et d'utiliser, parmi ses ressources, celles dont vous avez besoin. Il pourrait s'agir de l'accès à une base de données gigantesque ou à des programmes spéciaux, de la connexion à un super-calculateur, de « courrier électronique », ou des fichiers de texte ou de données d'un collègue. Dans ce but, vous aurez besoin d'un « modem » (modulateur-démodulateur) qui sera, suivant le cas, incorporé à votre ordinateur ou connecté à un de ses ports sériels. Nous aurons plus à en dire plus loin.

Un autre moyen d'étendre le champ de vision de votre machine est d'utiliser un réseau local (LAN, pour *Local Area Network*) pour relier un groupe d'ordinateurs. L'exemple typique est Ethernet, qui permet la communication entre les machines avec un débit de 10 Mo par seconde sur un simple câble coaxial. Un réseau local vous permet d'accéder à n'importe quel fichier de n'importe quelle machine ; en fait, avec un bon réseau local, vous mettriez probablement vos ressources en commun, pour partager un gros disque dur, des imprimantes chères ou des traceurs. Chaque « station de travail » n'aurait qu'une capacité de stockage limitée, mais assez de puissance de calcul et de possibilités d'affichage pour le travail que vous

voulez faire. Une telle organisation est idéale pour une maison d'édition ou un journal, par exemple, quand différentes personnes travaillent sur des manuscrits jusqu'au moment où ils sont prêts à la publication. Vous pouvez trouver des interfaces Ethernet (et d'autres réseaux locaux) pour tous les types de micro-ordinateurs.

Bus de données

Pour la communication interne entre l'unité centrale et la mémoire ou les périphériques, tous les ordinateurs utilisent un *bus*, une jeu de lignes partagées pour l'échange de mots numériques. (De nombreux bus permettent aussi la communication *entre* les périphériques, bien que cette possibilité soit utilisée moins souvent.) L'utilisation d'un bus partagé simplifie les interconnexions, puisque sans lui vous auriez besoin de câbles à conducteurs multiples entre chaque paire d'organes qui doivent dialoguer. Avec un peu de soin dans la conception et la réalisation du bus, tout fonctionne parfaitement. Le bus comporte un jeu de lignes de DONNÉES (en général autant qu'il y a de bits dans un mot, huit pour les microcontrôleurs et les PC les plus minables, seize ou trente-deux pour les micro-ordinateurs un peu plus perfectionnés), quelques lignes d'ADRESSES pour déterminer qui « parle » ou « écoute » sur la ligne, et un paquet de lignes de COMMANDE qui spécifient l'action en cours (données qui entrent dans l'unité centrale ou qui en sortent, transferts par accès direct à la mémoire, etc.). Toutes les lignes de DONNÉES, comme un certain nombre d'autres, sont *bidirectionnelles*, elles sont pilotées par des circuits à *trois états* ou quelquefois par des portes à collecteur ouvert et des résisteurs de polarisation à un endroit quelconque (habituellement au bout du bus, où elles servent de terminaison pour limiter les réflexions, voir la section 13.9) ; les résisteurs de polarisation peuvent être nécessaires avec les composants à trois états si le bus est long physiquement.

Les composants à trois états ou à collecteur ouvert sont utilisés de telle façon que les organes connectés au bus puissent bloquer leurs pilotes de bus, puisque, en marche normale, un seul organe à la fois émet des données sur le bus. Chaque ordinateur a un protocole bien défini pour déterminer qui émet des données, et quand. Faute de cela, ce serait le chaos total, avec tout

le monde qui crie en même temps (façon de parler). (Les informaticiens ne peuvent pas résister à la personnalisation de leurs machines, des périphériques, etc. Les ingénieurs sont encore pire, avec des bascules et des portes qui prennent vie. Naturellement, nous suivons la tendance.)

Il existe une distinction intéressante entre les bus d'ordinateurs. Ils peuvent être soit *synchrones* soit *asynchrones*, avec des exemples dans chacun des types de micro-ordinateurs courants actuellement. Vous verrez ce que cela signifie quand nous entrerons dans le détail de la communication par les bus. Nous y reviendrons avec l'exemple du bus de l'IBM PC/AT *vulgaris*. En attendant, il nous faut voir ce qu'est le jeu d'instructions d'une unité centrale.

EXEMPLE DE JEU D'INSTRUCTIONS

10.2 Langage assembleur et langage machine

Pour comprendre les signaux de bus et l'interfaçage des ordinateurs, vous devrez comprendre ce que fait l'unité centrale quand elle exécute différentes instructions. C'est pourquoi nous présentons ici le jeu d'instructions des processeurs de la famille PC/XT/AT. Malheureusement, le jeu d'instructions des microprocesseurs réels a tendance à s'enrichir de complexités et de fonctions supplémentaires ; le 8086 d'Intel ne fait pas exception à la règle. Toutefois, comme notre propos se limite à illustrer les signaux du bus et l'interfaçage (et non la haute école de la programmation), nous prendrons un raccourci en délimitant un sous-ensemble des instructions du 8086 ; il sera à la fois compréhensible et suffisamment complet pour permettre n'importe quel travail de programmation. Ces exemples contribueront à faire ressortir la notion de programmation au niveau du « langage machine », totalement différente de la programmation avec un langage de haut niveau comme le FORTRAN ou le C.

D'abord un mot sur le « langage machine » et le « langage assembleur ». Comme nous l'avons dit plus haut, l'unité centrale de l'ordinateur est conçue pour interpréter certains mots comme des instructions

et pour exécuter les tâches indiquées. Ce « langage machine » est constitué d'un jeu d'instructions en binaire, chacune peut occuper un ou plusieurs octets. Incrémenter (augmenter d'une unité) un registre de l'unité centrale pourrait être une instruction à un seul octet, par exemple, alors que charger un registre avec le contenu d'un emplacement de la mémoire occuperait normalement un minimum de deux octets, peut-être même cinq (le premier indiquerait l'opération et le registre de destination, les quatre autres seraient nécessaires pour pointer sur un emplacement quelconque de la mémoire dans une grosse machine). Triste à dire, mais c'est un fait : des ordinateurs différents ont des langages machine différents, il n'y a rien qui ressemble à un standard.

La programmation directe en langage machine est extrêmement pénible, parce que vous vous retrouvez à traiter des colonnes de nombres binaires, sans droit à l'erreur sur le moindre bit. C'est pourquoi vous utiliserez toujours un programme appelé *assembleur* ; il vous permet d'écrire des programmes en utilisant uniquement des expressions littérales faciles à retenir (les mnémoniques) au lieu des valeurs binaires des instructions, et des noms symboliques de votre choix au lieu des adresses en mémoire et des variables. Ce programme en « langage assembleur » (en fait, rien d'autre qu'une suite, à l'aspect mystérieux, de lignes de lettres et de chiffres), est trituré par le programme « assembleur » pour être transformé en un programme en langage machine, ou *code objet*, que le processeur est capable d'exécuter. Chaque ligne de programme en langage assembleur est transformée en quelques octets de langage machine (de un à six octets pour le 8086). L'ordinateur ne peut pas exécuter directement les instructions en langage assembleur. Pour concrétiser ces idées, voyons notre sous-jeu d'instructions du langage assembleur du 8086 et passons à quelques exemples.

10.3 Jeu d'instructions simplifié du 8086

Le 8086 est un processeur à 16 bits avec un jeu d'instructions riche et assez particulier ; une grande partie de sa complexité provient de l'intention des concepteurs de maintenir la compatibilité avec les ancêtres à huit bits de la famille 8080. Les nouvelles unités centrales, 80286, 80386 et 80486, sont toujours

capables d'exécuter la totalité des instructions du 8086. Nous avons taillé à la hache dans le jeu d'instructions, pour ne conserver que dix instructions d'opérations arithmétiques et onze autres. Les voici :

Instruction	Son nom	Ce qu'elle fait
arithmétique		
MOV <i>b,a</i>	move	$a \rightarrow b$; <i>a</i> inchangé
ADD <i>b,a</i>	add	$a + b \rightarrow b$; <i>a</i> inchangé
SUB <i>b,a</i>	subtract	$b - a \rightarrow b$; <i>a</i> inchangé
AND <i>b,a</i>	and	<i>a</i> ET <i>b</i> \rightarrow <i>b</i> bit par bit ; <i>a</i> inchangé
OR <i>b,a</i>	or	<i>a</i> OU <i>b</i> \rightarrow <i>b</i> bit par bit ; <i>a</i> inchangé
CMP <i>b,a</i>	compare	lève les drapeaux comme après $b - a$; <i>a,b</i> inchangés
INC <i>m</i>	increment	$m + 1 \rightarrow m$
DEC <i>m</i>	decrement	$m - 1 \rightarrow m$
NOT <i>m</i>	not	complément à 1 de <i>m</i> \rightarrow <i>m</i>
NEG <i>m</i>	negate	négation (complément à 2) de <i>m</i> \rightarrow <i>m</i>
pile		
PUSH <i>m</i>	push	pousse <i>m</i> (2 octets) sur la pile
POP <i>m</i>	pop	retire <i>m</i> (2 octets) de la pile
séquence		
JMP <i>label</i>	jump	saute à l'instruction <i>label</i>
Jcc <i>label</i>	jump conditional	saut à <i>label</i> si <i>cc</i> est vrai
CALL <i>label</i>	call	empiler la prochaine adresse, sauter à <i>label</i>
RET	return	dépiler, sauter à cette adresse
IRET	return from int	dépiler, recharger les drapeaux, retourner
STI	set interrupt	autoriser les interruptions
CLI	clear interrupt	interdire les interruptions
entrée/sortie		
IN AX(AL)	input	port \rightarrow AX (ou AL)
OUT port,AX(AL)	output	AX (ou AL) \rightarrow port
notes		
<i>b,a</i>	peuvent être <i>m,r r,m m,imm r,imm</i>	
<i>m</i>	<i>r</i> ou <i>m</i> , par différents modes d'adressage	
<i>cc</i>	peut être Z NZ G GE L E L C NC	
<i>label</i>	étiquette, par différents modes d'adressage	
<i>port</i>	octet (par <i>imm</i>) ou mot (par <i>dx</i>)	

Tour rapide

Quelques explications : les six premières instructions arithmétiques opèrent sur des couples de nombres (instructions à deux opérandes) désignés par *b,a* ; les couples peuvent être n'importe lequel des cinq cités dans les notes ; *m* représente le contenu d'un emplacement de mémoire, *r* représente le contenu d'un registre de l'unité centrale (il y en a huit), *imm* représente une valeur *immédiate*, c'est-à-dire un nombre

stocké dans les emplacements (de un à quatre) de la mémoire de programme qui suivent l'instruction. Ainsi, par exemple, les instructions :

```
MOV compte,CX
ADD petit,02H
AND AX,007FH
```

ont des arguments de la forme *m,r*, *m,imm* et *r,imm*, respectivement. La première copie le contenu du registre **CX** dans un emplacement de la mémoire que nous avons appelé **compte** ; la deuxième ajoute 2 au contenu d'un autre emplacement de la mémoire appelé **petit** ; la troisième efface les 9 bits supérieurs du registre à 16 bits **AX**, en laissant inchangés les 7 bits inférieurs (une opération dite de masquage). Remarquez la convention de notation d'Intel : le premier argument est remplacé ou modifié par le deuxième argument. (Dans le prochain chapitre, nous apprendrons que Motorola en a décidé autrement !)

Les quatre dernières opérations arithmétiques n'ont qu'un opérande, qui peut être le contenu d'un registre ou d'un emplacement de la mémoire. En voici deux exemples :

```
INC compte
NEG AL
```

La première ajoute 1 au contenu de l'emplacement de mémoire **compte**, alors que la deuxième change le signe du registre **AL**.

Détour : l'adressage

Avant de continuer, un mot sur les registres et l'adressage de la mémoire. Le 8086 prétend avoir huit registres à « usage général », mais quand vous avez lu les petits caractères, vous constatez que la plupart ont un usage spécial (figure 10.2). Quatre d'entre eux (**A** à **D**) peuvent être utilisés comme des registres uniques à 16 bits (par exemple **AX**, retenez que **X** rappelle *eXtended*, étendu) ou comme des paires de registres d'un octet (**AH,AL** ; *High* = haut, *Low* = bas). Les registres **BX** et **BP** peuvent contenir des adresses, comme les registres **SI** et **DI** ; ils ont tendance à être utilisés pour l'adressage (voir ci-dessous). Des instructions spéciales d'itération (que nous n'avons pas reprises dans notre liste) utilisent le registre **C**, alors que les instructions d'entrée/sortie et de multiplication/division font un usage similaire du registre **D**.

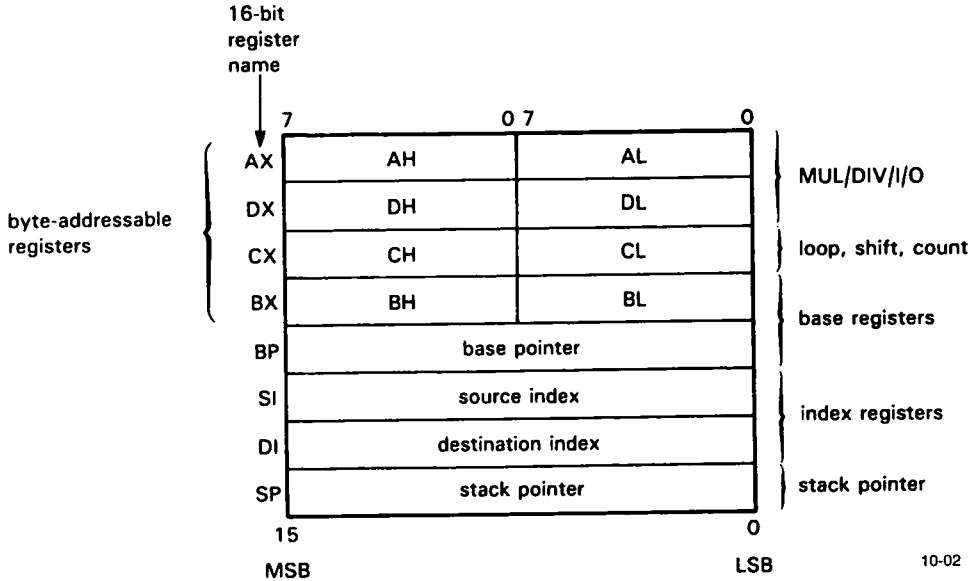


Figure 10.2 - Les registres « à usage général » du 8086.

Les données utilisées dans les instructions peuvent être une constante immédiate, une valeur contenue dans un registre, ou une valeur en mémoire. Vous spécifiez les données immédiates par leur valeur et les registres par leur nom, comme dans les exemples ci-dessus. Pour pointer sur la mémoire, le 8086 dispose de six modes d'adressage, dont trois sont décrits dans les diagrammes de la figure 10.3. Vous pouvez nommer les variables directement, dans ce cas leur adresse est assemblée sous la forme d'une paire d'octets qui suit l'instruction ; vous pouvez aussi placer l'adresse de la variable dans un registre d'adressage (**BX**, **BP**, **SI** ou **DI**) puis utiliser une instruction qui spécifie un *adressage indirect* par l'intermédiaire de ce registre ; vous pouvez enfin combiner les deux modes précédents, en ajoutant un *décalage* à un registre d'adressage pour obtenir l'adresse de la variable. Le mode indirect est plus rapide (en supposant que l'adresse a déjà été chargée dans un registre d'adressage) et préférable si vous avez quelque chose à faire sur tout un ensemble de nombres (une *chaîne* ou un *tableau*). Voici quelques exemples d'adressage :

```
MOV compte, 100H (direct, immédiat)
MOV [BX], 100H (indirect, immédiat)
MOV [BX+1000H], AX (indexé, registre)
```

Les deux derniers supposent que vous avez placé préalablement l'adresse dans **BX**. La dernière instruction copie le contenu de **AX** dans un emplacement de mémoire situé 4 Ko (1000 hexadécimal) plus haut que celui que désigne **BX** ; nous donnerons bientôt un exemple d'utilisation de cette instruction pour copier un tableau.

Nous avons repoussé discrètement du pied sous le tapis une autre complexité de l'adressage du 8086 : « l'adresse » produite par l'un quelconque des modes d'adressage cités n'est pas réellement l'adresse finale ; cela doit apparaître clairement si on sait que 16 bits seulement ne permettent pas d'accéder à plus de 64 Ko. En fait, cette « adresse » n'est qu'un *déplacement (offset, décalage)* ; pour obtenir l'adresse effective, il faut ajouter le déplacement à une *base* à 20 bits obtenue par le décalage à gauche sur quatre bits du contenu d'un *registre de segment* (à 16 bits) ; les registres de segment sont au nombre de quatre. En d'autres termes, le 8086 vous permet d'accéder à des groupes de 64 Ko de mémoire ; la position de ces « segments » dans un espace total de 1 Mo est fixée par le contenu des registres de segment. L'utilisation de l'adressage à 16 bits dans le 8086 était une grosse erreur dès le départ ; elle a été héritée des générations antérieures de microprocesseurs. Les processeurs plus récents (à partir des 80386) font les choses en

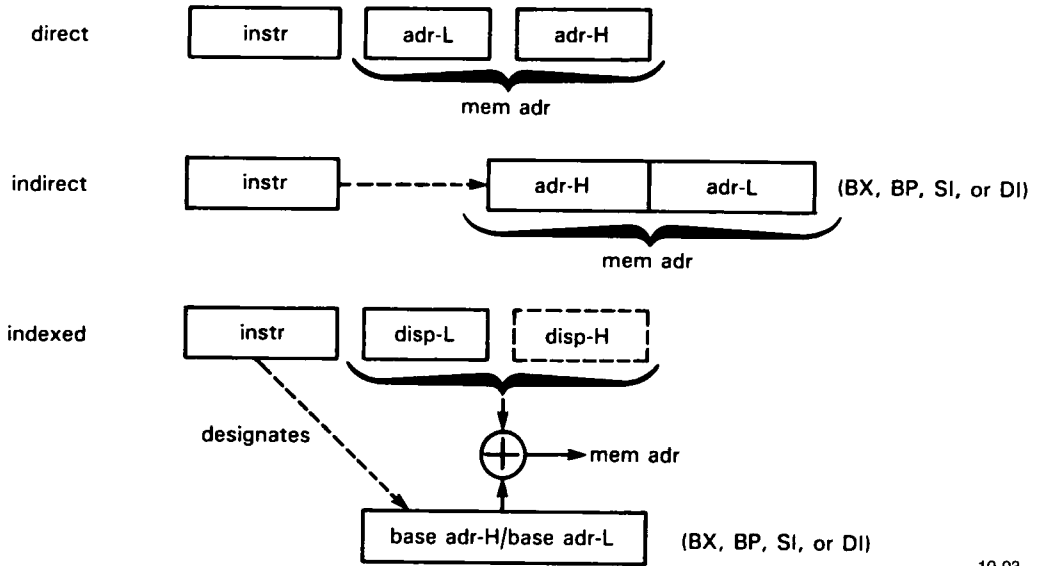


Figure 10.3 - Quelques modes d'adressage.

10-03

règle (comme le faisait déjà le premier 68000 à l'époque du 8086) avec un adressage sur 32 bits d'un bout à l'autre. Plutôt que de nous compliquer la vie dans nos exemples, nous ignorerons totalement les segments ; dans la vie réelle, bien sûr, il faudrait vous en soucier, ou bien utiliser un 68000.

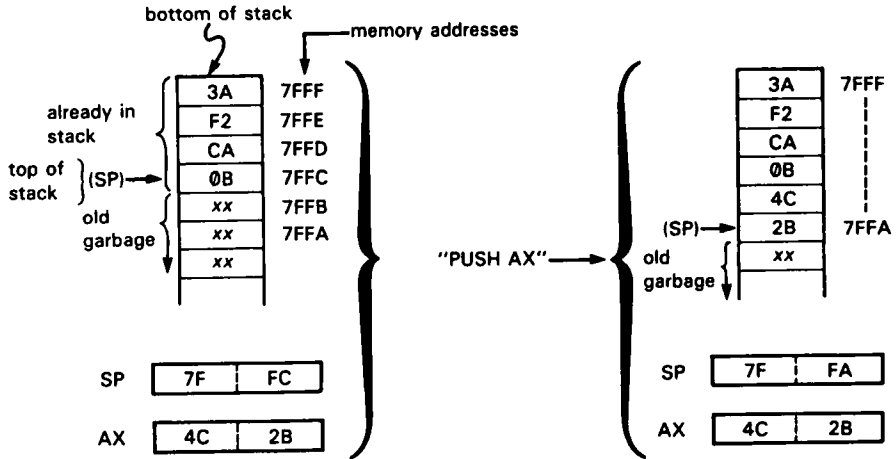
Retour au jeu d'instructions

Les instructions de *pile* **PUSH** et **POP** viennent ensuite. Une pile est une portion de la mémoire organisée d'une façon particulière : quand vous placez une donnée sur la pile (*push* = pousser), elle vient occuper le premier emplacement disponible (le « sommet » de la pile) ; quand vous retirez une donnée de la pile (*pop*, onomatopée), elle est retirée du sommet de la pile, c'est-à-dire que vous dépilez toujours la dernière donnée empilée. Ainsi une pile est une liste de données consécutives, la dernière entrée est la première sortie (*last in, first out*). C'est comme le distributeur de pièces de monnaie d'un chauffeur de bus, ou comme la pile de plateaux de la cantine.

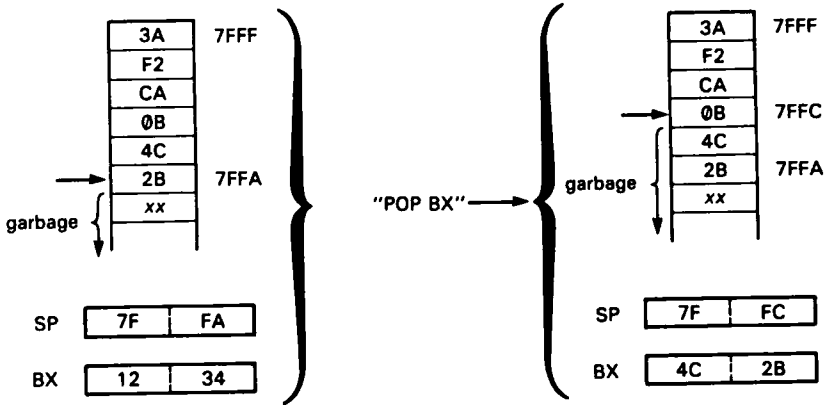
La figure 10.4 illustre le fonctionnement de la pile. La pile est logée dans la mémoire RAM ordinaire, le *pointeur de pile* (**SP**, *stack pointer*) contient à tout instant l'adresse du sommet de la pile. La pile du 8086 contient des mots de 16 bits et elle s'allonge vers la base de la mémoire au fur et à mesure que vous y

poussez des données. Le pointeur **SP** est décrémenté automatiquement de 2 avant chaque empilage par **PUSH**, incrémenté de 2 après chaque dépilage par **POP**. Ainsi dans cet exemple, les données sur 16 bits du registre **AX** sont copiées au sommet de la pile par l'instruction **PUSH AX** ; après exécution de l'instruction, la valeur du pointeur **SP** désigne le dernier octet empilé. L'instruction **POP** inverse le processus. Comme nous le verrons, la pile joue un rôle central dans les appels de sous-programmes et les interruptions.

L'instruction **JMP** force l'unité centrale à s'écarter de son comportement habituel qui consiste à exécuter les instructions en séquence ; au lieu de cela il fait un saut (*jump*) vers une autre instruction à partir de laquelle il recommence l'exécution en séquence. Les instructions de saut conditionnel (il en existe de huit sortes, indiquées par **Jcc**) testent le registre des drapeaux (lequel est situé dans l'unité centrale, ses bits sont placés en fonction du résultat de la dernière opération arithmétique), puis décident de sauter (si la condition est remplie) ou de continuer la séquence (si la condition n'est pas remplie). Le programme 10.1 montre un exemple. Il copie cent mots d'une zone de la mémoire qui commence à 1000 hexa vers une nouvelle zone qui commence 1 Ko (400 hexa) plus haut.



A. Effect of PUSH



B. Effect of POP

10-04

Figure 10.4 - Fonctionnement de la pile.

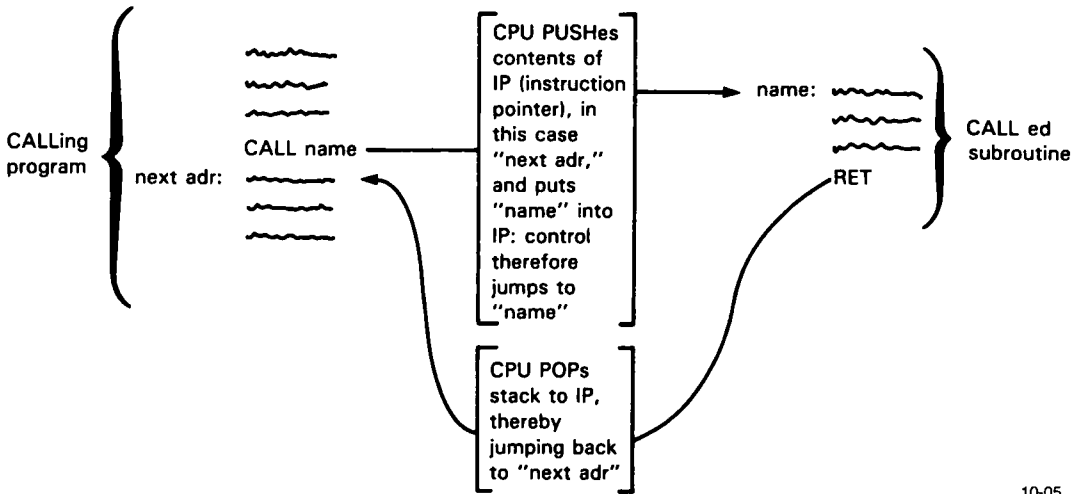
Remarquez le chargement explicite du pointeur (dans le registre d'adressage **BX**) et du compte des itérations (dans **CL**). La zone effective des mots doit transiter par un registre (nous avons choisi **AX**) parce que le 8086 ne permet pas les opérations de mémoire à mémoire (voir les notes sous le jeu d'instructions).

Après la centième itération par la boucle, **CZ = 0**, donc l'instruction de saut conditionnel **JNZ** (*Jump if Not Zero*) n'est plus exécutée. Cet exemple fonctionnerait, mais en pratique, vous utiliserez plutôt l'une des instructions (plus rapides) de déplacement de chaîne (*string move*) du 8086. Il est conseillé aussi,

Programme 10.1

```

MOV BX,1000H      ; adresse de la zone dans BX
MOV CL,100        ; charger le compteur de boucles
LOOP: MOV AX,[BX] ; copier un élément de la zone dans AX
MOV [BX+400H],AX ; le copier dans la nouvelle zone
ADD BX,2          ; incrémenter le pointeur
DEC CL           ; décompter
JNZ LOOP         ; boucler jusqu'à zéro
NEXT: (instruction suivante) ; sortir quand c'est fini
    
```



10-05

Figure 10.5 - Déroulement d'un appel de sous-programme.

dans la pratique, de désigner les zones et les longueurs par des noms symboliques au lieu des constantes comme 400H et 1000H.

L'instruction **CALL** (appel) est un appel de sous-programme ; il agit comme une instruction de saut, à cette différence près que l'adresse de retour est poussée sur la pile (l'adresse de l'instruction qui aurait été exécutée si l'instruction **CALL** ne s'était pas présentée). La fin du sous-programme est marquée par l'instruction **RET** (*return*, retour) ; l'instruction **RET** dépile l'adresse qui permet au programme de retrouver son chemin de retour (figure 10.5). Les trois instructions **STI**, **CLI** et **IRET** ont trait aux interruptions, que nous illustrerons par un exemple de circuit plus loin dans ce chapitre. Enfin, les instructions d'entrée/sortie **IN** et **OUT** transfèrent un mot ou

un octet entre le registre **A** et le port visé ; nous y reviendrons bientôt.

10.4 Exemple de programme

Comme le suggère l'exemple ci-dessus, le langage assembleur a tendance à être verbeux, avec les nombreux petits pas nécessaires pour faire une chose simple. Voici un autre exemple : supposez que vous voulez incrémenter le nombre N s'il est égal à un autre nombre, M . Ce sera par nature un tout petit pas dans un programme plus grand ; dans un langage de plus haut niveau, ce pourrait être une seule instruction :

```
if (n==m) ++n;           (C)
IF (N.EQ.M) N=N+1       (FORTRAN)
if n=m then n:=n+1;     (PASCAL)
```

Programme 10.2

```
n    DW 0                ; n (un "mot") se trouve ici
m    DW 0                ; m se trouve ici, l'un et l'autre mis à 0

MOV AX, n                ; charger n
CMP AX, m                ; comparer
JNE NEXT                 ; inégaux, ne rien faire
INC n                    ; égaux, incrémenter n

NEXT: (instruction suivante)
0
0
0
```

En assembleur 8086, le programme prend la forme 10.2. Le programme assembleur convertira cette suite de mnémoniques en langage machine, en général en traduisant chaque ligne de *code source* en plusieurs octets de langage machine ; le code résultant en langage machine sera chargé dans des emplacements successifs de la mémoire avant d'être exécuté. Remarquez qu'il est nécessaire de dire à l'assembleur de réserver un espace pour le stockage des variables. C'est ce que vous faites par la pseudo-instruction **DW** (*Define Word*). Nous l'appelons pseudo-instruction parce qu'elle ne produit pas de code exécutable par elle-même. Des étiquettes symboliques uniques (comme **NEXT**) peuvent être utilisées pour repérer les instructions ; on ne le fait habituellement que si on prévoit un saut à cette adresse (**JNZ NEXT**). Des noms compréhensibles (au moins par vous) et des commentaires (séparés par un point-virgule) facilitent le travail de programmation ; cela vous permettra aussi, lorsque vous vous relirez plus tard, de comprendre immédiatement ce que vous aviez fait. La programmation en assembleur peut être un *pen-sum*, mais elle est souvent nécessaire pour écrire des sous-programmes courts qui seront appelés par un langage de haut niveau afin de manipuler les entrées et sorties. Les programmes en langage assembleur s'exécutent plus vite que les programmes compilés en langage de haut niveau ; ils sont donc utilisés chaque fois que la rapidité est essentielle (comme dans la boucle interne d'un long calcul numérique). Dans une certaine mesure, le développement du langage C a limité le nombre d'occasions de recourir à l'assembleur. Dans tous les cas, vous ne pouvez pas comprendre l'interfaçage des ordinateurs si vous ne comprenez pas la nature des entrées et sorties en langage assembleur. La correspondance entre les mnémoniques du langage assembleur et le code exécutable est explorée plus profondément dans la section 11.3, avec une illustration tirée de la programmation du microprocesseur 68000.

SIGNAUX DE BUS ET INTERFACES

Le bus de données d'un micro-ordinateur typique comporte entre 50 et 100 lignes, destinées au transfert de données, d'adresses et des signaux de commande. L'IBM PC/XT est caractéristique des petites machines, avec 53 lignes de signal et 8 lignes d'alimentation et de masse. Plutôt que de vous les jeter d'un coup à la figure, nous allons aborder le sujet en reconstruisant le bus. Commençons par les lignes de signal nécessaires pour l'échange de données le plus simple (entrées/sorties programmées), puis nous ajouterons des lignes quand elles deviendront nécessaires. Nous donnerons en cours de route, pour rester compréhensibles et intéressants, quelques exemples utiles d'interface.

10.5 Signaux fondamentaux du bus : données, adresses, scrutation

Pour déplacer des données sur un bus commun (partagé), vous devrez être capable de spécifier les données, le destinataire et le moment où les données sont valides. Pour cela un bus minimal doit comporter des lignes de données (*DATA*), des lignes d'adresses (*ADDRESS*) pour identifier l'organe d'entrée/sortie ou l'adresse en mémoire, et enfin quelques lignes de scrutation qui indiqueront le moment du transfert. Habituellement, il y a autant de lignes de données que de bits dans un mot, de façon à permettre le transfert d'un mot entier en une seule fois. Dans le PC, cependant, il n'y a que huit lignes de données (D0 à D7) ; vous ne pouvez déplacer qu'un octet par transfert, vous devez effectuer deux transferts pour déplacer un mot de 16 bits. Le nombre de lignes d'adresses détermine le nombre d'organes accessibles : si le bus est utilisé à la fois pour les entrées/sorties et pour la mémoire (le cas le plus courant), il y aura de 16 à 32 lignes d'adresse (correspondant à un espace adressable de 64 Ko à 4 Go) ; un bus utilisé exclusivement pour les entrées/sorties n'aura que 8 ou 16 lignes d'adresse (de 256 à 64 K adresses d'entrée/sortie). [L'IBM PC s'adresse à la mémoire et aux entrées/sorties par le même bus, il possède 20 lignes d'adresses (A0 à A19) pour accéder à un espace de 1 Mo.] Enfin, le transfert des données proprement dit est synchronisé par des impulsions sur des lignes supplémentaires de « scrutation » (*STROBE*). Il

existe deux moyens de réaliser la scrutation : par deux lignes distinctes de lecture (*READ*) et d'écriture (*WRITE*), avec une impulsion sur l'une ou l'autre pour synchroniser le transfert ; ou bien par une ligne *READ/WRITE* qui indique le sens par son niveau (lecture au niveau haut, écriture au niveau bas) et une ligne supplémentaire de scrutation (*STROBE*) qui déclenche par une impulsion le transfert dans le sens spécifié. L'IBM utilise la première méthode, avec des lignes de lecture et d'écriture distinctes, actives au niveau bas, \overline{IOR} , \overline{IOW} , \overline{MEMR} et \overline{MEMW} ; les lignes sont au nombre de quatre parce que le PC distingue entre la mémoire et les entrées/sorties, par deux paires de lignes de scrutation.

Ces signaux de bus (données, adresses et les quatre lignes de scrutation) devraient normalement être suffisants pour réaliser les transferts les plus simples. Cependant, vous avez besoin d'une ligne de plus sur le PC, elle s'appelle *ADDRESS ENABLE* (validation d'adresse), pour distinguer les transferts normaux (avec les entrées/sorties) de ce qu'on appelle les *accès directs à la mémoire (DMA, Direct Memory Access)*. Nous en viendrons à l'accès direct à la mémoire dans la section 10.12 ; pour l'instant, il suffit de savoir qu'AEN est au niveau bas pour les entrées/sorties normales, au niveau haut pour le DMA. Nous nous retrouvons maintenant avec un bus de 33 lignes : D0 à D7, A0 à A19, \overline{IOR} , \overline{IOW} , \overline{MEMR} , \overline{MEMW} , et AEN. Voyons ce qui est possible pour l'instant.

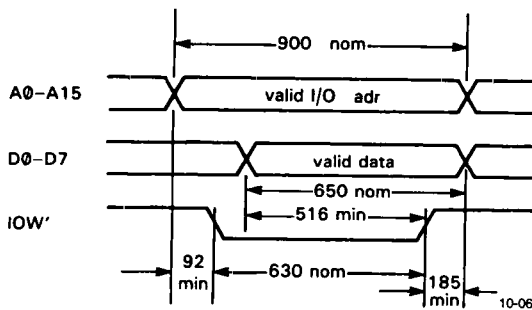


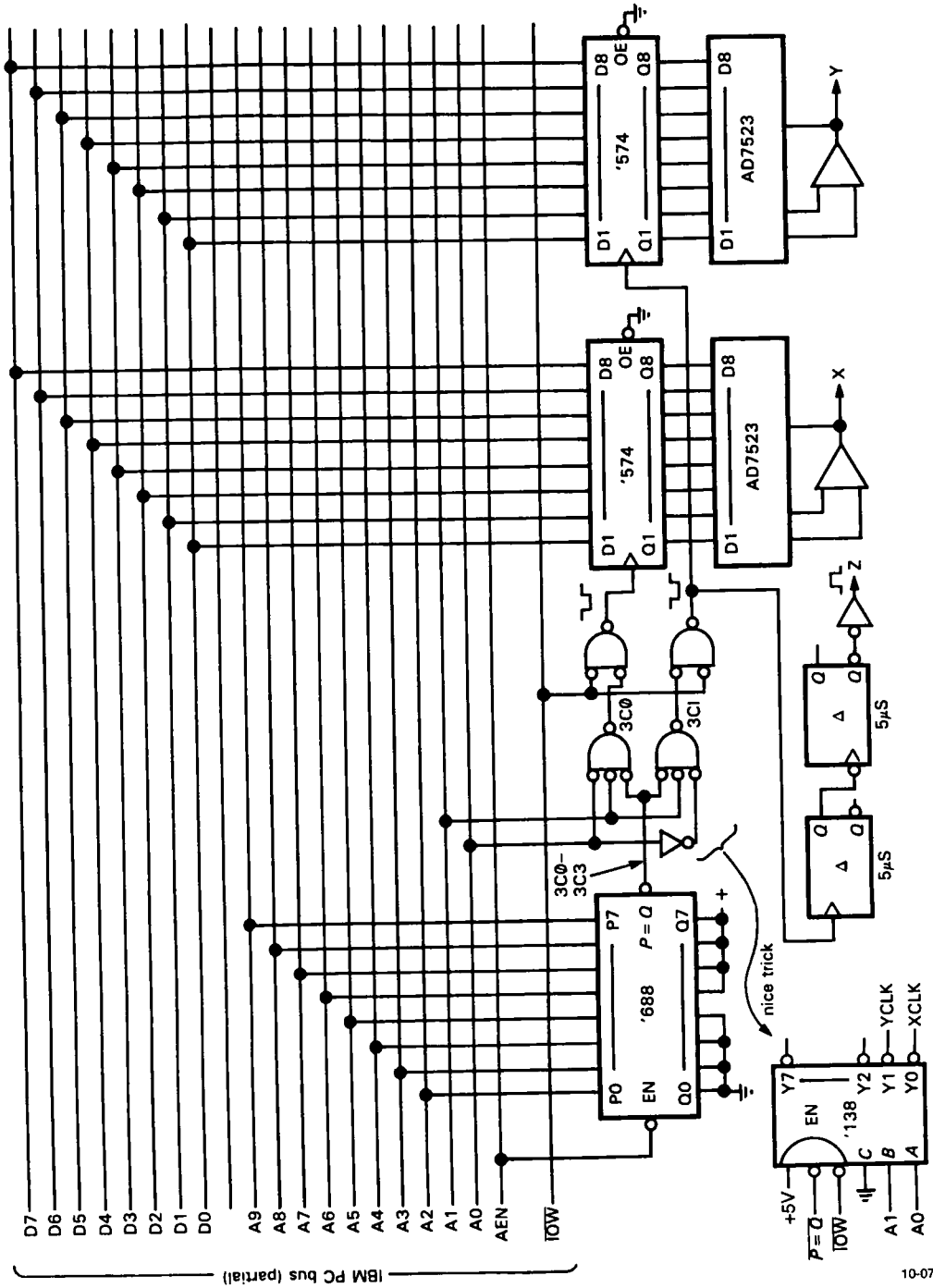
Figure 10.6 - Cycle d'écriture ou de sortie de données.

10.6 Entrées/sorties programmées : sortie de données

La méthode la plus simple pour échanger des données sur un ordinateur est connue sous le nom d'« entrée/sortie programmée » ; cela signifie que les données sont transférées par une instruction **IN** ou **OUT** dans le programme (la direction de **IN** et **OUT** est à peu près la seule chose qui ait le même sens chez les différents fabricants d'ordinateurs : **IN** signifie toujours *vers* l'unité centrale, **OUT** signifie toujours *en provenance de* l'unité centrale). Le processus de sortie des données (ou de l'écriture en mémoire) est extrêmement simple et logique (figure 10.6). L'adresse du destinataire et les données sont déposées par l'unité centrale sur les lignes correspondantes du bus. Une impulsion de scrutation en écriture (\overline{IOW} ou \overline{MEMW}) est émise (niveau bas) par l'unité centrale pour signaler au destinataire que les données sont valides. Sur le bus du PC, l'adresse est réputée valide environ 100 ns avant le front descendant de \overline{IOW} , les données sont réputées valides au moins 500 ns avant le front montant à la fin de l'impulsion \overline{IOW} (et pendant 185 ns après ce front). Pour jouer le jeu, le périphérique (dans ce cas, un afficheur d'oscilloscope en mode XY) vérifie l'adresse et les données. Quand il reconnaît sa propre adresse, il capture l'information des lignes de données, en utilisant le front descendant de \overline{IOW} comme signal d'horloge. C'est tout ce qu'il y a à faire.

Voyons l'exemple de la figure 10.7. Nous avons dessiné un affichage d'oscilloscope en mode XY ; vous lui envoyez successivement les paires de nombres X et Y, il trace chaque point à son tour sur l'écran d'un oscilloscope en mode XY. Nous devons commencer par choisir une adresse d'entrée/sortie. La figure 10.8 montre les adresses réservées et disponibles dans l'IBM PC ; nous avons choisi $3C0H$ pour le registre X et $3C1H$ pour le registre Y. Le « 688 » est un comparateur à huit bits avec une entrée de validation et une sortie qui passe à l'état bas en cas d'égalité, c'est-à-dire quand les huit bits de poids fort A2 à A9 coïncident avec les bits à comparer, soit quand le bus d'adresses contient les adresses $3C0H$ à $3C3H$ (vous pourriez recourir à une tripotée de portes logiques, mais le 688 est plus compact). Nous imposons aussi que AEN soit à l'état bas, comme nous l'avons

Figure 10.7 - Affichage XY sur un oscilloscope.



expliqué plus tôt. Les portes NON-ET à trois entrées terminent le décodage d'adresse, au moyen de A0 et A1, pour donner les sorties basses correspondant aux adresses individuelles 3C0H et 3C1H (nous verrons bientôt une autre méthode). Finalement, ces sorties forment un ET avec \overline{IOW} pour délivrer les signaux de commande des registres X et Y, qui sont des bascules D octuples. Ces verrous capturent les données du bus de données quand a) l'adresse correcte est présente, b) AEN est au niveau bas et c) \overline{IOW} est actif (niveau bas). Les convertisseurs numérique/analogique à huit bits convertissent les octets capturés en tensions analogiques, pour attaquer les entrées X et Y de l'oscilloscope.

Une paire de monostables produit une impulsion de « surbrillance » quelques microsecondes après la capture de la coordonnée Y, pour intensifier l'affichage du point sélectionné sur l'écran de l'oscilloscope (tous les oscilloscopes ont une entrée « Z » à cette fin). Pour dessiner un graphe ou un jeu de caractères sur l'écran, tout ce que vous avez à faire est d'envoyer constamment des coordonnées XY (X, puis Y), assez rapidement pour que l'œil ne voie pas le scintillement. Les micro-ordinateurs sont suffisamment rapides pour afficher quelques milliers de paires XY assez rapidement sans scintillement désagréable. Comme l'affichage d'images vidéo par balayage est assez commun dans les micro-ordinateurs, cet exemple pourrait être utilisé comme traceur à ultra-haute résolution pour produire des copies photographiques, au moyen de convertisseurs N/A à 14 bits et d'un oscilloscope à micro-spot (voir l'exercice suivant).

Quelques commentaires pertinents : a) vous remarquerez que nous avons combiné les polarités de telle façon que le front montant de la fin de l'impulsion \overline{IOW} déclenche les bascules D ; c'est essentiel, parce que les données ne sont pas encore valides lors du front descendant du début de l'impulsion \overline{IOW} . Si nous avons été très prudents, nous aurions vérifié que les temps de propagation et d'établissement des 574 étaient respectés ; en fait, avec un bus aussi lent que celui du PC, il n'y a pas de risque d'erreur, puisqu'il se passe plus de 500 ns entre l'instant de validité des données et le front montant de la fin de \overline{IOW} . b) Vous pouvez faire l'économie de quelques composants en

utilisant un décodeur avec scrutation, comme indiqué. Les décodeurs comme le 138 (de trois vers huit lignes) ou le 139 (deux fois de deux lignes vers quatre lignes) comportent une ou plusieurs entrées de validation ; ils sont très pratiques dans les applications de ce genre. c) Vous remarquerez aussi que nous aurions pu combiner les portes ET à trois entrées et à deux entrées en portes à quatre entrées ; nous les avons gardées distinctes seulement pour la clarté, en décodant d'abord les adresses, puis en effectuant le ET avec le signal de scrutation \overline{IOW} . En fait, nous aurions pu ignorer complètement la ligne A1, le circuit aurait

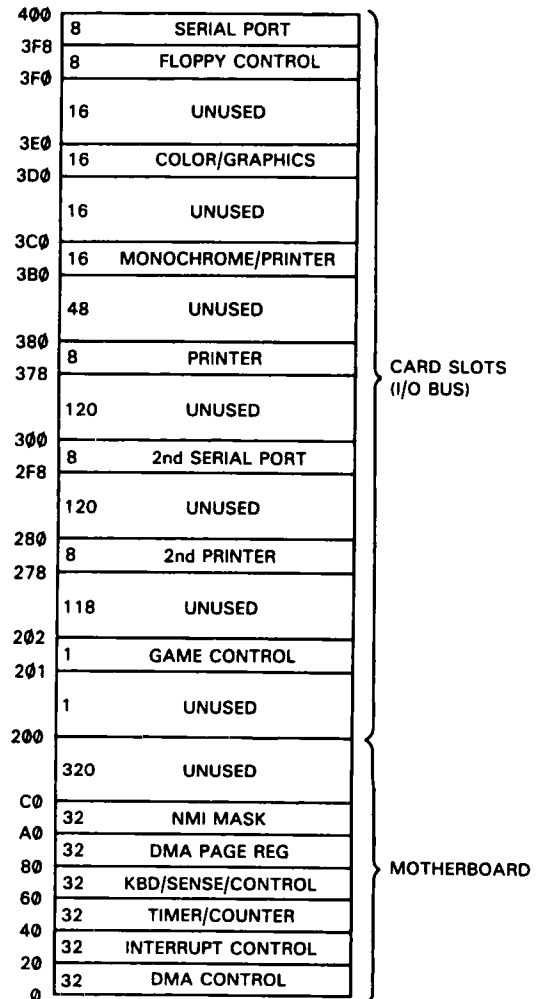


Figure 10.8 - Adresses d'E/S de l'IBM PC.

fonctionné exactement de la même façon ! Cependant, il aurait répondu aussi aux adresses 3C2_H et 3C3_H (pour X et Y, respectivement), ce qui aurait « gaspillé » deux adresses d'entrée/sortie. En pratique, vous tricherez souvent de cette façon, parce que cela économise des composants et qu'il y a suffisamment d'espace d'entrée/sortie disponible. Dans cet exemple, nous aurions pu connecter \overline{IOW} à la place que nous avons donnée à A1, et supprimer totalement les NON-ET à deux entrées. e) Une interface comme celle-là est plus souple si son adresse peut être fixée par une série d'interrupteurs miniature (*DIP switch*) ou de cavaliers de court-circuit ; cela permettra d'éviter facilement tout conflit d'adresse entre votre interface et une autre. La modification est simple : remplacez les lignes d'adresse « câblées » par huit lignes munies d'un interrupteur vers la masse et d'une polarisation vers le +5 V. f) Nous utilisons des registres à huit bits séparés des convertisseurs N/A ; dans la vie réelle, utilisez des convertisseurs à verrous d'entrée incorporés (comme l'AD7528, double convertisseur N/A, dit « compatible microprocesseur » avec ses verrous incorporés) ; ils existent en versions quadruples avec deux verrous en cascade pour chaque CN/A (par exemple le quadruple AD7225).

Exercice 10.1

Redessinez le comparateur d'adresses avec la possibilité de choisir l'adresse d'entrée/sortie.

Exercice 10.2

Redessinez l'interface d'affichage XY avec des convertisseurs N/A à 16 bits. Vous aurez besoin de quatre adresses consécutives : attribuez les deux premières au registre X, les deux suivantes au registre Y ; utilisez une adresse de base modifiable par des mini-interrupteurs, naturellement. Dans chaque cas, l'adresse paire est l'octet de poids faible, l'adresse impaire est l'octet de poids fort ; c'est le bon choix, parce que c'est dans cet ordre que le 8086 stocke les mots de 16 bits, ainsi vous pouvez utiliser des instructions d'entrée/sortie *par mot* pour envoyer vos données vers votre interface.

Programmation de l'affichage à l'oscilloscope

Le programme qui exploite cette interface est tout simple (programme 10.3). Il doit connaître les adresses des premières valeurs de X et Y et le nombre de points à tracer. Le programme d'affichage sera probablement un sous-programme, avec ces paramètres passés comme arguments lors de l'appel. Le programme place les adresses des zones X et Y (l'adresse des premières valeurs) dans les registres pointeurs d'adresse **SI** et **DI** et le nombre d'octets dans le registre **CX**. Il entre ensuite dans une boucle qui envoie les paires successives de valeurs X et Y vers les adresses d'entrée/sortie 3C0_H et 3C1_H. Le pointeur X et Y sont avancés à chaque passage par la boucle, le compteur est décrémenté et sa valeur est comparée à zéro, ce qui signifie que le dernier point

Programme 10.3

```

INIT: MOV SI, xpoint      ;routine de pilotage de l'affichage XY
      MOV DI, ypoint      ;initialiser le pointeur x
      MOV CX, npoint      ;initialiser le pointeur y
PLOT: MOV AL, [SI]        ;charger le compteur
      OUT 3C0H, AL        ;lire l'octet x
      MOV AL, [DI]        ;l'émettre
      OUT 3C1H, AL        ;lire l'octet y
      INC SI              ;l'émettre
      INC DI              ;avancer le pointeur x
      DEC CX              ;avancer le pointeur y
      JNZ PLOT           ;décrémenter le compteur
      JMP INIT           ;pas fini, donne m'en encore
                          ;quand c'est fini, n i nini ça recommence

```


a été affiché ; les pointeurs et le compteur sont ré-initialisés et le processus recommence.

Deux points importants : une fois lancé, ce programme affiche indéfiniment la zone XY. Dans la vie réelle, le programme vérifierait probablement le clavier pour savoir si l'opérateur veut mettre fin à l'affichage. Il est possible aussi de cesser l'affichage après un temps déterminé, ou après une interruption, dont nous parlerons plus loin. Avec cette sorte d'affichage rafraîchi, il ne reste guère de temps pour faire un travail de calcul en même temps que l'affichage. Un organe d'affichage rafraîchi par sa propre mémoire décharge l'unité centrale de cette tâche ; c'est souvent une meilleure méthode. Néanmoins, si l'objectif est de faire un tracé de précision pour une copie photographique, ce programme et cette interface (gonflée comme dans l'exercice 10.2) font le travail joliment.

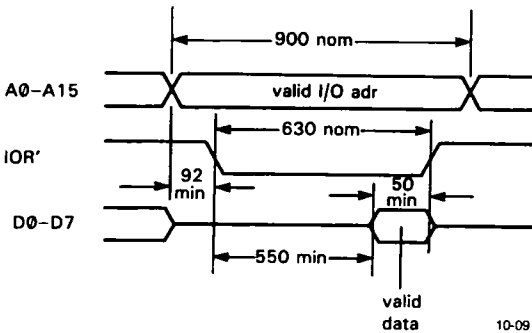


Figure 10.9 - Cycle de lecture des entrées/sorties.

10.7 Entrées/sorties programmées : entrée de données

Les entrées/sorties programmées sont aussi simples dans l'autre sens. L'interface surveille les lignes d'adresse comme précédemment. Si elle reconnaît son adresse (et que AEN est au niveau bas), elle copie des données sur les lignes de données du bus au moment où elle en reçoit l'ordre par le front descendant de l'impulsion IOR' (figure 10.9). La figure 10.10 montre un exemple matériel. L'interface permet au PC de lire un octet verrouillé dans les bascules D de type 574. Comme l'entrée d'horloge et les entrées de données sont accessibles depuis

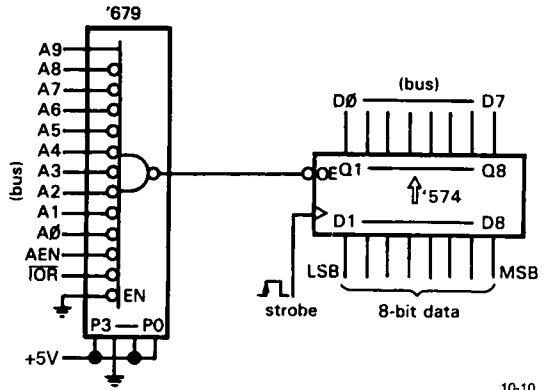


Figure 10.10 - Port d'entrée parallèle.

l'extérieur, le registre peut recevoir à peu près n'importe quelle sorte d'information numérique (la sortie d'un appareil de mesure numérique, d'un convertisseur A/N, etc.). Pour varier les exemples, nous avons supprimé toutes les portes logiques en utilisant un circuit intégré décodeur d'adresse à 12 bits. Si vous voulez décodifier une adresse, il s'en charge : c'est une porte NON-ET à 12 entrées, dont un nombre programmable peut être inversé ; les entrées inversées sont toujours celles de rang le plus faible, le nombre d'entrées inversées est celui que vous aurez indiqué par les entrées de programmation (quatre bits). Dans ce cas, nous avons décidé d'accaparer le port solitaire inutilisé à l'adresse 200H (figure 10.8). Nous devons reconnaître l'état A9 = HAUT et A0 à A8 = BAS. Nous pouvons utiliser en même temps le 679 pour valider l'adresse décodée par AEN = BAS et IOR = BAS. Ainsi nous avons besoin au total d'une porte NON-ET avec onze entrées inversées et une entrée vraie ; nous l'obtenons en fixant sur les entrées de programmation le nombre décimal 11 sous forme binaire (1011). Ensuite nous connectons les lignes d'adresses et de scrutation comme sur le schéma. Quand l'instruction

IN AL, 200H

est exécutée, l'unité centrale place la valeur 200H sur les lignes A0 à A9, attend un instant puis active IOR pendant 630 ns. L'unité centrale capture ce qu'elle voit sur le bus de données (D0 à D7) au front montant qui termine l'impulsion IOR, puis libère les lignes A0

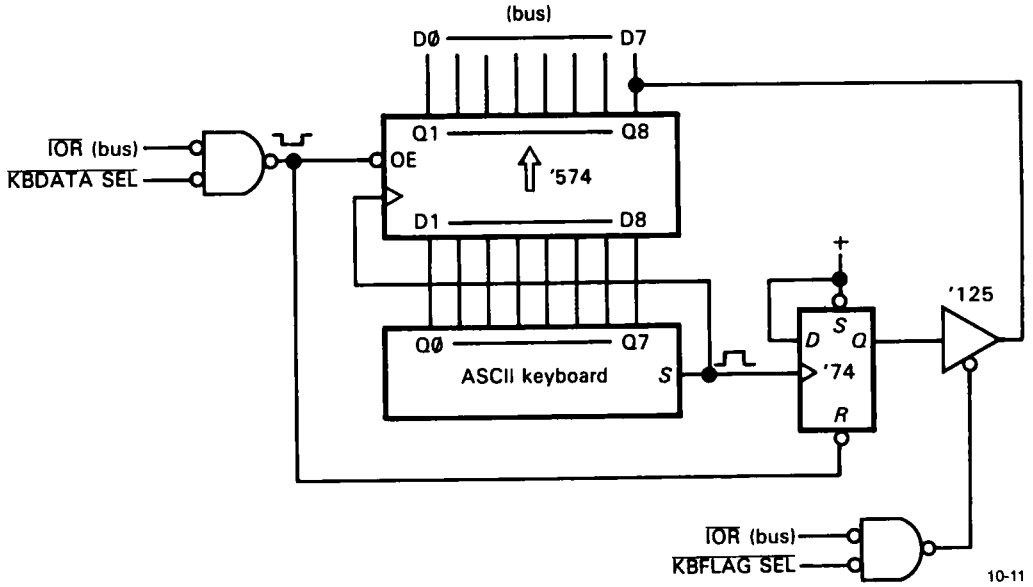


Figure 10.11 - Interface de clavier avec bit d'état.

à A9. Le travail du périphérique consiste à placer les données sur D0 à 7 au plus tard 50 ns avant la fin de \overline{IOR} ; c'est une synchronisation assez décontractée, puisque les données ont été demandées depuis au moins 600 ns. Avec des temps de propagation caractéristiques de 10 ns dans les familles logiques HC ou LS, 600 ns sont une éternité.

À partir de cet exemple, nous ignorerons le fouillis des lignes de bus et nous les appellerons simplement par leur nom.

Signaux de bus : bidirectionnel contre voie unique

Nous pouvons voir dans les deux exemples exposés jusqu'ici que certaines lignes de bus sont bidirectionnelles, par exemple les lignes de données : elles sont actionnées par l'unité centrale pendant les opérations d'écriture, mais par le périphérique pendant les opérations de lecture. L'unité centrale, comme les périphériques, utilise des tampons de bus à trois états pour ces lignes. D'autres lignes, comme \overline{IOW} et \overline{IOR} , sont toujours actionnées par l'unité centrale, avec des étages pilotes en *totem-pole*. Les bus d'ordinateurs possèdent toujours les deux sortes de lignes, les lignes bidirectionnelles servent aux signaux qui transitent dans les deux sens, les lignes unidirectionnelles servent aux signaux qui sont toujours produits par l'unité centrale (ou, plus précisé-

ment, par la logique de commande de bus associée à l'UC). Il y a toujours un protocole clair, comme nos règles de lecture/écriture en fonction de \overline{IOR} et \overline{IOW} et des adresses, pour éviter les « conflits de bus » sur ces lignes partagées.

Parmi les signaux que nous avons vus jusqu'ici, seules les données transitent par des lignes bidirectionnelles ; les lignes d'adresses, AEN et les signaux de scrutation sont à sens unique, en partant de l'unité centrale. (Pour ne pas laisser une fausse impression, précisons que sur des machines moins simples que le PC, d'autres utilisateurs du bus peuvent en devenir les maîtres ; dans un système complexe, il est évident que presque toutes les lignes du bus doivent être bidirectionnelles.)

10.8 Entrées/sorties programmées : registres d'état

Dans notre dernier exemple, l'ordinateur peut lire un octet de l'interface au moment où il le veut. C'est chouette, mais comment sait-il quand il y a quelque chose qui vaut la peine d'être lu ? Dans certaines situations, il faudra que l'ordinateur lise les données à des intervalles de temps égaux, déterminés par une « horloge en temps réel ». L'ordinateur peut aussi demander au convertisseur de se mettre en action à des intervalles réguliers (par une commande **OUT**),

puis venir lire le résultat de la conversion quelques microsecondes plus tard (par une instruction **IN**). Cela pourrait suffire pour une application d'enregistrement de données. Cependant, il est fréquent qu'un appareil extérieur ait une certaine autonomie de fonctionnement, et il serait plaisant qu'il puisse informer l'ordinateur de ce qui lui arrive sans le laisser attendre l'événement.

L'exemple classique est celui d'un terminal d'entrée alphanumérique, avec quelqu'un qui pianote au clavier. Vous ne voulez pas que des caractères se perdent ; l'ordinateur doit les capter tous, sans trop de retard. Avec un organe de stockage rapide comme un disque ou un dérouleur de bande, la situation est encore plus sérieuse ; les données doivent être déplacées sans délai avec un débit de 100 000 octets par seconde ou plus. Il y a trois moyens pratiques de traiter ce problème : les registres d'état, les interruptions et l'accès direct à la mémoire. Commençons par la méthode la plus simple, les registres d'état, illustrée par l'interface de clavier de la figure 10.11.

Dans cet exemple, un clavier ASCII attaque une octuple bascule *D* de type 574 en verrouillant un caractère par l'impulsion de sortie STB (*strobe*) quand une touche est frappée. Nous construisons le circuit standard d'entrée programmée de données, avec le 574 et ses sorties à trois états qui attaquent directement le bus de données. L'entrée repérée KBDATA SEL (sélection des données du clavier) est reliée à un circuit de décodage d'adresses du genre de ceux que nous avons étudiés en détail dans les exemples précédents ; la ligne passe à l'état bas quand l'adresse choisie pour cette interface se présente sur les lignes du bus d'adresses (avec la ligne AEN activée à l'état bas).

La nouveauté dans cet exemple est la bascule *D* qui est mise à 1 quand une touche du clavier est frappée, et repasse à 0 quand l'ordinateur lit un caractère. Nous avons là un *registre d'état* à un seul bit, HAUT si un nouveau caractère est disponible, BAS autrement. L'ordinateur peut lire le bit d'état par une instruction **IN** à l'autre adresse du dispositif, décodée (par des portes, un décodeur, ou n'importe quoi) comme KBFLAG SEL (sélection du drapeau du clavier). Vous avez assez d'un bit pour transmettre l'informa-

tion d'état, ainsi l'interface ne pilote que le bit le plus significatif, dans ce cas par un tampon à trois états de type 125. (N'attaquez jamais une ligne bidirectionnelle avec un tampon à sortie en *totem-pole* !) La ligne qui arrive par le côté du symbole est la ligne d'activation du tampon à trois états, active à l'état BAS, comme l'indique la bulle de négation.

Exemple de programme : clavier de terminal

L'ordinateur a maintenant un moyen de savoir quand de nouvelles données sont disponibles. Le programme 10.4 montre comment. C'est une routine d'acquisition de caractères du clavier, l'adresse du port de données est **KBDATA** (un bon style de programmation implique la présence d'une définition, sur quelques lignes au début du programme, des adresses numériques des ports, qui correspondent à ce que le matériel décode comme KBDATA SEL, etc.) ; chaque caractère est renvoyé « en écho » sur l'organe d'affichage de l'ordinateur (adresse de port = **OUTBYTE**). Quand il a reçu une ligne entière, il passe les commandes à une routine de manipulation de lignes, qui peut faire à peu près tout ce qu'on veut, en fonction du contenu de la ligne. Quand il est prêt pour une autre ligne, il renvoie un astérisque. Ce mode de fonctionnement devrait vous paraître logique si vous avez quelque expérience des ordinateurs.

Le programme commence par l'initialisation du pointeur du tampon (*buffer*) de caractères, avec le déplacement de l'adresse du tampon que nous venons d'allouer dans le registre d'adresse BP. Remarquez que nous ne pouvons pas dire simplement

```
MOV BP, charbuf
```

parce que cela chargerait le *contenu* de charbuf au lieu de son adresse ; en langage assembleur 8086, on utilise le mot « offset » (décalage) devant une étiquette de mémoire pour indiquer son adresse. Le programme lit alors le bit d'état du clavier par une instruction **IN**, il effectue un ET avec 80H pour ne conserver que le bit de poids fort (on appelle cette opération « masquage »), puis il vérifie si l'octet est nul. Si l'octet est nul, le bit n'est pas à 1, donc le programme continue sa boucle. Quand un bit de statut non nul est détecté, le programme lit le port de données du clavier (ce qui remet à zéro la bascule du drapeau d'état), stocke les données lues à la suite des

Programme 10.4

```

; gestionnaire de clavier, utilise les drapeaux
KBDATA equ ***H ; placer ici l'adresse du port de données du clavier
KBFLAG equ ***H ; placer ici l'adresse du drapeau
KBMASK equ 80H ; masque du drapeau du clavier
OUTBYTE equ ***H ; adresse du port d'affichage
OUTFLAG equ ***H ; adresse du drapeau du port d'affichage
OUTMASK equ ***H ; masque port d'affichage occupé

charbuf DB 100 dup(0) ; allouer un tampon de 100 octets

INIT:  MOV BP,offset charbuf ; initialiser le pointeur
      ; du tampon de caractères

KFCHK: IN AL,KBFLAG ; lire le drapeau du clavier
      AND AL,KBMASK ; masquer les bits inutilisés
      JZ KFCHK ; drapeau baissé, pas de données
      IN AL,KBDATA ; lire le nouvel octet du clavier
      MOV [BP],AL ; le stocker dans le tampon de ligne
      INC BP ; avancer le peinteur
      CALL TYPE ; envoyer le dernier caractère à l'affichage
      CMP AL,0DH ; était-ce un "retour chariot" ?
      JNZ KFCHK ; non, lire le caractère suivant

LINE:  O ; oui, faire ce qui est prévu avec la ligne
      O ; continuer
      O ; finir
      O ; ni ni, c'est fini !

      MOV AL,'*'
      CALL TYPE ; imprimer une "invite" (astérisque)
      JMP INIT ; attendre la ligne suivante

; sous-programme d'impression d'un caractère
; imprime et sauvegarde AL
TYPE:  MOV AH,AL ; sauvegarde le caractère dans AH
PCHK:  IN AL,OUTFLAG ; imprimante occupée ?
      AND AL,OUTMASK ; masque du drapeau imprimante occupée
      JNZ PCHK ; occupée, essaie encore
      MOV AL,AH ; récupérer le caractère dans AL
      OUT OUTBYTE,AL ; l'imprimer
      RET ; retour

```

précédentes dans la ligne du tampon, incrémente le pointeur du tampon (BP) et appelle le sous-programme qui renvoie le caractère à l'écran. Enfin, le programme vérifie si la ligne est terminée par un caractère de « retour chariot » ; si ce n'est pas le cas, il retourne à la boucle de scrutation du drapeau d'état ;

si le dernier caractère était un retour chariot, le programme passe les commandes au sous-programme qui traite les lignes, après quoi il envoie un astérisque et reprend le processus du début.

Un sous-programme a été utilisé pour afficher un caractère, puisque même cette opération simple suppose la vérification de drapeaux et un masquage. Le sous-programme sauvegarde d'abord l'octet dans **AH**, puis il lit et masque le drapeau d'occupation de l'écran. S'il n'est pas nul, cela signifie que l'écran est occupé, le sous-programme continue de tester ; s'il est nul, il récupère l'octet dans **AL**, l'envoie au port de données de l'écran, puis retourne au programme appelant.

Quelques notes sur le programme : a) nous aurions pu omettre l'étape du masquage du drapeau du clavier, puisque le bit de poids fort (où nous avons logé le drapeau) est le bit de signe ; ainsi nous aurions pu utiliser l'instruction **JPL KFCHK**. Cette astuce ne fonctionne que pour le test du bit le plus significatif, elle est un peu spécialisée ; comme les fabricants de semi-conducteurs sont aussi des programmeurs, il n'est pas rare de trouver des circuits intégrés périphériques dont le drapeau d'interruption est le bit 7 du registre d'état ; ce n'est certes pas par hasard. b) Pour se conformer aux bonnes pratiques de programmation, il convient de définir le symbole du « retour chariot » (**ODH**) et de l'astérisque comme des constantes, de la même manière que **KB-MASK**. Le traitement de la ligne devrait être confié à un sous-programme, lui aussi. d) Des caractères seront perdus si le traitement de la ligne est trop long ; cela nous amène à la méthode plus élégante des *interruptions*, que nous allons étudier bientôt. e) Les pilotes de clavier et de terminal sont utilisés si souvent que le PC en possède d'origine, incorporés et accessibles par des « interruptions logicielles » (à voir plus tard aussi) ; notre programme est donc parfaitement inutile !

Généralisation des bits d'état

L'exemple du clavier illustre le protocole des bits d'état, mais il est simpliste et risque de vous en donner une idée fautive. Dans une interface de périphérique réelle d'une certaine complexité, il y aura normalement plusieurs drapeaux pour signaler plusieurs états différents. Par exemple, dans une interface de lecteur de bande magnétique, vous trouverez couramment des bits d'état pour le début de la bande, la fin de la bobine, les erreurs de parité, le mouvement de la bande, etc. La procédure usuelle consiste à placer

tous les drapeaux dans un octet ou un mot, de telle façon qu'une commande **IN** donne accès à tous les bits en même temps. Il est courant d'avoir un bit de poids fort qui indique qu'au moins une erreur s'est produite. Si le test de ce bit est positif, il vous reste à tester les différents bits d'erreur (avec des opérations ET et des masques) pour trouver ce qui ne va pas. De plus, dans une interface complexe, vous ne voudrez probablement pas voir le bit d'état remis à zéro automatiquement comme dans l'exemple du bit unique de notre clavier ; au lieu de cela, vous pourrez utiliser une instruction **OUT** pour mettre à zéro un bit particulier.

Exercice 10.3

Avec notre interface de clavier, l'ordinateur n'a pas de moyen de savoir s'il a manqué un caractère. Modifiez le circuit de façon à avoir deux bits d'état : CHAR READY (caractère prêt, ce que nous avons déjà) et LOST DATA (données perdues). Le drapeau LOST DATA devra être lisible sur la ligne D6 du même port que le premier drapeau ; il sera levé (à 1) si un caractère est frappé avant que l'ordinateur soit venu lire le caractère précédent, baissé autrement.

Exercice 10.4

Ajoutez au programme 10.4 un segment de programme qui vérifiera la perte de données. Il devra appeler un sous-programme appelé **LOST** (perdu) s'il détecte la perte de données, et fonctionner comme précédemment dans le cas contraire.

10.9 Interruptions

L'utilisation des drapeaux d'état vient d'illustrer une des trois méthodes à la disposition d'un périphérique pour « dire » à l'ordinateur qu'il a quelque chose à faire. Bien qu'elle suffise dans de nombreuses situations, cette méthode présente un inconvénient sérieux : le périphérique ne peut pas « annoncer » qu'une action déterminée doit être exécutée ; il doit attendre que l'unité centrale l'« interroge », par une instruction **IN** en direction de son registre d'état. Les organes qui réclament une réaction rapide (comme les lecteurs de disques ou les entrées/sorties en temps réel, sensibles au temps de latence) devraient voir

leurs drapeaux testés souvent ; dans un système qui comporterait un certain nombre de ces périphériques, l'unité centrale passerait tout son temps à tester les drapeaux d'état, comme dans l'exemple précédent.

De plus, même avec une vérification continue des drapeaux, vous pouvez vous trouver en difficulté : dans le dernier exemple, l'unité centrale n'aura pas de mal à suivre quelqu'un qui frappe au clavier tant qu'elle est dans la boucle principale (de scrutation du drapeau d'état). Mais qu'arrive-t-il si elle passe un dixième de seconde à traiter la ligne ? Que se passe-t-il si l'organe d'affichage est lent et oblige le programme à attendre que le drapeau « occupé » soit baissé ?

Ce qu'il nous faut, c'est un mécanisme qui, quand une action est nécessaire, permette à un périphérique d'*interrompre* l'unité centrale affairée ailleurs. L'unité centrale pourrait alors vérifier le registre d'état pour trouver la cause de l'interruption, accomplir l'action adéquate, puis retourner à ses affaires normales.

Pour donner la possibilité d'interruptions à un ordinateur, il est nécessaire d'ajouter quelques lignes de signal au bus : au moins une ligne partagée par tous les périphériques pour signaler une demande d'interruption et (habituellement) quelques lignes qui permettent à l'unité centrale de connaître l'origine de l'interruption. Malheureusement, l'IBM PC n'est pas un exemple très instructif, parce que son système d'interruptions n'est pas complet. Ce qui lui manque en puissance, toutefois, est largement compensé par la simplicité ; mettre en œuvre un système d'interruption matérielle est du même ordre de difficulté que de sauter d'une bûche.

Voici comment cela fonctionne : le bus du PC possède six lignes de demande d'interruption (*Interrupt ReQuest*), nommées IRQ2 à IRQ7. Ce sont des entrées actives au niveau haut d'un circuit intégré associé à l'unité centrale (le « contrôleur » d'interruptions 8259). Pour provoquer une interruption, vous portez simplement au niveau haut une de ces lignes. Si les interruptions en général (et celle de la ligne que vous actionnez en particulier) sont autorisées, l'unité centrale s'interrompt après l'instruction en cours, puis

(après avoir sauvegardé sur la pile ses drapeaux et sa position) elle saute à une « routine d'interruption » quelque part dans la mémoire. Vous écrivez la routine que vous voulez, pour faire ce que vous voulez (par exemple lire les données du clavier), et vous la placez où vous voulez, parce que l'unité centrale trouve où sauter grâce à l'adresse de la routine, sur quatre octets, écrite dans un emplacement spécial de la mémoire basse. Cet emplacement dépend de la ligne IRQ que vous avez activée ; pour le 8086, elle est donnée en hexadécimal par $20 + 4n$, avec n qui représente le rang de l'interruption. Par exemple, l'unité centrale répondrait à la demande d'interruption IRQ2 en sautant à l'adresse (sur quatre octets) écrite aux adresses $28H$ à $2BH$ (le procédé est comparable à l'adressage indirect, à ceci près que l'adresse est écrite en mémoire et non dans un registre) ; naturellement, vous vous arrangez astucieusement pour placer le début de votre routine à cet endroit. À la fin de votre routine d'interruption, vous placez une instruction **IRET** (Interrupt RETurn), à la suite de quoi l'unité centrale récupère sur la pile son registre de drapeaux et l'adresse où elle se trouvait avant la demande d'interruption.

Comme illustration, ajoutons des interruptions à l'interface de clavier (figure 10.12). Nous avons conservé le drapeau (caractère prêt) et programmé le circuit d'entrée/sortie comme précédemment, à l'exception du OU logique entre l'effacement du drapeau et une nouvelle ligne de bus, RESET DRV (remise à zéro) ; cette ligne est portée momentanément au niveau HAUT quand l'ordinateur est mis sous tension. Ce signal est utilisé en général pour remettre vos bascules et autres composants de logique séquentielle dans un état connu à la mise sous tension. Évidemment, il doit remettre à zéro le drapeau qui signale qu'un caractère valide est disponible (ce qui, dans notre nouvelle interface, provoquerait une interruption). Le seul autre changement est une représentation simplifiée des lignes de données à huit bits, pour rendre le schéma plus facile à lire.

Le nouveau circuit d'interruption comporte un tampon qui active IRQ2 quand un caractère est prêt. C'est tout le matériel supplémentaire donc vous avez besoin. Bien que ce ne soit pas strictement indispensable, nous avons ajouté la possibilité de bloquer

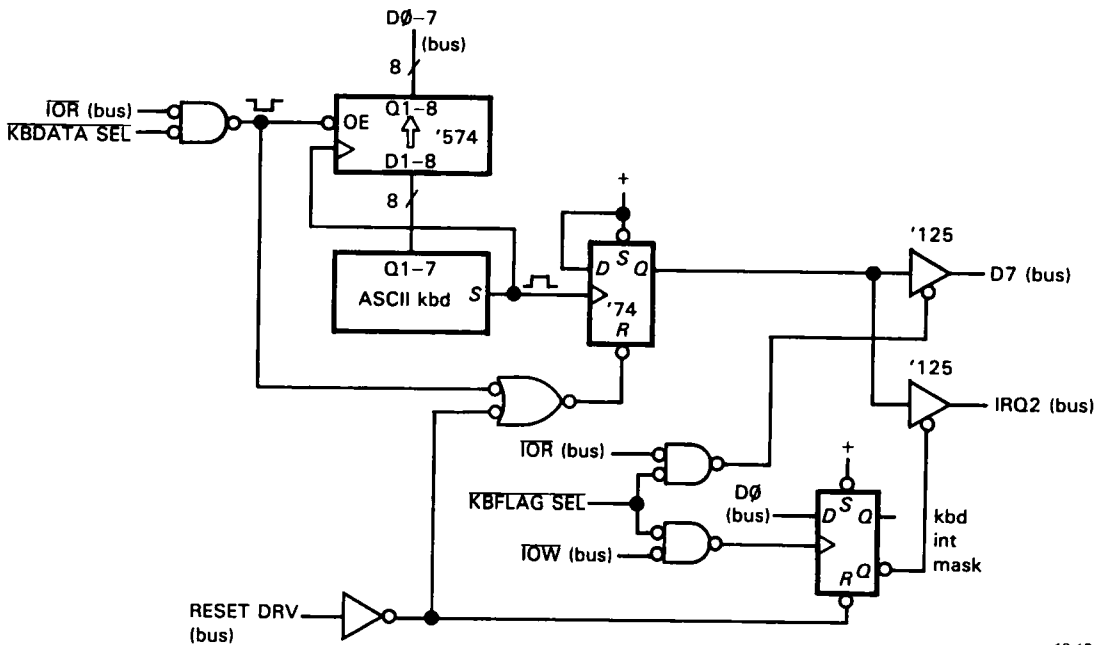


Figure 10.12 - Interface de clavier avec interruptions.

10-12

le tampon d'interruption (c'est un tampon à trois états) en écrivant, à l'adresse du port **KBFLAG**, un octet avec D0 à l'état BAS. Cette possibilité serait utilisée si vous vouliez brancher un autre périphérique avec des interruptions du même rang ; ainsi un seul périphérique à la fois est autorisé à demander les interruptions (nous trouverons d'autres explications plus loin sur ce sujet délicat).

10.10 Traitement des interruptions

La famille IBM PC/XT facilite l'utilisation des interruptions (même si elle n'est pas très souple) par l'utilisation du circuit intégré contrôleur d'interruptions 8259, sur la carte mère. Cette puce fait le plus gros du travail matériel, qui consiste à donner des priorités, à masquer et à indiquer les vecteurs (que nous décrirons après cet exemple). L'unité centrale, pour sa part, reconnaît les interruptions et répond en sauvegardant (sur la pile) le compteur ordinal (ou pointeur d'instruction) et le registre d'état, puis en sautant à l'adresse stockée dans la zone des vecteurs en mémoire basse. Votre sous-programme de traitement fait le reste : a) sauvegarder (empiler) tous les

registres que vous pouvez être en train d'utiliser (n'oubliez pas que le programme interrompu ne peut pas se préparer à l'interruption, puisqu'elle peut arriver à n'importe quel moment de l'exécution du programme ; c'est comme un coup de tonnerre dans un ciel bleu) ; b) déterminer ce qui doit être fait, au besoin en lisant les registres d'état ; c) le faire ; d) récupérer les registres de la pile ; e) faire savoir au 8259 que vous avez fini (en envoyant le code « fin d'interruption » 20H à son registre à l'adresse 20H) et enfin f) exécuter un retour d'interruption par l'instruction **IRET** ; cette dernière instruction fait que l'unité centrale récupère l'ancien registre d'état sauvegardé sur la pile et saute (par l'ancien contenu du pointeur d'instruction, empilé aussi) à l'endroit où elle se trouvait quand le programme a été interrompu. Quelque part dans le programme, vous devrez avoir g) chargé l'adresse de la routine dans la position du vecteur correspondant au rang de l'interruption utilisée par le matériel ; enfin, vous devrez avoir ordonné au 8259 d'autoriser les interruptions de ce rang particulier.

Le programme 10.5 montre le code du clavier avec interruptions. Voici le principe général : le pro-

10. Micro-ordinateurs

Programme 10.5

```
                                ; routine de clavier avec interruptions
KBVECT equ word ptr 0028H ; vecteur INT2
KBDATA equ ***H ; placer ici l'adresse du port de données du clavier
KBFLAG equ ***H ; placer ici l'adresse du drapeau du clavier

buflg DB 0 ; réserver l'emplacement du drapeau "tampon plein"
charbuf DB 100 dup (0) ; réserver un tampon de 100 o

CLI                                ; bloquer les interruptions
MOV SI,offset charbuf ; initialiser le pointeur du tampon
MOV buflg,0 ; drapeau de fin de ligne
MOV KBVECT,offset KBINT ; adresse de la routine
                                dans la zone des vecteurs

IN AL,21H ; masque d'interruption du 8259
AND AL,0FBH ; mettre à zéro le bit 2 pour autoriser INT2
OUT 21H,AL ; l'écrire dans OCW1 du 8259
STI ; autoriser les interruptions
MOV AL,1
OUT KBFLAG,AL ; valider les pilotes trois états

LNCHK: MOV AL,buflg
        JZ LNCHK ; boucler jusqu'à ce que le drapeau de fin
                de ligne soit levé

LINE:  MOV SI,offset charbuf ; remettre à zéro le pointeur
        MOV buflg,0 ; et le drapeau de fin de ligne
        MOV AL,'*'
        CALL TYPE ; afficher l'invite "*"
        0 ; faire quelque chose de la ligne
        0
        0
        JMP LNCHK ; et attendre la ligne suivante

                                ; routine d'interruption du programme de clavier
                                ; le vecteur que nous avons chargé fait aboutir i
                                ; une demande d'interruption INT2
KBINT: PUSHAX ; sauvegarder le registre AX, qui va être utilisé
        IN AL,KBDATA ; lire l'octet de données du clavier
        MOV [SI],AL ; l'écrire dans le tampon de ligne
        INC SI ; avancer le pointeur
        CALL TYPE ; envoyer à l'écran
        CMP AL,0DH ; comparer au retour chariot
        JNZ HOME ; différent de CR, retour
        MOV buflg,0FFH ; CR, envoyer le signal de fin de ligne

HOME:  MOV AL,20H
        OUT 20H,AL ; signaler au 8259 la fin de l'interruption
        POP AX ; récupérer l'ancien contenu de AX
        IRET ; et retourner au programme principal
```


gramme principal met les choses en place, puis examine en boucle un drapeau logiciel (et non matériel) qui sera levé par la routine d'interruption chaque fois qu'un retour chariot sera reconnu ; quand le programme principal voit ce drapeau levé, il quitte la boucle pour faire quelque chose de la ligne, puis il revient à la boucle. La routine d'interruption, appelée à chaque interruption, place un caractère dans le tampon de ligne, lève le drapeau s'il s'agit d'un retour chariot, puis s'en retourne.

Voyons le programme en détail. Après avoir défini les adresses de ports et la position (critique) du vecteur d'interruption IRQ2, il alloue 100 octets (remplis de zéros au départ) au tampon de caractères. L'exécution du programme proprement dite commence par le chargement de l'adresse du tampon dans le registre d'adressage SI, la mise à zéro du drapeau de fin de ligne, et de l'adresse de la routine d'interruption (qui commence par **KBINT**) à la position 28_H. Pour autoriser les interruptions de rang 2 dans le 8259, nous mettons à zéro le bit 2 du masque existant (**IN**, **AND**, **OUT**) ; ensuite nous autorisons les interruptions au niveau de l'unité centrale et nous envoyons un 1 à **KBFLAG**, ce qui active le tampon à trois états. C'est parti. Le programme boucle, avec des interruptions qui se produisent, à son insu, sous le nez du programme principal, jusqu'à ce qu'il trouve le drapeau « **buflg** » levé. Il remet à zéro immédiatement le pointeur et le drapeau (pour le cas où une nouvelle interruption surviendrait bientôt), puis il avale la ligne. Il est conseillé de copier la ligne rapidement dans un autre tampon, puisqu'une autre interruption peut arriver (avec un nouveau caractère) dans quelques millisecondes ; ce délai est suffisant pour exécuter quelques milliers d'instructions, plus que suffisant pour copier la ligne.

La routine d'interruption est un fragment de programme séparé, sans entrée à partir du programme principal. Elle est appelée par l'interruption de rang 2, par l'adresse que nous avons stockée initialement à l'adresse 28_H. La routine sait exactement ce qu'elle doit faire, elle le fait sans rechigner : elle sauvegarde **AX** (parce qu'elle a l'intention de le chambarder), lit le caractère dans le port de données du clavier, le copie dans le tampon, renvoie à l'écran l'écho du caractère,

lève le drapeau s'il s'agit d'un « retour chariot », envoie au 8259 le signal de fin d'interruption, récupère **AX**, puis s'en va.

Si vous vous reportez, plus haut, à notre liste des tâches de la routine, vous verrez que nous avons omis un seul pas : lire les différents drapeaux pour savoir ce qui se passe, et quelle action, parmi plusieurs, doit être accomplie. Ce n'est pas nécessaire ici, puisqu'il n'y a dans le système qu'une source d'interruption, en l'occurrence la présence d'un caractère à lire. (Évidemment, le programmeur doit comprendre dans quelles circonstances le matériel envoie une demande d'interruption et quelle réaction est nécessaire.)

Quelques remarques sur ce programme : d'abord, bien que nous utilisions les interruptions, il semble aussi stupide qu'avant ; il exécute continuellement une boucle de test du drapeau de fin de ligne. En fait, il pourrait faire autre chose, s'il avait autre chose à faire, au lieu de s'en tenir à renvoyer un astérisque, à l'étiquette **LINE** ; pendant ce temps, les interruptions s'assurent que les nouveaux caractères sont placés dans le tampon. Sans les interruptions, comme dans notre exemple précédent, ces caractères seraient perdus.

Cela nous amène au deuxième point : nous aurons des ennuis, même avec les interruptions, si le programme est encore en train de traiter la ligne précédente alors qu'un caractère de fin de ligne (retour chariot) vient conclure la saisie de la nouvelle ligne. Naturellement, *en moyenne*, le programme n'a à suivre que les entrées au clavier ; mais vous pourriez avoir une situation dans laquelle le traitement de la ligne prend un temps exceptionnellement long, il vous faudrait alors mettre dans un tampon, temporairement, plus d'une ligne à la fois. La première solution est de copier le premier tampon dans un deuxième, ou d'alterner entre deux tampons. La solution élégante est celle du « tampon circulaire », dans lequel une paire de pointeurs garde la trace de la destination du prochain caractère à recevoir et celle du prochain caractère à retirer. La routine d'interruption avance le pointeur d'entrée, l'utilisateur de la ligne avance le pointeur de sortie. Un tel tampon circulaire peut avoir une longueur de 256 octets, ce qui laisse à l'utilisateur quelques lignes d'avance.

Le troisième point concerne la routine d'interruption elle-même. Il vaut mieux en général la faire simple et courte, voire la limiter à la mise en place de drapeaux pour signaler au programme principal la nécessité d'opérations plus compliquées. Si la routine s'éternise, vous risquez de perdre des données d'autres sources d'interruption, parce qu'elles sont bloquées quand l'unité centrale saute à la routine. La solution dans ce cas est de re-valider les interruptions à l'intérieur de la routine par une instruction **STI**, après avoir exécuté les opérations critiques qui doivent l'être d'abord. Ainsi, si une demande d'interruption se présente, elle interrompra la routine d'interruption en cours. Puisque les drapeaux et les adresses de retour sont stockées sur la pile, l'unité centrale retrouvera son chemin, d'abord vers la première routine, ensuite vers le programme principal.

10.11 Interruptions en général

Notre exemple de clavier illustre l'essence des interruptions : une demande matérielle spontanée qui attire l'attention de l'unité centrale sur un périphérique et provoque un saut du programme à une routine spécialisée (qui effectue généralement une entrée/sortie programmée), suivi par le retour au code qui a été interrompu. Comme autres exemples d'organes qui provoquent des interruptions, il faut citer l'horloge « en temps réel », dont l'interruption (souvent 10 fois par seconde, mais 18,2 fois par seconde dans le PC) fait avancer un compteur du temps passé ; citons aussi le port parallèle d'imprimante, qui provoque une interruption chaque fois qu'il est prêt pour un nouveau caractère. En utilisant les interruptions, ces périphériques permettent à l'ordinateur d'imbriquer plusieurs tâches simultanément ; c'est pourquoi vous pouvez frapper du texte pendant que votre PC imprime un fichier (et naturellement maintient son horloge à l'heure).

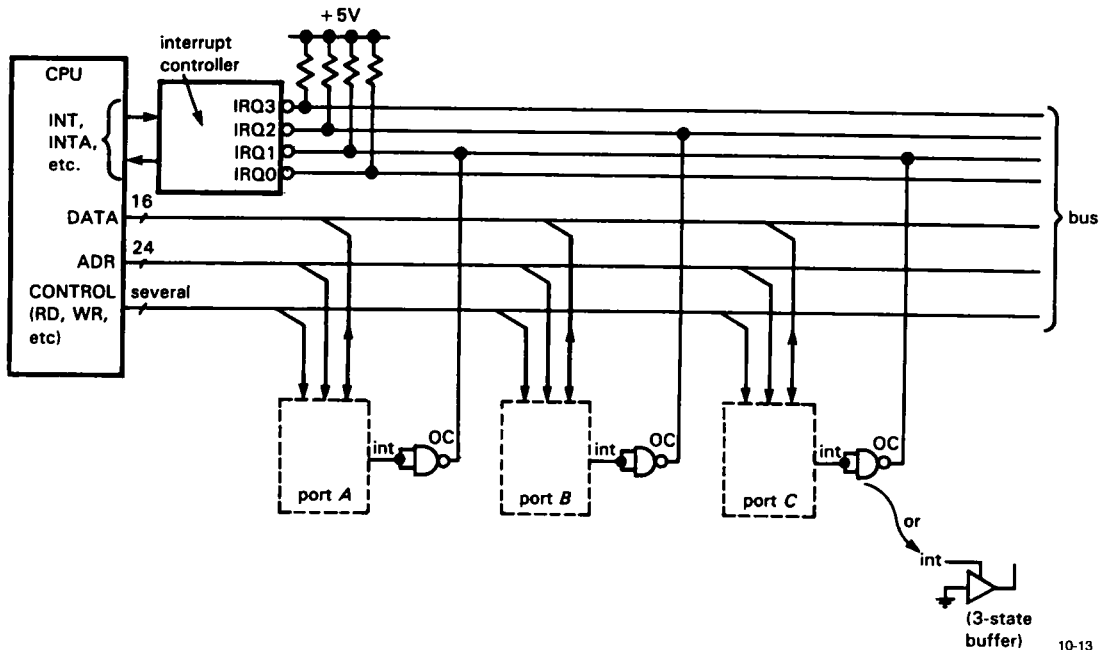
L'IBM PC n'illustre pas, cependant, les interruptions en général. Comme nous l'avons vu, il possède un jeu de six lignes d'interruption sur le bus, chacune ne peut être utilisée que pour un organe susceptible d'émettre une demande d'interruption. Les lignes IRQ (*Interrupt ReQuest*, demande d'interruption) sont numérotées en fonction d'un ordre de priorité ; dans le cas de demandes d'interruptions multiples, celle qui a le

numéro le plus faible sera honorée la première. Quatre des lignes IRQ sont affectées d'office à des périphériques essentiels : le port sériel (IRQ4), le disque dur (IRQ5), le disque souple (IRQ6) et le port parallèle d'imprimante (IRQ7). Cela ne laisse que IRQ2 et IRQ3 disponibles pour d'autres sources d'interruption. Les lignes IRQ0 et IRQ1 n'ont pas disparu, elles existent sur la carte mère mais elles ne sont même pas ramenées sur le bus de l'IBM PC ; la première est affectée à l'horloge à 18,2 Hz, la deuxième au clavier. Si vous vouliez ajouter une sauvegarde à bande ou une carte de réseau local, par exemple, vous seriez contraint d'utiliser IRQ2 ou IRQ3. Pour mettre la dernière touche au tableau, l'interruption est déclenchée par un *front*, ce qui interdit de recourir à un « OU câblé » pour combiner plusieurs périphériques sur une même ligne IRQ.

◇ Lignes d'interruption partagées

Le protocole habituel des interruptions, tel qu'il est réalisé sur beaucoup de micro-ordinateurs, contourne ces limitations. Voyez la figure 10.13. Il y a plusieurs lignes (hiérarchisées) de demande d'interruption ; ce sont des entrées en logique négative de l'unité centrale (ou des circuits associés). Pour demander une interruption, vous « tirez vers le bas » une des lignes $\overline{\text{IRQ}}$, au moyen d'une porte à collecteur ouvert ou à sortie à trois états, comme le montre le schéma (remarquez l'astuce pour utiliser une porte à trois états comme une porte à collecteur ouvert). Les lignes IRQ sont partagées, avec un seul résistor de polarisation, ce qui vous permet de mettre autant de sources d'interruption que nécessaire sur une même ligne ; dans notre exemple, deux ports se partagent IRQ1. Vous raccorderez généralement à une entrée prioritaire les organes sensibles au délai (les plus impatients).

Comme les lignes IRQ sont partagées, il peut toujours y avoir une autre source d'interruption active au même moment. L'unité centrale a besoin de savoir qui a demandé l'interruption, afin d'exécuter la routine appropriée. Il existe un moyen simple et un moyen compliqué. Le moyen simple s'appelle *scrutation à vecteurs automatiques*, il est utilisé quasi-universellement (mais pas sur l'IBM PC !). Voici comment il fonctionne.



10-13

Figure 10.13 - Lignes d'interruption partagées.

♦ ◇ *Scrutation à vecteurs automatiques*

Une portion du circuit de l'unité centrale (nous en aurons un exemple dans le chapitre 11) signale au microprocesseur qu'il doit utiliser les vecteurs automatiques, qui fonctionnent de façon similaire à celle de l'IBM PC : chaque niveau d'interruption impose un saut par un vecteur logé en bas de la mémoire. Par exemple, la famille de processeurs 68000, que nous trouverons au chapitre 11, possède sept niveaux d'interruptions hiérarchisées, avec des vecteurs automatiques par des pointeurs à quatre octets stockés aux 28 adresses (7×4) de 64_H à $7F_H$. Vous placez l'adresse (quatre octets) des routines dans ces emplacements, exactement comme ci-dessus. Par exemple, le vecteur de l'interruption de niveau 3 occupera les adresses $6C_H$ à $6F_H$.

Une fois dans la routine, vous connaissez le niveau de l'interruption ; ce que vous ne savez pas encore, c'est l'origine précise de la demande d'interruption. Pour la déterminer, vous vérifiez simplement le registre d'état de chaque organe connecté à ce niveau d'interruption (un périphérique ne demande jamais une interruption sans lever un ou plusieurs drapeaux qui

indiquent ses besoins). Si un bit indique que quelque chose doit être fait, vous le faites, de même que ce qui est nécessaire pour que le périphérique abaisse son drapeau : certains périphériques (comme notre clavier) abaissent leur drapeau quand ils sont lus, alors que d'autres peuvent réclamer une opération d'écriture à une adresse donnée du port.

Si l'organe auquel vous répondez est le seul à avoir demandé une interruption à ce niveau, la ligne \overline{IRQ} correspondante sera au niveau HAUT à votre retour de la routine, le programme normal reprendra. Cependant, si au retour de la routine il y avait un deuxième périphérique demandeur d'interruption sur la même ligne, celle-ci serait maintenue à l'état BAS (par le OU câblé), ainsi l'unité centrale sauterait immédiatement et automatiquement à la même routine par le même vecteur. La consultation des registres d'état conduirait à l'exécution d'une autre série d'opérations. Remarquez que l'ordre de consultation des registres d'état établit une « priorité logicielle », en plus de la hiérarchie matérielle des différentes lignes \overline{IRQ} .

◆ ◇ *Accusé de réception d'interruption*

Nous ne quitterons pas le sujet des interruptions sans citer une procédure plus raffinée d'identification de l'auteur de la demande d'interruption : l'accusé de réception d'interruption. Dans cette méthode, l'unité centrale n'a pas besoin de scruter les registres d'état des auteurs possibles, parce que les auteurs *donnent leur nom* à l'unité centrale quand elle le demande. Le demandeur le fait en plaçant sur les lignes du bus de données un « vecteur d'interruption » (habituellement un octet) en réponse à un « accusé de réception d'interruption » émis par l'unité centrale pendant le traitement de l'interruption.

Presque tous les microprocesseurs produisent les signaux nécessaires. La séquence est celle-ci :

- a) l'unité centrale remarque la demande d'interruption.
- b) L'unité centrale termine l'instruction en cours, puis place sur le bus les signaux qui annoncent
1) l'état d'interruption, 2) le niveau de l'interruption en cours (sur les lignes basse du bus d'adresses), 3) les impulsions de lecture qui invitent l'auteur à se dénoncer.
- c) L'organe qui a demandé l'interruption répond à cette activité sur le bus en plaçant son identité (sous la forme d'un vecteur) sur les lignes de données.
- d) L'unité centrale lit le vecteur et saute à la routine correspondante (et unique) de l'organe demandeur.
- e) La routine logicielle, comme dans notre dernier exemple, lit les drapeaux, écrit et lit des données suivant les besoins ; parmi ses tâches, elle s'assure que le périphérique retire sa demande d'interruption.
- f) Finalement, la routine d'interruption rend les commandes au programme principal qui a été interrompu.

Les lecteurs à l'œil perçant auront détecté la faille dans la procédure décrite : en particulier, il n'y a pas de protocole pour s'assurer qu'un seul périphérique place son vecteur sur la ligne de données, alors qu'il est possible que plusieurs demandes se produisent simultanément au même niveau. La solution usuelle consiste à utiliser un signal de bus particulier, en ce qu'il n'est pas partagé par tous les organes raccordés au bus (appelons-le INTP, *INTerrupt Priority*). Il est transmis à chaque organe à *travers* les autres, il commence par un niveau HAUT dans le circuit le plus proche de l'unité centrale, transmis par chaque circuit

au suivant. Le dispositif s'appelle « bus en chaîne » (*daisy chain*). La règle pour le matériel relié par le bus en chaîne est la suivante : si vous n'avez pas demandé d'interruption, vous passez le témoin INTP (le niveau haut) à votre voisin ; si vous avez demandé une interruption à ce niveau, vous gardez le témoin et passez un niveau bas au suivant. À partir de ce moment, vous placez votre vecteur sur le bus de données quand l'unité centrale le demande, seulement a) si vous avez une interruption en attente et b) si vous avez reçu un signal INTP au niveau HAUT. Ce mécanisme garantit qu'un seul organe place son vecteur ; il établit aussi une « priorité sérielle » à l'intérieur de chaque niveau d'IRQ, les organes les plus proches, électriquement, de l'unité centrale-ont la priorité la plus élevée. Les ordinateurs qui exploitent ce principe possèdent de petits cavaliers pour transmettre le signal INTP par-dessus les emplacements de cartes inutilisés. N'oubliez pas de les retirer quand vous enfichez une nouvelle carte d'interface (et de les replacer quand vous en supprimez).

Il existe une alternative plaisante au bus en chaîne pour les accusés de réception d'interruption : au lieu de tirer une connexion entre tous les fauteurs d'interruption éventuels, vous ramenez une ligne individuelle de chacun à un encodeur de priorité (voir la section 8.14), qui à son tour accuse réception de l'interruption en donnant l'identité du demandeur de plus haute priorité. Ce principe supprime les inconvénients des cavaliers du bus en chaîne. Nous le décrivons en détail dans la section 11.4 (figure 11.8).

Dans la plupart des micro-ordinateurs, cela ne vaut pas la peine d'installer le grand jeu des accusés de réception des interruptions, tel que nous venons de le décrire. Après tout, avec des vecteurs automatiques à huit niveaux, vous pouvez traiter huit sources d'interruption sans scrutation, et plusieurs fois ce nombre avec une scrutation. Vous ne vous froterez au protocole de l'accusé de réception d'interruption que dans les gros systèmes, avec des dizaines de périphériques demandant des interruptions, soit avec une priorité matérielle par le bus en chaîne, soit par un encodage de priorités parallèles.

Cependant, il est important de noter que même des micro-ordinateurs simples peuvent utiliser au niveau

interne un système d'accusé de réception des interruptions par vecteur. Par exemple, le principe simple des vecteurs automatiques à six niveaux vu par l'utilisateur de l'IBM PC est en fait réalisé par un « contrôleur d'interruptions programmable » 8259. Il est logé tout près de l'unité centrale et exécute la séquence d'accusé de réception que nous avons décrite. C'est nécessaire parce que le 8086 (comme ses successeurs) ne peut pas mettre en œuvre seul les vecteurs automatiques. Au contraire, les séries répandues d'unités centrales 68000 ont leur système interne de vecteurs automatiques, avec seulement une porte extérieure (voir le chapitre 11).

◊ *Masques d'interruption*

Nous avons ajouté une bascule dans notre exemple simple de clavier, de façon à pouvoir bloquer ses interruptions, même si le 8259 nous permet de « masquer » chaque niveau individuellement. Nous l'avons fait pour qu'un autre périphérique puisse utiliser la ligne IRQ2. Pour un bus à lignes \overline{IRQ} partagées (sensibles au niveau), il est particulièrement important de rendre chaque source d'interruption masquable, toujours avec un bit de port d'entrée/sortie. Par exemple, un port d'imprimante fait une demande d'interruption chaque fois que son tampon est vide (« donne-moi encore des données ») ; quand vous avez fini d'imprimer, vous n'en avez plus besoin. La solution évidente consiste à bloquer les interruptions du port d'imprimante. Comme il peut y avoir d'autres périphériques raccordés au même niveau d'interruption, vous ne masquerez pas le niveau entier ; au lieu de cela, vous enverrez un bit au port d'imprimante pour bloquer ses interruptions.

◊ *Comment l'IBM PC est devenu ce qu'il est*

Le microprocesseur 8086 utilisé dans l'IBM PC est capable, en fait, d'exploiter le protocole complet des accusés de réception d'interruption. Pour faire les choses simplement malgré tout, les concepteurs du PC ont installé le contrôleur d'interruption 8259 sur la carte mère. Comme il est utilisé sur le PC, il a un jeu de lignes d'entrée de demandes d'interruption reliées aux connecteurs des cartes (ce sont ces cartes qui émettent les demandes d'interruption) et il se raccorde au microprocesseur par le bus de données et

les lignes de signaux de séquence. Quand le 8259 reçoit une demande d'interruption d'un périphérique, il évalue la priorité et exécute tout le protocole de transmission du vecteur par le bus de données. Il a un registre de masque (accessible à l'adresse d'E/S 21H) qui vous permet de bloquer un groupe donné d'interruptions.

Le 8259 vous permet de sélectionner (par logiciel) soit la sensibilité à un niveau soit la sensibilité à un front sur les lignes d'entrée IRQ, en fonction d'un octet envoyé au registre de commande (adresse 20H). Malheureusement, les concepteurs du PC ont décidé d'utiliser le déclenchement par front, probablement parce qu'il était un peu plus facile d'exploiter les interruptions (par exemple, ils ont pu se contenter d'appliquer le signal carré de l'horloge en temps réel directement à l'entrée IRQ0). S'ils avaient choisi la sensibilité à un niveau, vous auriez pu raccrocher à chaque ligne d'interruption des périphériques multiples, avec une scrutation par logiciel comme ci-dessus ; ils auraient dû dans ce cas se soucier de remettre à zéro le drapeau de l'interruption de l'horloge en temps réel ; c'était trop leur demander. Malheureusement encore, le système d'entrée/sortie de base (*Basic In Out System*) écrit dans la ROM du PC, comme le système d'exploitation, sans parler du matériel, supposent un déclenchement par fronts ; ce choix regrettable est donc irrévocable. (Presque tous les autres micro-ordinateurs, et même les successeurs des PC/AT, utilisent logiquement des interruptions sensibles au niveau.) [N.d.T. : Pour corser la chose, les cartes d'interface sérielle actionnent la ligne de demande d'interruption par un circuit intégré à sortie *totem-pole* ! Si d'aventure vous mettez la main sur un logiciel (il en existe) capable de piloter quatre ports sériels en se contentant des deux lignes d'interruption disponibles sur l'IBM PC, il vous faudra charcuter le circuit imprimé, pour mettre une diode en série entre la sortie du circuit intégré et la ligne d'interruption. Bravo, M. Gates.]

Il existe une solution partielle à ce problème. Tant qu'il y a une ligne IRQ libre, vous pouvez combiner plusieurs organes demandeurs d'interruption sur une même carte, avec une logique qui produise des fronts d'interruptions sur une même ligne IRQ ; en fait, vous

pourriez utiliser un 8259 (avec ses registres accessibles à l'unité centrale) pour faire le travail. Mais, comme les demandeurs d'interruptions doivent se connaître les uns les autres, vous ne pouvez pas utiliser ce principe pour des périphériques indépendants. De plus, vous continuez d'utiliser une ligne IRQ par carte, et dans un système complexe, les deux lignes libres de l'IBM PC vous laissent loin du compte.

Interruptions logicielles

La série 8086 des microprocesseurs Intel possède une instruction (**INT n**, avec n compris entre 0 et 255) qui vous permet de produire le même genre de saut par vecteur qu'une véritable interruption matérielle. En fait, parmi les 256 sauts possibles, il se trouve des copies des interruptions demandées par **IRQ (INT 8 à INT 15** pour être précis). Cette instruction vous permet de demander une « interruption logicielle » dans votre programme. L'IBM PC utilise ces interruptions logicielles pour vous permettre de communiquer avec le système d'exploitation et ses utilitaires logés en ROM. Par exemple, **INT 5** envoie vers l'imprimante une copie de l'écran ; **INT 21H** se révèle très important, parce que c'est un appel à une fonction du système d'exploitation ; vous dites au système de quelle fonction DOS vous avez besoin en plaçant le numéro correspondant dans le registre **AH** avant d'exécuter **INT 21H**.

Ne confondez pas ces interruptions logicielles avec les interruptions matérielles extérieures déclenchées par le matériel, telles que nous les avons décrites. Les interruptions logicielles sont en fait un moyen pratique de programmer des sauts par vecteur entre le code de l'utilisateur et le logiciel du système. Ce ne sont pas véritablement des interruptions, puisqu'elles n'attirent pas l'attention de l'unité centrale sur un périphérique extérieur autonome. Au contraire, vous les installez dans votre logiciel, vous connaissez le moment où elles surviennent (c'est pourquoi vous pouvez leur passer des arguments), elles ne sont que la réponse (identique certes à celle d'une interruption) de l'unité centrale à son propre code. Vous pourriez les considérer comme un moyen astucieux d'étendre le jeu d'instructions.

10.12 Accès direct à la mémoire

Il existe des situations dans lesquelles des données doivent être déplacées très rapidement à partir d'un périphérique ou vers lui. Les exemples classiques sont ceux des mémoires de masse comme les disques durs ou les disquettes, les applications d'acquisition de données en ligne comme un analyseur d'impulsions à plusieurs voies. Le traitement programmé de chaque transfert, déclenché par une interruption serait malaisé et probablement trop lent. Par exemple, des données viennent d'un lecteur de disquettes à « haute densité » à la cadence de 500 kbits/s, soit un octet toutes les 16 μ s. En raison de toute la comptabilité imposée par le traitement des interruptions, des données seraient perdues à coup sûr, même si le lecteur de disquettes était le seul demandeur d'interruptions dans le système ; il suffit de quelques périphériques de ce genre, pour que la situation soit désespérée. Pire encore, un disque dur transfère un octet toutes les 2 μ s, largement au-delà des possibilités des entrées/sorties programmées. Des périphériques comme les lecteurs de disques et de bande (sans parler des signaux et des données en temps réel) ne peuvent pas s'arrêter au milieu d'un train de données, il faut donc une méthode pour assurer à la fois une réponse rapide et fiable et un grand débit. Même avec des périphériques à faible débit, il existe des contraintes de *temps de latence* court (le temps qui s'écoule entre la demande initiale et le transfert effectif des données).

La solution à ces problèmes est l'*accès direct à la mémoire*, ou DMA (*Direct Memory Access*), une méthode de communication directe entre la mémoire et un périphérique. Dans certains micro-ordinateurs (dont l'IBM PC), le processus est dirigé en fait par le matériel de l'unité centrale, mais cela n'a pas grande importance. Aucun programme ne doit intervenir dans le transfert effectif des données ; les octets sont déplacés du périphérique à la mémoire par le bus, sans contribution du logiciel. Le seul effet sur l'exécution du programme est un certain ralentissement de l'exécution, parce que l'activité du DMA « vole » des cycles machine qui seraient utilisés pour l'exécution du programme. L'accès direct à la mémoire implique une complexité supplémentaire du matériel de l'interface, il ne devrait pas être utilisé si ce n'est pas

nécessaire. Toutefois il est utile de savoir ce qui peut être fait, aussi allons-nous décrire brièvement ce qui est nécessaire pour réaliser une interface d'accès direct à la mémoire. Comme pour les interruptions, les concepteurs de l'IBM PC ont élagué leur protocole DMA ; un circuit intégré « contrôleur DMA » fait le travail pour vous sur la carte mère, ce qui simplifie l'interface. En général, cependant, les interfaces DMA ont tendance à être compliquées et dépendantes de la machine. Nous expliquerons d'abord la méthode habituelle de « maîtrise du bus », puis le protocole simplifié des PC.

Protocole DMA standard

Dans les transferts directs en mémoire, le périphérique demande l'accès au bus par des lignes spéciales de « demande de bus » (*bus request*) (hiérarchisées comme les lignes d'interruption) qui font partie du bus. L'unité centrale donne son accord et abandonne la commande des lignes d'adresses, de données et de scrutation. Le périphérique place alors les adresses sur les lignes du bus puis émet ou reçoit les données, un octet à la fois, avec les signaux de scrutation qu'il émet lui-même ; en d'autres termes, il prend les commandes du bus (il en devient le « maître ») et agit comme une unité centrale pour diriger le transfert. Le maître du bus pendant le transfert direct est responsable de l'émission des adresses (en général un bloc d'adresses successives, balayées par un compteur binaire) et du comptage des octets transmis. La solution habituelle consiste à disposer un compteur d'octets et un compteur d'adresses dans l'interface. Ces compteurs sont chargés initialement par l'unité centrale, par des entrées/sorties programmées, pour régler le transfert DMA. Sur ordre de l'unité centrale (par l'écriture d'un bit de commande dans une opération d'entrée/sortie programmée), l'interface émet sa demande de bus et commence le transfert. Elle peut abandonner le bus entre chaque octet (ce qui permet à l'unité centrale de glisser quelques instructions), ou bien adopter la méthode la plus antisociale qui consiste à accaparer le bus pour une série de transferts. Quand tous les transferts sont terminés, l'interface abandonne le bus pour la dernière fois et elle fait savoir qu'elle a fini en levant un drapeau d'état et en

demandant une interruption, ensuite de quoi l'unité centrale décide quoi faire.

La récupération de données ou de programmes sur un disque est un exemple commun d'accès direct à la mémoire : le programme en cours d'exécution demande un « fichier » par son nom ; le « système d'exploitation » (nous allons en parler) traduit la demande en une suite de sorties programmées de données vers l'interface de commande du disque, son registre de comptage des octets, son registre d'adresses (pour spécifier où aller sur le disque, combien d'octets sont à lire et où les placer en mémoire). Ensuite l'interface du disque trouve où aller sur le disque, fait une demande d'accès direct à la mémoire et commence à transférer les blocs de données à leur place en mémoire. Quand elle en a terminé, l'interface lève un drapeau dans son registre d'état pour indiquer la fin et demande une interruption. L'unité centrale, qui a exécuté pendant ce temps d'autres instructions (ou a peut-être simplement attendu les données du disque), répond à la demande d'interruption, constate que les données du disque sont maintenant en mémoire, puis vaque à ses autres occupations. Ainsi, les entrées/sorties programmées (le E/S les plus simples) sont utilisées pour mettre sur pied le transfert direct en mémoire, le DMA (qui vole des cycles de bus à l'unité centrale) a été utilisé pour réaliser un transfert rapide des données, puis une interruption a été demandée pour signaler à l'unité centrale que le travail est terminé. Cette hiérarchie des entrées/sorties est très répandue, surtout avec les mémoires de masse ; vous pouvez vous attendre à des débits maximaux de un à dix millions de mots par seconde sur un bus de micro-ordinateur typique.

◇ *Accès direct à la mémoire (DMA) sur l'IBM PC*

L'IBM PC, qui est au départ une machine simple, a un protocole simplifié pour l'accès direct à la mémoire. La carte mère porte un « contrôleur DMA » (Intel 8237) avec un compteur d'octets et d'adresses incorporé et la logique nécessaire pour bloquer l'unité centrale et prendre les commandes du bus. Un périphérique qui veut accéder directement à la mémoire, de ce fait, n'a pas à produire les adresses de pilotage du bus. Au lieu de cela, il le signale au contrôleur

Tableau 10.1 - Signaux du bus de l'IBM PC

nom du signal	nombre de lignes	actif	type ^a	direction UC ↔ ES	numéro de broche	fonction
A0-A19	20	H	2S	→	A31-A12	adresses (A0 à A15 pour E/S)
D0-D7	8	H	3S	↔	A9-A2	données
<u>IOR</u>	1	L	2S	→	B14	scrutation lecture E/S
<u>IOW</u>	1	L	2S	→	B13	scrutation écriture E/S
<u>MEMR</u>	1	L	2S	→	B12	scrutation lecture mémoire
<u>MEMW</u>	1	L	2S	→	B11	scrutation écriture mémoire
AEN	1	H	2S	→	A11	signal d'adresse DMA
IRQ2-IRQ7	6	↑	2S	←	B4, B25-B21	demande d'interruption
RESET DRV	1	H	2S	→	B2	RàZ à la mise sous tension
DRQ1-DRQ3	3	H	2S	←	B18, B6, B16	demande de DMA
<u>DACK0-DACK3</u>	4	L	2S	→	B19, B17, B26, B15	accusé de réception DMA
ALE	1	H	2S	→	B28	adresses valides
CLK	1	-	2S	→	B20	horloge UC (4.77MHz)
<u>I/O CH CK</u>	1	L	OC	←	A1	erreur E/S provoque NMI
<u>I/O CH RDY</u>	1	H	OC	←	A10	BAS pour état d'attente
OSC	1	-	2S	→	B30	14.31818 MHz (3 x horl UC)
T/C	1	H	2S	→	B27	fin décompte DMA
GND	3	-	PS	→	B1, B10, B31	masse signaux et alimentation
+5V DC	2	-	PS	→	B3, B29	alimentation +5V
+12V DC	1	-	PS	→	B9	alimentation +12V
-5V DC	1	-	PS	→	B5	alimentation -5V
-12V DC	1	-	PS	→	B7	alimentation -12V

a) OC = collecteur ouvert ; PS = alimentation (*Power Supply*) ; 2S = deux états (*totem-pole*) ; 3S = trois états.

DMA (par une des trois lignes DRQ1 à DRQ3), qui à son tour répond par un accusé de réception DACK0 à DACK3 (*DMA acknowledge*). Le contrôleur commande le transfert en actionnant les lignes d'adresses et de scrutation, le périphérique actionne (ou lit) les lignes de données de la mémoire. Dans tout ce processus, la mémoire ne voit rien d'inhabituel puisque les adresses et les signaux de scrutation (MEMW ET MEMR) fournis normalement par l'unité centrale le sont par le 8237 ; si le transfert se fait *vers* la mémoire, les données sont fournies par le périphérique. Le périphérique, au contraire, sait que

quelque chose d'inhabituel se passe puisqu'il a demandé un accès direct à la mémoire (et qu'il a reçu un accusé de réception DACK) ; ainsi quand le contrôleur DMA actionne les lignes IOR ou IOW, le périphérique reçoit ou émet des octets successifs. Comment un périphérique innocent qui se trouve sur le chemin ne serait-il pas affecté par le processus de transfert direct ? Les lignes de scrutation et les adresses ne sont-elles pas actionnées alors que les adresses sont en fait des adresses *de mémoire* qui correspondent aux scrutations de mémoire MEMW et MEMR commandées par le contrôleur de

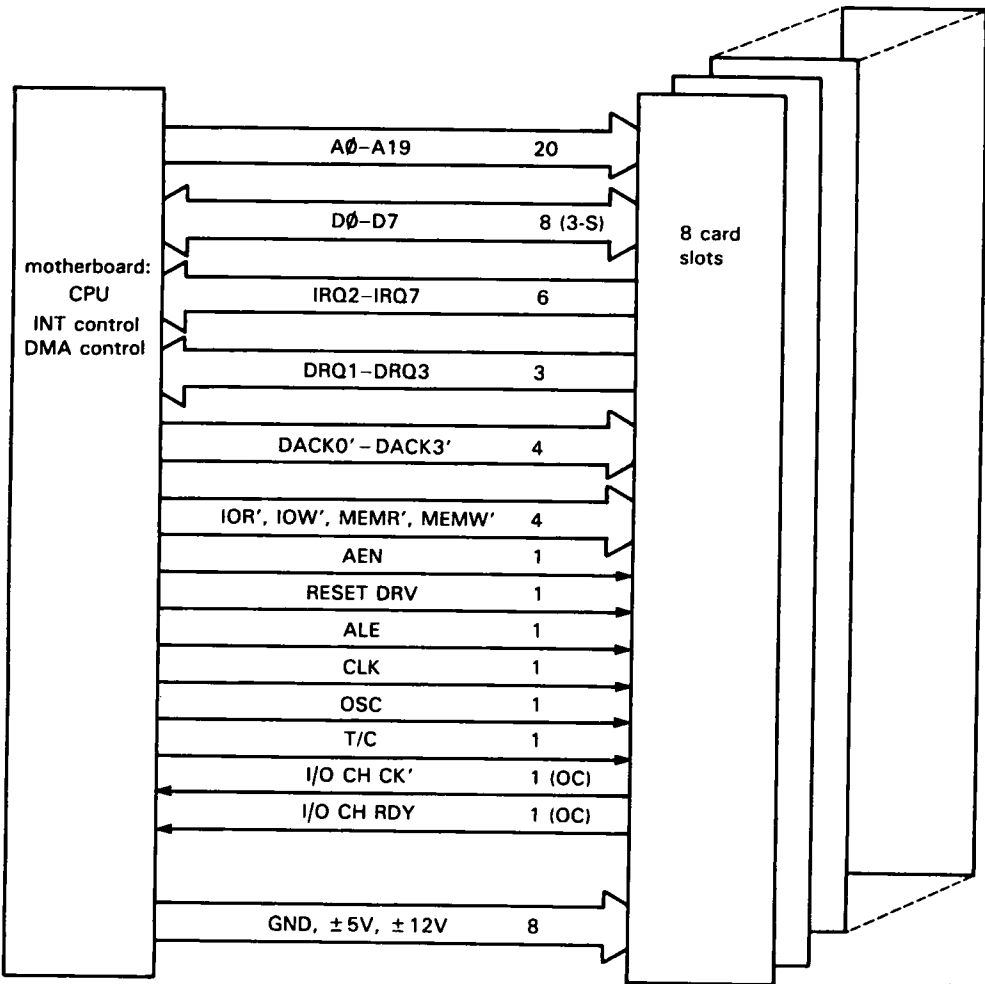


Figure 10.14 - Le bus de l'IBM PC.

10-14

DMA (elles n'ont rien à voir avec les adresses des ports d'entrée/sortie) ? La clef de ce secret est détenue par notre vieil ami le signal de commande AEN, ajouté au bus à dessein, précisément pour résoudre ce problème. La ligne AEN est portée au niveau HAUT pendant les transferts directs, et toutes les adresses des ports d'entrée/sortie doivent être validées par AEN à l'état BAS pour éviter des réponses indésirables aux accès directs à la mémoire.

Même si vous utilisez un circuit intégré contrôleur séparé, vous devez fixer l'adresse de début, le nombre d'octets et la direction du transfert direct demandé. Ces données vont vers le 8237, qui les accueille dans un jeu de registres où vous écrivez par des

entrées/sorties programmées de l'unité centrale. C'est raisonnablement simple, malgré (comme dans beaucoup de circuits intégrés à grande échelle) une multitude de modes de fonctionnement possibles (transferts simples, transferts de blocs, etc.). Heureusement, le PC est suffisamment primitif pour ne permettre que des « transferts simples », d'un seul octet par demande DRQ. Si vous insistez pour transférer un bloc entier de données en maintenant DRQ au niveau HAUT, le 8237 libère le bus pour un cycle machine à chaque cycle DMA ; cela maintient l'ordinateur en vie, même si un périphérique gourmand essayait d'accaparer le bus. Le PC standard a une capacité DMA plutôt modeste, aux environs de 2 µs par octet transféré. Comme pour les interruptions, le

10. Micro-ordinateurs

PC est avare de canaux DMA : trois canaux (DRQ1 à DRQ3) sont accessibles sur le bus d'entrée/sortie (DRQ0 est accaparée sur la carte mère pour le rafraîchissement de la mémoire dynamique) ; DRQ1 est utilisée pour le disque dur et DRQ2 pour les disquettes. Cela nous laisse DRQ3 pour tout le reste. Merci.

10.13 Résumé des signaux du bus de l'IBM PC

Au travers de nos exemples, entrées/sorties programmées, interruptions et accès direct à la mémoire, nous avons vu la plupart des signaux du bus qui sont appliqués aux connecteurs d'extension de l'IBM PC. Le tableau 10.1 (et la figure 10.14) donnent la liste de toutes les broches des connecteurs. Pour être complets, nous les résumons ici, en commençant par ceux que nous avons déjà rencontrés.

A0-A19

Bus d'adresses. Deux états, sortie seulement, actif à l'état HAUT. Les vingt lignes sont utilisées pour accéder à la mémoire (avec les lignes de scrutation $\overline{\text{MEMR}}$ et $\overline{\text{MEMW}}$, analogues à $\overline{\text{IOR}}$ et $\overline{\text{IOW}}$) mais seules les seize de poids faible sont utilisées pendant les accès aux périphériques d'entrée/sortie (espace de ports de 64 Ko) ; les organes d'entrée/sortie doivent valider leur adresse par AEN au niveau BAS. Note importante : les E/S de la carte mère ne voient que les adresses A0 à A9, 000_H à 1FF_H ; donc les entrées/sorties extérieures doivent avoir leurs dix bits de poids faible dans la plage de 200_H à 3FF_H. Vous pouvez ruser, cependant, en vous insinuant à une adresse d'E/S à 10 bits inutilisée, puis en utilisant les six bits supérieurs pour créer un espace de 64 ports d'entrées/sorties.

D0 à D7

Bus de données. Trois états, bidirectionnel, actif à l'état HAUT. Actionné par l'unité centrale pendant les écritures en mémoire ou dans les E/S ; actionné par la mémoire pendant les lectures par l'unité centrale ou l'accès direct en lecture ; actionné par le port d'entrées/sorties pendant la lecture des E/S ou l'écriture en mémoire par accès direct.

$\overline{\text{IOR}}$, $\overline{\text{IOW}}$, $\overline{\text{MEMR}}$, $\overline{\text{MEMW}}$

Scrutation de données. Deux états, sortie seulement, actif au niveau BAS. Actionné par l'unité centrale pendant les lectures et écritures. Pour les écritures, les données doivent être verrouillées par les fronts montants (fin de l'impulsion) et validées par l'adresse ; pour les lectures, les données doivent être délivrées en coïncidence avec la scrutation, validées par l'adresse.

AEN

Validation d'adresse (Address ENable). Deux états, sortie uniquement, actif à l'état HAUT. Actionné par l'unité centrale pendant les cycles d'accès direct à la mémoire. Les ports d'entrée/sortie ne doivent pas répondre avec le décodage d'adresse normal aux signaux $\overline{\text{IOR}}$ et $\overline{\text{IOW}}$; le port d'entrée/sortie qui a reçu l'accusé de réception DACK utilise $\overline{\text{IOR}}$ et $\overline{\text{IOW}}$ pour scruter les octets de données en mode DMA.

IRQ2 à IRQ7

Demande d'interruption (Interrupt ReQuest). Deux états, entrées seulement, sensibles aux fronts montants. Actionnées par l'organe qui demande une interruption. Hiérarchisées, IRQ2 a la plus haute priorité, IRQ7 la plus basse. Masque dans le contrôleur d'interruptions 8259, par une écriture à l'adresse 21_H. Chaque niveau d'interruption ne peut être utilisé que par un organe à la fois.

RESET DRV

Remise à zéro des périphériques (Reset DRiVer). Deux états, sortie seulement, actif à l'état HAUT. Actionné par l'unité centrale lors de la mise sous tension. Utilisé pour placer les circuits d'entrées/sorties dans un état initial connu.

DRQ1 à DRQ3

Demande d'accès direct à la mémoire (DMA ReQuest). Deux états, entrée seulement, actionné par l'organe d'entrée/sortie qui demande un canal d'accès direct à la mémoire. Hiérarchisé, DRQ1 a la plus haute priorité, DRQ3 la plus basse. Accusé de réception par $\overline{\text{DACK1}}$ à $\overline{\text{DACK3}}$.

$\overline{\text{DACK0}}$ à $\overline{\text{DACK3}}$

Accusé de réception de demande de DMA (DMA acknowledge). Deux états, sortie seulement, actif à l'état BAS. Actionné par l'unité centrale (ou le contrôleur DMA) pour confirmer l'acceptation d'une demande d'accès direct à la mémoire.

ALE

Verrouillage d'adresses (Address Latch Enable). Deux états, sortie seulement, actif au niveau HAUT. L'ancêtre 8088 utilisait un bus de données et adresses multiplexées ; ce signal correspond à l'activation des verrous de la carte mère pour la mémorisation des adresses. Peut être utilisé comme signal de début d'un cycle de l'unité centrale ; habituellement ignoré dans la conception des entrées/sorties.

CLK

Horloge (CLOCK). Deux états, sortie seulement. Signal d'horloge de l'unité centrale ; asymétrique, 1/3 haut, 2/3 bas. Le PC original utilisait une horloge à 4,77 MHz. CLK est utilisé pour synchroniser les états d'attente demandés (par I/O CH RDY), en vue d'allonger les cycles d'entrée/sortie pour les périphériques lents.

OSC

Oscillateur. Deux états, sortie seulement. Signal carré à 14,31818 MHz, qui peut être utilisé (après division par 4) comme oscillateur de salves couleurs pour l'affichage en couleurs.

T/C

Fin de décompte (Terminal Count). Deux états, sortie seulement, actif à l'état HAUT. Signale au port d'E/S la fin du transfert d'un bloc par DMA. Un organe qui effectue un accès DMA doit valider ce signal par le $\overline{\text{DACK}}$ du canal en service, puisque T/C est actionné quand l'un quelconque des canaux DMA termine le transfert d'un bloc.

I/O CH $\overline{\text{CK}}$

Vérification des canaux d'entrée/sortie (In/Out Channel Check). Collecteur ouvert, entrée seulement, actif à l'état BAS. Provoque l'interruption de plus haute priorité (interruption non masquable,

NMI) ; utilisé pour signaler un état anormal dans un périphérique quelconque. L'unité centrale recherche qui est en difficulté en scrutant les périphériques (section 10.11) ; chaque organe capable d'actionner I/O CH $\overline{\text{CK}}$ doit donc posséder un bit d'état qui puisse être lu par l'unité centrale.

I/O CH RDY

Canal d'entrée/sortie prêt (I/O Channel Ready). Collecteur ouvert, entrée seulement, actif à l'état HAUT. Provoque des « états d'attente » (wait states) s'il est actionné (mis au niveau BAS) avant le deuxième front montant de CLK d'un cycle du processeur (normalement 4 CLK). Utilisé pour allonger le cycle du bus pour la mémoire ou les périphériques lents.

GND, +5VDC, -5VDC, +12VDC, -12VDC

Masse (Ground) et alimentations continues (DC = courant continu). Tensions continues réglées distribuées par le bus aux cartes d'extension périphériques. Vérifiez les caractéristiques de votre ordinateur quand à la limite de puissance, qui varie avec le type de machine. En général, il doit y avoir suffisamment de puissance pour alimenter tout ce que vous pouvez brancher dans les connecteurs d'entrée/sortie.

10.14 \diamond Bus synchrone contre bus asynchrone

Le protocole d'entrée/sortie de données que nous avons décrit plus haut représente un échange synchrone de données ; les données sont déposées ou lues sur le bus en synchronisme avec les signaux de scrutation produits par l'unité centrale (ou le contrôleur DMA). Un tel principe a le mérite de la simplicité, mais il ouvre la porte aux difficultés dans le cas de bus longs, parce que la longueur des délais de propagation peut empêcher les données d'être écrites à temps dans une opération d'entrée **IN**, ce qui met en danger la fiabilité de la transmission. En fait, avec un bus synchrone, l'émetteur des données ne sait jamais si elles ont été reçues ! Il semble que ce soit un gros inconvénient, mais dans la réalité les ordinateurs à bus synchrone fonctionnent parfaitement.

L'opposé du bus synchrone est le *bus asynchrone*, dans lequel une entrée de données **IN**, par exemple, se passe à peu près comme ceci : l'unité centrale actionne le bus d'adresses et fixe le niveau (par opposition à une impulsion) d'une ligne de scrutation (appelons-la $\overline{\text{IOR}}$, comme précédemment) qui signifie que l'unité centrale attend des données en provenance du périphérique désigné par le bus d'adresses. Le périphérique visé place les données et actionne une ligne (par un niveau) qui signifie que les données sont valides (appelons la ligne $\overline{\text{DTACK}}$, comme *Data Transfer ACKnowledge*). Quand l'unité centrale voit le niveau $\overline{\text{DTACK}}$, elle verrouille les données et libère sa ligne $\overline{\text{IOR}}$. Quand le périphérique voit le passage de la ligne $\overline{\text{IOR}}$ au niveau HAUT, il libère la ligne $\overline{\text{DTACK}}$ et les lignes de données. En d'autres termes, l'unité centrale dit « passe-moi des données », le périphérique répond « en voilà », l'unité centrale confirme « je les ai » ; enfin le périphérique conclut « parfait, je me rends ». Le processus s'appelle *dialogue* ou *handshaking* (poignée de mains).

Le protocole du bus asynchrone permet des bus longs et garantit aux organes en communication que les données sont transférées. Si un organe éloigné est arrêté, l'unité centrale le saura ! En fait, cette information est disponible sur n'importe quel type de bus, par les registres d'état ; l'avantage principal du bus asynchrone est la possibilité d'utiliser un bus de longueur quelconque, au prix d'une petite complexité supplémentaire du matériel.

Il y a des situations dans lesquelles vous devrez connecter à un bus des circuits intégrés relativement lents ; par exemple une ROM à accès lent, ou même une RAM. Tous les bus offrent un moyen d'allonger les cycles : il est automatique dans un bus synchrone, puisque le cycle dure jusqu'à ce que le signal d'acquiescement $\overline{\text{DTACK}}$ soit renvoyé. Dans les bus synchrones, il y a toujours l'une ou l'autre ligne d'attente, $\overline{\text{HOLD}}$ (*to hold* = tenir) ; elle s'appelle I/O CH RDY sur le PC ; la ligne $\overline{\text{HOLD}}$ ajoute des états d'attente (*wait states*) qui allongent les scrutations et retardent la fin du cycle. Le cycle de bus est toujours allongé d'un nombre entier de périodes d'horloge de l'unité centrale ; c'est le nombre d'« états d'attente » ajoutés. Par exemple, le PC ori-

ginal avait une horloge à 4,77 MHz (période de 210 ns) et un cycle de bus standard, pour l'accès à la mémoire, de quatre périodes d'horloge (840 ns). Si la ligne I/O CH RDY est portée au niveau BAS avant le deuxième front montant de CLK pendant un accès à la mémoire, puis ramenée au niveau HAUT avant le troisième, un temps d'attente est ajouté, ce qui allonge le cycle de bus (et les impulsions $\overline{\text{MEMW}}$ et $\overline{\text{MEMR}}$) à cinq périodes de CLK (1050 ns). Si vous maintenez I/O CH RDY à l'état BAS pendant des périodes supplémentaires de CLK, vous obtenez des temps d'attente supplémentaires, jusqu'à dix périodes d'horloge.

Nous pouvons révéler maintenant un secret bien gardé dans la querelle bus synchrone contre bus asynchrone : en réalité, tous les bus d'ordinateurs à un seul processeur (ou, plus précisément, à un seul maître de bus) sont en réalité synchrones, parce que toute la synchronisation est asservie à l'oscillateur d'une même unité centrale (comme le signal d'horloge à 4,77 MHz de l'IBM PC original). Ainsi, si un organe périphérique retarde son dialogue (*handshake*) sur un bus « asynchrone », le cycle est toujours allongé d'un nombre entier de cycles d'horloge de l'unité centrale. La distinction entre synchrone et asynchrone est en réalité celle-ci : sur un bus « asynchrone », les états d'attente sont ajoutés par défaut jusqu'à ce qu'une ligne en OU câblé ($\overline{\text{DTACK}}$) passe à l'état BAS ; sur un bus « synchrone », les états d'attente ne sont introduits que si une ligne de maintien en OU câblé ($\overline{\text{HOLD}}$) passe à l'état BAS. La différence n'est pas simplement sémantique : vous ne pouvez pas avoir un bus long (physiquement) avec un protocole « synchrone », parce que le signal $\overline{\text{HOLD}}$ revient trop tard pour allonger le cycle, alors qu'avec un bus asynchrone l'unité centrale ne peut pas mettre fin au cycle sans autorisation ($\overline{\text{DTACK}}$). Avec la modestie qui nous caractérise, nous suggérons la terminologie suivante pour supprimer les ambiguïtés : si le bus ajoute des états d'attente par défaut (« asynchrone »), appelons-le *attente par défaut* ; si le bus n'ajoute des états d'attente que si vous le demandez (« synchrone »), appelons-le *attente sur demande*. L'IBM PC est du type *attente sur demande*, alors que le bus VME (voir plus loin) est du type *attente par défaut*.

Le sujet des bus devient encore plus compliqué avec les systèmes multi-processeurs, dans lesquels la maîtrise du bus change de mains. Un bus synchrone avec des maîtres multiples impose que tous les maîtres utilisent la même horloge, alors que le bus asynchrone autorise des fréquences d'horloge différentes. Heureusement pour vous, les systèmes multi-processeurs sortent du cadre de ce livre !

Voici encore une source de confusions : les états d'attente ne sont pas ajoutés à cause d'appareils périphériques lents (comme une imprimante, par exemple), mais à cause de *circuits intégrés lents* (par exemple une ROM avec un temps d'accès de 250 ns) qui ne peuvent accepter (ou émettre) des données dans le temps d'un cycle de bus normal. Un périphérique lent est habituellement désespérément lent (des millisecondes au lieu de nanosecondes) ; la solution consiste à envoyer un octet à la vitesse maximale du bus, à le verrouiller dans un registre, puis à attendre une interruption (ou un drapeau d'état) pour faire une nouvelle transmission à pleine vitesse.

10.15 Autres bus de micro-ordinateurs

Nous avons choisi l'IBM PC pour illustrer l'architecture des bus de micro-ordinateurs : signaux de bus, entrées/sorties en mémoire et programmées, interruptions et accès direct à la mémoire. Comme les successeurs du PC ont été largement copiés et utilisés pour le calcul, l'acquisition de données et l'automatisme, ce choix est judicieux pour illustrer un livre d'électronique. De plus, le bus du PC est extraordinairement simple et facile à utiliser.

Cependant, la simplicité a son prix. Le bus du PC original souffre de graves limitations, de plusieurs sortes ; nous en avons cité quelques-unes, comme le petit nombre de canaux DMA. Plus grave, au vu des standards actuels, le PC a trop peu d'espace adressable (20 lignes d'adresses, 640 Ko utilisables), un bus de données trop étroit (8 bits), une vitesse de transfert trop faible (1,2 Mo/s, maximum) et aucune possibilité de fonctionnement avec plusieurs maîtres du bus. Des bus améliorés ont été proposés par IBM dans les générations suivantes de PC ; d'abord le PC/AT (compatible avec le PC original), puis le « Micro-

Channel » des PS/2, entièrement nouveau, donc incompatible. En-dehors du monde IBM, il existe d'autres bus, particuliers à des fabricants donnés (comme le Q-bus et le VAXBI de DEC) et des bus « génériques » (Multibus, Nubus, VME). Faisons un tour rapide des bus d'ordinateurs qui figurent dans la liste du tableau 10.2.

PC/AT et Micro Channel

Les PC/AT (*Advanced Technology*) d'IBM ont été présentés en 1984 et supprimés en 1987, au sommet de leur gloire, pour céder la place à la série PS/2 de *clone killers* (tueurs de clones) équipés du bus « *Micro Channel* ». Le PC/AT continue sa vie, parce que les producteurs de clones ont d'abord ignoré les nouvelles machines d'IBM, dont l'avance technique reposait sur des logiciels inexistantes. Le premier PC/AT utilisait le processeur 80286 et un bus amélioré compatible avec celui du PC/XT original : un connecteur supplémentaire (et facultatif) véhicule les huit lignes de données supplémentaires, quatre lignes d'adresses et cinq lignes d'interruption IRQ (sensibles aux fronts, comme avant). Le bus de données à seize bits qui en résulte, avec la fréquence supérieure de l'unité centrale, porte la bande passante à 5,3 Mo/s, ce qui fait du PC/AT un micro-ordinateur sérieux. Le bus du PC/AT (qu'on appelle ISA, ou *Industry Standard Architecture*) supporte même des maîtres multiples, bien que ce soit avec des possibilités limitées dans ce domaine. Les cartes qui fonctionnent sur le bus du PC original fonctionneront dans le PC/AT (si elles sont assez rapides), parce que vous pouvez ignorer les améliorations du deuxième connecteur ; dans ce cas, naturellement, vous retournez à un bus de données à huit bits et un bus d'adresses à vingt lignes. Les micro-ordinateurs compatibles AT pilotent leur bus d'entrées/sorties à des vitesses supérieures, ce qui peut créer des problèmes de synchronisation supplémentaires avec les anciennes cartes d'extension.

Le bus Micro Channel a été utilisé d'abord sur les ordinateurs personnels de deuxième génération PS/2, présentés en 1987. Il offre un bus de données de 32 bits (avec des processeurs 80386 et supérieurs), 11 niveaux d'interruption (sensible au niveau), le fonctionnement en multi-maître et un protocole asyn-

Tableau 10.2 - Bus d'ordinateurs

bus	débit brut en mégabits/seconde	format de données	format d'adresses	transfert par bloc ?	adresses/données multiples ?	multimédiaire ?	synchron/asynchrone	lignes d'interruption ^a	pilotes	connecteur ^b	commentaires
STD bus		8	16	-	-	-	S	1	TTL	CE	applications embarquées
PC/XT	1,2	8	20	-	-	-	S	5E	TTL	CE	IBM PC original et compatibles
PC/AT	5,3	8,16	20,24	-	-	(c)	S	10E	TTL	CE	accepte les cartes PC/XT
EISA	33	8,16,32	20,24,32	X	-	X	S	11P	TTL	CE	PC/AT amélioré ; configuration automatique
MicroChannel	20	8,16,(32)	24,(32)	X	-	X	A	11	TTL	CE	IBM PS/2 ; configuration automatique
Q-bus	2	16	22	X	X	X	A	4	(d)	CE	LSI-11
Multibus I	10	8,16	20,24	-	-	X	A	8	TTL	CE	Intel; SUN-1 et autres
CAMAC	3	24	9	X	-	-	S	L	TTL/OC	CE	bus d'acquisition de données et d'automates
VAX BI	13,3	8,16,24,32	32	X	X	X	S	4	TTL	ZIF	séries VAX 780, 8600 ; parité
Multibus II	40	8,16,24,32	16,32	X	X	X	S	M	TTL	DIN	parité ; 40 Mo/seconde, transfert par bloc ; 20 Mo autrement
NuBus	40	32	32	X	X	X	S	M	TTL	DIN	Le Macintosh II a une ligne d'interruption par connecteur
VME	40	8,16,32	16,24,32	X	-	X	A	7	TTL	DIN	IACK par bus série ; SUN-3
Futurebus	120					X	A	-	(d)		
Fastbus	160	32	32	X	X	X	A	M	ECL	H	communication entre de nombreux machines

^a) E - sensible aux fronts.; L - appel (LAM Look at me) ; M - « interruption » par la maîtrise du bus ; P - interruption programmable par niveau ou par front.

^b) CE - bord de carte (Card Edge) ; DIN - connecteur rapporté à 96 broches « Eurocarte » ; H - connecteur rapporté à haute densité.

^c) presque. ^d) particulier à National Semiconductor.

chrone. Les cartes qui s'enfichent dans le Micro Channel n'ont pas d'adresse d'entrée/sortie fixée par le matériel ; au lieu de cela, l'unité centrale assigne une adresse (et le reste de la configuration) à la mise sous tension, en fonction des informations qu'elle lit dans la ROM de chaque carte. Cette caractéristique agréable signifie que vous n'avez pas besoin de placer des mini-interrupteurs sur chaque carte ni de vous soucier des chevauchements de l'espace mémoire. Les cartes Micro Channel ont des tolérances dimensionnelles serrées, ce qui permet l'utilisation audacieuse de connecteurs au pas de 0,05 pouce (1,27 mm).

EISA

Le bus EISA (*Extended Industry Standard Architecture*) est la réponse des fabricants de clones au Micro Channel. Il a été présenté en 1988 par neuf fabricants d'ordinateurs compatibles AT. En ajoutant un connecteur supplémentaire au bus AT, les concepteurs du bus EISA l'ont pourvu de beaucoup des caractéristiques enviables du Micro Channel, *tout en conservant la compatibilité avec les cartes d'extension AT existantes*. Ainsi, vous pouvez enficher des cartes AT dans le bus EISA et obtenir le fonctionnement normal en mode AT. De plus, quand il est utilisé avec des cartes spécifiques, le bus EISA autorise des transferts de données par 32 bits (avec un débit maximal de 33 Mo par seconde), l'adressage de la mémoire par 33 lignes, plusieurs maîtres du bus des interruptions programmables par niveau ou par front et la configuration automatique des cartes.

Multibus I et II

Proposés à l'origine par Intel, les formats Multibus ont trouvé des applications dans de nombreux ordinateurs. Le Multibus I original est un bus multi-maître puissant, avec des données sur 16 bits et un adressage sur 24 lignes. Le Multibus II est destiné à des systèmes multi-processeurs à hautes performances, avec des bus de données et d'adresses à 32 bits, un contrôle de parité, un arbitrage réparti et un protocole de transmission de messages. Il utilise une horloge synchrone à 10 MHz et peut transférer 40 Mo par seconde à des adresses successives en mode de « transfert par blocs ». Comme d'autres « grands » bus (NuBus,

Fastbus), le Multibus II économise des broches en multiplexant les données et les adresses sur un jeu commun de 32 lignes. Il utilise aussi un connecteur rapporté DIN à 96 broches, au lieu des simples languettes dorées au bord de la carte : ces connecteurs rapportés en deux parties garantissent une meilleure fiabilité et un système de connexion insensible aux déformations de la carte et aux manipulations brutales.

Bien que le Multibus II semble avoir tous les avantages, sa souplesse peut vous rendre la tâche difficile. Par exemple, il n'a pas d'interruptions classiques ; au lieu de cela, vous provoquez l'« interruption » en réclamant la maîtrise du bus, puis en envoyant un message au processeur que vous voulez interrompre ! Pour les systèmes simples, le Multibus I, ou un autre bus plus simple, peut être préférable.

NuBus

Le NuBus est un autre bus synchrone multi-maître à hautes performances avec des bus de données et d'adresses multiplexés, des connecteurs DIN et un transfert de données à fort débit (jusqu'à 40 Mo par seconde en mode bloc). Comme le Multibus II, il vous oblige à prendre la maîtrise du bus pour interrompre. Il est utilisé dans les ordinateurs MacIntosh de haut de gamme où Apple a ajouté, judicieusement, une ligne d'interruption propre à chaque emplacement de carte. Ainsi, chaque emplacement de carte a son vecteur propre ; le logiciel de traitement correspondant sait sans scrutation quelle carte a demandé une interruption, il ne doit scruter que si la carte possède plus d'une source d'interruption.

Bus VME

Le bus VME, comme le NuBus et le Multibus II, est destiné à des systèmes multi-processeurs à 32 bits. Cependant, contrairement à ces derniers, il n'utilise pas de lignes d'adresses/données multiplexées. Il n'utilise pas non plus d'horloge principale synchrone, il préfère une protocole asynchrone ; cela permet de mélanger sans difficulté des processeurs de vitesses différentes. Le bus VME utilise aussi les interruptions hiérarchisées de type IRQ, avec accusé de réception complet (bus en chaîne complet avec ligne INTP). Le bus VME est souvent considéré comme une alterna-

tive du Multibus ; par exemple, l'ordinateur Sun original de Sun Microsystems utilisait le Multibus, alors que les Sun 2 et Sun 3 plus récents utilisent le bus VME. Le VME et le Multibus II se battent par presse professionnelle interposée, soutenus par Motorola pour l'un et Intel pour l'autre, avec le grand cirque des polémiques et des noms d'oiseaux.

Fastbus et Futurebus

Ce sont des bus à très hautes performances, avec une vitesse époustouflante. Le Fastbus utilise des cartes de grandes dimensions (16 x 16 pouces), des tampons ECL et des protocoles d'arbitrage pour accepter plusieurs maîtres du bus. En fait la communication par le bus est un de ses points forts, avec une possibilité de communication « géographique » perfectionnée supérieure aux possibilités des cartes actuelles.

Q-BUS ET VAXBI

Ce sont des bus « privés » utilisés dans les ordinateurs DEC. Le Q-bus, utilisé dans le LSI-11 et les premiers MicroVAX, est né de l'« Unibus » original des PDP-11 de DEC. Il permet des transferts de données sur 16 bits et l'adressage sur 22 lignes, avec un protocole asynchrone, des maîtres multiples et des interruptions hiérarchisées de type IRQ. Le VAXBI est un bus multiplexé à 32 lignes d'adresses/données utilisé dans les plus gros ordinateurs de la série VAX 8600.

10.16 Raccordement de périphériques à l'ordinateur

Les interfaces sont généralement construites sur des cartes à circuit imprimé ou à câblage enroulé (*wire wrapping*, voir le chapitre 12) destinées à être enfichées dans les connecteurs d'extension du micro-ordinateur. Les micro-ordinateurs comportent en général un certain nombre de connecteurs libres réservés à cet usage (ou ils peuvent être « étendus » pour recevoir des cartes supplémentaires). Chaque connecteur reçoit les lignes d'alimentation et les signaux des bus. Certaines machines utilisent un bus « privé » (comme l'IBM PC), d'autres recourent à un bus de micro-ordinateur standard (comme le SUN 3, qui emprunte le bus VME), d'autres enfin n'ont pas

de connecteurs de bus du tout (comme les premiers MacIntosh). Chaque bus a un format (ou des formats) de carte standard, depuis les petites cartes de 3,2 x 1,5 pouces du PS/2 jusqu'aux cartes géantes de 14,4 x 15,9 pouces du Fastbus. Suivant le type particulier de bus, chaque carte possède de 50 à 300 connexions sur un côté, soit sous la forme d'une rangée de languettes dorées, soit sous la forme d'un connecteur rapporté soudé au bord de la carte ; ces derniers sont dits « en deux parties », ils sont généralement plus fiables que les cartes enfichées.

Les interfaces disponibles dans le commerce pour les tâches ordinaires (disques, graphiques, communication, entrées/sorties analogiques) sont construites en général sur des cartes qui s'enfichent dans les connecteurs de bus libres. Des câbles relient ensuite d'autres connecteurs de la carte au périphérique (s'il y en a) ; si l'interface met en jeu un grand nombre d'entrées et sorties (comme pour un analyseur logique), il peut être raccordé par un câble à un tableau ou un boîtier extérieur qui offre plus de place pour les connecteurs (et les circuits supplémentaires). Dans l'un et l'autre cas, on utilise couramment du *câble plat* multiconducteur ou « limande », avec certaines précautions pour éviter les interférences entre les signaux de scrutation et les lignes de données. L'une des méthodes consiste à relier un fil sur deux à la masse ; une autre recourt à un plan de masse métallique flexible collé sur le câble, pour réduire l'inductance et le couplage, tout en maintenant l'impédance du câble à peu près constante. Dans les deux cas, le raccordement se fait d'un coup par le sertissage d'un connecteur multi-broches ; consultez les catalogues d'AMP, Berg, T&B Ansley, 3M, etc. L'alternative au câble plat est le câble constitué de multiples paires torsadées, chaque paire comportant un fil de masse et une ligne de signal. Le câble en paires torsadées se trouve en configurations diverses, y compris un câble plat-torsadé pratique (Allied/Spectra Twist-n'-flat) qui comporte une partie non torsadée tous les vingt pouces pour permettre le raccordement par les connecteurs à sertir ordinaires. Du fait du protocole de transfert de données par scrutation utilisé entre la carte d'interface et le périphérique qu'elle pilote, il n'est pas nécessaire d'utiliser des paires masse/signal pour toutes les lignes ; il suffit d'appliquer le principe

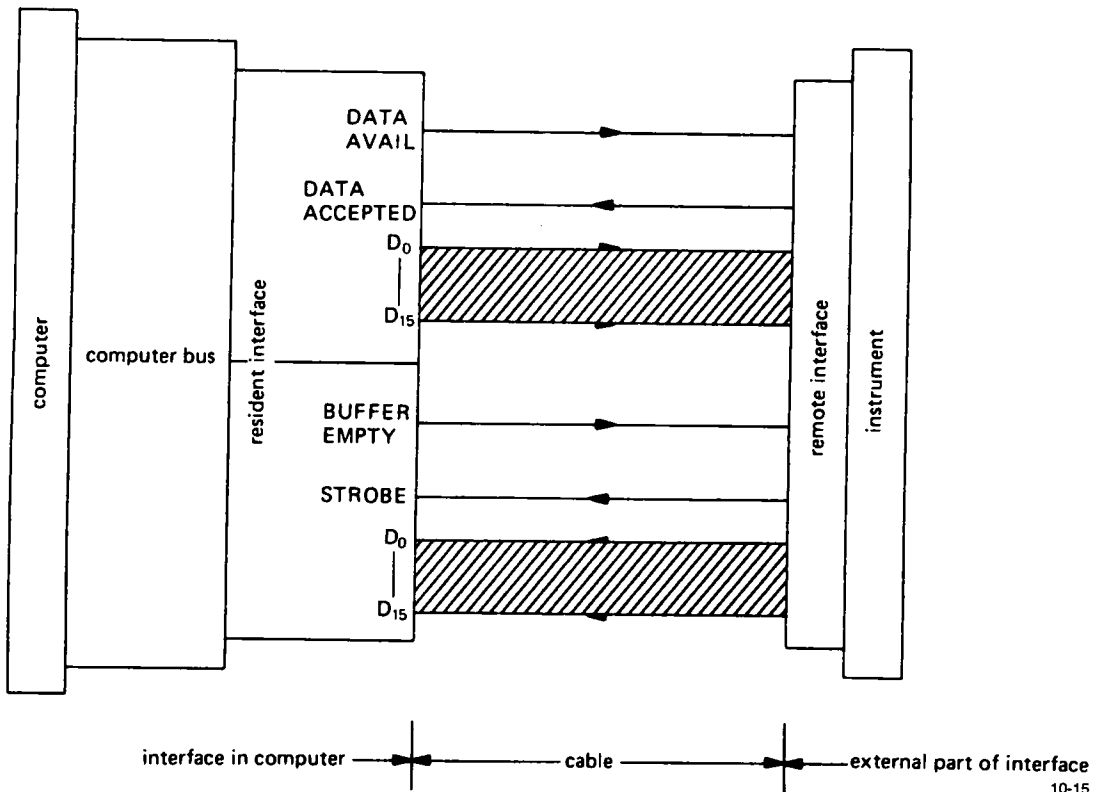


Figure 10.15

aux lignes des signaux de synchronisation et des impulsions de scrutation. Les lignes longues imposent des combinaisons particulières de connecteurs et d'émetteurs-récepteurs, décrites dans la section 9.14.

Les interfaces sur mesures seront traitées de la même manière, soit en dessinant une platine à circuit imprimé, soit en utilisant une carte prototype disponible dans le commerce chez Douglas, Electronic Solutions, ou Vector. Ces cartes nues disposent d'emplacements pour les circuits intégrés et d'autres composants (y compris les connecteurs multibroches pour câbles plats), elles existent en types à souder ou pour connexions enroulées (*wrapping*). Voyez les détails dans le chapitre 12. Quelques-unes comportent les circuits de communication avec le bus, avec les interruptions et même l'accès direct à la mémoire.

Dans quelques cas, le meilleur plan consiste à construire une interface logée en partie dans l'ordinateur, et en partie à l'extérieur, comme le suggère la

figure 10.15. Dans ces cas, la partie de l'interface logée dans l'ordinateur sera probablement un simple port parallèle d'entrée/sortie, soit une carte parallèle standard, soit une carte sur mesures que vous aurez conçue. Le câble qui relie les deux parties de l'interface est simple ; il pourrait utiliser les combinaisons émetteur-récepteur à hautes performances décrites dans la section 9.14 s'il faut un transfert rapide sur une grande longueur de câble (par exemple RS-422, ou le circuit intégré en mode courant 75S110, ou encore des fibres optiques). Ce genre de principe peut être particulièrement utile pour des interfaces qui traitent des signaux analogiques à faible niveau, puisque cela permet de tenir les circuits linéaires, sensibles au bruit, à l'écart du vacarme général des circuits numériques dans l'ordinateur et proches de la source de signal analogique ; cela évite aussi de polluer les lignes de masse et de signal analogiques.

SCSI, IEE-488 et autres interfaces

Il existe littéralement des centaines de cartes d'extension, aux fonctions incroyablement variées, disponibles pour les bus courants comme ceux des IBM PC, Multibus, VME et Q-bus. Elles sont si bon marché que vous avez toujours intérêt à vérifier si a) la carte que vous dessinez n'existe pas ou b) si vous pouvez utiliser une simple carte d'interface parallèle comme partie résidente dans l'ordinateur, comme nous l'avons décrit dans la section précédente. Il est possible aussi d'utiliser un port « Centronics » standard incorporé, ou un port sériel RS-232 (voir les sections 10.19 et 10.20), pour raccorder un gadget maison à un micro-ordinateur. Ce principe a le mérite de rendre votre gadget portable, même vers un micro-ordinateur qui utilise un bus différent (voire pas de bus du tout), puisque ces ports sont identiques sur tous les ordinateurs. Un gadget de ce genre, à raccorder à un port sériel, sera probablement doté de son propre microprocesseur, vous pourrez donc le considérer plutôt comme un ordinateur que comme un périphérique. Nous verrons dans le prochain chapitre qu'il est simple et facile (et peu coûteux) de construire de petits appareils organisés autour d'un microprocesseur ; il n'y a aucune bonne raison de considérer un microprocesseur différemment de n'importe quel autre circuit intégré à grande échelle, que vous n'hésiteriez pas à incorporer à un circuit maison.

En poussant cette idée un pas plus loin, il existe quelques standards d'interfaces par câbles qui se sont répandus récemment. Ils portent des noms comme SCSI (*Small Computer System Interface*, prononcez « scouzi » ou « sexi »), IPI (*Intelligent Peripheral Interface*), ESDI (*Enhanced Small-Disk Interface*) et IEEE-488 (connue aussi sous les noms de HPIB et GPIB). L'interface SCSI en particulier est devenue un équipement standard de beaucoup de micro-ordinateurs, grâce à la disponibilité de disques et d'autres périphériques qui se raccordent directement à un port SCSI. Il existe des cartes d'interface SCSI pour les ordinateurs qui en sont dépourvus. Le standard SCSI est en fait un dérivé de SASI (*Shugart Associates System Interface*, un bus parallèle simple que Shugart avait mitonné pour ses disques durs) ; dans sa forme la plus simple, c'est un protocole parallèle bidirectionnel d'un octet de largeur, avec

dialogue. Il autorise différents modes, y compris des transferts synchrones et asynchrones, avec des pilotes différentiels ou asymétriques ; bien qu'il ait été utilisé à l'origine pour raccorder un disque unique à un ordinateur unique, il peut relier des unités centrales multiples à des périphériques multiples. Le débit typique est de 1,5 Mo/s (asynchrone) ou de 4 Mo/s (synchrone) ; les transferts asynchrones sont moins rapides à cause du va et vient des signaux de dialogue. Théoriquement, la longueur des câbles SCSI peut atteindre vingt pieds (environ 6 m) avec des pilotes asymétriques, quatre-vingts pieds avec des pilotes différentiels.

Le bus IEEE-488, lancé par Hewlett-Packard sous le nom de HPIB, a été conçu pour relier aux ordinateurs des appareils de laboratoire. C'est un protocole complet pour la connexion de multiples appareils sur un bus, avec des expressions comme « parleurs » (*talkers*) et « écouteurs » (*listeners*). Le protocole IEEE-488 est fermement établi dans le domaine de la mesure ; les fabricants comme Hewlett-Packard, Keithley, Philips-Fluke, Tektronix et Wavetek l'installent en standard sur leurs appareils de mesure. Il existe des interfaces 488 pour presque tous les ordinateurs. Nous reparlerons de SCSI et IEEE-488 dans la section 10.20.

NOTIONS DE SYSTÈMES LOGICIELS

Dans cette section, nous étudierons quelques aspects généraux de la programmation des micro-ordinateurs, parce qu'une connaissance de l'interface n'est guère utile sans une compréhension de la hiérarchie des programmes qui donnent effectivement la vie aux ordinateurs. Nous verrons en particulier les domaines importants de la programmation, des systèmes d'exploitation, des fichiers, de l'utilisation de la mémoire. Il est facile de se laisser égarer à admirer la beauté du matériel mais de sous-estimer l'importance d'un bon logiciel. Le logiciel est le vrai moteur de l'ordinateur, un bon système d'exploitation et un lot d'« utilitaires » peuvent faire une grande différence.

Après notre étude du logiciel et des systèmes, nous terminerons le chapitre par une section sur les notions de communication, en particulier le protocole standard d'ASCII sériel RS-232, le port parallèle « Centronics », d'autres principes de communication parallèle (SCSI, IPI, GPIB) et les réseaux locaux.

10.17 Programmation

Langage assembleur

Comme nous l'avons dit plus haut, l'unité centrale reconnaît certaines combinaisons de bits comme des instructions valides, et elle les exécute. Il est extrêmement rare de programmer directement dans ce langage machine binaire. Au lieu de cela, vous écrivez le programme avec les mnémoniques du langage assembleur (comme dans nos premiers exemples d'interface) ; ensuite un programme-outil nommé assembleur convertit les mnémoniques en code machine *relogeable*. Le langage assembleur est très proche du langage machine ; chaque instruction est traduite en une ou plusieurs lignes de code machine (la première est généralement le code d'opération, les suivantes précisent les adresses des variables ou donnent des constantes). La programmation en langage assembleur produit le code le plus efficace, elle vous permet l'accès direct à des drapeaux et à des registres inaccessibles aux langages de plus haut niveau. La programmation en assembleur est fastidieuse, comme le montrent les exemples, et pour la plupart des tâches de l'ordinateur (surtout celles qui impliquent beaucoup d'opérations mathématiques) il vaut mieux utiliser un langage de haut niveau, interprété ou compilé, comme le C ou le FORTRAN, qui ne font appel à des sous-programmes en assembleur qu'en cas de nécessité.

Compilateurs et interpréteurs

Les langages C, FORTRAN, PASCAL et BASIC sont des exemples courants de langages de haut niveau. Vous écrivez vos programmes avec des commandes de forme algébrique, par exemple

$$x = (-b + \sqrt{b^2 - 4 * a * c}) / (2 * a)$$

et des instructions de séquence comme *if ... elseif ... else, for ..., while ..., do ...*

Vous n'avez pas à faire monter et descendre vos petits octets, ni à vous soucier de l'adressage, de la sauvegarde des registres, etc. ; vous définissez simplement des variables et des tableaux par leur type et leur taille, puis vous les utilisez dans les expressions arithmétiques ou logiques. C'est du gâteau !

Ce que nous venons de voir est le code *source*, à partir duquel il y a deux façons de faire fonctionner un programme. Les langages comme le C et le FORTRAN sont *compilés*. Le processus de compilation traduit d'un coup toutes les instructions du code source en un programme assembleur ; ensuite c'est un travail ordinaire, l'assembleur traduit le programme intermédiaire en langage machine. Les langages comme le BASIC et l'APL étaient *interprétés* au départ ; au lieu de compiler un programme assembleur à partir du code source, un *interpréteur* « lit » les instructions une à une et exécute au fur et à mesure les codes machines correspondants.

En général, les programmes en langages interprétés s'exécutent beaucoup plus lentement que les programmes compilés. Cependant, comme il n'y a pas de compilation, d'assemblage, d'édition de liens (dont nous parlerons plus loin), il n'y a pas de délai entre la frappe d'un programme et son exécution. Les interpréteurs comportent souvent un éditeur simple, pratique pour la modification et le test rapide d'un programme que vous déboguez. Le BASIC interprété s'est répandu aux débuts des micro-ordinateurs, quand les disques durs étaient encore des raretés, parce qu'il tournait entièrement en mémoire ; ceci contrastait avec le processus fastidieux de la compilation en plusieurs passes. Avec les disques rapides actuels et les compilateurs efficaces, il n'y a plus lieu de se plaindre. En fait, les compilateurs récents ont suivi la voie du « Turbo Pascal » interprété de Borland, en fournissant un « environnement » complet dans lequel vous pouvez sauter sans effort de l'éditeur à l'exécution du programme : s'il y a une bogue, le système vous ramène dans l'éditeur et pointe sur la mauvaise instruction ; ces compilateurs comportent des débogueurs, la possibilité de créer des « bibliothèques », et d'autres caractéristiques agréables.

10. Micro-ordinateurs

Le favori actuel de tous les programmeurs de force semble être le C, qui combine la puissance des langages de haut niveau avec la beauté des langages structurés et la souplesse de manipulation bit à bit du langage assembleur. De son côté, le FORTRAN continue de se tailler la part du lion pour le calcul scientifique.

Éditeurs de liens et bibliothèques

L'assembleur produit du code machine (enfin, presque ; en fait il produit un « code objet relogeable ») à partir du code assembleur produit par le compilateur et de sous-programmes séparés écrits (ou compilés) en langage assembleur. De plus, les commandes des langages de haut niveau ont besoin, habituellement, de certaines routines en langage assembleur. Par exemple, un programme C peut avoir besoin de fonctions mathématiques comme *sqrt* (*square root*, racine carrée), ou une série de fonction comme *printf* (impression) ou *fopen* (ouverture de fichier). Un programme nommé « éditeur de liens » se charge du cauchemar bureaucratique d'aller chercher les routines adéquates (sous forme relogeable) dans une « bibliothèque » (*library*) et de mettre sur pied tous les liens de sauts et d'adresses de telle façon que tout le fourbi se loge ensemble dans la mémoire. La tâche de l'éditeur de liens consiste à affecter des valeurs numériques aux références à la mémoire et aux adresses de variables du code assemblé ; il ne peut le faire que s'il sait quel programme appelle quel sous-programme et s'il connaît la longueur de chaque programme. C'est pourquoi le code produit par l'assembleur doit être sous une forme relogeable, de même que les routines des différentes bibliothèques. Il existe normalement plusieurs bibliothèques : fonctions du compilateur, mathématiques, appels au système, bibliothèques maison (ou achetées dans le commerce) de sous-programmes utiles.

Éditeurs et formateurs

Dans les temps préhistoriques (avant 1970), il existait des programmeurs d'ordinateurs à cartes perforées, littéralement : vous écriviez vos programmes à la main sur des formulaires, puis vous les perforiez (ou vous payiez quelqu'un pour le faire) sur des « cartes IBM », des cartons qui portaient des rangées de chif-

fres imprimés. De nos jours, même les débutants savent utiliser les éditeurs d'ordinateur, le mode universel d'entrée des programmes. Les plus anciens (plus de quarante ans) peuvent se rappeler les premiers éditeurs « interactifs », affreux, avec lesquels ils pouvaient créer et modifier un fichier de texte, dont ils ne pouvaient jamais voir grand'chose. Don Lancaster nous a tourmentés avec sa « machine à écrire à la télévision » (*TV-Typewriter*), un bricolage en kit qui vous permettait d'afficher une ligne de texte sur un téléviseur. C'est tout ce que cela faisait ; pas d'édition ; pas de mémorisation ; pas de rien. Notre joie était véritablement sans limite quand nous avons utilisé les premiers éditeurs « plein-écran ».

Un bon éditeur (ils sont tous bons, aujourd'hui) vous permet de frapper et de corriger au fur et à mesure, de rechercher des mots, de remplacer du texte, de déplacer des blocs de texte, d'ouvrir des fenêtres et des fichiers multiples, d'écrire des « macro-commandes » qui réalisent des opérations complexes. L'écran doit être rafraîchi rapidement, même si vous ajoutez du texte au début d'un grand fichier. Des fichiers très grands ne devraient pas ralentir le fonctionnement.

Un éditeur à usage général ne sait pas si vous écrivez un programme, un sonnet, ou la Bhagavad-gîtā ; il ne s'en soucie pas. Il crée simplement le texte en fonction des instructions que vous frappez au clavier. Si le fichier est composé d'instructions dans un langage de programmation, le compilateur, l'interpréteur ou l'assembleur le lisent directement. Si, au contraire, il s'agit de texte que vous voulez imprimer, vous avez le choix. Vous pouvez l'envoyer directement à l'imprimante, ou vous pouvez l'envoyer à un programme de mise en page qui indique à l'imprimante comment l'imprimer. Un bon programme de mise en page se charge des marges et de la justification, de l'espacement proportionnel, des changements de fonte, italiques, gras, souligné, etc. L'éditeur et le programme de mise en page sont souvent combinés dans un programme de traitement de texte, avec un affichage « tel écran, tel écrit » qui vous montre à l'écran le résultat définitif [N.d.T. : la formule tel écran, tel écrit est une heureuse trouvaille de traduction pour l'américain WYSIWYG, (*what you see is*

what you get), rencontrée dans la version française du programme de traitement de texte WordPerfect] ; en pratique, l'écran ne montre qu'approximativement l'aspect final. Les traitements de texte les plus perfectionnés permettent d'écrire au vol des formules mathématiques et scientifiques. Les programmes de mise en page spécialisés permettent d'envoyer les pages à une photocomposeuse qui impressionne directement un film ou un papier photographique. Les imprimantes à laser ont la meilleure qualité d'impression, les modèles à jet d'encre les talonnent à un prix ridiculement faible, les imprimantes à aiguilles ne sont plus utilisées que pour des travaux particuliers.

Les traitements de texte les plus courants portent des noms comme MacWrite, Manuscript, Microsoft Word, WordPerfect. Les scientifiques utilisent TEX et Troff, qui permettent la frappe directe de formules mathématiques. Attention : lors de la création de texte (par opposition aux programmes), les traitements de texte insèrent des caractères inhabituels dans le flux de caractères, par exemple pour indiquer les italiques, ou une fin de ligne conditionnelle. Ces caractères ne sont pas acceptés par les compilateurs et assembleurs. Ainsi, vous devrez forcer le traitement de texte à produire un texte brut (ASCII), sans codes de mise en page, pour obtenir un texte source sur lequel l'assembleur ou le compilateur ne risque pas de buter.

Voici quelques bons conseils : a) trouvez un bon éditeur et « collez-y », b) n'essayez pas de persuader les autres que votre éditeur est meilleur que le leur.

10.18 Systèmes d'exploitation, fichiers et utilisation de la mémoire

Systèmes d'exploitation

Comme l'exposé précédent peut le laisser supposer, il arrive que plusieurs programmes aient à fonctionner simultanément, échangeant des données entre eux. Par exemple, pour écrire et faire fonctionner un programme, vous commencez par lancer le programme éditeur et vous créez un fichier de texte au clavier (pour autant que nous sachions, les bons programmeurs n'ont ni papier ni crayon). Après une sauvegarde provisoire du fichier de texte, vous lancez

le compilateur pour traduire le texte en un fichier en langage assembleur. Ensuite, vous lancez l'assembleur pour produire un code relogeable en langage machine. Enfin, l'éditeur de liens combine le code relogeable avec les autres sous-programmes déjà assemblés, dont ceux des bibliothèques, pour produire (enfin !) le code machine exécutable que vous pouvez faire fonctionner. Pour toutes ces tâches, vous avez besoin d'une sorte de super-programme qui jongle avec les fichiers, les lit et les écrit sur le disque, les place en mémoire et passe les commandes aux programmes correspondants. De plus, il serait intéressant que chaque programme ne soit pas obligé de disposer des commandes nécessaires pour les lectures et écritures sur les disques (avec la gestion des interruptions, le chargement des registres de commandes et d'état, etc.) ni, en fait, pour toutes les tâches de communication de données.

Il s'agit là de quelques-unes des tâches du *système d'exploitation*, un grand programme qui supervise le chargement et le fonctionnement des programmes *utilisateur* (ceux que vous écrivez), des programmes *utilitaires* (éditeur, compilateur, assembleur, éditeur de liens), de même que le déroulement des interruptions et des entrées/sorties, et la création et la manipulation des fichiers. Le système d'exploitation comporte un *moniteur* pour réaliser l'interface avec l'utilisateur (c'est au moniteur que vous dites de lancer l'éditeur, le compilateur, ou un programme), de nombreux « appels au système » qui permettent à un programme en cours d'exécution de lire et d'écrire une ligne de texte dans un périphérique, trouver l'heure et la date, passer les commandes à un autre programme, permettre à des « processus » multitâches de se partager le temps de l'unité centrale et de communiquer entre eux, de rechercher un segment superposé (*overlay*), etc. Les bons systèmes d'exploitation se chargent de tout le travail des entrées/sorties, y compris les tampons (*spooling*) qui permettent à l'unité centrale de fonctionner en même temps que des données entrent ou sortent sur quelque périphérique. Un programme qui fonctionne avec un système d'exploitation n'a pas à se soucier des interruptions ; les interruptions sont prises en charge par le système, elles n'affectent le programme en cours d'exécution que dans la mesure où il veut prendre part

à leur traitement pour un périphérique particulier. Tout l'art d'un « temps partagé » efficace (un ordinateur pour plusieurs utilisateurs en même temps) réside dans la programmation du système (avec le disque qui offre la « mémoire virtuelle » nécessaire pour un programme de taille illimitée).

Les systèmes d'exploitation répandus sont MS-DOS (sur les IBM PC et leurs copies), PS/2 (sur les PS/2, successeurs des PC), UNIX (créé aux Laboratoires Bell, couramment utilisé sur les VAX et les machines à base de 68000), MacOS, et VMS (système d'exploitation fourni avec les machines VAX).

Fichiers

Le support de stockage de masse le plus utilisé est le disque magnétique, qu'il soit souple (disquette) avec des têtes de lecture/écriture au contact, ou rigide (disque « dur » ou Winchester) avec des têtes « volantes ». Les données sont organisées en *fichiers*. Le texte, les programmes utilisateur, les programmes utilitaires (par exemple éditeur, assembleur, compilateur), les bibliothèques, etc. sont tous stockés suivant le même principe, tous constituent des fichiers. Bien que le support de stockage soit divisé en blocs physiques ou en secteurs de taille définie, les fichiers eux-mêmes peuvent avoir une longueur quelconque. Le système d'exploitation se charge, heureusement, de trouver les pistes et les secteurs ; il trouve les données que vous voulez, si vous connaissez le nom du fichier. Nous n'avons pas la place ici pour examiner tous les détails intéressants de l'organisation des fichiers. Il est important de comprendre que tous ces programmes (éditeur, compilateur, etc. mais aussi texte source, programmes compilés et données) se trouvent sur un support de stockage de masse sous le nom d'un fichier, que le système d'exploitation peut trouver pour vous (voyez tout de même la section suivante, sur les « disques en RAM »). Dans le cours normal des choses, le système d'exploitation exécute un énorme travail de manipulation de fichiers.

Les plus jeunes recrues de l'écurie des mémoires de masse viennent du domaine de l'électronique grand public ; elles offrent une densité de stockage énorme sous un petit volume : a) les disques optiques numériques connus sous le nom (sans signification) de CD

permettent de stocker près de un gigaoctet, sous la forme de CD-ROM (mémoire morte pré-enregistrée) ou de WORM (*Write Once Read Many*, enregistrable une fois), ou encore de disques magnéto-optiques, lisibles et inécrivables comme des disquettes magnétiques. b) Les bandes vidéo, en formats VHS et 8 mm, vous permettent de lire et écrire un gigaoctet sur un support bon marché ; l'inconvénient principal est le temps d'accès, relativement long. Les deux systèmes de stockage utilisent des principes perfectionnés de correction d'erreurs pour pallier les imperfections des supports qui ne seraient pas perceptibles dans les applications audio ou vidéo, mais destructrices pour les données ou les programmes.

Utilisation de la mémoire

Les fichiers sont stockés dans une mémoire de masse quelconque, mais les programmes doivent être chargés en mémoire pour être exécutés. Un programme autonome simple du genre de ceux que nous envisagerons dans le prochain chapitre peut être chargé n'importe où en mémoire, mais un ordinateur avec un système d'exploitation comporte des zones de mémoire réservées à des fonctions spéciales. Par exemple, le système MS-DOS lui-même, avec son interpréteur de commandes, ses tampons de disque, sa pile, etc. est chargé habituellement en bas de la mémoire, avec ses vecteurs d'interruption soigneusement logés à leur place spécifique, déterminée par l'unité centrale ; la portion de MS-DOS qui est logée en ROM se trouve en haut de la mémoire, au-dessus de la portion qui est réservée pour les tampons d'affichage vidéo. Lorsque l'ordinateur travaille avec un système d'exploitation, l'allocation de la mémoire aux programmes est régie par le système. Il est important de le comprendre si vous voulez faire usage des accès directs à la mémoire ; dans ce cas, vous devrez faire savoir au système où se trouvera votre tampon de données, pour qu'il utilise cette adresse comme point de départ du transfert de bloc en accès direct à la mémoire.

La situation est encore compliquée si les programmes sont transférés alternativement de la mémoire au disque, ou déplacés dans la mémoire. Il peut y avoir plusieurs programmes simultanément en mémoire, qui partagent des « tranches de temps » de l'unité

centrale, dans les systèmes multi-tâches. Pour aggraver la complexité, la plupart des micro-ordinateurs utilisent une « cartographie de mémoire », dans laquelle les adresses physiques de la mémoire (celles qui se trouvent réellement sur le bus d'adresses) sont relogées à des adresses *logiques* différentes (celles où votre programme croit les trouver). Si ce n'est pas suffisant pour vous déboussoler, pensez à la « mémoire virtuelle », une caractéristique des micro-ordinateurs évolués, dans laquelle votre programme est découpé en « pages », qui peuvent se trouver en mémoire ou non à un instant donné ; le programme « appelle » les pages dans une tourmente d'activité frénétique.

Un exposé de l'utilisation de la mémoire ne serait pas complet sans la mention des disques en RAM, qui peuvent être utilisés même sur de petites machines, s'il y a assez de mémoire. L'idée de base consiste à faire ressembler la mémoire à un disque, du point de vue du système d'exploitation ; vous chargez ensuite dans ce disque virtuel les programmes dont vous avez besoin souvent. Cela peut être pratique pendant la mise au point de programmes, quand vous utilisez en permanence l'éditeur, le compilateur, l'assembleur et l'éditeur de liens. Avec le disque en RAM, les choses se déplacent rapidement, puisque l'accès physique au disque n'est pas nécessaire. Le risque réel est de perdre tout votre travail si l'ordinateur « se plante », puisque les fichiers ne sont pas sauvegardés sur le disque. Le *cache de disque* est un concept voisin : une zone de la mémoire vive contient le résultat des derniers accès au disque.

Pilotes

Le monde des ordinateurs est riche de diversité, chaque mois apparaissent des produits qui utilisent des technologies nouvelles dans le stockage des données (magnétique, optique), les imprimantes (laser, LED), les réseaux, etc. Des matériels différents supposent des signaux de commande différents, avec des synchronisations différentes, etc. Cela pourrait poser de vrais problèmes de programmation, parce qu'un logiciel de mise en page conçu pour une imprimante à aiguilles serait complètement inutilisable avec une photocomposeuse à laser.

La solution consiste à écrire des pilotes logiciels, des programmes spéciaux conçus pour créer une interface de programmation uniforme pour tous les types particuliers de matériel. Ainsi, par exemple, le programme de mise en page TEX crée des fichiers de sortie dits *dvi* (*device independent*, indépendants de l'appareil) ; un pilote d'imprimante (spécifique de l'imprimante sur laquelle vous travaillez) avale le fichier *dvi* et recrache les codes de commande de l'imprimante dans le dialecte qu'elle comprend. TEX travaille avec n'importe quelle imprimante, une fois que vous avez le pilote de traduction du fichier *dvi*. Une indépendance similaire s'applique aux supports de mémoire de masse comme les lecteurs de disques, si bien que vous pouvez connecter n'importe quel disque à des ordinateurs UNIX, PC ou MacIntosh.

Les pilotes font partie du système logiciel en général, la plupart des utilisateurs d'ordinateurs ignorent leur fonctionnement. Si vous concevez de nouveaux matériels informatiques, cependant, vous deviendrez probablement très vite expert dans ce genre de modules logiciels, puisque vous devrez écrire vos propres pilotes pour permettre à votre matériel de jouer avec le reste de l'équipe.

NOTIONS DE COMMUNICATION DE DONNÉES

Un petit système informatique comporte en général quelques mémoires de masse, comme les disques ou les dérouleurs de bande, et des dispositifs de « sortie physique » et d'entrée/sortie interactifs, comme les terminaux, les imprimantes et les traceurs, etc. De plus, il peut comporter un modem (modulateur-démodulateur) pour se connecter à un ordinateur distant par les lignes téléphoniques ordinaires. Enfin, les réseaux locaux (*LAN, Local Area Network*) se répandent de plus en plus. Un réseau local vous donne accès aux fichiers stockés dans les autres ordinateurs du réseau, il vous permet de partager des ressources onéreuses (par exemple de grands disques, des dérouleurs de bandes, des imprimantes, des photocomposeuses). Dans chaque cas, votre unité centrale doit communiquer des données ; voyons comment elle le fait.

Incompatibilité

Dans l'obscur « moyen-âge » de l'informatique (disons jusque vers 1975) la situation était plutôt triste. Chaque marque d'ordinateur avait sa propre structure de bus et son propre protocole d'interface (sans parler du langage de programmation). Vous achetiez (ou vous construisiez parfois) des cartes d'interface pour le type particulier d'ordinateur, avec les câbles spéciaux pour relier l'interface au périphérique proprement dit. Ce manque total de compatibilité s'étendait aux périphériques eux-mêmes : vous ne pouviez pas raccorder un dérouleur de bande à une interface de disque, etc. Pour ne rien arranger, les périphériques proposés par des fabricants différents utilisaient, en général, des signaux différents pour l'échange de données ; évidemment, les appareils n'étaient pas compatibles « broche à broche ».

Compatibilité

Une partie de l'incompatibilité est inévitable, puisque pour optimiser les performances, des périphériques différents doivent utiliser les interfaces différemment pour transférer leurs données. Par exemple, un disque magnétique transfère les données à grande vitesse par mots parallèles de huit bits, l'interface correspondante utilise l'accès direct à la mémoire, comme nous l'avons vu plus haut ; au contraire, un clavier de terminal utilise un système de transmission sérielle bit à bit, avec une interface d'entrée/sortie programmée, avec des interruptions. Bien qu'il reste un peu de cette incompatibilité, la situation est grandement améliorée, l'essentiel de l'industrie s'en tient à quelques standards de communication reconnus. L'arrivée de l'IBM PC a défini un standard attendu pour le format du bus de données des petites machines, alors que les bus généraux comme les VME et Multibus sont devenus les fonds de panier des autres ordinateurs. Vous pouvez trouver des cartes d'interface pour ces bus (et d'autres, comme le Q-Bus de DEC) chez de nombreux fabricants, ce qui simplifie énormément les choses. Plus important : les fabricants se sont mis d'accord sur un certain nombre d'« interfaces câblées » standardisées. Les plus importantes sont a) le format sériel RS-232, utilisé habituellement pour les transferts de données alphanumériques ASCII ; b) le format Centronics parallèle,

c) le bus parallèle SCSI, d) le bus IPI, et e) le bus de mesure IEEE-488 (GPIB). Voyons ces bus, puis nous finirons le chapitre par une description sommaire de deux variétés répandues de réseaux locaux, Ethernet et Token-Ring.

10.19 Communication sérielle et ASCII

Comme nous l'avons dit plus haut, la communication alphanumérique entre un ordinateur et des appareils à vitesse modérée est assurée le plus souvent par le code ASCII à 7 bits (*American Standard Code for Information Interchange*). La transmission sérielle s'effectue sur une seule ligne. Le tableau 10.3 représente la liste des codes à 7 bits. Les appareils qui communiquent en ASCII envoient le plus souvent un huitième bit, mais il ne fait pas partie des données, c'est le plus souvent un bit de parité matérielle (quelquefois impaire, ou paire, ou fixé à zéro, souvent ignoré), ou bien il sert de pseudo-décalage (*shift*) pour définir un jeu de 128 caractères supplémentaires, comme des lettres grecques ou d'autres polices, etc. Il n'y a pas de standard pour ces caractères supplémentaires. (Le huitième bit est utilisé aussi pour la transmission de données *binaires* par une connexion sérielle ; cela ne fonctionne pas toujours, cependant, parce que les liaisonsérielles sont souvent conçues pour l'ASCII et ne permettent pas l'utilisation du huitième bit.)

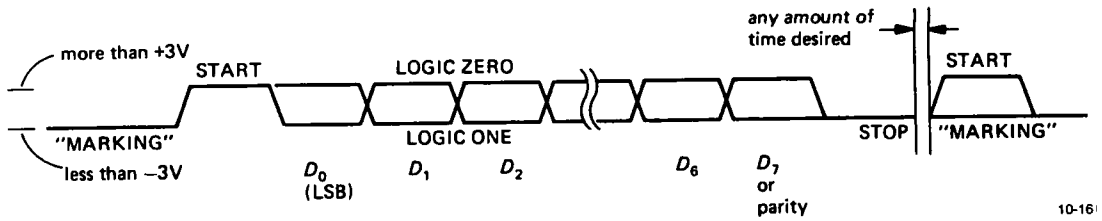
Quelques remarques sur la table ASCII. L'alphabet en capitales commence à 41_H ; le passage à 1 du bit 5 produit le caractère correspondant en bas de casse. La valeur ASCII d'un chiffre est simplement ce chiffre plus 30_H. Les 32 premiers caractères ASCII ne sont pas imprimables, il s'agit de caractères de commande. Certains sont assez importants pour avoir une touche spéciale sur les claviers, comme le « retour chariot » (CR) ou retour ("à la ligne"), puisque les ordinateurs n'ont plus de chariot comme les machines à écrire, effacement (BS *Back Space*), tabulation horizontale (HT) et échappement (*escape*). Vous pouvez produire n'importe quel caractère de commande en maintenant appuyée la touche *control* tout en appuyant sur la touche de la lettre correspondante de l'alphabet en capitales ; par exemple, le caractère de retour est *control-M* (essayez sur votre machine). Les caractères de commande sont utilisés pour diriger l'impression

Tableau 10.3 - Codes ASCII

		non-imprimables				imprimables							
		car. de				car.				hex. dec.			
nom	commande	car.	hexa.	dec.	car.	hexa.	dec.	car.	hex.	dec.	car.	hexa.	dec.
null	ctrl-@	NUL	00	00	SP	20	32	@	40	64	'	60	96
start of heading	ctrl-A	SOH	01	01	!	21	33	A	41	65	a	61	97
start of text	ctrl-B	STX	02	02	"	22	34	B	42	66	b	62	98
end of text	ctrl-C	ETX	03	03	#	23	35	C	43	67	c	63	99
end of xmit	ctrl-D	EOT	04	04	\$	24	36	D	44	68	d	64	100
enquiry	ctrl-E	ENQ	05	05	%	25	37	E	45	69	e	65	101
acknowledge	ctrl-F	ACK	06	06	&	26	38	F	46	70	f	66	102
bell	ctrl-G	BEL	07	07	'	27	39	G	47	71	g	67	103
backspace	ctrl-H	BS	08	08	(28	40	H	48	72	h	68	104
horizontal tab	ctrl-I	HT	09	09)	29	41	I	49	73	i	69	105
line feed	ctrl-J	LF	0A	10	*	2A	42	J	4A	74	j	6A	106
vertical tab	ctrl-K	VT	0B	11	+	2B	43	K	4B	75	k	6B	107
form feed	ctrl-L	FF	0C	12	,	2C	44	L	4C	76	l	6C	108
carriage return	ctrl-M	CR	0D	13	;	2D	45	M	4D	77	m	6D	109
shift out	ctrl-N	SO	0E	14	.	2E	46	N	4E	78	n	6E	110
shift in	ctrl-O	SI	0F	15	/	2F	47	O	4F	79	o	6F	111
data line escape	ctrl-P	DLE	10	16	0	30	48	P	50	80	p	70	112
device control 1	ctrl-Q	DC1	11	17	1	31	49	Q	51	81	q	71	113
device control 2	ctrl-R	DC2	12	18	2	32	50	R	52	82	r	72	114
device control 3	ctrl-S	DC3	13	19	3	33	51	S	53	83	s	73	115
device control 4	ctrl-T	DC4	14	20	4	34	52	T	54	84	t	74	116
neg acknowledge	ctrl-U	NAK	15	21	5	35	53	U	55	85	u	75	117
synchronous idle	ctrl-V	SYN	16	22	6	36	54	V	56	86	v	76	118
end of xmit block	ctrl-W	ETB	17	23	7	37	55	W	57	87	w	77	119
cancel	ctrl-X	CAN	18	24	8	38	56	X	58	88	x	78	120
end of medium	ctrl-Y	EM	19	25	9	39	57	Y	59	89	y	79	121
substitute	ctrl-Z	SUB	1A	26	:	3A	58	Z	5A	90	z	7A	122
escape	ctrl-[ESC	1B	27	;	3B	59	[5B	91	{	7B	123
file separator	ctrl-\	FS	1C	28	<	3C	60	\	5C	92		7C	124
group separator	ctrl-]	GS	1D	29	=	3D	61]	5D	93	}	7D	125
record separator	ctrl-^	RS	1E	30	>	3E	62	^	5E	94	~	7E	126
unit separator	ctrl-`	US	1F	31	?	3F	63	`	5F	95	DEL	7F	127

ou l'exécution d'un programme, ils peuvent être utilisés avec des programmes qui attendent normalement des caractères alphanumériques, comme les éditeurs. Parmi les autres caractères de commande importants, citons le NUL, un caractère composé de

zéros souvent utilisé pour délimiter les chaînes de caractères ; FF (*form feed*) pour le saut de page ; ETX (*End of Text*) pour fin de texte, ou Ctrl-C, que beaucoup de programmes interprètent comme une commande de fin d'exécution du programme ; DC3



10-16

Figure 10.16 - Signaux d'un octet sériel RS-232.

(Ctrl-S), utilisé comme signe de dialogue logiciel pour suspendre une transmission sérielle ; enfin DC1 (Ctrl-Q), le caractère complémentaire de reprise de la transmission.

Malheureusement, le code ASCII ne prévoit pas les exposants, les indices, ni les caractères grecs et scientifiques. Au minimum, il faudrait disposer de π , μ , Ω et du symbole de degré ($^\circ$), qui reviennent souvent dans les textes techniques. Naturellement, il est possible d'utiliser un caractère de commande (ou une séquence d'iceux) pour indiquer un changement de police ou d'alphabet. C'est la méthode courante dans le traitement de texte technique ; le programme de mise en page interprète différemment les caractères ASCII qui suivent les codes de commande. C'est probablement la meilleure solution, de toute façon, puisque même avec le jeu de caractères « étendu » d'IBM (256 caractères), il n'est pas possible de définir tous les caractères imprimables.

Remarquez que les claviers d'ordinateur ne sont pas de simples générateurs de codes ASCII, avec un code par touche ; en fait, le clavier IBM émet un code d'enfoncement et un code de relâchement pour chaque touche. Le système logiciel qui reçoit les codes (le pilote de clavier) traduit les frappes de touches en codes ASCII pur sucre. Cependant, cette conception permet une souplesse beaucoup plus grande, puisque vous pouvez configurer le pilote de clavier de façon à avoir des touches à répétition automatique, des décalages multiples, une répartition totalement différente des touches, pour réaliser un clavier allemand, italien, turc, etc.

Transmission sérielle bit par bit

Le code ASCII (ou tout autre code alphanumérique) peut être transmis comme un groupe de huit bits parallèles (huit fils séparés) ou comme une suite sérielle de huit bits, l'un après l'autre. La liaison sérielle est la plus pratique, car elle simplifie le câblage, pour les transmissions à vitesse basse ou modérée. Un modem (décrit plus loin dans cette section) convertit un train de bits sériels en un signal audio et vice versa (par exemple en utilisant un son d'une hauteur donnée pour les « 1 » et une autre pour les « 0 ») ; les signaux audio peuvent être transmis par les lignes du téléphone ; la transmission est sérielle par nature. Il existe un protocole de transmission des bits et des débits standardisés : en transmission asynchrone, un bit de début (*start*) et un bit de fin (quelquefois deux) délimitent chaque caractère de huit bits, ce qui forme un groupe de dix bits. L'émetteur et le récepteur travaillent avec un débit fixe, les plus répandus sont 300, 1200, 2400, 4800, 9600 et 19200 bauds (périodes d'horloge par seconde). La figure 10.16 illustre le principe.

Quand aucune information n'est transmise, l'émetteur reste dans l'état haut (ou *mark*, l'expression vient du temps des téléscripteurs, avec *mark* et *space*). Chaque caractère commence par un bit de début (*start*), suivi des huit bits ASCII, le bit de poids faible d'abord (habituellement sept bits de données et un bit de parité facultatif), et se termine par un bit de fin (*stop*). Le bit de fin doit durer au moins un cycle d'horloge, mais sa durée peut être quelconque. Du côté du récepteur, un UART (*Universal Asynchronous Receiver Transmitter*, voir la section 11.11) qui fonctionne à la même fréquence se synchronise sur chaque groupe de dix bits, pour transformer le

train de données sérielles en groupes de données parallèles de huit bits. Grâce à la re-synchronisation tous les dix bits, le récepteur n'a pas besoin d'une horloge extrêmement précise ; il suffit qu'elle soit assez stable pour que le récepteur et l'émetteur restent synchronisés à une fraction de bit près sur un caractère, c'est-à-dire à quelques pour-cent. L'UART récepteur est déclenché par le front montant du bit de début, il attend une demi-période de bit pour s'assurer que le bit de début est toujours présent, puis lit la valeur de chaque bit dans son milieu. Le bit de fin termine le caractère, c'est l'état de repos si aucun autre octet n'est envoyé. L'UART récepteur vérifie le niveau du bit de fin à 10,5 intervalles du bit de début, pour vérifier que le caractère a été transmis correctement. Le caractère de coupure (*break*) est un « espace » (*space*) continu, qui ne peut pas se présenter pendant la transmission normale d'un caractère. Les générateurs de débit (*baud rate*) programmables (des diviseurs programmables) permettent d'obtenir n'importe quel débit à partir d'un oscillateur à fréquence unique ; la sélection est faite par un code binaire. Les UART modernes (comme le 8530 de Zilog, à deux canaux synchrones/asynchrones) comportent des générateurs de débit programmables intégrés.

RS-232

Les signaux ASCII réels peuvent être transmis de différentes façons. La méthode originale, qui remonte à quelques décennies, consiste à commuter un courant de 20 mA (quelquefois 60 mA) à la cadence correspondant au débit. C'est la méthode de la boucle de courant. Elle est quelquefois disponible en option, mais elle a été remplacée par le standard RS-232C de 1969 (puis par le standard RS-232D de 1986) qui utilise un système de transmission par *tension* bipolaire. Le standard RS-232C spécifie les propriétés de l'émetteur et du récepteur : un émetteur doit produire des niveaux de tension de +5 V à +15 V (pour le niveau logique BAS) et de -5 V à -15 V (pour le niveau HAUT), dans une charge de 3 k Ω à 7 k Ω avec une vitesse de montée au moins égale à 30 V/ μ s ; il doit supporter un court-circuit avec n'importe quelle autre sortie (qui peut être aussi méchante que 500 mA sous ± 5 V ; un récepteur doit présenter une résistance

de charge de 3 k Ω à 7 k Ω , traduire une tension d'entrée de +3 V à +25 V en un niveau BAS et une tension d'entrée de -3 V à -25 V en un niveau HAUT. Remarquez que le niveau logique 1 est traduit par l'émetteur RS-232 en un niveau électrique négatif, appelé *mark*, le niveau logique 0 est converti en une tension positive, appelée *space*. Dans la transmission en boucle de courant, le courant circule pour le niveau logique haut (*mark*) et s'arrête pour le niveau logique bas.

Les récepteurs RS-232 présentent normalement une hystérésis en entrée, certains permettent la limitation de la vitesse de réponse par un condensateur, pour réduire la sensibilité aux impulsions parasites. Voyez les sections 9.14 et 14.17 pour une description des émetteurs et récepteurs RS-232 officiels. La liaison RS-232 fonctionne bien jusqu'à un débit de 38 400 bauds sur des distances de quelques dizaines de mètres, même avec des câbles multiconducteurs sans blindage ; à courte distance, on utilise même le débit de 115200 bauds.

La norme RS-232 spécifie aussi le type de connecteur et l'affectation des broches. Malheureusement, elle ne précise pas suffisamment ! C'est une source de confusion éternelle parce que, en général, deux appareils RS-232 connectés ensemble ne fonctionnent pas. Le problème est si gênant que les lecteurs de l'édition précédente sont même venus se plaindre auprès de nous, parce que nous n'avions pas dit quoi faire. Heureusement pour vous, vous êtes en train de lire la *deuxième* édition. Voici toute l'histoire :

Il y a deux problèmes de base dans ce machin : a) deux types d'appareils sont définis, avec les broches d'entrée de l'un qui correspondent aux broches de sortie de l'autre ; vous pouvez vouloir connecter ensemble deux appareils de même type. b) Il y a cinq lignes de « dialogue » ; certains appareils les émettent et attendent la réponse, alors que d'autres ignorent les entrées et n'agissent pas leurs sorties. Pour faire fonctionner l'ensemble, il faut que vous compreniez tous les détails. Jetons-nous à l'eau.

La norme RS-232 a été conçue pour raccorder des ordinateurs dits DTE (*Data Terminal Equipment*) à des modems dits DCE (*Data Communication Equip-*

10. Micro-ordinateurs

nom	numéro de broche		direction (DTE ↔ DCE)	fonction (vue par DTE)	
	25 broches	9 broches			
TD	2	3	→	Transmitted Data = données émises	lignes de données
RD	3	2	←	Received Data = données reçues	
RTS	4	7	→	Request To Send (= DTE ready) = demande d'émission	lignes de dialogue
CTS	5	8	←	Clear To Send (= DCE ready) = prêt à émettre	
DTR	20	4	→	Data Terminal Ready = terminal prêt	lignes de dialogue
DSR	6	6	←	Data Set Ready = modem prêt	
DCD	8	1	←	Data Carrier Detect = détection de porteuse	entrée de validation du terminal
RI	22	9	←	Ring Indicator = indicateur de sonnerie	
FG	1	-		Frame Ground (= châssis) masse de protection	
SG	7	5		Signal Ground = masse des signaux	

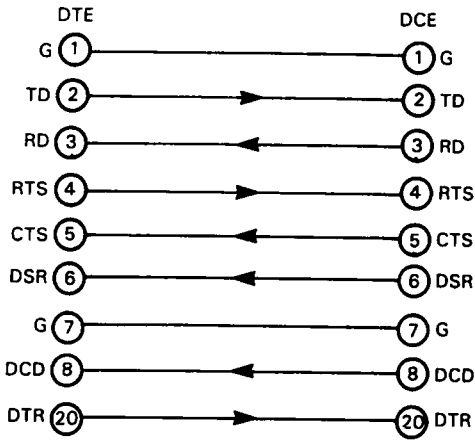
ment). Un terminal est toujours DTE, un modem toujours DCE ; les autres appareils, comme les micro-ordinateurs peuvent être l'un ou l'autre. L'IBM PC ressemble à un DTE avec un connecteur mâle, alors que la plupart des grosses machines sont des DCE. Quand vous raccordez un DTE à un DCE, vous connectez simplement les broches correspondantes de leurs fiches DB-25 (qui peuvent être mâles ou femelles, à un bout comme à l'autre !). Si vous avez de la chance, cela peut fonctionner. Nous disons *peut*, parce que tout dépend des lignes de dialogue que chaque appareil s'attend à voir actionnées par l'autre, et des lignes qu'il actionne lui-même. (Naturellement, le câble convenable ne suffit pas, il faut aussi vous mettre d'accord sur le débit, la parité et quelques autres détails logiciels !) Quand vous raccordez deux appareils de même type, vous ne pouvez pas connecter les broches de même numéro, parce que cela court-circuiterait deux sorties. Un DTE (terminal) émet par la broche 2 et reçoit par la broche 3, alors que le DCE fait l'inverse. Vous devez donc les connecter par un câble croisé dit *null-modem*, avec les broches 2 et 3 interverties. Malheureusement, ce n'est pas tout ce qu'il y a à faire.

Le tableau 10.4 montre les lignes essentielles. Les lignes TD (émission) et RD (réception) sont les lignes d'entrée et sortie des données ; RTS et CTS signalent respectivement que le terminal veut émettre et que le

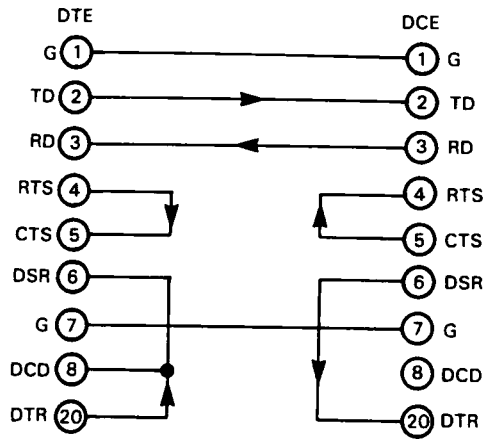
modem est prêt à émettre. Il y a deux lignes de masse : *frame ground* est la masse du châssis, l'autre est le commun des signaux ; la plupart des machines les relient simplement ensemble. Les cinq lignes qui ne véhiculent pas les données conduisent les signaux de dialogue. Le terminal DTE actionne RTS et DTR quand il est prêt à recevoir ; un modem DCE actionne CTS et DSR quand il est prêt à recevoir les données du terminal et à les émettre. Certains terminaux attendent aussi que DCD (détection de porteuse) soit actionné avant de faire quoi que ce soit. Toutes les lignes de signaux sont bipolaires, les lignes de données ont des niveaux inversés, les lignes de dialogue (RTS, CTS, DSR, DTR, DCD) sont actives avec une tension positive.

Remarquez que la désignation des signaux n'a de sens que du point de vue du terminal DTE : par exemple, la broche 2 s'appelle TD (*transmitted data*, données émises) des deux côtés, alors que le DTE utilise la ligne pour émettre tandis que le modem l'utilise pour recevoir. Ainsi, le nom d'une broche ne suffit pas pour indiquer si c'est une entrée ou une sortie, vous avez besoin de savoir aussi si l'appareil est un DTE ou un DCE (vous pouvez utiliser un voltmètre).

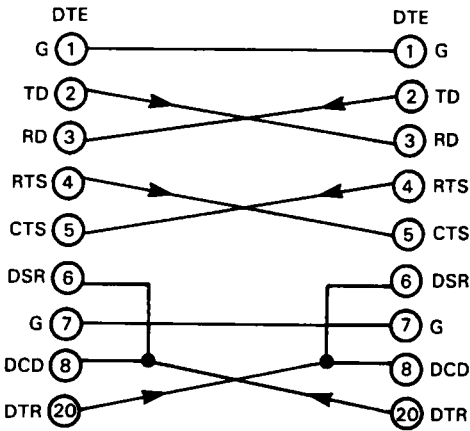
Si tous les appareils RS-232 émettaient tout ce qu'ils sont censés émettre et surveillaient tout ce qu'ils sont censés surveiller, vous pourriez simplement



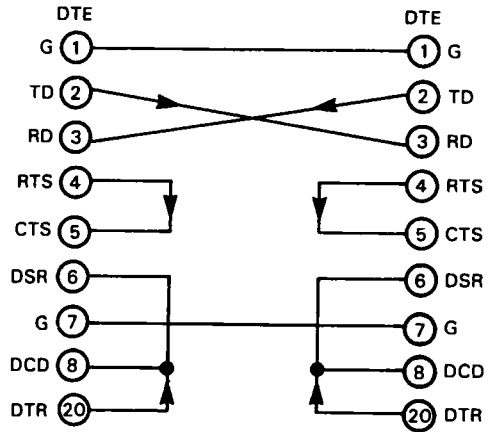
A



B



C



D

25-pin	9-pin
protec. GND (1)	—
TD (2)	(3)
RD (3)	(2)
RTS (4)	(7)
CTS (5)	(8)
DSR (6)	(6)
sig. GND (7)	(5)
DCD (8)	(1)
DTR (20)	(4)
RI (22)	(9)

E

Figure 10.17 - Câbles RS-232 qui marchent. Les numéros de broches sont ceux des fiches à 25 broches (DB-25), avec la correspondance pour les connecteurs à 9 broches indiquée dans la figure D.

connecter ensemble les broches correspondantes (DTE ↔ DCE) ou croiser les paires (DTE ↔ DTE). Malheureusement, si vous connectez un appareil qui ignore toutes les lignes de dialogue à un autre qui attend tous les signaux, rien ne se passe. Il vous faudra donc adapter votre stratégie aux réalités ; cela suppose parfois un peu de tricherie. La figure 10.17 montre comment faire des câbles qui fonctionnent en pratique dans toutes les situations (bon, disons *presque* toutes). La partie A montre le raccordement de DTE à DCE quand les deux appareils utilisent les lignes de dialogue. Les lignes RTS/CTS constituent une paire, DTR/DSR une autre. En C, nous avons la même chose, mais avec un câble *nul-modem* qui croise les lignes entre DTE et DTE. Le même câble fonctionnerait entre deux DCE, mais les flèches du dessin devraient être inversées et la broche 8 omise. Ces câbles ne fonctionneront pas, cependant, si un des appareils attend un dialogue et que l'autre ne le fournit pas. Dans ce cas, la chose la plus simple à faire est de raccorder le câble de telle façon que chaque appareil se fournisse ses propres signaux de dialogue, c'est-à-dire qu'il se dise à lui-même de continuer. C'est le cas dans la figure B pour DTE ↔ DCE et dans la figure D pour DTE ↔ DTE (cela fonctionne aussi pour DCE ↔ DCE, mais vous devrez supprimer la liaison 8).

Comment devenir un génie de la RS-232. Si vous fabriquez un exemplaire de chacun de ces câbles, avec une fiche mâle *et* une fiche femelle à chaque extrémité, vous pourrez faire fonctionner n'importe quoi avec n'importe quoi (ou presque). Vos collègues jureront que vous êtes un génie. À moins qu'ils ne découvrent le truc du vrai professionnel : la boîte d'essai RS-232. Elle comporte des LED pour chaque ligne, ce qui permet de voir qui actionne quoi, et des cavaliers qui permettent de relier n'importe quelle broche à n'importe quelle autre. Mode d'emploi : examinez les LED pour connecter correctement les lignes TD et RD ; ensuite regardez à nouveau pour savoir qui actionne les lignes de dialogue. Si un appareil actionne RTS, il attend probablement CTS ; si les deux le font, reliez-les ensemble ; sinon, bouclez RTS sur CTS. Faites la même chose avec DTR et DSR. En général, la paire DTR/DSR est utilisée pour assurer que l'autre appareil est sous tension et connecté,

alors que la paire RTS/CTS est utilisée pour suspendre et redémarrer la transmission si un côté est en avance sur l'autre.

Si la boîte d'essai vous paraît trop chère, utilisez un voltmètre pour vérifier la présence des signaux : toute ligne soumise à une forte tension (> 4 V) négative ou positive est actionnée ; une ligne flottante aux environs de la masse n'est pas connectée.

Dialogue logiciel. Certains appareils utilisent la paire de dialogue RTS/CTS pour suspendre et reprendre la transmission pendant que les appareils plus lents (comme une imprimante) se dépatouillent avec les données. D'autres transmettent un « dialogue logiciel » : Ctrl-S (pour suspendre) et Ctrl-Q (pour reprendre). Si vous êtes chanceux, vous avez le choix. La méthode logicielle signifie que vous pouvez utiliser un câble plus simple ; si l'appareil ignore toutes les lignes de dialogue, votre câble se résume à trois lignes : broches 7, 2 et 3 (tout ce que vous avez à vérifier, c'est s'il faut croiser ou non les lignes 2 et 3). Les appareils peuvent tout de même attendre les signaux de dialogue matériel pour commencer la transmission, même en cas de dialogue logiciel par Ctrl-S et Ctrl-Q pendant la transmission. Dans ce cas, vous vous en tirerez avec le schéma de la figure 10.17B ou 10.17D. Assurez-vous seulement d'avoir mis en marche des deux côtés, parce qu'aucun des deux n'a le moyen de savoir si l'autre est vivant, ni même s'il est connecté !

Autres standards sériels : RS-422, RS-423, RS-485

Le standard RS-232 a été fixé en 1969, quand la communication sérielle était une occupation assez détendue. Il fonctionne bien jusqu'à cinquante pieds, jusqu'à 19200 bauds. Depuis, la vitesse des ordinateurs et des périphériques a doublé tous les deux ans et un nouveau standard de communication est devenu nécessaire.

Comme nous l'avons dit dans la section 9.14, le protocole RS-423 est un système bipolaire asymétrique amélioré, bon jusqu'à 100 kilobauds et 4000 pieds (pas en même temps) ; il est compatible avec le RS-232. Le protocole RS-422 est un système différentiel unipolaire, bon jusqu'à 10 Mbd et 4000 pieds (voir la figure 9.37 pour les

Tableau 10.5 - Standards de communication sérielle

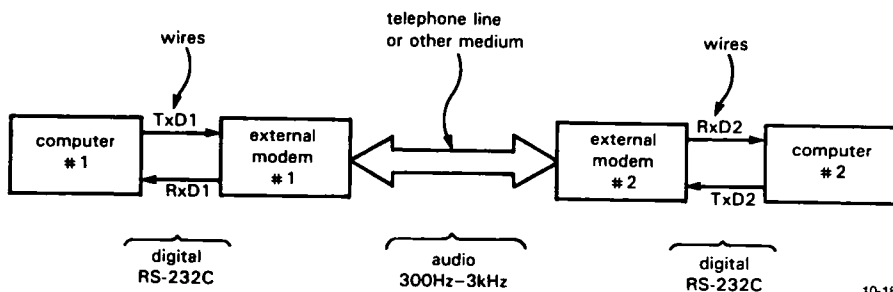
Mode	RS-232C/D asymétrique	RS-423A asymétrique	RS-422A différentiel	RS-485 différentiel
Nombre maximal				
émetteurs	1	1	1	32
récepteurs	1	10	10	32
Longueur maximale de câble	15 m	1 200 m	1 200 m	1 200 m
Débit maximal (bits/s)	20 k	100 k	10 M	10 M
Niveaux émission	± 5 V min ± 15 V max	± 3,6 V min ± 6,0 V max	± 2 V min (diff.)	± 1,5 V min
Sensibilité réception	± 3 V	± 0,2 V	± 0,2 V	± 0,2 V
Impédance de charge	3 k à 7 k	450 Ω min	100 Ω min	60 Ω min
Limite de courant de sortie	500 mA à Vcc ou masse	150 mA à la masse	150 mA à la masse	150 mA à la masse, 250 mA à -8 V ou +12 V
Z_{sortie} émetteur, min (hors tension)	300 Ω	60 k	60 k	120 k

compromis/vitesse/distance). Le protocole RS-485 est similaire au RS-422, mais avec des spécifications supplémentaires telles que plusieurs émetteurs et plusieurs récepteurs peuvent partager une même ligne. La tableau 10.5 résume les caractéristiques de ces quatre standards.

Modems

Nous avons évoqué plus haut le *modem*, modulateur-démodulateur, utilisé pour convertir le train de bits

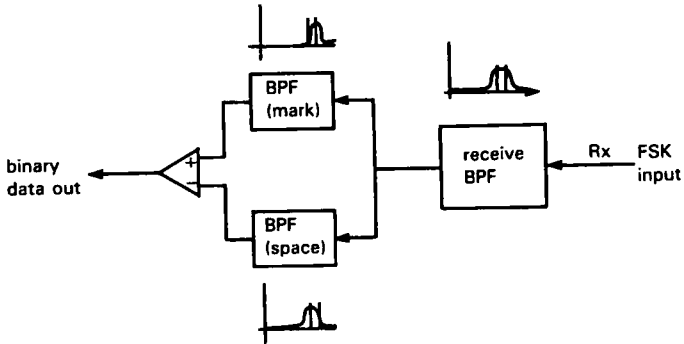
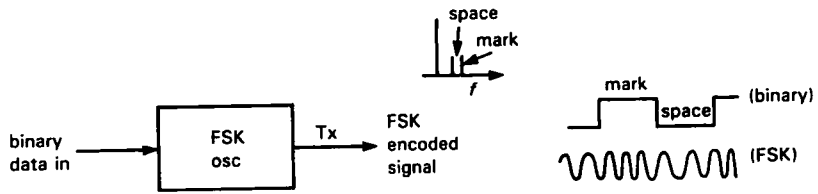
sériel en signaux analogiques qui puissent être transmis par le téléphone ou d'autres moyens (figure 10.18). Un *modem interne* s'installe dans un connecteur d'extension de votre ordinateur (ou bien il est incorporé), alors qu'un *modem externe* est une boîte autonome alimentée par le secteur, avec une liaison RS-232 vers le port sériel de votre ordinateur. Dans l'un et l'autre cas le modem communique avec la ligne téléphonique, soit par a) une connexion directe, par une fiche téléphonique, soit b) par un



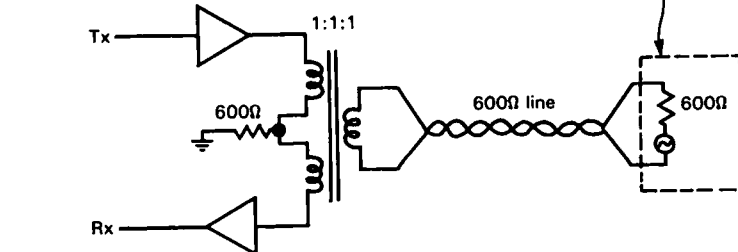
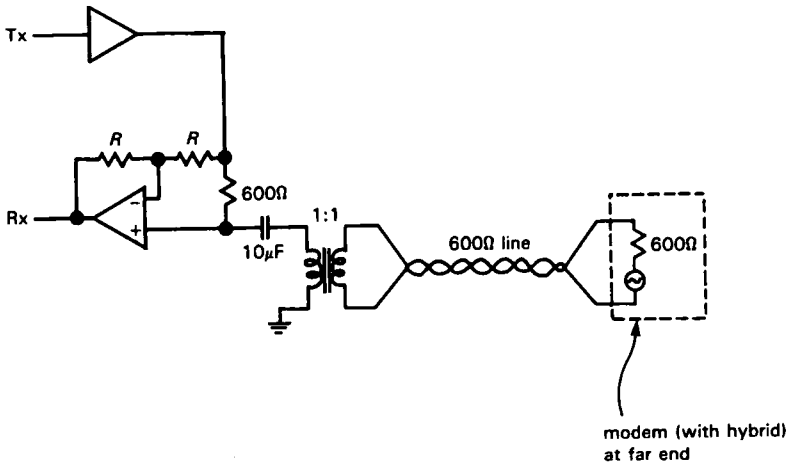
10-18

Figure 10.18 - Communication par modem.

10. Micro-ordinateurs



A



B

Figure 10.19 - A. Modem à modulation de fréquence (FSK). B. Coupleurs hybrides.

« coupleur acoustique », un berceau en caoutchouc contenant un microphone et un haut-parleur dans lequel on installe le combiné téléphonique. Les modems à couplage acoustique sont complètement dépassés maintenant, mais restent pratiques cependant dans une chambre d'hôtel, par exemple, si vous ne voulez pas ramper sous les lits à la recherche de la prise de téléphone (si elle existe !).

Dans la plupart des situations, il faut envoyer et recevoir sur la même ligne (*full duplex*) avec la bande passante limitée du téléphone (300 Hz à 3000 Hz). Il existe trois formats en vrai duplex (en bande de base) : 300 bauds FSK (Bell 103), 1200 bauds dibit PSK (Bell 212A) et 2400 bauds dibit PSK (FSK signifie *frequency shift keying*, déplacement de fréquence ; PSK signifie *phase shift keying*, déplacement de phase). Un modem conçu pour 1200 bauds fonctionnera en général à 300 bauds. Bien que vous n'ayez pas besoin de comprendre, pour l'utiliser, comment le modem code les données, les méthodes sont intéressantes en elles-mêmes, et nous ne résisterons pas au plaisir de les décrire brièvement.

Le standard à 300 bauds (Bell 103) utilise un déplacement de fréquence (FSK), dans lequel une paire de fréquences déterminée représente les « 1 » (*mark*) et les « 0 » (*space*) : 1270 Hz (*mark*) et 1070 Hz (*space*) dans un sens, 2225 Hz et 2025 Hz dans l'autre. Un modem Bell 103 est très simple, avec un oscillateur commutable pour l'émission, et une paire de filtres audio pour la réception (figure 10.19A). Remarquez aussi le circuit *hybride* (figure 10.19B) qui sépare le signal sortant du signal entrant : en supposant que l'impédance de la ligne téléphonique est proche de sa valeur nominale de 600 Ω , le signal émis par le modem (Tx) ne réapparaît pas dans le signal reçu (Rx). En pratique, les coupleurs ne fonctionnent pas aussi bien, parce que l'impédance de la ligne téléphonique peut s'écarter fortement de sa valeur nominale de 600 Ω (voir la section 14.5). De ce fait, il est important d'avoir des filtres très sélectifs, ce qui augmente la complexité du circuit du modem.

🔧 Exercice 10.5

Essayez de comprendre comment fonctionnent les coupleurs hybrides de la figure 10.19B. Ensuite,

épatez vos amis avec vos connaissances toutes neuves.

Le standard à 1200 bauds (Bell 212A) fonctionne différemment. Le train de données numériques est divisé en paires de bits (qu'on appelle dibits) ; chacun des quatre dibits possibles est émis sous la forme d'un déplacement de fréquence par rapport à la fréquence fixe de la porteuse (00 : +90°, 01 : 0°, 10 : 180° et 11 : -90°), avec des transitions de phase douces d'un dibit au suivant. Ainsi les dibits sont transmis avec un débit de 600 Hz. La fréquence (modulée) de la porteuse est de 1200 Hz dans un sens, de 2400 Hz dans l'autre sens. Le modem récepteur décode en détectant la *différence* de phase entre deux dibits consécutifs. Cette idée astucieuse a un inconvénient : le récepteur perd le fil s'il y a une longue suite de dibits identiques. C'est pourquoi, afin d'empêcher les longues suites de phases constante, le train de données émis est rendu aléatoire par un OU exclusif avec une séquence pseudo-aléatoire (produite par un registre à décalage de 17 bits, avec une rétroaction par un OU exclusif du quatorzième bit, voir la section 9.32), et un décryptage identique à la réception.

Les modems à 2400 bauds en duplex complet utilisent aussi un codage de phase par des dibits, mais avec un jeu de fréquences différentes. Ces modems perfectionnés utilisent en général des égaliseurs auto-adaptables pour corriger les erreurs de fréquence et les retards de la ligne téléphonique, de même que des filtres optimisés pour les signaux émis et reçus. Le résultat est que le taux d'erreurs n'est pas notablement plus élevé que celui des anciens modems FSK à 300 bauds, sur la même ligne.

Vous n'aurez pas à construire un modem en partant de zéro, grâce aux circuits intégrés et aux modules disponibles chez AMD, AMI/Gould, Exar, National, Rockwell, Silicon Systems, et TI. Vous vous simplifiez la vie, de toute façon, en achetant un modem tout fait, sous la forme d'une carte enfichable dans votre PC ou d'un coffret extérieur. Les prix sont en chute libre, alors que les débits ont augmenté jusqu'aux 14 400 ou 28 800 bauds qui semblent le standard aujourd'hui. Choisissez un modem « compatible Hayes », qui accepte les commandes

10. Micro-ordinateurs

Tableau 10.6 - Signaux Centronics (imprimante)

nom	numéro de broche		direction	description
	sig	com		
<u>STROBE</u>	1	19	sortie	scrutation de données
<u>D0</u>	2	20	sortie	données poids faible
<u>D1</u>	3	21	sortie	-
<u>D2</u>	4	22	sortie	-
<u>D3</u>	5	23	sortie	-
<u>D4</u>	6	24	sortie	-
<u>D5</u>	7	25	sortie	-
<u>D6</u>	8	26	sortie	-
<u>D7</u>	9	27	sortie	données poids fort
<u>ACKNLG</u>	10	28	entrée	dernier caractère traité ; impulsion
<u>BUSY</u>	11	29	entrée	occupé (note 1)
<u>PE</u>	12	30	entrée	HAUT = pas de papier
<u>SLCT</u>	13	-	entrée	polarisé état HAUT
<u>AUTO FEED XT</u>	14	-	sortie	saut de page automatique
<u>INIT</u>	31	16	sortie	remise à zéro de l'imprimante
<u>ERROR</u>	32	-	entrée	impression impossible (note 2)
<u>SLCT IN</u>	36	-	sortie	protocole désélection (note 3)
<u>GND</u>	-	33	-	masse supplémentaire
<u>CHASSIS GND</u>	17	-	-	masse du châssis

note 1 : occupé = HAUT

- i) pendant le transfert de chaque caractère
- ii) si tampon plein
- iii) si déconnect
- iv) si état d'erreur

note 2 : ERREUR = BAS

- i) si manque de papier
- ii) si déconnecté
- iii) si état d'erreur

note 3 : normalement BAS

- i) l'émission de DC3 avec SLCT IN = HAUT désélectionne l'imprimante
- ii) re-sélection possible seulement par l'émission de DC1 avec SLCT IN = HAUT

standard pour la numérotation, etc. adoptées par tous les logiciels de communication.

Quelques bons conseils : quand vous utilisez un modem pour transférer des fichiers de données entre des ordinateurs, veillez à utiliser un protocole qui vérifie les blocs, comme Kermit ou Xmodem. Ils transmettent les données en blocs de longueur fixe,

avec une somme de contrôle pour chaque bloc. Le modem récepteur compare les sommes de contrôle et réclame la retransmission des blocs défectueux. Les fichiers transmis avec ces protocoles sont exempts d'erreurs ; les fichiers transmis en ASCII brut, au contraire, en comportent toujours.

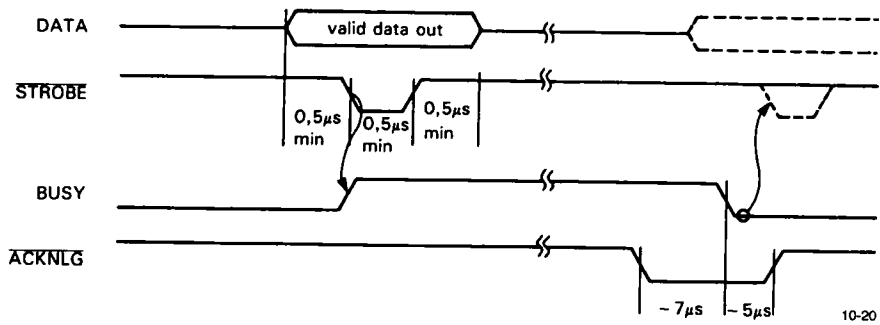


Figure 10.20 - Synchronisation des signaux de l'interface Centronics (imprimante).

10.20 Communication parallèle :

Centronics, SCSI, IPI, GPIB (488)

Pour la communication par câble avec des périphériques à grande vitesse, la liaison parallèle est souvent préférable à la liaison sérielle. Voici les favoris, les plus répandus.

Centronics

Il s'agit d'un port parallèle simple d'un octet de largeur, présenté à l'origine par Centronics et largement utilisé maintenant pour les imprimantes. Contrairement au standard RS-232, il fonctionne *toujours* ! Le tableau 10.6 donne la liste des signaux, censés être transmis sur des paires torsadées raccordées par un connecteur à 36 broches. La figure 10.20 montre la synchronisation correspondante.

Les signaux essentiels sont cités dans le premier groupe : D0 à D7, STROBE, ACKNLG, et BUSY. Le signal BUSY est un drapeau, l'imprimante n'est pas occupée quand il est au niveau BAS, c'est-à-dire qu'elle est prête à accepter des données ; la source de données (l'ordinateur) actionne alors les lignes DATA, puis la ligne STROBE (avec les données garanties sur les deux fronts). La ligne BUSY passe alors au niveau haut, puis repasse au niveau bas quand l'imprimante est à nouveau prête à accepter des données. L'ordinateur doit surveiller la ligne BUSY pour savoir quand il peut envoyer un nouvel octet. Le signal ACKNLG (*acknowledge*, accusé de réception), qui est une impulsion et non un niveau peut être utilisé pour déclencher une interruption ; n'essayez pas de l'utiliser à la place de BUSY, parce qu'il peut avoir

disparu avant que vous ne veniez le vérifier, et vous risqueriez de l'attendre jusqu'à Noël.

Il y a plusieurs autres signaux, pour indiquer que l'imprimante est à court de papier (PE) ou qu'elle est débranchée (ERROR ou BUSY) ; l'ordinateur peut initialiser l'imprimante (INIT), demander un saut de page automatique (AUTO FEED XT), ou envoyer un octet pour désactiver l'imprimante (mettre SLCT IN au niveau HAUT, puis envoyer le code ASCII DC3). Remarquez la synchronisation peu exigeante, manifestement fixée pour un appareil lent (mécanique) qui ne peut pas accepter des données sous un fort débit. La plupart des imprimantes ont une mémoire tampon, qui leur permet d'accepter des données à fort débit au début ; cependant, vous ne pouvez envoyer les données qu'à la vitesse moyenne de l'impression. Pour une imprimante à aiguilles, il s'agit de 100 à 300 octets par seconde.

Si vous devez dessiner une interface Centronics à raccorder sur un bus d'ordinateur, le moyen le plus simple est de piloter toutes les lignes de sortie par des données verrouillées au moyen d'entrées/sorties programmées : prévoyez un port pour D0 à D7, et un deuxième pour les lignes restantes (y compris STROBE). Pour les signaux entrants, (BUSY, etc.), ne verrouillez rien, ne leur donnez accès au bus que pour une entrée programmée. Il est élégant d'utiliser ACKNLG pour déclencher une interruption. La figure 10.21 montre l'idée, pour le bus de l'IBM PC. Remarquez que les interruptions sont simples ici, parce que le PC reconnaît les interruptions par front ; utilisez simplement le front montant de l'impulsion

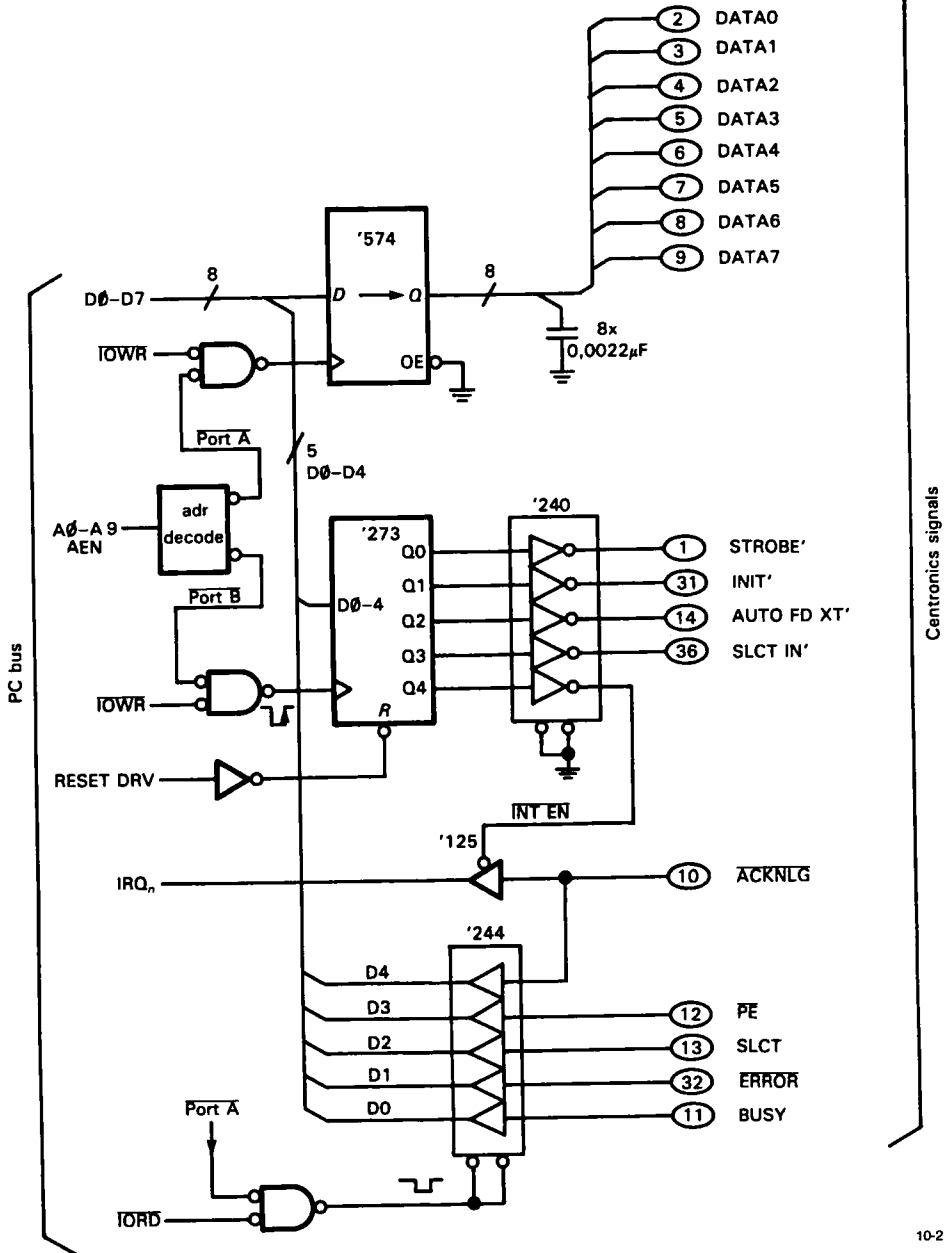


Figure 10.21 - Port Centronics pour PC.

ACKNLG, comme sur le schéma. Nous avons utilisé un des bits des sorties verrouillées pour bloquer la ligne d'interruption, comme indiqué dans les sections 10.9 et 10.11. Remarquez aussi l'utilisation du signal de bus RESET DRV pour relâcher toutes les

sorties (et les interruptions) au moment de la mise sous tension ; c'est pourquoi nous avons choisi l'octuple bascule D de type 273 (à cause de son entrée de remise à zéro).

Programme 10.6

```

; production d'une impulsion par logiciel
; l'adresse du port B Centronics est dans DX
; le bit strobe (D0) est censé être à 1
current DB 0 ; copie du port B conservée ici
0
0
MOV AL,current ; valeur courante de l'octet de commande
AND AL,0FEH ; mettre D0 à 0
OUT DX,AL ; envoyer au port B
OR AL,1 ; mettre D0 à 1
OUT DX,AL ; et le renvoyer
0
0

```

Pour utiliser cette interface, vous actionnez les lignes de commande sélectivement par des écritures en sortie sur le port B, avec les bits appropriés à 1 ou à 0. Avec un dispositif de sortie verrouillé comme celui-ci, vous pouvez changer l'état d'un bit en toute sécurité, sans provoquer d'impulsions transitoires sur les sorties inchangées. À cette fin, conservez en mémoire une copie de l'octet verrouillé à chaque instant, de façon à pouvoir envoyer au port B un octet qui ne comporte qu'un bit modifié (par une opération ET ou OU, suivant les exemples ci-dessous). Pour produire une impulsion $\overline{\text{STROBE}}$ vous devez utiliser le logiciel, puisque l'interface n'a aucun de ces horribles monostables. Le programme 10.6 montre comment vous pouvez appliquer une « impulsion logicielle » à la ligne $\overline{\text{STROBE}}$. Remarquez l'utilisation des ET et OU, pour mettre un bit à 0 ou à 1. Dans cet exemple, nous ne nous sommes pas encombrés avec la mémorisation de l'octet « courant », puisqu'il est inchangé à la fin. Si, au lieu de cela, nous avions modifié (ou laissé modifié) un des autres bits de commande, nous aurions sauvegardé le nouvel octet par une instruction « **MOV current, AL** » à la fin.

Une alternative matérielle à la sauvegarde en mémoire de l'état « courant » consiste à ajouter un port de lecture à l'interface, de façon à pouvoir lire ce qui est mémorisé, par une lecture programmée. L'exemple suivant vous fait découvrir comment.

☞ Exercice 10.6

Imaginez que vous vous sentez plein de tonus et que vous voulez ajouter un port en lecture au circuit d'interface Centronics. Faites un lecture (IN) du port B. Vous devriez être agréablement surpris par le peu de matériel nécessaire.

☞ Exercice 10.7

Maintenant ré-écrivez le programme 10.6, en utilisant votre nouveau port et en supprimant l'utilisation de « current ».

Les ports Centronics sont standard sur presque tous les micro-ordinateurs ; n'hésitez pas à en profiter si vous avez besoin rapidement d'un port parallèle simple. Dans de nombreux cas, mais pas sur tous les PC, le micro-ordinateur vous permet d'utiliser le port parallèle dans les deux sens ; habituellement il suffit d'envoyer un bit de commande pour inverser le sens d'un unique tampon de bus.

SCSI et IPI

Nous avons évoqué dans la section 10.16 des interfaces parallèles pour le raccordement aux micro-ordinateurs de disques et d'autres périphériques à hautes performances. Le bus SCSI (*Small Computer System Interface*) est une interface parallèle à huit bits, par câble, avec dialogue et des protocoles pour la gestion d'hôtes et de périphériques multiples. Il possède des modes synchrones et asynchrones et des protocoles logiciels définis. Vous pouvez trouver des cartes d'interface SCSI pour la plupart des bus

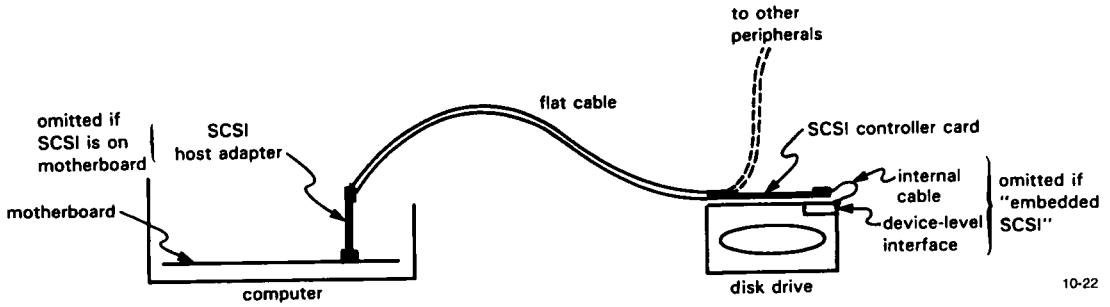


Figure 10.22 - Bus SCSI avec un seul périphérique.

d'ordinateurs, y compris VME et les Multibus I et II ; vous connectez ensuite ces « adaptateurs hôtes » aux cartes « contrôleur » des périphériques par un bus SCSI en câble plat (figure 10.22). La carte « contrôleur » est souvent intégrée au périphérique lui-même (par exemple incorporée au lecteur de disque), elle communique avec le lecteur par une interface particulière, comme ST-506/412, ESDI ou SMD.

Le bus SCSI présente l'avantage de rendre effectivement tous les micro-ordinateurs compatibles avec tous les périphériques. Tout le monde se précipite sur le SCSI, et les nouvelles conceptions de micro-ordinateurs l'incorporent sur la carte mère. Du côté des périphériques, les fabricants éliminent la carte contrôleur en se dirigeant vers l'architecture « SCSI intégrée », dans laquelle le bus SCSI devient l'interface au niveau de l'appareil. En d'autres termes, il ne vous reste qu'à installer un câble entre la carte mère et le lecteur de disque. Le bus SCSI supporte des débits de données de 1,5 Mo/s (asynchrone) ou de 4 Mo/s (synchrone), avec des longueurs de câble de 20 pieds (asymétrique) ou de 80 pieds (différentiel).

Le bus SCSI est trop compliqué et nous avons trop peu de place pour définir tous les signaux, les modes, les protocoles de commandes et les possibilités d'interfaçage. Cependant, comme il est extrêmement répandu, il existe des interfaces intégrées dans un seul circuit (par exemple les séries NCR 5380, Western Digital 33C90 et d'autres de Fujitsu, Ferranti, etc.) pour vous faciliter la vie.

Le bus SCSI fonctionne bien avec les disques de la génération présente, mais l'industrie envisage un bus à 16 bits pour accélérer le transfert de données. C'est

pourquoi l'interface IPI (*Intelligent Peripheral Interface*) pourrait être prochainement à l'ordre du jour. Le bus IPI travaille sur 16 bits en parallèle avec un débit de 10 Mo/s (transfert à 5 MHz) ; comme le SCSI, il fonctionne avec des hôtes et des périphériques multiples. Les disques durs sont devenus de plus en plus denses et de plus en plus rapides ces derniers temps ; du fait des vitesses de transfert de plus en plus élevées, le monde se dirige rapidement vers des interfaces universelles (SCSI et IPI) intégrées aux lecteurs. Dans quelques années, vous ne verrez probablement plus d'autre format.

◇ **IEEE-488 (GPIB, HP-IB)**

Quand les premiers appareils de laboratoire sont apparus avec des sorties de données à l'arrière, chaque fabricant travaillait pour lui. Il y avait presque autant de protocoles d'interface que d'appareils, avec des modes sériels et parallèles, des polarités négatives et positives, et toutes sortes de dialogues dingues. Quel tohu-bohu ! Nous nous rappelons précisément la conception d'un afficheur numérique géant (six pieds de haut) pour les salles de cours de Harvard : il avait un circuit d'entrée pour chacun des appareils que nous possédions !

Hewlett-Packard décida au milieu des années 1960 de mettre fin à cette folie en définissant une interface universelle d'appareils de mesure. Ils l'appelèrent modestement HP-IB (*Hewlett-Packard Interface Bus*) et l'installèrent d'office, sans autre option, sur tous les nouveaux appareils. Elle accueille un maximum de quinze appareils sur un simple bus en câble de 20 mètres de longueur, avec un connecteur astucieux que vous pouvez enficher à n'importe quel nœud. Le

protocole du bus HPIB est parallèle sur un octet avec dialogue, il permet un débit de 1 Mo/s ; il comporte des commandes logicielles pour permettre à n'importe quel appareil connecté de devenir émetteur (« parleur ») et n'importe quelle combinaison des autres appareils en récepteurs (« écouteurs »). Un régisseur (*dictator*) dit à tout le monde ce qu'il a à faire.

Le bus HPIB fonctionne si bien que l'IEEE a mis sur pied un comité de standardisation pour le rendre officiel. Le standard qui en est résulté s'appelle IEEE-488-1975/ANSI MC1.1 ; tout le monde sauf HP l'appelle GPIB (*General Purpose Interface Bus*, bus à usage général) ou « bus 488 ». Il est devenu l'interface universelle des appareils de laboratoire. Les appareils de tous les fabricants peuvent être reliés ensemble sur le même GPIB, avec un micro-ordinateur (ou un calculateur spécialisé) qui donne les ordres. Par exemple, vous pouvez régler la fréquence, la forme d'onde et l'amplitude d'un synthétiseur de fréquence, puis relever des tensions mesurées sur la même expérience ou le même processus.

10.21 Réseaux locaux

Dans les temps préhistoriques, le traitement informatique était fait par « lots » sur de gros systèmes centralisés. Ils étaient puissants (plus lents que le moins puissant des ordinateurs personnels actuels, avec une toute petite fraction de la mémoire) et chers (d'un prix comparable à celui des super-calculateurs d'aujourd'hui). Vous perforiez votre programme sur des jeux de cartes, puis vous lanciez votre travail. Avec un peu de chance, votre programme « se plantait » avant la fin de la journée et vous pouviez relancer votre travail le lendemain matin pour trouver la bogue suivante.

De nos jours, nous sommes gâtés avec des puissances incroyables sur le coin du bureau, des disques rapides, des affichages magnifiques. Nous en voulons plus. Nous voulons pouvoir échanger des fichiers avec le type de l'autre bout de la salle sans quitter notre fauteuil. Nous voulons un accès instantané aux bases de données de tout le monde, aux imprimantes et aux

périphériques spécialisés. Le moyen d'obtenir tout cela est le réseau, aussi bien les réseaux mondiaux comme BITNET, DECNET, INTERNET que les réseaux locaux comme Ethernet et LocalTalk.

Le domaine des réseaux est encore naissant, la décennie qui vient apportera des changements spectaculaires. Quelques tendances se font jour, cependant, et il est bon de décrire quelques types de réseaux locaux (*LAN, Local Area Network*)

CSMA/CD (Ethernet)

Ethernet est le prototype du réseau « à détection de porteuse, accès multiple, détection de collision » (*Carrier-Sense Multiple Access/Collision Detection CSMA/CD*). Il utilise une ligne coaxiale pour convoier des signaux à 10 Mbits/s au destinataire désigné. Un message Ethernet est envoyé en « paquets », avec un préambule et une correction d'erreurs. Le protocole d'émission se déroule comme suit : a) attendre jusqu'à ce que vous ne voyiez plus d'activité sur le réseau ; b) commencer à émettre votre paquet (voir ci-dessous) ; c) pendant l'émission, surveiller en même temps les interférences (« collision ») ; d) (i) tant que la voie est libre, continuer d'envoyer le message, mais (ii) si vous détectez une interférence, brouillez volontairement le réseau (pour être sûr que tous les autres voient la collision !), puis cessez votre émission, attendez un certain temps, et essayez à nouveau ; attendez un temps plus long après chaque échec.

Les messages Ethernet sont organisés en paquets relativement courts (environ 1 Ko au maximum), chacun comporte un en-tête (pour identifier l'expéditeur et le destinataire), quelques octets qui indiquent la longueur du paquet, le type et le numéro d'ordre, le groupe de données elles-mêmes, et finalement un « somme de contrôle à redondance cyclique » (*CRC, Cyclic Redundancy Checksum*), qui permet au destinataire de vérifier que la transmission s'est faite sans erreur. Remarquez qu'une collision ne peut se produire que pendant le début de l'émission d'un paquet, puisque [par la règle a) ci-dessus] une transmission en cours depuis deux fois le temps de circulation du réseau ne sera pas perturbée.

Ethernet a été inventé par Xerox, il est largement utilisé. Sa bande passante est suffisante pour la plupart des réseaux locaux ; ses performances se dégradent progressivement en usage intensif, à cause du protocole de répétition des tentatives à intervalles aléatoires. Vous pouvez trouver des contrôleurs Ethernet pour la plupart des machines sérieuses (VAX, IBM PC, etc.) et la plupart des bus (Multibus, VME) ; c'est le réseau officiel des stations de travail répandues NeXT et Sun. Un réseau Ethernet peut atteindre un à deux kilomètres par segment, avec un ou deux répéteurs ; vous pouvez aussi avoir des « ponts » par fibres optiques sur de plus grandes distances. Un certain nombre d'ordinateurs de bureau peuvent partager un « serveur » multi-ports RS-232, relié comme un nœud au coaxial Ethernet. Les serveurs peuvent aussi se raccorder à des ressources partagées comme des imprimantes ou de gros disques.

Réseaux Token-ring

Un réseau Token-ring comporte une série de nœuds reliés en anneau. Les collisions ne sont pas autorisées ici, voici les règles du jeu : imaginez un objet qu'on appelle le jeton (*token*) ; quiconque le possède est libre d'envoyer des messages, alors que les autres ne peuvent qu'écouter. Dans un anneau à jeton, le jeton est une sorte de message court qui peut être passé au suivant dès que le possesseur en a terminé. À un instant donné, un nœud possède le jeton et peut émettre des messages. Comme avec Ethernet (et tout autre réseau sensé), les messages sont mis en paquets, souvent au format SDLC (*Synchronous Data Link Control* : un paquet = drapeau + adresse + en-tête + message + somme de contrôle + drapeau). Les paquets de messages circulent autour de l'anneau jusqu'à ce que le destinataire désigné les reçoive. Quand l'émetteur a fini par envoyer la totalité du message (normalement de nombreux paquets), il envoie le jeton. Le jeton circule jusqu'à ce qu'un autre nœud, qui voudrait envoyer un message, l'avale et en devienne le nouveau détenteur.

LocalTalk

Le réseau LocalTalk (anciennement AppleTalk) est un réseau à collisions simplifié conçu par (devinez...) Apple Computer. Il s'agit d'un réseau linéaire et non

d'un anneau. Un nœud peut émettre pendant que tous les autres écoutent. Le câble est une simple paire différentielle, avec des signaux RS-422 couplés par transformateur à chaque nœud. Le format des paquets est SDLC. La longueur maximale du réseau est de 1000 pieds, avec un maximum de 32 nœuds connectés. La bande passante est de 230,4 kbits/s. Une variante compatible, connue sous le nom de PhoneNET (Farallon Computing Inc.), utilise les lignes et les prises téléphoniques standard et annonce un fonctionnement jusqu'à 4000 pieds.

Le protocole est similaire à celui d'Ethernet, mais plus simple : si vous ne constatez pas d'activité sur le réseau, vous pouvez envoyer un paquet. Le matériel du réseau n'essaie pas de détecter les collisions ; il ne transmet au niveau logiciel supérieur que les paquets dont la somme de contrôle est juste. En général, une collision étouffe les paquets en collision en faussant leurs sommes de contrôle ; de ce fait, le logiciel n'en a jamais connaissance. C'est l'affaire du logiciel que de le détecter : par exemple, l'émetteur peut attendre une réponse ; s'il ne la reçoit pas après un moment, il essaie à nouveau en lançant un message identique. Le réseau LocalTalk est du type « CSMA/CA » (le CA signifie *Collision Avoidance*, par opposition au *Collision Detection* d'Ethernet).

LocalTalk a des protocoles définis pour le partage des fichiers et des ressources (imprimantes, modems, etc.), et une méthode de dénomination des appareils connectés au réseau. Vous pouvez trouver des interfaces LocalTalk pour des ordinateurs autres que ceux d'Apple, ce qui vous permet de transporter des fichiers entre des MacIntosh, des compatibles IBM, des machines UNIX, et de partager des ressources comme des imprimantes à laser.

10.22 ◊ Exemple d'interface :

compactage des données par le matériel

Si tous vos appareils de mesure se raccordent à une interface standard (GPIB par exemple), vous êtes en grande forme : achetez simplement la carte d'interface qui convient à votre ordinateur, quelques câbles, reliez les choses ensemble et embauchez un programmeur. Cela ne demande pas de génie, seulement un peu d'argent. Cependant, comme ce chapitre traite

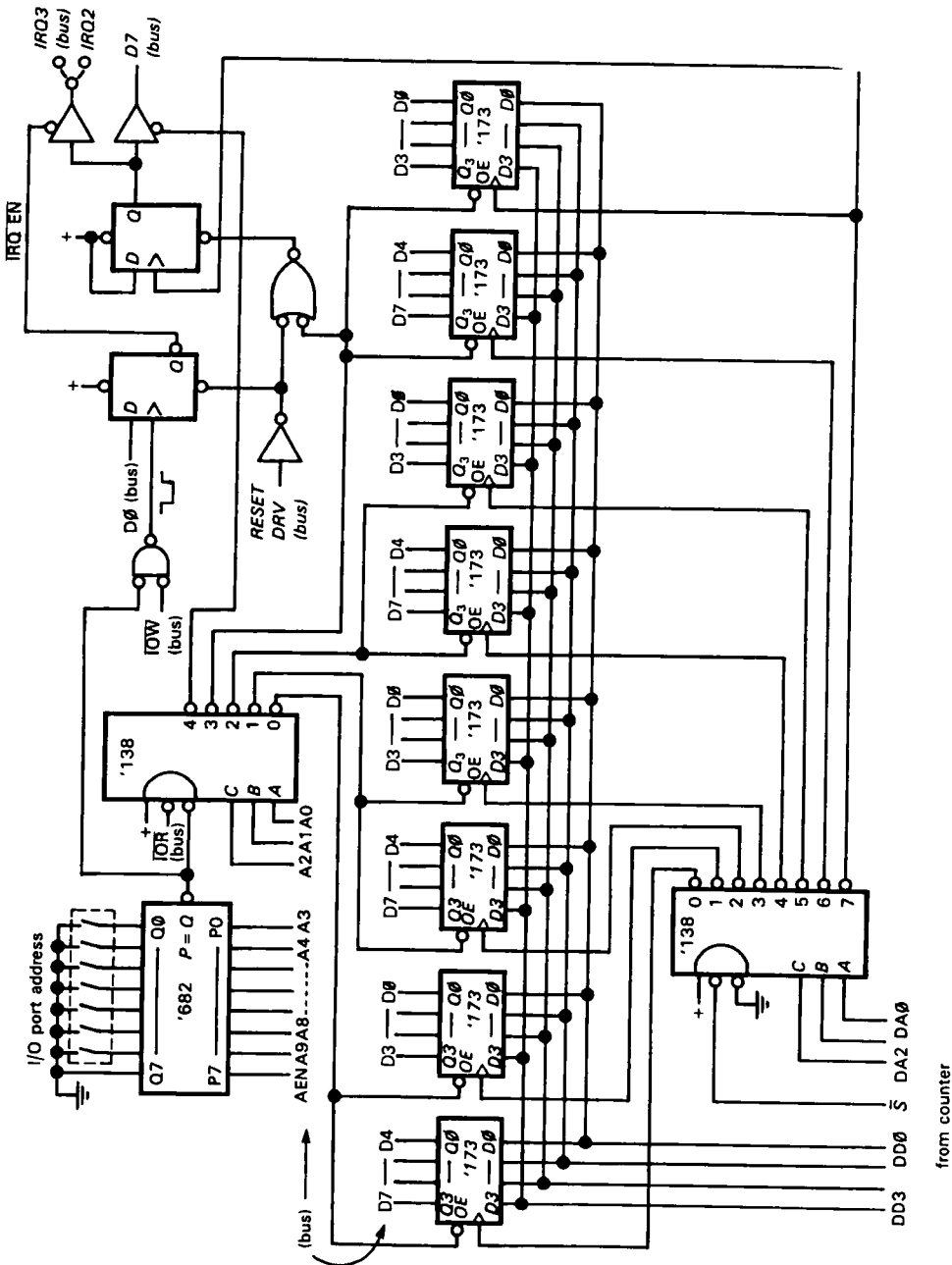


Figure 10.23 - Interface d'acquisition de caractères sériels.

10. Micro-ordinateurs

des interfaces, vous voudrez peut-être le conclure avec un exemple complet de conception.

Si vous êtes comme nous, vous ne jetez pas tous vos appareils de mesure en état de marche dès que quelque chose de nouveau apparaît. Quelques appareils de mesure valables ont été construits avant l'avènement du GPIB ; vous pouvez leur donner une nouvelle vie en mitonnant une interface entre eux et l'ordinateur de votre laboratoire. Comme exemple, un compteur-fréquence-mètre à huit chiffres avec affichage multiplexé possède probablement une sortie sur le panneau arrière, qui vous donne un chiffre après l'autre (chiffres en série, segments en parallèle), codé en DCB (ou BCD, *Binary Coded Decimal*) sur quatre bits, probablement au rythme du rafraîchissement de l'affichage interne. Vous n'avez aucun moyen d'action sur la synchronisation ; chaque chiffre valide, avec ses trois bits de position, est signalé par une impulsion de scrutation. Un appareil de ce genre utilise probablement des niveaux de sortie *TTL*.

La figure 10.23 montre comment réaliser l'interface entre un tel appareil et un IBM PC. Il s'agit d'une interface complète, avec un drapeau d'état, interruption et une adresse de port d'entrée/sortie réglable. L'action commence en bas à gauche, où le compteur s'occupe à débiter les chiffres, leur adresse (0 à 7) et une impulsion de scrutation (*STROBE*) quand les données sont valides. Le compteur va du chiffre le moins significatif (LSB) au chiffre le plus significatif (MSB), donc un cycle se termine avec la réception du chiffre de rang le plus élevé (chiffre 7). Les huit registres 173 (bascules D à quatre bits avec sorties à trois états) verrouillent les chiffres successifs ; ils sont attaqués en parallèle, leur verrouillage est commandé séparément par l'adresse de chiffre décodée. Remarquez l'utilisation d'un décodeur 1 parmi 8 de type 138, cadencé par \overline{IOR} , pour produire les signaux de commande des chiffres à partir de l'adresse et de l'impulsion de scrutation.

La sortie du compteur est donc verrouillée dans les huit registres à quatre bits, avec les sorties connectées en quatre groupes de deux chiffres (sur un octet chacun). Le PC peut lire les huit chiffres en quatre lectures d'un octet, par une commande **IN**, aux quatre adresses successives du port d'entrée/sortie (la

première est fixée par les mini-interrupteurs). En fait, cela peut se passer plus rapidement par la lecture d'un registre à 16 bits (en faisant **IN AX, DX**) au lieu de **IN AL, DX**, qui effectue la lecture de deux octets à des adresses consécutives du port d'E/S.

Remarquez le principe simple du décodage d'adresse : un octuple comparateur 682 délivre une sortie BASSE quand les sept bits de poids fort de l'adresse correspondent aux mini-interrupteurs (et que l'empêcheur de décodage en rond AEN est BAS) ; cette adresse de base valide le décodeur 1 parmi 8 de type 138, cadencé par \overline{IOR} , qui décode les trois bits de poids faible pour produire les impulsions individuelles **IN** correspondant aux adresses successives du port. Cette méthode de décodage est courante, puisque vous attribuez habituellement quelques adresses successives à un port d'E/S.

Le drapeau d'état est levé quand le dernier chiffre de chaque groupe est reçu du compteur ; il peut être lu par un instruction **IN** à l'adresse PORT+4 (PORT est l'adresse fixée par les mini-interrupteurs). Le drapeau est abaissé quand l'unité centrale lit le dernier octet de données (le plus significatif) à l'adresse PORT+3. Cette interface prévoit aussi les interruptions, sur IRQ2 ou IRQ3 suivant la position du cavalier ; l'interruption est autorisée par l'écriture d'un 1 à l'adresse PORT, et bloquée par l'écriture d'un 0 ; remarquez le décodage d'adresse paresseux que nous avons utilisé pour **OUT**, en économisant une porte. Par esprit civique, le drapeau d'état et l'autorisation d'interrompre sont mis à zéro à la mise sous tension.

Cette interface est un exemple de « compactage des données » (*packing data*), un procédé dans lequel plusieurs nombres sont bourrés dans un seul mot informatique. Si les « nombres » se trouvent constitués de bits uniques, vous pouvez en grouper seize dans un mot de deux octets. Ce n'est pas aussi fou que cela semble : dans le traitement numérique de signaux, vous traiterez quelquefois des formes d'ondes échantillonnées périodiquement (que vous pouvez considérer comme des conversions analogique/numérique sur un bit) ; pour obtenir le plus fort débit d'entrée/sortie, vous pouvez les grouper matériellement et les lire comme des mots de la largeur du bus. Naturellement, si la vitesse n'est pas

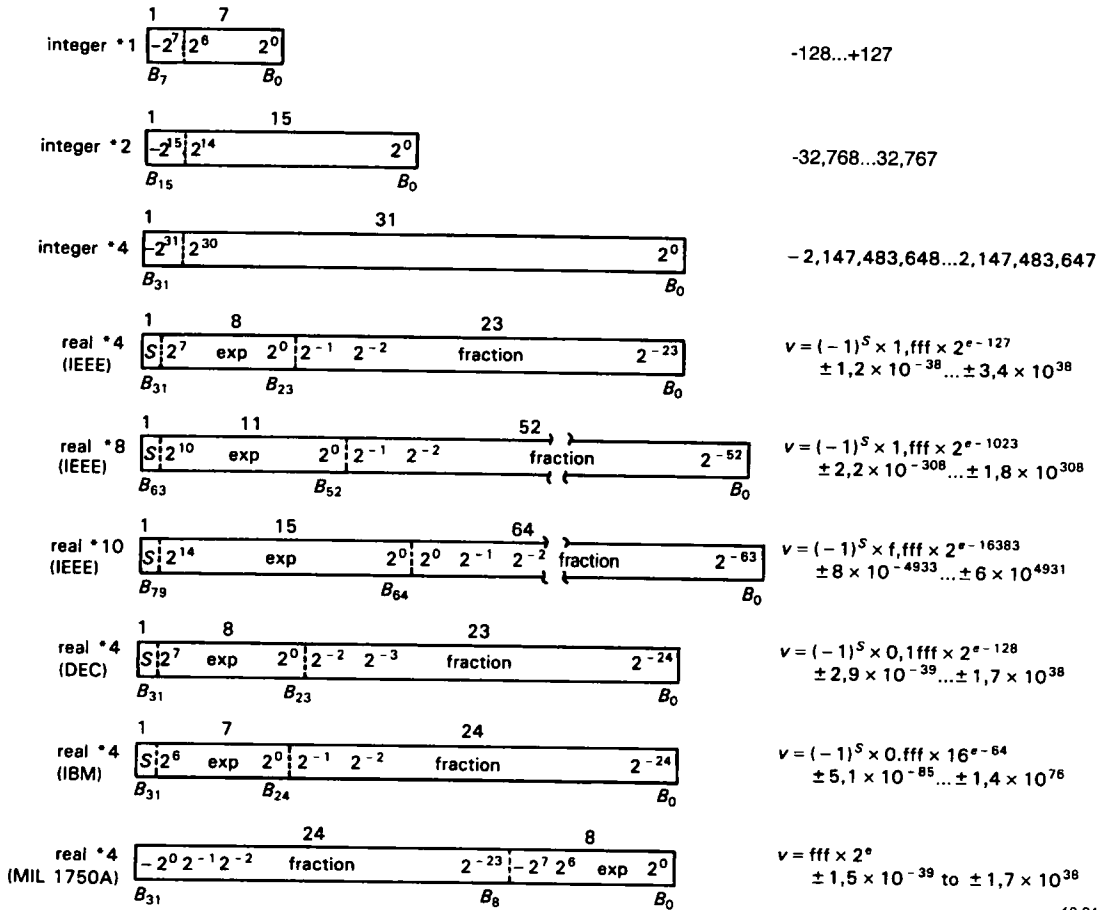


Figure 10.24 - Formats de nombres.

importante, le chose la plus simple à faire est de lire les données avec le minimum de matériel puis de les grouper et de les convertir avec le logiciel. Dans l'exemple précédent, vous pouvez verrouiller et transférer à l'unité centrale un chiffre à la fois, si vous êtes sûr que le temps de latence de l'ordinateur est suffisamment court pour qu'aucun chiffre ne soit perdu.

Exercice 10.8

Modifiez le circuit de l'interface de telle façon que la ligne d'interruption utilisée soit *programmable* : envoyez 01_H sur le port pour autoriser les interruptions sur $IRQ2$, ou 02_H pour les autoriser sur $IRQ3$; l'une et l'autre seront bloquées par l'envoi de 0 sur le port, de même qu'à la mise sous tension.

Une remarque pratique au sujet de cette interface : en général il vaut mieux éviter de charger excessivement

les lignes de bus. Notre circuit relie chaque ligne D_n aux sorties de quatre registres 173 à trois états, ce qui représente une charge capacitive excessive. Bien que notre circuit ait des chances de fonctionner correctement, il se peut qu'il limite le nombre de cartes supplémentaires, en particulier si les autres font la même faute. Dans cet exemple, un simple tampon à trois états 244, intercalé entre les sorties $D0$ à $D7$ et le bus de données du PC, serait une bonne solution. Il serait activé par le résultat de l'opération ET entre l'adresse de port décodée et le signal \overline{IOR} .

10.23 Formats des nombres

Dans l'exemple précédent, les octets (ou mots) lus par l'ordinateur ne sont pas dans le format binaire interne ; il s'agit en fait de nombres décimaux DCB, groupés en octets de deux chiffres (ou en mots de

quatre chiffres). Pour faire des calculs sensés, il vaut mieux les convertir en entiers ou en nombres à virgule flottante (bien qu'il existe des opérations avec « ajustement décimal » qui permettent les calculs arithmétiques directement sur des nombres en DCB compacté). Voyons les formats de nombres utilisés dans les ordinateurs (figure 10.24), un sujet que nous avons effleuré au début du chapitre 8.

Entiers

Les entiers signés sont toujours représentés en complément à 2, sur un, deux ou quatre octets. Ainsi, le bit de poids fort (MSB) indique le signe, même si la représentation en complément à 2 n'est pas identique à la représentation signe/module (par exemple, -1 est représenté par 11111111, et non 10000001 ; voyez la section 8.3) Vous pouvez considérer le complément à 2 comme un binaire décalé avec le bit de poids fort inversé ; ou bien comme un entier avec les valeurs de bit représentées par la figure. Beaucoup d'ordinateurs vous permettent de déclarer des variables comme des entiers *sans signe*, en plus des entiers signés en complément à 2. Un entier sans signe sur deux octets peut prendre toute valeur comprise entre 0 et 65535.

Nombres à virgule flottante

Les nombres à virgule flottante, ou réels, ont habituellement 32 bits (« simple précision ») ou 64 bits (« double précision »), avec un format supplémentaire sur 80 bits, utilisé parfois pour les résultats intermédiaires des calculs. Malheureusement, plusieurs représentations sont d'usage courant. Le plus répandu est le dernier-né des standards IEEE (connu officiellement sous le nom de ANSI/IEEE Std 754-1985), il est utilisé par presque tous les co-processeurs arithmétiques (y compris les 80387 d'Intel, 68881 de Motorola et les jeux de circuits intégrés d'AMD, Weitek, etc.), il est donc universel dans les micro-ordinateurs qui acceptent ces jeux de circuits intégrés (y compris l'IBM PC).

La figure 10.24 montre les formats IEEE 32 bits et 64 bits. Le format en simple précision sur 32 bits comporte 1 bit de signe, 8 bits d'exposant et 23 bits de mantisse. L'exposant indique par quelle puissance de deux la mantisse doit être multipliée. L'exposant

est « polarisé » ou décalé par l'addition de 127, ce qui fait que le champ exposant égal à 01111111 correspond à 0 ; la valeur de l'exposant peut donc aller de -127 à $+128$. La mantisse elle-même utilise une astuce intéressante, inventée par DEC pour le format maison de virgule flottante. Un nombre binaire en virgule flottante peut toujours être écrit sous la forme $f.fff \times 2^e$; $f.fff$ est la mantisse (en base 2), e est l'exposant (puissance de 2). Pour augmenter la précision fournie par un nombre donné de bits de mantisse, vous la « normalisez » en la décalant à gauche jusqu'à ce que le bit de poids fort ne soit plus nul (et en décrémentant l'exposant au fur et à mesure) ; la mantisse prend alors la forme $1.fff \times 2^e$. Maintenant, voici le truc du « bit caché » : puisque le premier bit de la mantisse normalisée est toujours à 1, il est redondant et inutile de l'afficher ; vous n'écrivez pas le nombre sous la forme $1.fff$, mais simplement fff , le 1 du début est sous-entendu. Le nombre résultant gagne un bit de précision, la plage va de $\pm 1,2 \times 10^{-38}$ à $\pm 3,4 \times 10^{38}$.

Exercice 10.9

Montrez que la plage des nombres normalisés en virgule flottante est égale à ce qui est indiqué, en déterminant le plus grand et le plus petit nombres.

Le format IEEE en double précision est similaire, mais avec la précision de la mantisse plus que doublée (avec 29 bits supplémentaires) et l'exposant renforcé de 3 bits supplémentaires. La gamme des nombres est telle que représentée sur la figure. Il existe aussi un énorme format à « précision étendue » de 80 bits. Le format IEEE autorise aussi les nombres non normalisés, pour allonger la gamme par le bas (aux dépens de la précision) ; ces nombres « dénormalisés » atteignent $\pm 1,4 \times 10^{-45}$. Le standard définit aussi le zéro ($e = fff = 0$; il y a donc deux zéros : -0 et $+0$), l'infini ($e = \text{tout à } 1, fff = 0$; donc deux signes), et une curieuse classe de quantités réservées connues officiellement comme NAN (*Not A Number*, pas un nombre).

L'autre format important des nombres en virgule flottante dans les micro-ordinateurs est celui de DEC, utilisé dans les ordinateurs MicroVax et LSI-11 (et leurs ancêtres, les mini-ordinateurs VAX et PDP-11). Il est très proche du standard IEEE, avec le même

nombre de bits d'exposant et de mantisse (y compris le bit caché) pour les nombres en simple précision. En fait, les seules différences sont le décalage de l'exposant (128 au lieu de 127) et le fait que la mantisse n'a pas de chiffre avant la virgule ; elle est de la forme .1fff (avec le 1 caché). DEC ne définit qu'un zéro (tous les bits à 0) et n'autorise pas les nombres non normalisés ni l'infini ; il y a cependant des homologues du NAN de l'IEEE. DEC a aussi un format en double précision sur 64 bits.

Les deux derniers formats de la figure 10.24 sont utilisés dans de grosses machines ou des ordinateurs à usage spécial. Le format « IBM » a été utilisé quelque temps dans les gros systèmes IBM et même dans les micro-ordinateurs de la série Nova de Data General. L'exposant décalé sur 7 bits indique une puissance de 16, au lieu de 2, ce qui donne une plus grande plage d'exposants. La mantisse peut donc avoir jusqu'à trois bits nuls en tête ; c'est-à-dire qu'une fraction normalisée a un chiffre hexadécimal non nul en tête.

Exercice 10.10

Pour comprendre la signification de cette dernière affirmation, écrivez la représentation IBM du nombre 1,0. Écrivez maintenant le nombre immédiatement inférieur qui peut être représenté dans ce format.

Par le choix de la taille de l'exposant, le format IBM sacrifie une partie de la précision au profit de la plage dynamique. De plus, la précision varie quelque peu d'un nombre à l'autre, du fait du nombre variable de zéros binaires en tête ; ce phénomène est connu sous le nom d'« oscillation ». le format IBM n'a pas d'infini ni de NAN, et seulement un zéro (tous les bits à 0) ; il ne permet pas les nombres non normalisés. IBM possède aussi un format en double précision sur 64 bits.

Le dernier format de la figure 10.24 est le MIL-STD-1750A, utilisé dans les systèmes militaires. Il est inhabituel parce qu'il s'écarte de la convention signe/module des formats précédents, en utilisant le complément à 2 autant pour l'exposant que pour la mantisse. (En fait, les formats précédents sont décrits plus exactement par signe/module de la mantisse avec

exposant binaire décalé.) Il ne connaît pas d'infini, de NAN, ni de nombre non normalisé ; il possède, lui aussi, une version à double précision.

Nombre, stockage en mémoire

Les concepteurs de microprocesseurs aiment exprimer leur personnalité en stockant les nombres en mémoire dans un ordre particulier. Les 8086 (donc les IBM PC et compatibles) stockent les nombres en commençant par l'octet le moins significatif dans l'emplacement de mémoire le plus bas ; le 68 000 fait exactement le contraire. Bonne chance !

Conversion des données d'entrée/sortie

Nous avons fait un détour pour étudier les formats de nombres dans le contexte de notre interface avec ses nombres en format DCB compacté. Quel est le meilleur moyen de traiter les données que vous recueillerez au moyen de cette interface ? Suivant le type des données d'entrée, le nombre d'octets significatifs, sa plage de variation, etc., il peut être préférable de les convertir en virgule flottante (pour un plus grande plage dynamique) ou en entiers (pour une meilleure résolution) ou de les soumettre à tout autre traitement numérique (par exemple, prendre l'écart par rapport à une valeur moyenne, ou la différence entre deux données successives). Cela peut se faire dans le « pilote » logiciel de l'interface, la section de programme que vous aurez écrite pour gérer le flux réel des entrées et sorties de données. Dans ce sens, le logiciel ne peut pas être optimisé sans une bonne compréhension du matériel et de la signification des données. Voilà une autre bonne raison d'apprendre à vous y retrouver dans le monde merveilleux du côté matériel de l'électronique informatique !

The first part of the report deals with the general situation of the country and the progress of the war. It is a very interesting and detailed account of the events of the year, and is written in a clear and concise style. The author has done a great deal of research, and his information is very accurate. The report is a valuable contribution to the history of the war, and is well worth reading.

The second part of the report deals with the military operations of the year. It is a very detailed and accurate account of the events of the year, and is written in a clear and concise style. The author has done a great deal of research, and his information is very accurate. The report is a valuable contribution to the history of the war, and is well worth reading.

The third part of the report deals with the political and diplomatic situation of the country. It is a very detailed and accurate account of the events of the year, and is written in a clear and concise style. The author has done a great deal of research, and his information is very accurate. The report is a valuable contribution to the history of the war, and is well worth reading.

The first part of the report deals with the general situation of the country and the progress of the war. It is a very interesting and detailed account of the events of the year, and is written in a clear and concise style. The author has done a great deal of research, and his information is very accurate. The report is a valuable contribution to the history of the war, and is well worth reading.

The second part of the report deals with the military operations of the year. It is a very detailed and accurate account of the events of the year, and is written in a clear and concise style. The author has done a great deal of research, and his information is very accurate. The report is a valuable contribution to the history of the war, and is well worth reading.

The third part of the report deals with the political and diplomatic situation of the country. It is a very detailed and accurate account of the events of the year, and is written in a clear and concise style. The author has done a great deal of research, and his information is very accurate. The report is a valuable contribution to the history of the war, and is well worth reading.

11 MICROPROCESSEURS

Les micro-ordinateurs que nous avons étudiés dans le chapitre précédent sont des systèmes de calcul autonomes construits autour d'un microprocesseur ; ils comportent en général une mémoire de masse (disques), un affichage, des imprimantes, et peut-être une possibilité de fonctionner en réseau. Ils sont fournis complets avec un terminal, de la mémoire et des ports d'entrées/sorties ; des cartes d'extension enfichables vous permettent d'augmenter leurs capacités d'origine. Ce sont des machines merveilleuses pour le calcul, le traitement de texte, la conception assistée par ordinateur (CAO) et même la fabrication assistée par ordinateur (FAO). Des extensions matérielles disponibles dans le commerce vous permettent de les utiliser pour programmer des composants logiques, de les transformer en analyseurs logiques, ou encore de les utiliser comme organes de communication avec toutes sortes d'outils de conception.

Pour égaler la puissance d'un micro-ordinateur dans les appareils de mesure et les systèmes que vous concevez, il suffit d'incorporer un microprocesseur et un peu de circuits périphériques. Dans cette sorte d'application spécialisée [N.d.T. : Dans le texte original anglais, l'auteur met lui-même entre guillemets le *dedicated* qui a donné le haïssable « dédié » des cuisines.], le processeur exécute un programme que vous avez « grillé » dans une ROM (microprogramme) ; généralement, il n'y a pas de mémoire de masse (disque ou bande), ni de terminal, etc. Extérieurement, l'appareil peut sembler parfaitement ordinaire, bien qu'un clavier révèle souvent son quotient intellectuel supérieur.

Les appareils organisés autour de microprocesseurs fonctionnent généralement mieux et à moindre coût que des appareils équivalents réalisés en circuits logiques discrets. De plus, les modifications et les améliorations se résument souvent à l'écriture d'un nouveau microprogramme. Par conséquent, aucun concepteur sérieux ne peut se permettre d'ignorer des composants aux possibilités aussi variées ; s'il fallait une raison de plus, nous pourrions souligner que travailler avec des microprocesseurs est un plaisir ; les

utiliser dans un appareil vous donne un sentiment exaltant de puissance.

Quand les microprocesseurs sont incorporés dans un appareil comme composants spécialisés, le concepteur doit jouer un plus grand rôle dans la conception et la programmation qu'il ne le ferait dans un système à micro-ordinateur. En particulier, la conception avec des microprocesseurs comporte des tâches comme le choix du type de mémoire (RAM statique ou dynamique, EPROM, EEPROM) et de sa position dans l'« espace mémoire », le choix de la forme des entrées/sorties (y compris celui du matériel d'E/S, construit à partir de circuits intégrés à échelle moyenne comme celui qui est étudié dans les chapitres 8 et 9, ou avec des circuits périphériques spéciaux intégrés à grande échelle), l'écriture et la mise au point du logiciel adéquat (microprogramme) dans le contexte de l'appareil qu'il pilote. En général, les concepteurs d'appareils à microprocesseurs doivent avoir, pour réussir, une connaissance solide des techniques du matériel, autant que du langage assembleur.

La plupart des notions d'interface de bus et de programmation que nous avons présentées dans le chapitre précédent au sujet des micro-ordinateurs sont applicables directement aux microprocesseurs spécialisés ; ce chapitre suppose que le contenu du chapitre 10 est connu du lecteur. Nous commencerons ici par l'examen d'un petit microprocesseur avec un jeu d'instructions élégant, le 68008 Motorola ; il s'agit en réalité d'un microprocesseur à 32 bits (le 68000) avec un bus de données extérieur de 8 bits. Après avoir étudié son architecture et son jeu d'instructions, nous prendrons l'exemple d'un projet complet : un « moyenneur » de signal analogique, avec son affichage XY, des ports numériques sériels et parallèles, et quelques autres friandises. Un système à microprocesseur n'est pas complet sans logiciel, nous montrerons donc la programmation nécessaire pour cet exemple. En cours de route, nous aurons eu à utiliser des périphériques intégrés à grande échelle et des circuits intégrés de mémoire, nous aurons donné quelques conseils à leur sujet. Le chapitre continuera

11. MICROPROCESSEURS

par un exposé sur la synchronisation, les bus de données, et d'autres processeurs répandus, y compris les « microcontrôleurs » à grande intégration. Enfin, nous reviendrons en arrière pour envisager le processus général de la conception électronique avec les microprocesseurs, les outils de « développement », les cartes d'évaluation et les « émulateurs ».

APERÇU DÉTAILLÉ DU 68008

L'abondance des différents types de microprocesseurs peut poser un vrai problème pour le concepteur de circuits. L'incompatibilité entre les microprocesseurs différents, autant dans leur réalisation matérielle (lignes de signaux, protocole d'interface, etc.) que dans leur jeu d'instructions, est la règle dans le monde de la micro-informatique. Plutôt que de tenter de choisir exactement le meilleur type de microprocesseur pour chaque travail, il est peut-être préférable de miser sur un microprocesseur suffisamment bon, de construire un bon système de développement et d'en acquérir la maîtrise. C'est vrai surtout si vous considérez que, dans les systèmes à microprocesseur, la mise au point du logiciel représente souvent des coûts et des efforts qui dépassent de loin ceux de la mise au point du matériel.

Dans ce chapitre, nous nous attacherons surtout au 68008 Motorola, un « petit » membre de la famille élégante et répandue des processeurs 68000, utilisés dans les micro-ordinateurs comme les MacIntosh, NeXT, Sun et Apollo. Pour l'essentiel, il est identique au 68000 (bus de données à 16 bits, bus d'adresses à 24 bits), mais il est logé dans un boîtier DIP à 48 broches, avec un bus de données à 8 bits et un bus d'adresses à 20 bits. Il exécute exactement le même code que le 68000 ; la taille réduite du bus de données est invisible pour l'utilisateur.

11.1 Registres, mémoire et entrées/sorties

Registres

La figure 11.1 montre les registres internes du 68000 (nous dirons « 68000 » pour désigner les caractéristiques communes au 68000 et au 68008). Il y a 8 registres de données et 7 registres d'adresse, tous totalement à usage général ; ceci contraste avec le

8086, dans lequel **AX (AL)** doit impérativement être utilisé pour les entrées/sorties, **DX** pour l'adressage des ports, etc. Les registres de données peuvent contenir des octets (8 bits), des mots (16 bits) ou des « longs » (32 bits), avec le type de données spécifié dans l'instruction en langage assembleur pour toutes les opérations. Les calculs et les manipulations d'octets se font dans les registres.

Les registres d'adresse servent de pointeurs vers la mémoire et les entrées/sorties, dans cinq des douze modes d'adressage possibles du 68000 ; quelques-unes seulement des opérations arithmétiques sont autorisées sur les registres d'adresse (addition, soustraction, comparaison, transfert). Vous ne trouvez ni segment ni registre de segment ; avec la famille 68000, vous avez toujours accès à tout l'espace adressable (1 ou 4 Mo pour le 68008 en boîtier DIP ou QFP, 16 Mo pour le 68000, 4 Go pour les 68020/30).

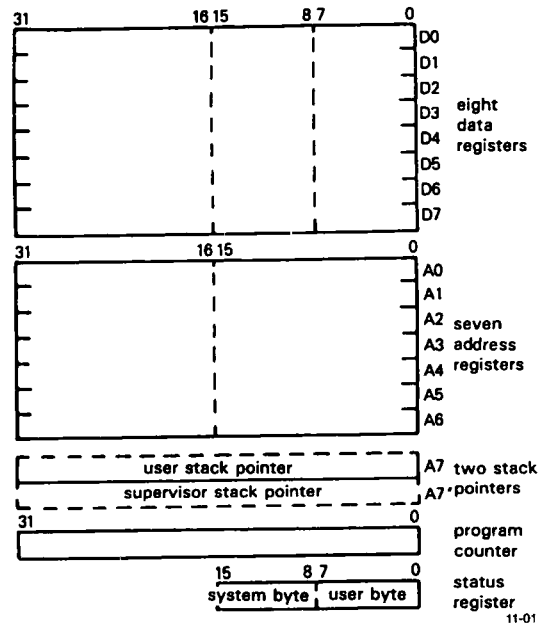


Figure 11.1 - Les registres du 68000/8.

Les registres spécialisés sont : le pointeur de pile (en fait, il y en a deux, un seul est actif à la fois) ; le compteur ordinal (PC, pour *Program Counter*, équivalent au « pointeur d'instruction » du 8086) ; le registre d'état (SR, *Status Register*). Ce dernier

contient les drapeaux (zéro, retenue, débordement, etc.) et aussi le masque et les bits de mode des interruptions.

Mémoire et E/S

Contrairement au 8086, les processeurs 68000 n'ont pas de signaux de bus distincts pour les entrées/sorties, ni d'instructions spécialisées comme **IN** et **OUT**. Ils traitent les entrées/sorties comme de la mémoire ordinaire, avec une adresse complète et un signal de scrutation. Pour installer un port d'entrée/sortie, vous décidez les lignes d'adresses et vous faites passer vos registres de ports pour de la mémoire. Ces entrées/sorties dites « banalisées » sont utilisées dans de nombreux microprocesseurs. (Naturellement, même avec le protocole d'E/S distinctes du 8086, vous pourriez toujours loger des ports dans l'espace de mémoire, avec les lignes de scrutation **MEMR** et **MEMW**.)

L'avantage des E/S banalisées est que vous pouvez travailler sur les registres des ports avec toutes les instructions qui opèrent normalement sur la mémoire : **MOVE** remplace le **IN/OUT** solitaire du 8086 ; en plus, vous pouvez effectuer des opérations arithmétiques (addition, soustraction, rotation, comparaison, test), logiques (**ET**, **OU**) et la manipulation de bits (mise à 1, à 0, test) *directement* dans les registres des ports. Le seul vrai inconvénient des E/S banalisées est que vous devez décoder un grand nombre de lignes d'adresses ; en fait, ce n'est pas un problème, parce que l'espace adressable est assez grand, et le nombre de ports d'entrée-sortie assez petit, pour permettre un décodage partiel (des exemples suivent).

11.2 Jeu d'instructions et adressage

Le tableau 11.1 donne la liste complète du jeu d'instructions du 68000. Pour former une instruction valide en langage assembleur, vous devez spécifier les opérandes (par l'un des douze modes d'adressage) et le type des données (octet, mot ou long). Dans la syntaxe de l'assembleur Motorola, une instruction ressemble à :

CODEOP.taille source, destination

Le **CODE** d'OPération est un de ceux du tableau 11.1, la *taille* est B, W ou L (*byte, word, long*), la *source* et la *destination* peuvent être des constantes immédiates, des registres ou des adresses en mémoire. Voici quelques exemples :

```
MOVE.W #FFFF, D0 (immédiat, registre)
MOVE.B (A0), (A1) (indirect, indirect)
ADD.L D5, (A2)
      (direct, indirect avec post-incrémentation)
BTST.B #2, $C0000 (immédiat, absolu long)
```

Le premier exemple met à 1 tous les bits du registre D (le symbole « \$ » signifie hexadécimal, le « # » précède une constante immédiate) ; la deuxième instruction copie un octet de l'emplacement de la mémoire dont l'adresse se trouve dans A0 vers l'emplacement de la mémoire dont l'adresse se trouve dans A1 ; le troisième ajoute l'entier signé sur 32 bits contenu dans D5 à l'entier sur 4 octets (long) qui commence à l'adresse de mémoire visée par A2, puis il décrémente **A2** de 4 ; la dernière instruction teste le bit 2 dans l'emplacement de mémoire **C0000_H** et place le drapeau de zéro (Z) de la façon adéquate. Remarquez que les opérandes sont dans l'ordre *source, destination*, ce qui est l'opposé du 8086.

En général, le 68000 autorise presque tous les modes d'adressage et toutes les tailles d'opérandes avec toutes les instructions (le *68000 Programmer's Reference Manual* précise ce qui est possible ; nous avons condensé l'essentiel dans le tableau 11.2). Par exemple, avec le 8086, vous devriez mettre à 0 le registre **AL** pour tester un drapeau de port d'E/S, ce qui demanderait cinq instructions (**PUSH, IN, TEST, POP, Jcc**). En regard, le 68000 se contente de la seule instruction **BTST**, suivie par un **Jcc** pour faire le même travail ; *aucun* registre n'est mis en jeu, parce que le 68000 permet de tester directement un bit de la mémoire (donc un bit d'un port, puisqu'ils sont banalisés). De plus, les modes d'adressage à « auto-incrémentation » comme (**A2**)+ facilitent les opérations sur des tableaux. Bien que nous n'ayons pas encore examiné tous les modes d'adressage et toutes les instructions, vous devriez être capable de faire ceci vous-même :

11. MICROPROCESSEURS

Tableau 11.1 - Jeu d'instructions du 68000

description		description	
<i>arithmétique</i>		<i>Séquence</i>	
ABCD	addition DCB compacté	Bcd ^a	branchement conditionnel
ADD	addition	BRA	branchement inconditionnel (relatif)
ASL	décalage arithmétique à gauche	BSR	branchement à un sous-programme (relatif)
ASR	décalage arithmétique à droite	DBcc ^a	test, décrémentation et branchement
CLR	mettre à zéro l'opérande	JMP	branchement inconditionnel (7 modes)
DIVS	division sans signe	JSR	branchement à un sous-programme (7 modes)
DIVU	division signée	LEA	chargement de l'adresse effective
EXT	extension du signe	LINK	connexion de la pile
LSL	décalage logique à gauche	NOP	ne rien faire
LSR	décalage logique à droite	PEA	empiler l'adresse effective
MOVE	transfert	RTE	retour d'exception
MULS	multiplication (signée)	RTR	retour, recharger le registre d'état
MULU	multiplication (non signée)	RTS	retour de sous-programme
NBCD	négation DCB compacté	STOP	arrêt
NEG	négation	TRAP	piège (exception vectorisée)
SBCO	soustraction DCB compacté	TRAPV	piège sur débordement
SUB	soustraction	UNLK	déconnexion de la pile
<i>Logique</i>		<i>Codes d'état ("cc")</i>	
AND	ET logique	CC	drapeau de retenue à 0
BCHG	test de bit et changement	CS	drapeau de retenue à 1
BCLR	test de bit et mise à zéro	EQ	égal à zéro
BSET	test de bit et mise à 1	F	jamais vrai ^b
BTST	test de bit	GE	supérieur ou égal à zéro
CHK	comparaison registre aux limites	GT	supérieur à zéro
CMP	comparaison	HI	haut
EOR	OU exclusif	LE	inférieur ou égal à zéro
EXG	échange de registres	LS	inférieur ou égal
NOT	complément bit par bit	LT	inférieur à zéro
OR	OU logique	MI	négatif
RESET	impulsion sur la ligne de RàZ	NE	différent de zéro
ROL	rotation à gauche sans extension	PL	positif
ROR	rotation à droite sans extension	T	toujours vrai ^b
ROXL	rotation à gauche avec extension	VC	drapeau de débordement à 0
ROXR	rotation à droite avec extension	VS	drapeau de débordement à 1
Scc ^a	mise à 1 conditionnelle d'un bit		
SWAP	échange des quartets d'un octet		
TAS	test et mise à 1 de l'opérande		
TST	test de l'opérande et action sur les drapeaux		

^{a)} voir « Codes d'état » ^{b)} impossible avec l'instruction Bcc, utilisez BRA pour BT.

🔗 Exercice 11.1

Copiez un bloc de \$100 octets à partir d'une table qui commence à l'adresse \$A0000 dans une table qui commence à l'adresse \$A8000. Vous trouverez peut-être pratique l'instruction **BGT etiquette** (Branchement à *etiquette* si supérieur à zéro).

Modes d'adressage

Dans les exemples ci-dessus, les instructions opèrent sur des *constantes*, des valeurs contenues dans des *registres*, et des valeurs stockées en *mémoire* (ou des ports). Le 68000 prévoit un choix intéressant de « modes d'adressage » pour spécifier les opérandes. Le tableau 11.3 donne la liste des douze modes d'adressage, que Motorola compte comme quatorze. Voici ce qu'ils signifient :

Registre direct

Syntaxe : D_n (ou A_n)

Exemple : **MOVE.W D0, D1**

L'opérande est le contenu du registre indiqué.

Immédiat

Syntaxe : #xxxx

Exemple : **MOVE.B #\$ff, D0**

L'opérande est la constante indiquée.

Mémoire absolue

Syntaxe : xxx.W ou xxx.L

Exemple : **ADD.W D0, \$B000.W**

L'adresse de l'opérande est donnée comme une constante immédiate.

Indirect

Syntaxe : (An)

Exemple : **SUB.W D0, (A0)**

L'opérande est contenu dans le registre spécifié.

Indirect post-incrémenté

Syntaxe : (An)+

Exemple : **MOVE.B (A0)+, (A1)+**

Comme indirect, puis An est incrémenté de *taille*.

Indirect pré-décrémenté

Syntaxe : -(An)

Exemple : **MOVE.W D0, -(A7)**

Le registre An est d'abord décrémenté de *taille*, puis comme indirect.

Indirect avec décalage

Syntaxe : $d_{16}(A_n)$

Exemple : **MOVE.L (A0), 100(A0)**

L'adresse de l'opérande est (An) plus le déplacement signé à 16 bits d_{16} .

Indexé indirect avec décalage

Syntaxe : $d_8(A_n, X_n.W [ou .L])$

(Xn peut être Dn ou An)

Exemple : **MOVE.L 100(A0), 100(A0, D7)**

L'adresse de l'opérande est (An) plus (Xn) plus le déplacement signé à 8 bits, d_8 .

Relatif à PC avec décalage

Syntaxe : $d_{16}(PC)$

Exemple : **LEA 100(PC), A3**

L'adresse de l'opérande est séparée de l'adresse de cette instruction par le déplacement signé à 16 bits.

Relatif à PC avec index et décalage

Syntaxe : $d_8(PC, X_n.W [ou .L])$

Exemple : **MOVE.W 100(PC, D0.W), D1**

L'adresse de l'opérande est séparée de l'adresse de cette instruction par la somme du déplacement signé à 16 bits et du contenu du registre d'index.

Quelques explications : les deux premiers modes n'accèdent pas à la mémoire ; ils s'adressent à des registres ou à des *constantes immédiates* (écrites dans le flux des instructions ; elles ne peuvent pas être des destinations, seulement des sources). Tous les autres sont des modes d'adressage en mémoire. L'adressage absolu convient pour les ports d'entrées/sorties ou l'accès à un octet individuel de la mémoire. Les modes indirects (en particulier avec la post-incrémentation et la pré-décrémentation) conviennent pour les tableaux ou la pile ; de plus, si l'adresse est déjà dans un registre d'adresse, ces modes sont plus rapides que l'adressage absolu, parce que l'adresse (absolue) n'a pas à être lue pendant l'exécution de l'instruction. Les modes d'adressage relatif au compteur ordinal (PC, *Program Counter*) sont particulièrement utiles si vous voulez produire un code *indépendant de la position*, puisque tout

11. MICROPROCESSEURS

Tableau 11.2 - Modes d'adressage possibles

opération	format			source, nombre ou bit							destination				
				Dn	An ^b	(^c)	absolu	relatif à PC	immédiat	registre d'état	Dn	An ^b	(^c)	absolu	relatif à PC
	B	W	L												
ADD	X	X	X	X	-	-	-	-	X	-	X	X	X	-	-
"	X	X	X	X	X	X	X	X	X	-	X	X	-	-	-
ADDQ	X	X	X	-	-	-	-	-	3	-	X	X	X	X	-
AND	X	X	X	X	-	-	-	-	X	-	X	-	X	X	-
"	X	X	X	X	-	X	X	X	X	-	X	-	-	-	-
"	-	X	-	-	-	-	-	-	X	-	-	-	-	-	X
ASL, ASR	X	X	X	X	-	-	-	-	3	-	X	-	-	-	-
"	X	X	X	-	-	-	-	-	(d)	-	-	-	X	X	-
Bcc, BSR	X	X	-	-	-	-	-	-	-	-	-	-	-	-	-
BCHG, BCLR,	X	-	-	X	-	-	-	-	8	-	-	-	X	X	-
BSET	-	-	X	X	-	-	-	-	8	-	X	-	-	-	-
BTST	X	-	-	X	-	-	-	-	8	-	-	-	X	X	X
"	-	-	X	X	-	-	-	-	8	-	X	-	-	-	-
CLR	X	X	X	-	-	-	-	-	-	-	X	-	X	X	-
CMP	X	X	X	X	X	X	X	X	X	-	X	X	-	-	-
"	X	X	X	-	-	-	-	-	X	-	X	-	X	X	-
DBcc	-	X	-	-	-	-	-	-	-	-	X	-	-	-	-
DIVS, DIVU	-	X	-	X	-	X	X	X	X	-	X	-	-	-	-
EOR	X	X	X	X	-	-	-	-	X	-	X	-	X	X	-
"	-	X	-	-	-	-	-	-	X	-	-	-	-	-	X
EXT	-	X	X	-	-	-	-	-	-	-	X	-	-	-	-
LEA	-	-	X	-	-	(e)	X	X	-	-	-	X	-	-	-
LSL, LSR						(voir ASL, ASR)									
MOVE	X	X	X	X	X	X	X	X	X	-	X	X	X	X	-
"	-	X	-	X	-	X	X	X	X	-	-	-	-	-	X
"	-	X	-	-	-	-	-	-	-	X	X	-	X	X	-
MOVEM	-	X	X	X	X	-	-	-	-	-	-	-	(f)	X	-
"	-	X	X	-	-	(g)	X	X	-	-	X	X	-	-	-
MOVEQ	-	-	X	-	-	-	-	-	8	-	X	-	-	-	-
MULS, MULU	-	X	-	X	-	X	X	X	X	-	X	-	-	-	-
NEG, NOT	X	X	X	-	-	-	-	-	-	-	-	X	-	X	X
OR						(voir AND)									
PEA	-	-	X	-	-	(e)	X	X	-	-	-	-	-	-	-
ROXL, ROXR						(voir ASL, ASR)									
Scc	X	-	-	-	-	-	-	-	-	-	X	-	X	X	-
SUB, SUBQ						(voir ADD, ADDQ)									
SWAP	-	X	-	-	-	-	-	-	-	-	X	-	-	-	-
TAS	X	-	-	-	-	-	-	-	-	-	X	-	X	X	-
TST	X	X	X	-	-	-	-	-	-	-	X	-	X	X	-

^a des instructions les plus utilisées. ^b formats mot ou long seulement. ^c « () » = mode indirect pour tous les registres d'adresse : (An), (An)+, -(An), d16(An), d8(An,Xn). ^d décalage d'un bit. ^e sauf -(An) et (An)+. ^f sauf (An)+. ^g sauf -(An).

Tableau 11.3 - Modes d'adressage du 68000/8

mode	syntaxe	calcul de l'adresse
REGISTRE DIRECT		
données registre direct	Dn	EA = Dn
adresses registre direct	An	EA = An
ABSOLU		
Absolu court	xxx.W	EA = (mot suivant)
Absolu long	xxx.L	EA = (deux mots suivants)
RELATIF AU COMPTEUR ORDINAL (PC)		
relatif au PC avec décalage	d.W(PC)	EA = (PC) + d ₁₆
relatif au PC avec décalage et index	d.B(PC, Xn.W)	EA = (PC) + (Xn) + d ₈
	d.B(PC, Xn.L)	EA = (PC) + (Xn) + d ₈
REGISTRE INDIRECT		
registre indirect	(An)	EA = (An)
registre indirect post-incrémenté	(An)+	EA = (An) ; An ← An + N
registre indirect pré-décrémenté	-(An)	An ← An - N ; EA = (An)
registre indirect avec décalage	d.W(An)	EA = (An) + d ₁₆
registre indirect indexé avec décalage	d.B(An, Xn.W)	EA = (An) + (Xn) + d ₈
	d.B(An, Xn.L)	EA = (An) + (Xn) + d ₈
IMMÉDIAT		
Immédiat	#xxxx	données = mot(s) suivant(s)
Immédiat rapide	#x	données inhérentes
notes		
EA = adresse effective		
An = registre d'adresse (A0 à A6)		
Dn = registre de données (D0 à D7)		
Xn = registre d'adresse ou de données utilisé comme index		
SR = registre d'état		
PC = compteur ordinal (ou compteur de programme)		
() = « contenu de »		
d ₈ = décalage sur 8 bits (déplacement)		
d ₁₆ = décalage sur 16 bits (déplacement)		
N = 1 pour octet, 2 pour mot, 4 pour long. Si An est le pointeur de pile, que la taille de l'opérande est octet, N = 2 pour maintenir le pointeur de pile à une adresse paire. ← = remplace.		

l'adressage est relatif au code lui-même ; remarquez que les décalages sur 8 bits ou 16 bits sont des entiers signés en complément à 2, ce qui permet des déplacements de ± 127 ou ± 32765 , respectivement. Remar-

quez enfin que vous ne pouvez pas modifier des opérandes immédiats ou relatifs au compteur ordinal (ils sont « inaltérables »).

11. MICROPROCESSEURS

11.3 Représentation en langage machine

Comme nous l'avons dit précédemment, le langage assembleur n'est pas le « code objet » effectivement exécuté par le processeur, mais une représentation par des mnémoniques, pratique pour l'écriture des programmes. La suite d'instructions du langage assembleur qui constitue un programme doit être convertie en une suite d'octets binaires que le processeur exécutera effectivement. Comme pour le 8086, chaque instruction du langage assembleur du 68000 produit plusieurs octets de code machine. Le code d'opération est toujours de deux octets, avec des mots (de deux octets) supplémentaires en fonction des besoins du mode d'adressage. Suivant l'instruction et le mode d'adressage, une instruction peut comporter de deux à dix octets. Par exemple, l'instruction :

ADD.W (A1)+, D3

donne la longueur minimale de deux octets, D659_H dans ce cas précis, avec les numéros de registres et le mode d'adressage codés (de même que l'opération) dans l'instruction de deux octets. Cependant, l'instruction :

MOVE.W #\$FFFF, \$A0000

produit un code de huit octets :

33 FC FF FF 00 0A 00 00_H ;

l'opération et les modes d'adressage sont codés dans les deux premiers octets, la constante immédiate dans les deux suivants, l'adresse longue absolue dans les quatre qui restent.

L'unité centrale, naturellement, est programmée de naissance pour savoir comment interpréter le code machine résultant. L'étude de la construction d'un code d'opération particulier peut donner quelques lumières sur la façon de penser d'une unité centrale. La figure 11.2 illustre l'instruction vedette du 68000, **MOVE**. Allons y faire un tour. Les deux zéros en tête identifient (presque) l'instruction **MOVE**, le deux bits suivants spécifient la taille de l'opérande (suivant la liste de la figure). Il est intéressant de remarquer que, comme la paire de bits 00 n'est pas une taille d'opérande autorisée, 0000xxx..xx n'est pas une instruction **MOVE** (ne vous inquiétez pas, cette combinaison n'est pas gaspillée, Motorola l'utilise pour d'autres instructions). Les six bits suivants indiquent le mode d'adressage et le registre de destination (le cas échéant) ; les six derniers ont le même rôle pour la

source ; la figure montre comment établir ce codage des bits. Remarquez que les cinq derniers modes d'adressage, qui n'utilisent pas réellement un registre, ont en commun le seul code de mode (111) restant, qui les distingue des faux codes de « registres ». Si le mode d'adressage de l'un des opérandes a besoin d'informations supplémentaires (données immédiates, adresses absolues ou décalages) les octets complémentaires sont adjoints à l'instruction, comme le montre le tableau. Il est intéressant de relever que le 68000 gaspille $1/4 \times 3/4 = 19\%$ de son jeu d'instructions avec des instructions **MOVE**, simplement pour traiter tous les modes d'adressage de la source et de la destination. Motorola ne pouvait pas se permettre d'être aussi prodigue avec les cinquante autres instructions du tableau 11.1, donc les options d'adressages sont limitées en nombre. Par exemple, en utilisant les termes de Motorola <ea> (pour *effective address*), vous pouvez formuler les instructions

ADD <ea>, Dn

ou

ADD Dn, <ea>

mais pas dans la forme générale

ADD <ea>, <ea>

Dans la vie réelle, vous utiliserez toujours un assembleur (dans un ordinateur ou un « système de développement ») pour faire le travail ingrat d'élaboration de ces instructions. Pour pouvoir dire que nous les comprenons réellement, essayons-nous à l'assemblage « à la main », en faisant un

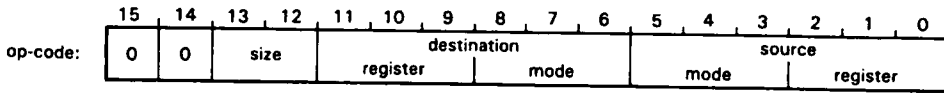
MOVE.W #\$3FFF, (A1)+

C'est facile, la taille est 11 (mot) ; le mode de destination est 011, « registre » 100. Donc le code d'opération est 00 11 001 011 111 100 ou 32FC_H

et l'instruction complète est

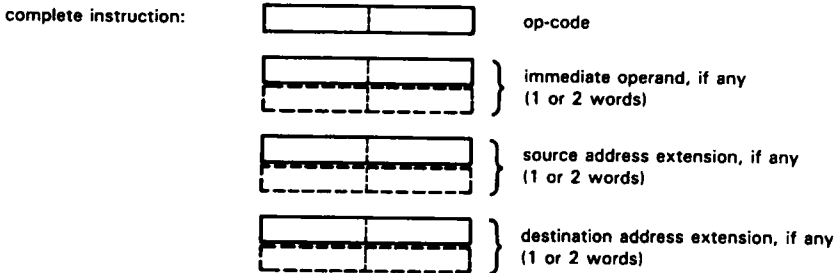
32 FC 3F FF

Il y a lieu de craindre que si nous persistons dans cette étude abstraite du jeu d'instructions, vous refermiez le livre pour ne jamais le rouvrir ! Aussi allons-nous montrer, au lieu de cela, un exemple simple de programmation, avant de passer aux signaux du bus du 68008. Arrivés à ce point, nous serons capables de concevoir un projet complet, logiciel compris, avec un 68008.



size 01 byte
 11 word
 10 long

adr mode	OK as		Encoding		# additional bytes
	Src	dest	mode	register	
Dn	✓	✓	000	n	0
An	✓	✓	001	n	0
(An)	✓	✓	010	n	0
(An) +	✓	✓	011	n	0
-(An)	✓	✓	100	n	0
(d ₁₆ , An)	✓	✓	101	n	2
(d ₈ , An, X _m)	✓	✓	110	n	2 (d ₈ & m)
(xxx).W	✓	✓	111	000	2
(xxx).L	✓	✓	111	001	4
#<data>	✓	no	111	100	2 or 4
(d ₁₆ , PC)	✓	no	111	010	2
(d ₈ , PC, X _n)	✓	no	111	011	2 (d ₈ & m)



11-02

Figure 11.2 - Dissection de l'instruction MOVE.

Pour illustrer le jeu d'instructions et l'adressage du 68000, le programme 11.1 montre deux façons de copier un tableau de 100H octets commençant à l'adresse \$8000 dans l'espace de mémoire juste au dessus (commençant à \$8100). Dans le premier programme, nous avons utilisé l'adressage indirect avec décalage pour effectuer le transfert de mémoire à mémoire (une caractéristique intéressante absente du 8086), puis une incrémentation du pointeur et une décrémentation du compteur, et enfin un test du compteur. Avec une horloge à 10 MHz, la boucle dure 6,2 µs, et le tableau est transféré en 1,6 ms. Le deuxième programme utilise un deuxième registre d'adresse pour pointer sur la destination, ce qui accélère l'exécution et nous permet d'utiliser la post-incrémentation, en éliminant du même coup l'instruction **ADDQ**. Nous avons utilisé aussi l'instruction puissante (mais plus subtile) de « décrémentation et branchement » (**DBcc**). La boucle

s'exécute presque deux fois plus vite (3,4 µs par boucle, 0,87 ms au total).

🔗 Exercice 11.2

Écrivez un programme qui calculera la somme des mots de 16 bits dans une table qui commence à l'adresse \$10000. Supposez que la longueur de la table, en mots, est donnée par le premier caractère de la table (il ne sera pas ajouté à la somme) ; supposez aussi que la somme ne débordera pas.

🔗 Exercice 11.3

Écrivez un programme qui inverse l'ordre des octets dans un tableau de \$100 octets qui commence à l'adresse \$1000. Une méthode simple (mais lente) consiste à inverser l'ordre en faisant une copie dans un tableau provisoire, puis à recopier la version inversée. Une méthode plus rapide fait l'inversion *in situ* (attention à ne pas vous marcher sur les pieds en avançant !) ; essayez-vous aux deux méthodes.

11. MICROPROCESSEURS

Programme 11.1

```

                                ; transfert d'un tableau de $100 octet
                                ; première méthode
                                ; adresse du tableau
                                ; taille du tableau
                                ; transférer un octet
                                ; incrémenter le pointeur
                                ; décrémenter le compteur
                                ; boucler (loop) jusqu'à la fin
MOVE.L #$8000, A0
MOVE.W #$100, D0
LOOP: MOVE.B (A0), $100(A0)
      ADDQ.L #1, A0
      SUBQ.W #1, D0
      BHI    LOOP
      0
      0
      0

                                ; deuxième méthode
                                ; tableau source
                                ; tableau de destination
                                ; taille - 1
                                ; transférer un octet
                                ; boucler jusqu'à la fin
MOVE.L #$8000, A0
MOVE.L #$8100, A1
MOVE.W #$FF, D0
LOOP: MOVE.B (A0)+, (A1)+
      DEF    D0, LOOP
      0
      0
      0
```

11.4 Signaux du bus 68008

Si vous avez compris les signaux du bus de l'IBM PC, vous n'aurez pas de mal avec ceux du 68008, qui sont similaires. Nous les avons rassemblés dans le tableau 11.4 (au même format que le tableau 10.1) et la figure 11.3. Le meilleur moyen de les apprendre est de suivre la même progression que précédemment : transfert de données par programme (« entrées/sorties programmées »), interruptions, puis DMA (accès direct à la mémoire). Ce ne sera pas long.

Transfert de données par programme

Le transfert de données par programme est représenté par la figure 11.4 ; nous avons inclus aussi CLK et \overline{AS} que vous pouvez ignorer en général dans vos schémas. Le 68008 utilise un seul signal de scrutation de données (\overline{DS}) et une ligne de direction lecture/écriture (R/\overline{W}) au lieu de la paire de lignes de scrutation du PC (\overline{IOR} et \overline{IOW}). Pour écrire (WRITE), l'unité centrale place R/\overline{W} à l'état BAS, actionne les lignes d'adresses et de données, puis (après un temps d'établissement) fait passer \overline{DS} à l'état BAS. Le destinataire (mémoire ou E/S) verrouille les données,

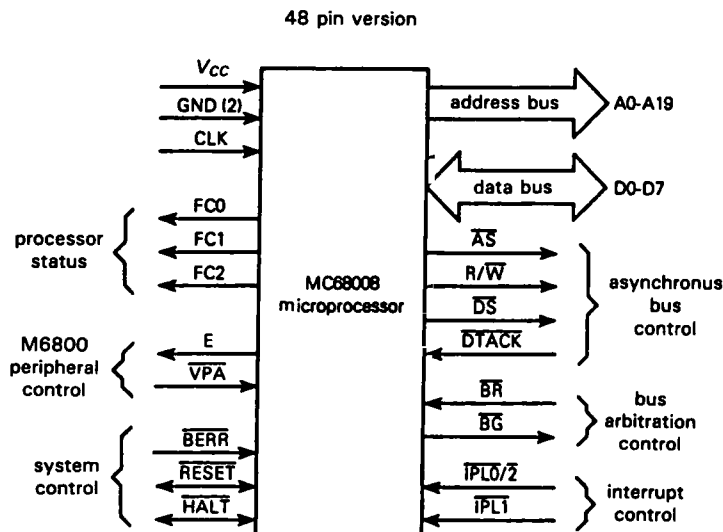
qui sont réputées valides (au contraire du PC) avant le front descendant (début) de \overline{DS} . L'unité centrale termine le cycle en relâchant \overline{DS} puis les lignes d'adresse et de données (après un certain temps de maintien, pour le cas où le destinataire utilise des verrous transparents). Ainsi les données sont garanties valides pendant toute l'impulsion \overline{DS} plus un petit temps avant et après. Pour la lecture, les seules différences sont que l'unité centrale maintient la ligne R/\overline{W} HAUTE (pour signaler un cycle de lecture) et actionne la ligne \overline{DS} un cycle d'horloge plus tôt, afin de donner plus de temps à la source pour répondre à la demande de données. Ces données doivent être valides avant la fin de \overline{DS} ; la synchronisation réelle est celle de la figure 11.4.

L'activité de la ligne \overline{DTACK} mérite quelques explications. Le bus du 68008 est dit asynchrone, c'est ce que nous avons appelé « attente par défaut » dans la section 10.14 : après avoir actionné \overline{DS} , l'unité centrale attend le signal \overline{DTACK} (OU câblé) du composant visé, avant d'achever le cycle. Si \overline{DTACK} arrive avant la fin de S4, aucun état d'attente n'est ajouté, le chronogramme est conforme à la figure 11.4 ; si, au contraire, la réponse \overline{DTACK} est retardée, l'unité centrale maintient simplement ses sorties stables (en

Tableau 11.4 - Signaux du bus 68008

nom du signal	nombre de lignes	niveau actif	type ^a	direction UC ↔ bus	fonction
AO-A19	20	H	2S ^b	→	adresse
DO-D7	8	H	3S	↔	données
AS	1	L	2S ^b	→	scrutation d'adresse
DS	1	L	2S ^b	→	scrutation de données
R/W	1	-	2S ^b	→	direction lecture/écriture (read/write)
DTACK	1	L	OC	←	acquiescement transfert données (<i>handshake</i>)
IPL0-IPL2	2	L	in	←	entrées de demande d'interruption
FC0-FC2	3	H	2S ^b	→	indique le type de cycle
VPA	1	L	in	←	vecteur automatique (ou E/S type 6800)
BERR	1	L	in	←	signal d'erreur du bus vers l'UC
RESET	1	L	2S ^c	↔	remise à zéro
HALT	1	L	2S ^c	↔	stop
BR	1	L	OC	←	demande de maîtrise du bus
BG	1	L	2S	→	attribution de maîtrise du bus
E	1	H	2S	→	validation d'entrée/sortie type 6800
CLK	1	-	in	←	horloge UC (10 MHz typ)

^a) 2S = deux états (*totem-pole*) ; 3S = trois états. ^b) actionnés seulement par le maître du bus.
^c) double fonction : actionné (deux états) par l'UC (en sortie) ; peut être forcé extérieurement (en entrée).



11-03 Figure 11.3 - Le bus du 68008.

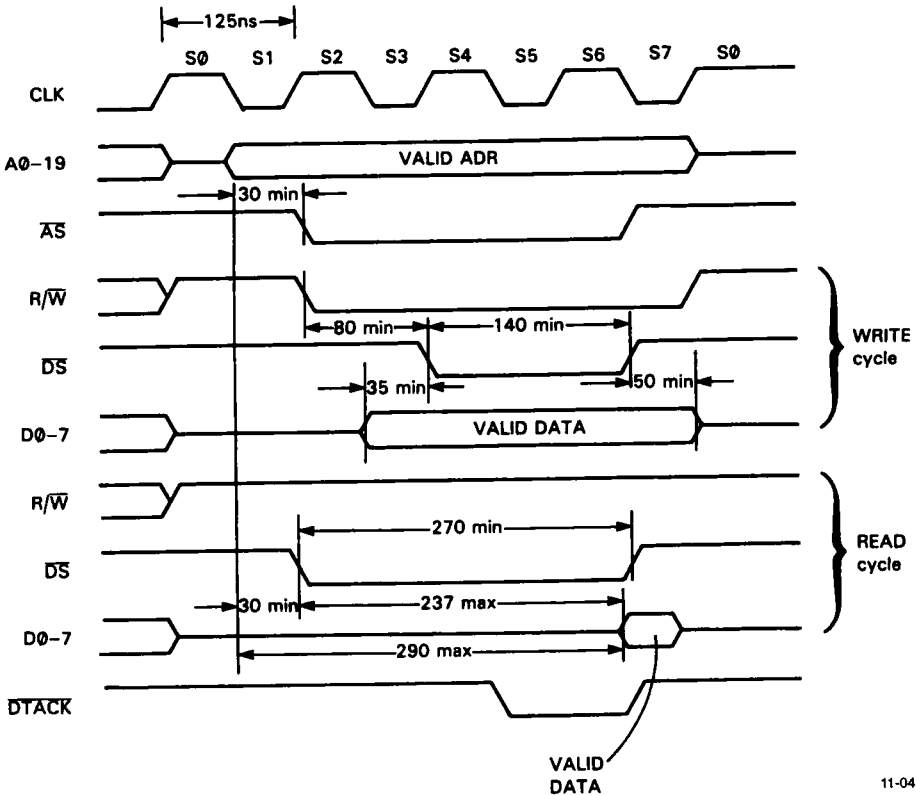


Figure 11.4 - Cycles de lecture/écriture du 68008 (8 MHz, sans état d'attente).

ajoutant des « états d'attente » après S4 jusqu'à ce qu'elle voie \overline{DTACK} , après quoi elle termine le cycle avec les périodes S5 à S7. Les états d'attente ne sont utiles que si le composant visé est très lent ; dans le cas normal, le composant renvoie \overline{DTACK} aussitôt qu'il reconnaît son adresse (il peut asservir \overline{DTACK} au décodage d'adresse ou bien, s'il est maniaque, faire un ET logique avec \overline{AS} , qui signale une adresse valide). En fait, si tous les composants connectés au bus sont assez rapides, vous pouvez fixer \overline{DTACK} à un niveau BAS en permanence, ce qui supprime totalement les états d'attente ; ceci explique le titre d'un magazine consacré aux applications à hautes performances de la famille 68000 : *DTACK Grounded* (\overline{DTACK} à la masse).

Tout cela semble compliqué, mais en réalité l'interface du 68008 est simple. La figure 11.5 montre la réalisation la plus simple d'un port à lecture/écriture. Les lignes d'adresse sont décodées et validées par \overline{DS} et R/\overline{W} pour fournir le signal d'horloge de la bas-

cule *D* (écriture) et l'activation des sorties à trois états (lecture). Le signal \overline{DTACK} est renvoyé aussitôt que le port est appelé, puisque vous n'avez jamais besoin d'états d'attente pour des composants aussi rapides que les registres à bascules *D* ; nous avons utilisé le truc habituel qui consiste à utiliser une sortie à trois états comme sortie en collecteur ouvert. Remarquez que nous utilisons le front montant (fin) de \overline{DS} pour cadencer le registre *D* ; c'est parce que le délai de 35 ns entre « données valides » et le front descendant (début) de \overline{DS} (voir la figure 11.4) est dangereusement proche du temps d'établissement exigé par de nombreux registres (par exemple, les familles *LS* et *HCT* ont un temps t_{setup} minimal de 20 ns). En fait, si le bus de données est tamponné (par exemple avec les octuples tampons bidirectionnels classiques 245), le retard supplémentaire des données par rapport à \overline{DS} pourrait provoquer un dépassement du temps d'établissement des 574. En utilisant le front montant (fin), nous gagnons une éternité : 140 ns de temps d'établissement supplémentaire. (Nous aurions pu

aussi utiliser un verrou transparent, comme le 573, qui gèle les données présentes sur le front descendant (fin) de l'impulsion de verrouillage ; son temps d'établissement et de maintien n'est que de quelque 15 ns.)

Les autres formes de logique représentées par la figure 11.5 sont imposées par les réalités pratiques. Il se trouve que vous ne pouvez pas trouver de portes OU à trois entrées (voir le tableau 8.2). Parmi les solutions possibles, nous avons montré celle qui consiste à utiliser des portes à deux entrées. Une méthode plus moderne englobe toute la logique dans une PAL combinatoire ; non seulement, elle réduit le nombre de composants, mais la grande quantité de portes contenue dans la PAL vous permet de produire aussi les signaux d'horloge et de validation de plusieurs autres ports avec une seule puce.

Dans cet exemple, nous avons anticipé sur la prochaine section en montrant un détail mineur : pendant les interruptions (dont l'étude suit), le 68008 exécute un cycle d'accusé de réception qui ressemble à une lecture des adresses supérieures de la mémoire (toutes les lignes de A4 à A19 à 1). Si vous placez effectivement de la mémoire ou des registres à ces adresses, vous devez les désactiver pendant les cycles d'interruption, signalés à cette fin par le « code de fonction » des bits FC0 à FC2. La section suivante vous dira tout.

Interruptions

Le 68008 autorise à la fois les interruptions par accusé de réception et les interruptions à vecteur automatique (voyez la section 10.11 si vous avez oublié comment cela fonctionne), en utilisant les signaux de bus du deuxième groupe du tableau 11.4. Dans l'un et l'autre cas, vous demandez une interruption en portant à l'état BAS une certaine combinaison des deux lignes

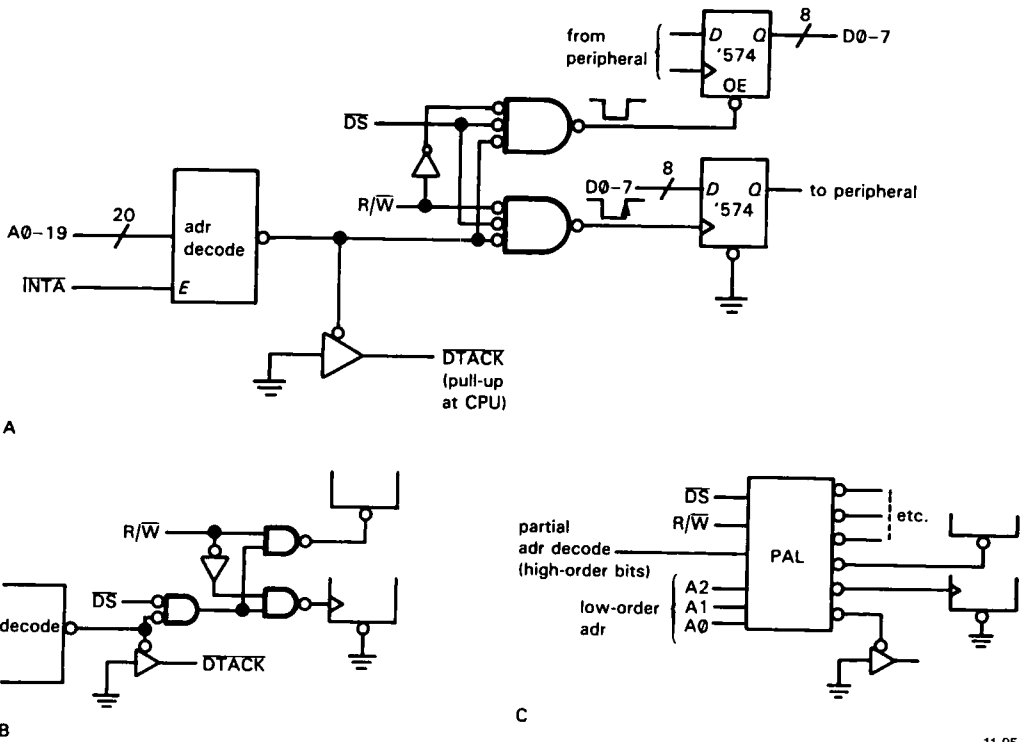


Figure 11.5 - Port d'entrée/sortie parallèle.
 A. Application de base.
 B. Réalisation avec les types de portes disponibles.
 C. Réalisation en PAL.

11. MICROPROCESSEURS

hiérarchisées de demande d'interruption (\overline{IPL}). Les deux lignes définissent trois niveaux d'interruption (le quatrième état, les deux lignes au niveau HAUT, indique qu'il n'y a pas d'interruption). Ces lignes sont similaires aux lignes IRQ du PC, à cette différence près qu'elles sont sensibles à un *niveau* ; donc vous pouvez connecter plusieurs sources d'interruption sur la même ligne. (Il n'est pas inutile de remarquer que le 68000 et quelques versions du 68008 possèdent trois lignes \overline{IPL} , soit sept niveaux d'interruption possibles.)

Quand l'unité centrale détecte une demande d'interruption (au moins une ligne \overline{IPL} à l'état BAS), elle exécute un cycle d'accusé de réception (figure 11.6) pour identifier la source de la demande : elle écrit le niveau d'interruption sur les lignes d'adresse A1 à A3 et porte au niveau HAUT les lignes A4 à A19 ; elle porte aussi au niveau HAUT les lignes de code de fonction FC0 à FC2. Ensuite elle exécute un cycle de lecture (c'est-à-dire R/\overline{W} HAUT). Votre circuit extérieur détermine maintenant le type d'accusé de réception : soit à vecteur automatique (effectuer un saut en fonction du niveau des lignes \overline{IPL}) ou accusé de réception (effectuer un saut en fonction d'un vec-

teur écrit sur les lignes D0 à D7 par l'auteur de la demande).

Le vecteur automatique est le plus simple (figure 11.7). Le circuit extérieur détecte le cycle d'accusé de réception en lisant FC0-FC2, et actionne l'entrée \overline{VPA} en synchronisme avec \overline{AS} . L'unité centrale saute alors au sous-programme qui correspond au niveau IPL de la demande d'interruption, au moyen des vecteurs (des adresses sur 32 bits) stockés aux adresses absolues \$68, \$74 ou \$7C. Si vous n'avez pas plus de trois sources d'interruption possibles, le vecteur automatique est parfait. En fait, même avec davantage de sources, tout est parfait si vous scrutez le registre d'état de chaque suspect (c'est-à-dire de chaque source d'interruption connectée au même niveau) pour trouver le coupable. C'est seulement si vous avez beaucoup de perturbateurs possibles (une situation peu vraisemblable avec un 68008 spécialisé) et que vous exigez un temps de latence court que vous aurez recours au vecteur par accusé de réception.

L'interruption par accusé de réception fonctionne de la manière suivante : d'abord, laissez l'entrée \overline{VPA} du

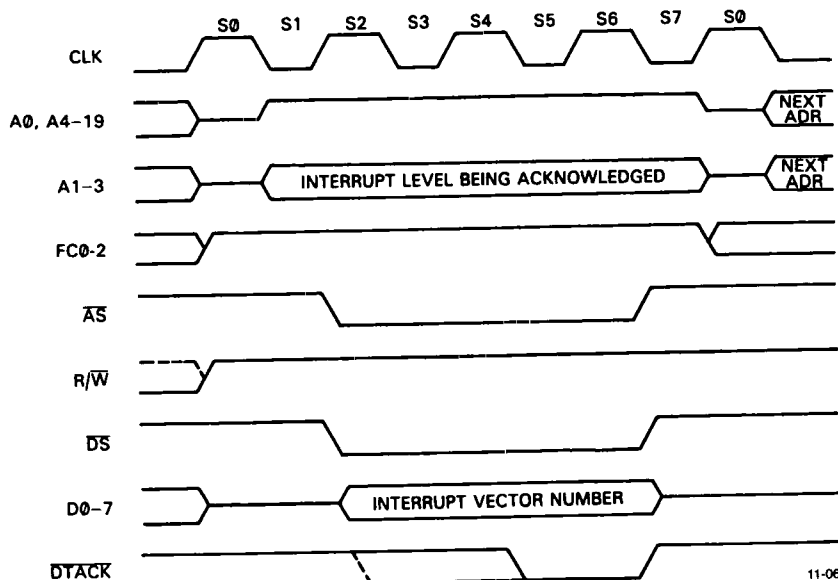


Figure 11.6 - Cycle d'accusé de réception d'interruption.

processeur inactive (niveau HAUT) en permanence. Ensuite, organisez le circuit de telle façon que chaque composant susceptible d'émettre une demande d'interruption puisse écrire un vecteur unique sur les lignes de données quand le processeur a) effectue une lecture avec FC0 à FC2 à l'état HAUT, b) au niveau IPL (lisible sur A0 à A3) auquel le composant a demandé l'interruption. Votre circuit doit garantir qu'un seul composant écrit son vecteur, même si plusieurs ont demandé simultanément une interruption. Une méthode pour ce faire est le *bus en chaîne* de priorité d'interruption, INTP, décrit dans la section 10.11 ; ce système garantit que seul répond à l'interrogation le composant (au niveau IPL adéquat) le plus proche électriquement de l'unité centrale, même s'ils sont plusieurs à avoir demandé une interruption au même niveau IPL.

L'alternative élégante est représentée par la figure 11.8. Elle évite un bus en chaîne compliqué, elle ne réclame qu'une ligne de demande d'interruption pour chaque composant susceptible d'interrompre. L'état des lignes de demande d'interruption est verrouillé au début de chaque cycle de bus (par le front de début de \overline{AS}) et appliqué à un encodeur de priorité (qui fournit l'adresse binaire de l'entrée active de plus haut niveau, voir la section 8.14). L'encodeur délivre aussi un signal de sortie (\overline{GS}) si l'une quelconque des entrées est active ; nous utilisons ce signal pour demander une interruption de l'unité centrale.

Pour simplifier, nous avons raccordé toutes les demandes d'interruption à un même niveau IPL. L'unité centrale répond à l'interruption en empilant son adresse de retour, puis en commençant le cycle d'accusé de réception de la figure 11.6, pendant lequel notre circuit écrit le vecteur correspondant à l'encodage de priorité et actionne \overline{DTACK} . L'unité centrale saute alors par le vecteur au sous-programme approprié.

Ce système est simple à utiliser, il est plus rapide que les vecteurs automatiques pour la famille 68000. De plus, il est facile à étendre à d'autres demandes d'interruption par multiples de 8, avec des 474 et des 148 supplémentaires. Il réclame effectivement une ligne de demande d'interruption spéciale (et non en bus) pour chaque composant périphérique ; bien que cela gâche la symétrie du bus de données, c'est sûrement préférable au bus en chaîne, qui ne fonctionne plus du tout si vous oubliez d'installer des cavaliers sur les emplacements inutilisés ! En fait, les bus d'ordinateurs récents (par exemple les NuBus des Macintosh II) semblent se tourner vers les lignes d'interruption propres à chaque emplacement.

Un point intéressant (et important) quant à ce circuit : vous pouvez vous demander pourquoi nous avons besoin de verrouiller individuellement les entrées de demande d'interruption, puisque chaque composant émet déjà sa demande sous la forme d'un bit

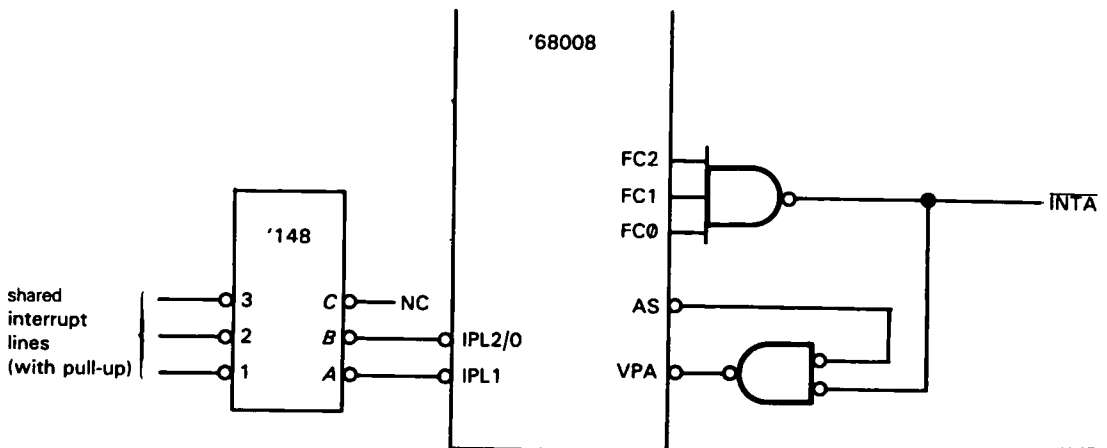


Figure 11.7 - Interruption à vecteur automatique.

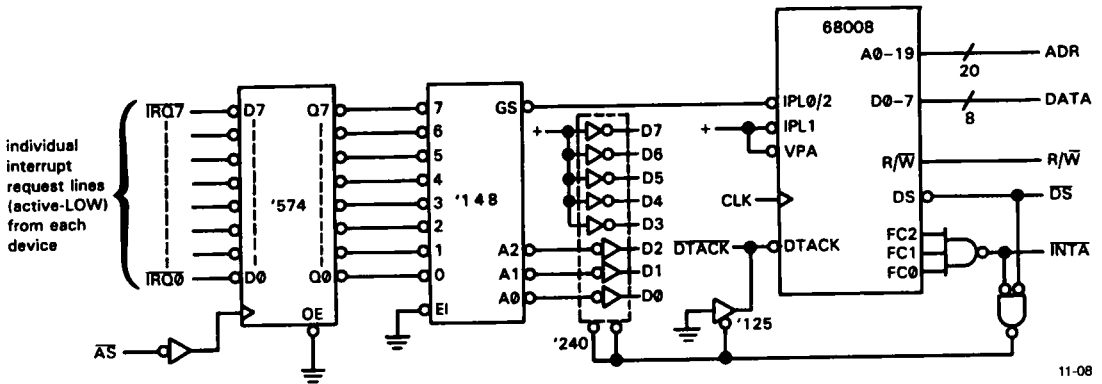


Figure 11.8 - Interruptions entièrement vectorisées.

verrouillé (voyez par exemple la figure 10.12). La raison est subtile. Les demandeurs d'interruption sont généralement asynchrones par rapport à l'horloge de l'unité centrale, ils peuvent intervenir à n'importe quel moment. Si nous avons omis les verrous, et qu'un autre demandeur se manifeste au moment où l'unité centrale prend connaissance du vecteur du premier demandeur, le vecteur écrit serait changé en cours de route (pendant le cycle de lecture du vecteur par l'unité centrale), avec des résultats imprévisibles. Vous pourriez objecter que ce scénario est improbable, il l'est effectivement ; mais il *peut* se présenter, et on peut en évaluer la probabilité. En allouant une période fixe de décision, au début de chaque cycle de bus, pour celui qui aurait l'« intention » d'interrompre, nous éliminons le problème (en fait, il subsiste un infime risque d'erreur, du à la « métastabilité » ; voyez la section 8.17 si vous cherchez des sujets d'inquiétude).

Exercice 11.4

Supposez que nous avons choisi de vivre dangereusement en supprimant le registre 574 et que nous avons deux composants asynchrones demandeurs d'interruptions à la cadence de 1000 interruptions par seconde chacun. Supposez que le cycle de lecture du vecteur a une fenêtre de temps critique de une nanoseconde pendant laquelle un changement du vecteur écrit provoquera une lecture erronée (c'est-à-dire que l'unité centrale lira un numéro de vecteur différent de l'un et l'autre des vecteurs

écrits). Estimez le nombre de fois où l'unité centrale s'envolera dans les grands espaces (c'est-à-dire se « plantera »).

Une dernière remarque sur notre circuit. La série d'unités centrales 68000 possède un instruction **HALT**, qui suspend toute activité sur le bus, mais permet de la relancer par une interruption (ou, naturellement, une remise à zéro). Malheureusement, notre circuit ne permet pas de redémarrer sur une demande d'interruption (dites pourquoi). Ainsi, vous devrez vous abstenir d'utiliser l'instruction **HALT**, ou bien utiliser une autre source de synchronisation (par exemple à partir de l'horloge CLK) pour verrouiller les demandes d'interruption.

Le 68000 autorise les composants à écrire 192 vecteurs d'interruption distincts, numérotés de 40H à FFH ; les adresses de saut correspondantes (c'est-à-dire les adresses des sous-programmes) sont stockées en mémoire aux adresses 100H à 3FFH.

Accès direct à la mémoire

Avec les 68000, l'accès direct à la mémoire ne transite pas, contrairement au PC, par un « contrôleur » installé sur la carte mère, avec des compteurs, etc. Au contraire, le 68000 abandonne le bus complètement, en transférant sa maîtrise en bon ordre ; l'impétrant (qui peut être un autre 68000 ou simplement un modeste périphérique) peut faire tout ce qu'il veut, y compris (mais pas seulement) l'accès direct classique avec lecture et écriture de données.

Pour devenir maître du bus, tout composant peut émettre une « demande de bus » (*bus request*) en portant au niveau BAS la ligne \overline{BR} en OU câblé. L'unité centrale prend la chose très au sérieux, en répondant aussitôt que c'est possible par une acceptation : elle porte la ligne \overline{BG} (*Bus Grant*) au niveau BAS. L'unité centrale abandonne aussi toutes les lignes de bus (sauf \overline{BG}) : adresses, données, et les autres lignes de commande, marquées d'un « b » dans le tableau 11.4. Le composant extérieur est maintenant aux commandes, il y reste jusqu'à ce qu'il relâche la ligne \overline{BR} ; à ce moment l'unité centrale reprend la maîtrise du bus. Le maître extérieur est obligé de piloter le bus en suivant les mêmes règles que l'unité centrale, pour qu'aucun autre membre du bus ne soit perturbé. En fait, ils ne savent pas qu'il se passe quelque chose d'inhabituel, à moins qu'ils ne surveillent les lignes $\overline{BR}/\overline{BG}$.

Si'il y a plus d'un postulant extérieur à la maîtrise du bus, ils videront la querelle entre eux (« arbitrage »). Remarquez cependant que l'unité centrale garde le dernier mot, puisque c'est elle qui dispose de la ligne \overline{BG} .

Autres signaux de bus

Voici la signification des autres signaux du tableau 11.4 :

CLK. Entrée d'horloge de l'unité centrale, représentée dans les figures 11.3 et 11.4. Nous recommandons l'utilisation d'oscillateurs à quartz pour horloge de microprocesseurs, disponibles en boîtiers DIP bon marché, chez CTS, Dale, Motorola, Statek, Vectron... Le 68008 préfère une horloge à forme d'onde symétrique, obtenue simplement par la division du signal de l'oscillateur au moyen d'une bascule. La fréquence d'horloge maximale est indiquée habituellement dans la référence du microprocesseur (comme pour les mémoires) : les versions courantes du 68008 vont jusqu'à 10 MHz (MC68008P10). Les instructions en deux octets s'exécutent généralement en quatre périodes d'horloge (comme sur la figure 11.4), alors que les instructions au mode d'adressage plus savant doivent faire davantage de lectures en mémoire, si bien que leur exécution peut demander jusqu'à 70 périodes d'horloge.

\overline{BERR} . Vous actionnez cette entrée pour signaler à l'unité centrale que quelque chose s'est mal passé sur le bus. Par exemple, l'unité centrale peut être heureuse d'attendre indéfiniment si personne ne renvoie le signal \overline{DTACK} en réponse à une scrutation de données \overline{DS} ; cela pourrait se produire si un programme essayait d'accéder à une mémoire inexistante. Le signal \overline{BERR} provoque un saut similaire à une interruption (dénommé officiellement « exception ») vers un sous-programme spécial. Voyez un peu plus loin, figure 11.10, une réalisation simple de circuit \overline{BERR} .

\overline{RESET} et \overline{HALT} . Ces deux lignes de signal sont particulières en ce qu'elles servent à la fois d'entrées (pour arrêter le microprocesseur ou pour le remettre à zéro) et de sorties (par lesquelles l'unité centrale peut initialiser le système). Reportez-vous à la figure 11.10 pour voir une méthode simple et directe d'utilisation de ces lignes.

E (*Enable*). Cette sortie de signal semble importante, mais elle ne l'est pas. Elle facilite (combinée avec \overline{VPA}) la connexion directe au bus du 68008 de périphériques plus anciens de la série 6800 (conçus pour le bus synchrone, et relativement lent, des microprocesseurs 6800 à 8 bits). Si vous n'utilisez pas de périphériques de ce genre, vous pouvez tout simplement ignorer le signal E.

EXEMPLE DE PROJET COMPLET : MOYENNEUR DE SIGNAL ANALOGIQUE

Les sections suivantes exposeront la conception complète d'un appareil de mesure organisé autour d'un 68008 : un « moyeneur » de signal analogique (un sujet que nous étudierons dans la section 15.13). Notre exemple inclut le circuit de l'unité centrale (avec \overline{DTACK} , \overline{BERR} , etc.), la mémoire (à la fois RAM et ROM), et beaucoup d'interfaces : des mini-interrupteurs et une série de LED, des ports sériels et parallèles, une horloge-calendrier/temporisateur, des convertisseurs A/N et N/A, et un relais statique pour la commande de charges alternatives. En fait, nous avons décidé d'incorporer un peu de tout dans notre projet. Ainsi c'est vraiment un module à microprocesseur à usage général, dont le logiciel peut faire l'appareil que vous voudrez.

11. MICROPROCESSEURS

Nous vous emmènerons du début à la fin de la conception du matériel, en indiquant comment nous avons choisi les composants du circuit que nous avons conçu. Vous apprendrez comment choisir et raccorder la mémoire et les périphériques, comment installer la mémoire et les périphériques à un endroit logique de l'espace mémoire. Une fois le matériel terminé, nous parlerons de la programmation générale et écrirons quelques « modules » logiciels pour exécuter les différentes tâches. Nous ne vous ennuiers pas avec chaque ligne du programme, cependant, parce qu'un projet comme celui-là comporte des sous-programmes fastidieux (mais essentiels), par exemple pour recueillir les commandes de configuration par le clavier. Enfin, nous analyserons le fonctionnement de l'appareil, la souplesse que nous obtenons grâce au microprocesseur intégré dans la conception et les limitations de vitesse que cela implique.

11.5 Conception du circuit

Schéma synoptique

La figure 11.9 est un schéma synoptique de l'appareil à microprocesseur, la figure 11.10 est le schéma électrique détaillé. Examinez d'abord le schéma synoptique qui indique comment les composants sont

connectés au bus. En termes de micro-ordinateur, la mémoire semble disproportionnée au premier regard, avec quatre fois plus de ROM que de RAM. En fait, cela vous paraîtra logique si vous considérez que pour un appareil spécialisé la totalité du programme est en ROM, et non en RAM. La RAM n'est utilisée que comme tampon de données et pour retenir les résultats intermédiaires des calculs. De plus, les fabricants de ROM effaçable aux ultra-violets (EPROM) ont abandonné la fabrication des plus petites pour s'adapter au marché ; il est difficile maintenant de trouver des EPROM de moins de 8 Ko (2764). De toute façon, la quantité de mémoire représentée est le minimum (une puce de ROM et une puce de RAM) ; il est facile d'en ajouter, comme vous le découvrirez en cherchant la solution des exercices.

La ligne suivante sur le bus est celle de l'horloge-calendrier ! Kézaco ? N'est-ce pas seulement un luxe pour les gens trop paresseux pour regarder leur montre quand ils commencent à travailler ? Non. L'horloge est essentielle dans tout appareil qui est appelé à faire des mesures périodiques, ou à garder la trace du moment où les données sont arrivées, ou pour toute une série de tâches d'enregistrement du temps. Vous pouvez programmer votre horloge-calendrier pour qu'elle provoque des interruptions périodiques,

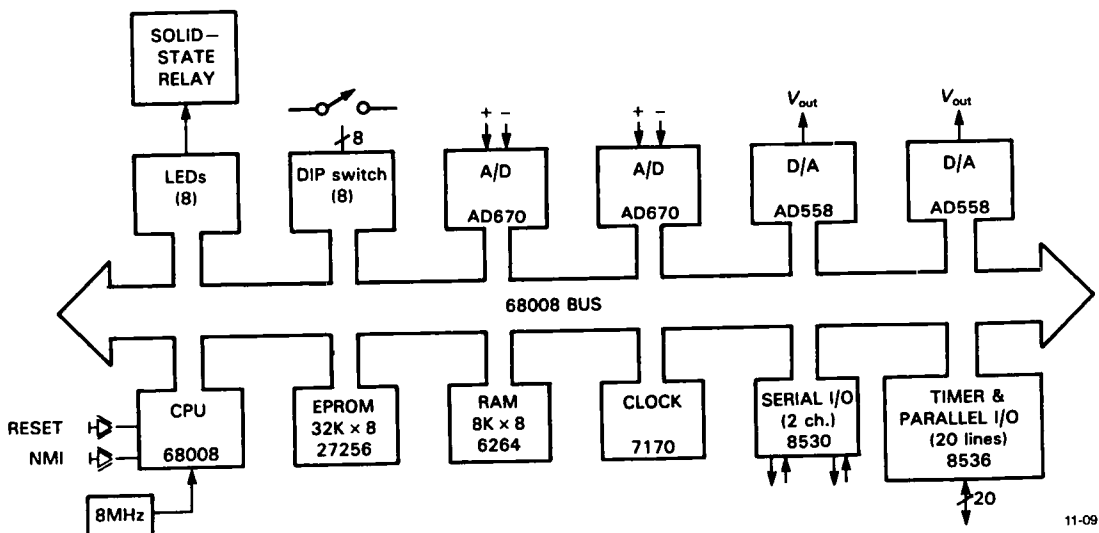


Figure 11.9 - Schéma synoptique d'un appareil à microprocesseur à usage général.

depuis cent par seconde jusqu'à une par jour ; vous pouvez aussi l'utiliser comme réveil (pas de sonnerie, bien sûr, mais une interruption), réglable pour n'importe quel moment dans les cent ans à venir. Pour notre moyennneur de signal analogique, nous utiliserons les temporisateurs d'un port parallèle 8536, mais il est pratique d'avoir un calendrier sous la main, de toute façon.

Le circuit intégré de port sériel 8530 est un USART (*Universal Synchronous Asynchronous Receiver Transmitter*, voyez la section 10.19) à deux canaux complets, avec une paire de générateurs d'horloge intégrés. C'est une puce très intéressante qui peut se charger de toutes les tâches RS-232 ordinaires, en plus des protocoles SDLC (*Synchronous Data Link Control*) avec les détections d'erreur, la resynchronisation de trame, etc. ; c'est probablement beaucoup trop pour le travail envisagé, mais zut. Le 8536 est un temporisateur associé à un port parallèle, fabriqué par ces braves gens de Zilog ; c'est un gros morceau aussi, avec une tétra-tripotée de modes de fonctionnement. Par exemple, chacune de ses vingt broches peut être programmée comme entrée ou comme sortie, vraie ou complémentée ; chaque sortie peut être en drain ouvert ou en *totem-pole* ; chaque entrée peut être normale ou avec capture (*ones-catching*, « attrape-un » : une impulsion momentanée à l'état HAUT est mémorisée dans une bascule d'entrée). La feuille de caractéristiques continue sur vingt-six pages à vous étonner avec les miracles rendus possibles.

Passons à la ligne supérieure du schéma synoptique ; les LED sont une simple rangée de huit voyants, pratiques pour indiquer ce qui se passe ; elles sont aussi d'une grande utilité pendant le débogage, si tout le reste rate. Nous avons repiqué un relais statique en parallèle sur une des sorties verrouillées de LED, afin que vous puissiez piloter quelque grosse machine. Par exemple, vous pourriez faire un bain thermostaté en utilisant une entrée de conversion analogique/numérique pour mesurer la température et le relais statique pour piloter la résistance chauffante. Nous vous donnerons une occasion de montrer vos talents dans un des exercices qui suivent. Le mini-interrupteur est un de ces petits blocs de huit, utiles pour coder la configuration ; par exemple, vous

pouvez dire au processeur quel port sériel (et quel débit) utiliser à la mise sous tension. Enfin, nous avons ajouté une paire de convertisseurs analogique/numérique et une paire de convertisseurs numérique/analogique pour permettre au processeur de vivre dans le monde réel.

Schéma détaillé

Passons à la partie amusante : parcourir le schéma du projet (figure 11.10).

♦ Unité centrale

CLK. Le 68008 a besoin d'un signal d'horloge (CLK), un signal carré aux niveaux logiques dans la plage de fréquence comprise entre 2 MHz et 10 MHz. La limite supérieure est fixée par la vitesse intrinsèque des portes et des registres internes ; vous pouvez trouver couramment des 68008 prévus pour 8 MHz, 10 MHz ou 12,5 MHz de fréquence d'horloge maximale. La limite inférieure est dictée par le fait que l'unité centrale utilise des registres *dynamiques*, qui doivent être rafraîchis périodiquement parce que les données sont stockées dans des condensateurs chargés, et non des bascules. La vitesse de calcul est proportionnelle à la fréquence d'horloge, donc vous voudrez généralement aller aussi vite que possible ; les inconvénients des hautes fréquences d'horloge sont a) des exigences de rapidité plus fortes pour les mémoires et les périphériques, b) un prix plus élevé et c) une plus forte consommation, en particulier pour les unités centrales et les périphériques *CMOS*. Habituellement, la consommation d'énergie vous importe peu, sauf dans le cas d'appareils alimentés par des piles ; voyez le chapitre 14. Nous avons choisi la fréquence de 8 MHz parce que la même horloge (divisée par deux) peut attaquer aussi le port sériel ; sans cela, il nous faudrait prévoir un oscillateur séparé pour l'USART, ou bien travailler à des débits inférieurs.

RESET, interruptions, scrutations. Pour démarrer le 68008 à froid (*bootstrap*), vous portez au niveau BAS à la fois les broches $\overline{\text{RESET}}$ et $\overline{\text{HALT}}$ (les deux lignes sont bidirectionnelles ; il faut utiliser des collecteurs ouverts avec des résistances de polarisation). Nous avons construit un système de remise à zéro simple avec un circuit RC et un *trigger* de Schmitt, en

11. MICROPROCESSEURS

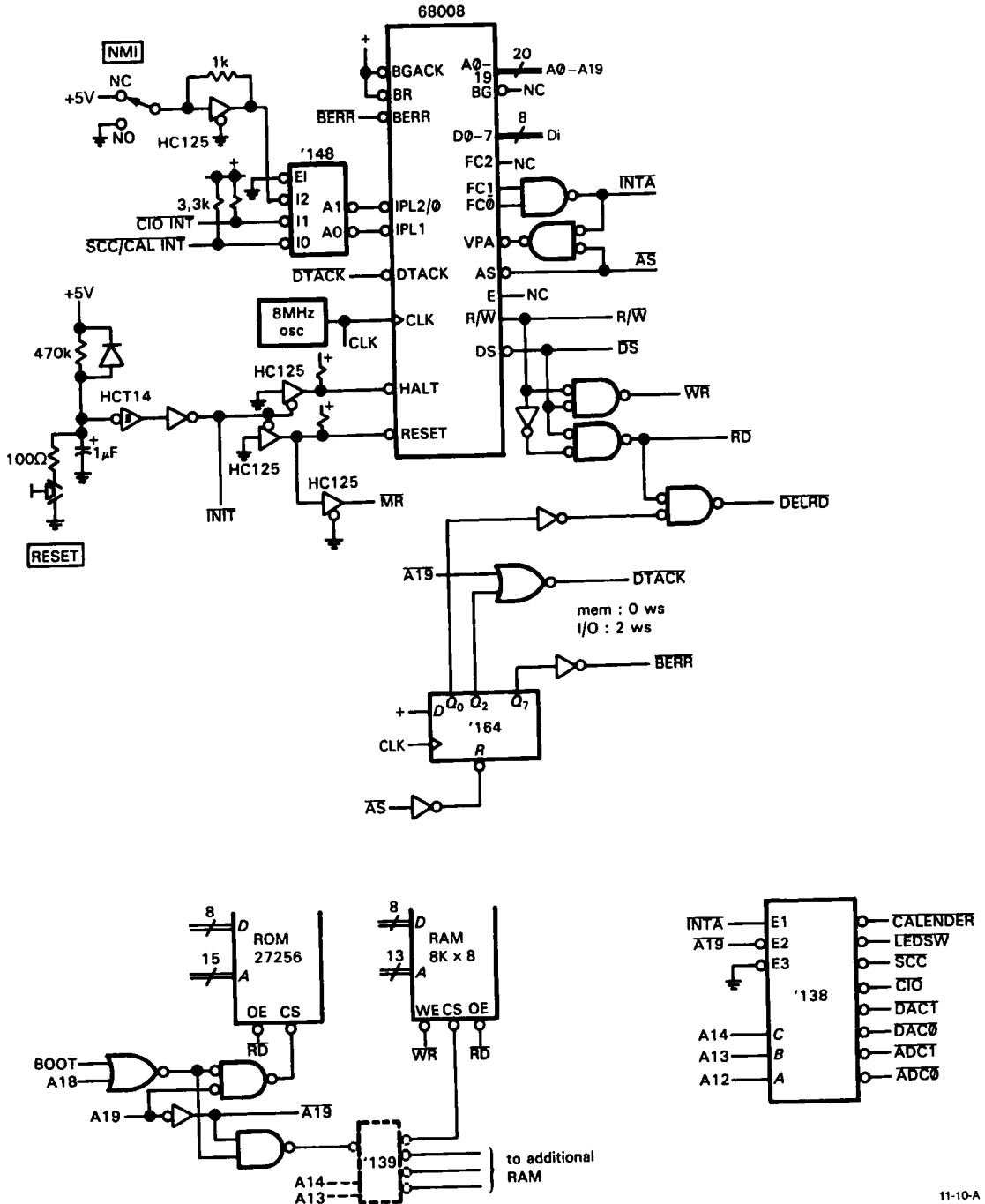
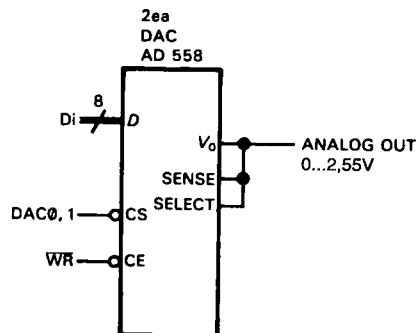
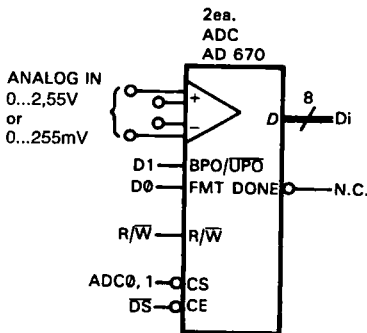
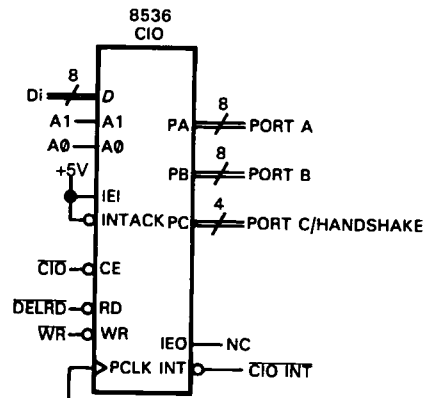
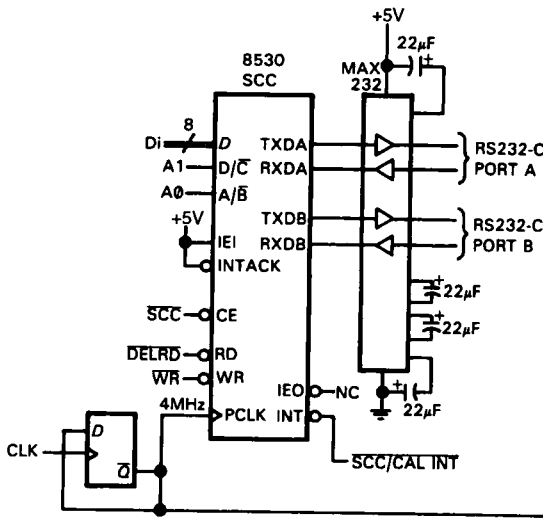
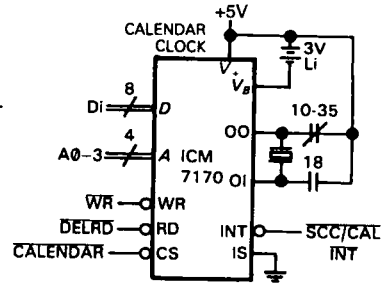
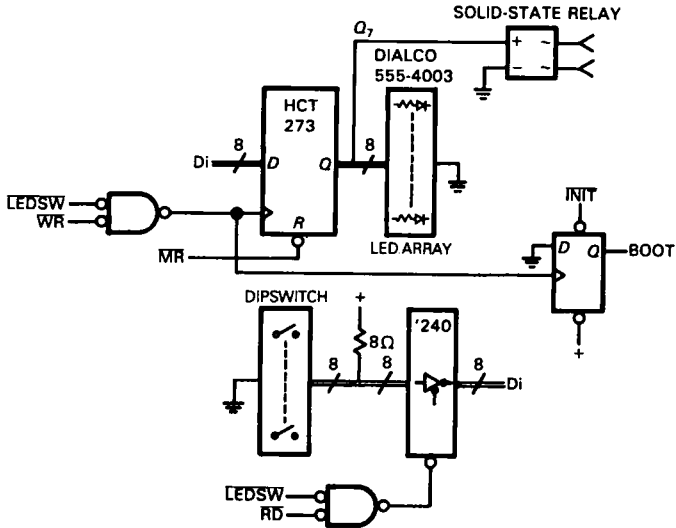


Figure 11.10 - Appareil à microprocesseur à usage général : schéma de principe.



11. MICROPROCESSEURS

parallèle avec un interrupteur à poussoir pour la remise à zéro manuelle. Remarquez la diode qui assure une décharge rapide pendant les transitoires de la tension d'alimentation ; un meilleur circuit de remise à zéro à la mise sous tension ferait appel à un « superviseur de microprocesseur » MAX692 ou à un circuit intégré similaire, avec une sortie de RàZ bien définie. La ligne que nous avons appelée \overline{MR} est activée (niveau BAS) à la fois lors de la mise sous tension et quand l'unité centrale exécute une instruction **RESET** (pendant 128 cycles d'horloge), alors que notre ligne \overline{INIT} n'est activée qu'au démarrage.

Nous avons choisi les vecteurs automatiques dans ce système simple ; le ET logique de FC0 et FC1 signale un cycle d'accusé de réception d'interruption, pendant lequel nous sommes donc obligés d'activer \overline{VPA} , en synchronisme avec \overline{AS} . Nous utiliserons aussi notre signal \overline{INPA} pour bloquer le décodage normal des adresses d'entrées/sorties (voir ci-dessous). Le 68008 autorise trois niveaux d'interruptions avec vecteurs automatiques : nous avons donc combiné, par un OU câblé, le port sériel lent et les interruptions de l'horloge-calendrier au niveau le plus bas (IPL1) et attribué le niveau immédiatement supérieur (IPL0/2) à l'interruption du temporisateur (dit « CIO »), sensible au temps de latence. Nous avons réservé le niveau supérieur, « non masquable » (activé par les deux lignes IPL à la fois) pour un bouton poussoir, de façon à toujours pouvoir débloquent le système s'il se « plante » pendant le débogage du programme.

Nous avons utilisé quelques portes pour produire une paire de signaux de scrutation distincts (\overline{RD} , \overline{WR}) à partir de la paire de signaux de scrutation/direction (\overline{DS} , \overline{EW}) que fournit le 68008. Ils seront utiles car plusieurs des périphériques dans le style Intel préfèrent des scrutations séparées.

\overline{DTACK} , \overline{BERR} , et les périphériques lents. Enfin, nous avons utilisé un registre à décalage à sortie parallèle comme automate fini, afin de produire une séquence de plusieurs signaux nécessaires. Le registre à décalage est maintenu à zéro jusqu'à ce que l'unité centrale actionne \overline{AS} , ce qui signale le début d'un cycle (figure 11.4) ; à partir de ce moment, les 1 (entrée D) commencent à se propager, d'un étage à chaque front montant de l'horloge. La sortie Q_0 sert

à produire une impulsion \overline{RD} retardée pour deux périphériques tâtilons (SCC et CIO), comme nous allons l'expliquer brièvement. Plusieurs des périphériques sont lents et exigent des états d'attente ; nous utilisons donc la sortie Q_2 du registre à décalage pour produire un \overline{DTACK} retardé, qui équivaut à deux états d'attente pour tous les ports d'entrées/sorties (dans notre système, toutes les entrées/sorties sont installées en mémoire au-dessus de l'adresse \$80000, c'est-à-dire que pour elles, et elles seules, A19 est au niveau HAUT) et aucun état d'attente pour la mémoire (A19 est au niveau BAS). Nous sommes mal partis si un 1 se propage jusqu'au dernier étage du registre à décalage, puisque tous les cycles de bus doivent être terminés (avec \overline{AS} désactivé) bien avant que cela se produise. C'est pourquoi nous avons utilisé la sortie du dernier étage (Q_7) pour activer \overline{BERR} (*Bus Error*), ce qui impose un saut par un vecteur (\$08) au lieu de laisser l'unité centrale plantée indéfiniment. Un tel système de temps mort (*time out*) est très important dans un ordinateur à usage général, quand l'unité centrale risque de rester bloquée si elle tente d'accéder à un périphérique inexistant.

♦ Mémoire

Quand vous démarrez un 68008 (en actionnant \overline{RESET} et \overline{HALT}), il va en bas de la mémoire pour trouver deux adresses vitales : l'adresse de départ sur 32 bits, stockée aux adresses \$04 à \$07, et la valeur initiale du *pointeur de pile*, stockée dans les octets \$00 à \$03. Après avoir lu ces adresses, il initialise le pointeur de pile, puis saute à l'adresse de départ.

Comme ces emplacements en bas de la mémoire sont lus par l'unité centrale avant toute autre activité du programme, vous devez placer de la mémoire non volatile à ces adresses, c'est-à-dire une mémoire qui conserve son contenu même quand l'alimentation est totalement absente. Le choix le plus évident est celui de l'EPRM (*Erasable Programmable Read Only Memory*, mémoire à lecture seule, programmable et effaçable ; voir la section 11.12), la mémoire bon marché, effaçable, organisée en octets, que vous reconnaissez à sa fenêtre en quartz sur le dessus du boîtier. Les EPRM s'effacent en une dizaine de minutes, et se programment en une minute ou deux.

Leur taille va jusqu'à un mégabit, elles gardent leur contenu au-delà de la durée de vie des appareils dans lesquels vous les installez. Le seul piège de l'EPROM en bas de l'espace de mémoire est que les différents vecteurs (interruption, erreur de bus et autres « exceptions ») sont logés là aussi, alors que vous voulez pouvoir (ou pouvez vouloir) modifier les vecteurs pendant le déroulement du programme.

Vous pourriez le faire en utilisant une variante d'EPROM dite EEPROM ; le premier E signifie *electrically*, autrement dit cette EPROM est effaçable électriquement, sans exposition aux rayons ultraviolets, *in situ*, dans le circuit où elle est utilisée. Vous pouvez aussi utiliser un système à deux étages, dans lequel les vecteurs figés en EPROM pointent sur une table d'adresses de saut située dans la mémoire vive (RAM, voir plus loin). Il y a un moyen plus astucieux : vous disposez les choses de telle façon qu'il y ait de la ROM en bas de la mémoire au moment du démarrage, mais vous la remplacez ensuite, sous la direction du programme, par de la mémoire vive ordinaire, dite *Random Access Memory*, ou mémoire à « accès aléatoire », ce qui signifie qu'on peut y lire et y écrire à tout moment.

Regardez à nouveau la figure 11.10. Nous avons utilisé une EPROM 27256, une taille moyenne ou petite de nos jours. Ses 256 Kbits sont organisés en 32 K mots de 8 bits. Elle comporte 15 entrées d'adresse, 8 sorties de données à trois états, une entrée de sélection de boîtier (\overline{CS}), et une entrée d'activation des sorties (\overline{OE}). Chaque octet désigné par son adresse (écrit préalablement sur la puce par un programmeur) est déposé sur les lignes de sortie de données à condition que les deux lignes de validation soient activées. Le principe usuel consiste à actionner \overline{CS} aussitôt que possible par la logique de décodage d'adresse, puis à actionner \overline{OE} avec l'impulsion de scrutation en lecture qui suit. Dans notre cas, la mémoire (ROM et RAM) est validée seulement si la ligne d'adresse A19 est inactive ; c'est-à-dire que la mémoire est logée dans la moitié inférieure de l'espace mémoire. De plus, la ROM n'est activée que si a) A18 est active ou b) si le bit BOOT est à 1 (il est mis à 1 par la remise à zéro à la mise sous tension, et remis à 0 par le programme). Ainsi, quand vous

démarez l'unité centrale, la bascule BOOT est mise à 1 par la ligne \overline{INIT} , une image de la ROM se trouve temporairement dans l'espace \$0000-\$7FFF ; la RAM n'existe pas pour l'instant. La ROM commencera ensuite sa deuxième vie à son adresse réelle \$40000-\$47FFF. Les huit premiers octets de la ROM sont programmés soigneusement de façon à effectuer un saut vers la suite de son code de démarrage dans le haut de l'espace mémoire ; là, entre autres choses, le programme met à zéro le port des LED (à l'adresse \$86000). L'écriture dans le port des LED a comme effet accessoire de remettre à zéro la bascule BOOT, ce qui permet à la RAM de remplacer l'image temporaire de la ROM. Pour préciser les choses, voici les seize premiers octets de ROM nécessaires pour utiliser ce truc :

0000: 00 00 20 00 ; pointeur de pile initial

0004: 00 04 00 08 ; adresse de départ
dans la ROM réelle

0008: 13 FC 00 00 00 08 60 00; **MOVE.B#0, \$86000**
; mise à zéro de BOOT

Remarquez que la dernière instruction s'exécute à l'adresse \$40008, du fait de l'adresse de départ qui vient d'être lue (\$40008). Ces quelques octets du début sont une échelle qui permet au programme de « monter » à son adresse réelle ; arrivé là, il retire l'échelle et le tour est joué.

Le câblage de la puce de RAM de 8 Ko est simple : elle reçoit les treize bits d'adresse inférieurs (8 Ko), elle est activée quand A19 et la ROM sont désactivées. Les signaux de scrutation \overline{RD} (*Read*, lecture) et \overline{WR} (*Write*, écriture) sont appliqués aux entrées \overline{OE} (*Output Enable*, validation des sorties) et \overline{WE} (*Write Enable*, validation d'écriture). Pour l'instant, imaginez que la logique de décodage supplémentaire, représentée en pointillés, n'existe pas. La RAM est logée en bas de l'espace de la mémoire, sauf pendant le démarrage, où elle est remplacée par une image de la ROM.

Notre décodage d'adresse présente une particularité. Voyez la RAM : nous avons *ignoré* les lignes A13 à A17 ! Ainsi, par exemple, la mémoire située en \$0000 a plusieurs images, vous la trouverez en \$2000,

11. MICROPROCESSEURS

\$4000, et en fait à n'importe quelle adresse dont les bits A0 à A12 et A18-19 sont à zéro. Pour « corriger » ce défaut, nous pourrions compléter notre décodage et exiger que tous ces bits soient à zéro pour activer \overline{CS} ; ce serait totalement inutile. Ces images de la RAM qui traînent un peu partout font un peu négligé mais ne présentent aucun inconvénient pratique : au contraire, cela économise des portes. Il en va de même avec la ROM et les entrées/sorties. La figure 11.11 représente l'agencement de la mémoire, avec les répétitions indiquées explicitement.

Il faudrait tenir compte des autres lignes d'adresse si vous vouliez davantage de mémoire, naturellement. Le schéma montre la façon normale de le faire : ajoutez simplement un décodeur 1 parmi 4 (139) sur les deux lignes d'adresse suivantes ; il sera validé par le signal qui valide actuellement notre unique puce de RAM. L'extension à des mémoires encore plus grandes devrait être évidente.

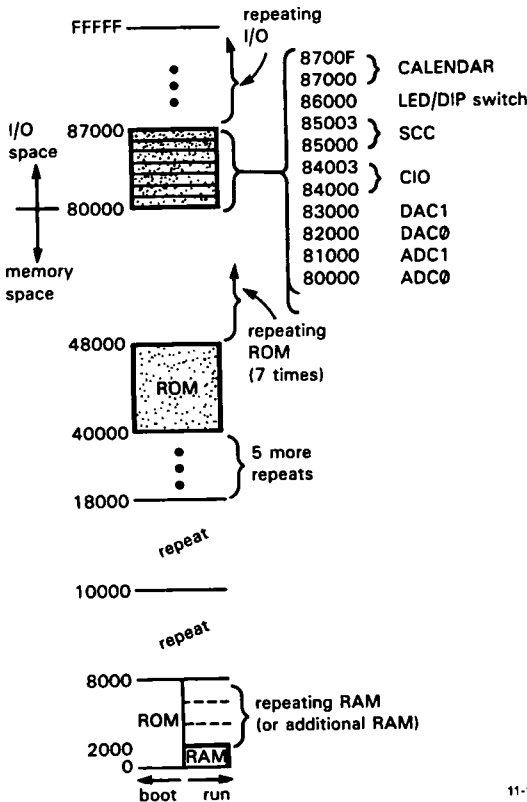


Figure 11.11 - Agencement de la mémoire.

Exercice 11.5

Utilisez un décodeur 1 parmi 8 (138) pour loger huit puces de RAM de 8 Ko.

Exercice 11.6

Modifiez le schéma original pour installer quatre puces de 32 Ko.

Exercice 11.7

Maintenant modifiez le schéma pour installer deux ROM de 64 Ko (27256).

Exercice 11.8

Redessinez l'agencement de la mémoire pour chacun des exercices précédents.

Synchronisation de la mémoire. Avant de continuer avec les entrées/sorties, il est utile d'envisager la synchronisation de la mémoire. Nous avons dit plus haut que notre circuit DTACK ne produisait pas d'état d'attente pour la mémoire. Cela fonctionne si la mémoire est effectivement assez rapide pour s'adapter aux contraintes de synchronisation en lecture et écriture de la figure 11.4. Mais la mémoire est-elle assez rapide ? Pour le savoir, il faut commencer par prendre le chronogramme du 68008 sans état d'attente, puis soustraire les retards introduits par la logique auxiliaire, dans le cas le plus défavorable ; la différence est ce qui reste à la mémoire pour répondre. Essayons.

[N.d.T. : "Logique auxiliaire" traduit ici l'américain *glue logic*, qui est une expression familière ; le mot *glue* signifie colle ; le mot français glu [sans e] désigne autre chose que de la colle ; l'expression « logique de glue », pour désigner la logique auxiliaire, et que l'on trouve trop souvent parmi les débris des traductions bâclées, est lamentable.]

La figure 11.12 montre la situation pour un cycle de lecture, qui présente habituellement les plus grandes difficultés de synchronisation. Nous avons commencé avec les spécifications de l'unité centrale pour une fréquence d'horloge de 8 MHz, puisque c'est celle que nous avons choisie pour notre circuit. Le délai le plus important se situe entre « adresse valide » côté unité centrale et « données valides » côté mémoire ; il détermine le « temps d'accès » maximal que vous pouvez tolérer. Dans ce cas, l'unité

centrale écrit une adresse valide au moins 290 ns avant que les données aient à être stables ; le chiffre correspondant pour \overline{DS} est 27 ns. Notre signal de validation de la RAM, \overline{CS} , passe par deux portes en cascade, de type 74HCT02 et 74HCT00 ; les retards maximaux sont de 28 ns et 25 ns, soit un total de 53 ns. Cela nous laisse 237 ns ($290 - 53$) de temps d'accès à partir de \overline{CS} . Un calcul similaire (en supposant que \overline{RD} est produite par une simple 74HCT32) nous montre que la mémoire doit fournir ses données au plus tard 203 ns après le signal \overline{OE} . La figure montre aussi le cas le plus défavorable pour la mémoire de 8 Ko la moins rapide (150 ns) : un temps d'accès de 150 ns à partir de l'adresse, 150 ns à partir de \overline{CS} , et 60 ns à partir de \overline{OE} . Comme notre circuit alloue des temps de 290 ns, 237 ns et 203 ns, nous disposons de 100 ns de marge dans le cas plus juste (accès à partir de \overline{CS}).

Nous ne nous livrerons pas à un calcul similaire pour le cycle d'écriture, qui se révèle encore plus détendu. Il est évident qu'il n'y aura pas de problème de RAM, même avec le type de mémoire le plus lent, sans état d'attente de l'unité centrale.

Malheureusement, il en va autrement avec la ROM, qui a tendance à être plus lente que la RAM, qui a tendance à être plus lente que la RAM. Par exemple, l'EPROM de 32 Ko est disponible avec des temps d'accès standard (adresse-données ou \overline{CS} -données) de 150 ns, 200 ns et 250 ns. Le calcul est le même que précédemment, mais avec un retard supplémentaire de 6 ns à cause d'un décodage différent de \overline{CS} . Ainsi, seuls les deux types les plus rapides se satisfont des 231 ns que nous allouons entre \overline{CS} et les données ; ces deux types pourront fonctionner sans état d'attente. Au lieu d'utiliser des ROM rapides, nous pourrions utiliser une logique auxiliaire plus rapide, 74ACT ou 74F, avec la ROM la plus lente. En réalité, elle fonctionnerait probablement sans problème dans notre circuit, parce que les calculs dans le cas le plus défavorable sont plutôt pessimistes. Ils prennent en compte les combinaisons les plus défavorables de tension d'alimentation, de température, de charge capacitive et de dispersion de fabrication ; par exemple, nos plus mauvaises conditions supposent une tension d'alimentation V_{CC} de 4,5 V, une plage de température de -40°C à $+85^{\circ}\text{C}$, et une charge capacitive irréaliste de 50 pF. Cependant, si vous voulez être sûr de la fiabilité de vos circuits, surtout si vous en vendez de grandes quantités, vous calculerez toujours dans le cas le plus défavorable.

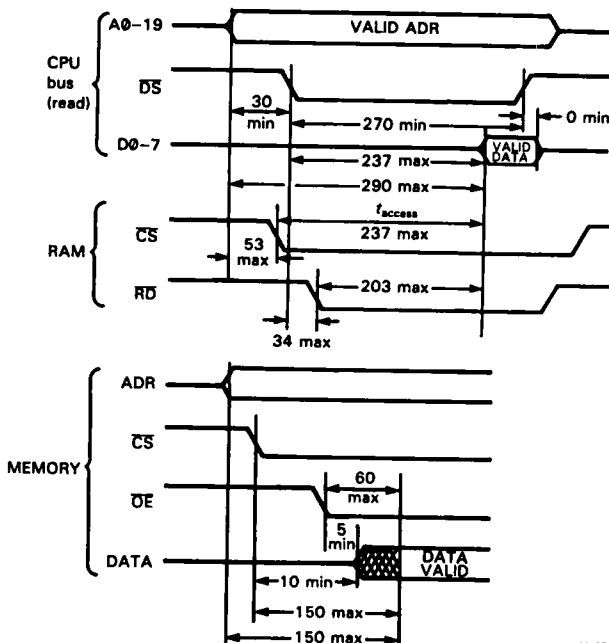


Figure 11.12 - Synchronisation d'un cycle de lecture en mémoire (SRAM 150 ns).

11. MICROPROCESSEURS

Circuits périphériques

Notre schéma comporte neuf périphériques ; nous avons donc utilisé un décodeur 1 parmi 8 (138) comme décodage d'adresse (les LED et les mini-interrupteurs partagent une adresse, les premières en écriture, les secondes en lecture). Le décodeur est validé quand A19 est activée, ce qui nous place dans la zone d'E/S (la moitié supérieure de l'espace adressable). Nous appliquons aux entrées du décodeur les lignes A12 à A14, ce qui place les périphériques aux adresses \$80000, \$81000, \$82000, etc. ; nous ignorons les lignes d'adresse supérieures, comme pour la mémoire, ce qui produit un décodage d'adresse « paresseux », avec chaque périphérique qui fait des apparitions multiples dans l'espace adressable. En fait, un périphérique se trouve à *chaque* adresse au-dessus de \$80000, jusqu'en haut de la mémoire à \$FFFFFF (un demi-million d'adresses).

🔧 Exercice 11.9

Vérifiez cette dernière affirmation en calculant le nombre d'apparitions de ces périphériques dans la mémoire. Écrivez ensuite la formule générale de l'adresse des indicateurs à LED, en utilisant des x pour les chiffres indifférents.

🔧 Exercice 11.10

Le seul inconvénient réel de notre décodage d'adresse incomplet est qu'il gaspille un demi-mégaoctet d'espace adressable (qui pourrait contenir de la mémoire) pour quelques misérables périphériques. Montrez comment un concepteur qui voudrait utiliser pour de la mémoire l'essentiel de l'espace de 1 Mo peut décoder les adresses de façon que les huit ports d'E/S banalisés se trouvent aux adresses \$FF000, \$FF100 à \$FF700 et ne répondent pas aux adresses inférieures. Vous pourriez maintenant installer un mégaoctet de RAM, mais elle répondrait en même temps que les E/S à ces adresses hautes. Imaginez une solution à ce problème.

Remarquez que ce décodage d'adresses alloue à chaque périphérique un bloc complet d'adresses contiguës, puisque les lignes d'adresses inférieures ne sont pas décodées non plus par le 138. Quelques périphériques ont plusieurs registres internes et nous utilisons les lignes d'adresses basses pour y accéder.

Considérez que le décodeur répond à l'adresse de base du périphérique. Voyons maintenant les composants particuliers d'entrées/sorties de ce schéma.

LED et mini-interrupteurs. Ce sont les ports les plus simples. Pour les sorties, nous attaquons un jeu de LED avec un octuple registre à bascule D , cadencé par le décodage d'adresse \overline{LEDSW} et le signal d'écriture \overline{WR} . Remarquez que le déclenchement par le front montant (fin de l'impulsion) donne un temps d'établissement largement suffisant. Nous avons utilisé un registre de type 273 avec sorties à deux états au lieu du 574 habituel, parce qu'il possède une entrée de remise à zéro, que nous actionnons pendant le démarrage et les remises à zéro du processeur ; c'est utile ici, pour que les LED soient éteintes au démarrage. La logique *HCT* possède une excursion de sortie qui s'étend jusqu'aux tensions d'alimentation et une bonne sortance au niveau haut (8 mA sous +4,5 V), nous pouvons donc attaquer un réseau de LED raccordé à la masse (avec une logique *LS*, nous aurions raccordé les LED au +5 V) ; dans ces conditions, les LED indiquent des 1 et non des 0. Le réseau de LED représenté comporte des résisteurs intégrés qui limitent l'intensité à 6 mA. L'une des sortie de LED est utilisée pour piloter un relais statique. Ces relais sont pilotés facilement par les niveaux logiques (excitation garantie sous 3 V, résistance de charge de 1,5 k Ω) ; ils assurent une commutation au passage par le zéro de tension (sections 9.8 et 9.10). Remarquez que la scrutation en écriture du port assure aussi la remise à zéro de la bascule *BOOT*, lors du premier accès ; une fois que vous avez remis la bascule à zéro, vous pouvez utiliser le port de LED à votre gré.

Le port de mini-interrupteurs est simple, lui aussi, avec un octuple tampon inverseur à trois états, de type 240, attaqué par le niveau des interrupteurs polarisés, activé par le même décodage d'adresse \overline{EDSW} , validé cette fois par le signal de scrutation \overline{RD} . En d'autres termes, une écriture à l'adresse \$86000 s'affiche sur les LED ; une lecture vous renvoie un octet qui indique la position des interrupteurs. Nous avons utilisé un tampon inverseur pour qu'un interrupteur fermé soit vu comme un 1 et non comme un 0.

CNA et CA/N. Encore des ports simples. Les deux convertisseurs sont dits « complets », avec référence

et horloge internes. L'ADC670 accepte le protocole de scrutation R/\overline{W} , \overline{DS} puisqu'il a une entrée de direction et une entrée de validation. Une écriture (circuit validé et R/\overline{W} à l'état BAS) lance une conversion, alors qu'une lecture récupère l'octet de résultat. Pendant l'écriture, le CA/N verrouille les deux bits de données : BPO/\overline{UPO} fixe la plage d'entrée (HAUT = bipolaire, BAS = unipolaire), et FMT fixe le format (H = complément à 2, B = sans signe). La sortie DONE (terminé) vous signale que le CA/N a fini une conversion ; nous l'avons ignoré dans notre schéma parce que nous trouvons plus pratique d'exécuter quelques instructions d'attente (NOP), pendant les 10 μ s que demande la conversion, que de rester suspendu à un drapeau. L'interface pour microprocesseur de l'AD670, comme celle de beaucoup de convertisseurs, manque de nervosité. Celle-ci, en particulier, exige un temps de scrutation \overline{CE} minimal de 300 ns pour l'écriture et impose un temps d'accès de 250 ns après l'activation de \overline{CE} en lecture. Si vous vous reportez à la figure 11.4, vous verrez que cela ne concorde pas avec la synechronisation rapide du cycle de bus du 68008 sans état d'attente ; avec deux états d'attente (que notre circuit introduit pour routes les adresse supérieures à \$80000) tout rentre dans l'ordre : l'impulsion \overline{DS} pour une écriture dure 390ns, le temps d'établissement de \overline{DS} pour une lecture passe à 87 ns.

Le convertisseur numérique/analogique AD558 est, lui aussi, un convertisseur complet, avec seule tension de +5 V pour l'alimentation et la sortie. Il ne fonctionne qu'en écriture, nous utilisons donc \overline{WR} pour la validation d'écriture et le décodage d'adresse pour la sélection du circuit. Une fois encore la synchronisation est dépassée sans état d'attente : l'AD558 exige 200 ns entre l'établissement des données et \overline{CE} , et 150 ns de durée de l'impulsion \overline{CE} . Sans état d'attente, vous ne disposez que de 180 ns et 140 ns ; deux états d'attente portent ces temps aux valeurs confortables de 430 ns et 390 ns.

Ports sériels et parallèles. Le SCC 8530 (port sériel) et le CIO 8536 (port parallèle) de Zilog sont caractéristiques des périphériques intégrés à grande échelle (LSI). Ils sont conçus pour offrir une grande souplesse et un choix vertigineux de modes de fonctionnement,

programmés par l'écriture d'octets particuliers dans un ou plusieurs registres internes. Beaucoup de ces puces sont aussi compliquées que des microprocesseurs et vous pouvez vous préparer à passer quelques demi-journées à apprendre comment programmer leur fonctionnement.

Bien que les périphériques à forte intégration soient conçus normalement pour des microprocesseurs particuliers, on peut généralement utiliser ceux d'un fabricant avec les unités centrales d'un autre fabricant. La série des périphériques 85xx de Zilog se veut « universelle » et indépendante des bus, bien qu'il y ait une petite incompatibilité avec l'impulsion de scrutation \overline{RD} du 68008 ; nous la contournerons en produisant une impulsion \overline{RD} retardée.

Voyons d'abord le port parallèle/temporisateur 8536. Il utilise la paire de signaux de scrutation $\overline{RD}-\overline{WR}$, avec un signal de sélection de circuit, \overline{CE} (que nous actionnons, comme d'habitude, avec le décodage d'adresse d'entrée/sortie). De plus, il réclame un signal d'horloge, à la fois pour son temporisateur et pour piloter sa logique interne. Le 8536 possède un circuit complet d'accusé de réception d'interruption, et il peut écrire un vecteur sur les lignes de données pendant un cycle d'accusé de réception d'interruption. Nous n'utiliserons pas l'essentiel de ces possibilités : une ligne de priorité par bus en chaîne (entrée IEI, sortie IEO) et une entrée \overline{INTACK} , qui demande au circuit intégré de donner son vecteur (programmé) ; nous utiliserons cependant la sortie \overline{INT} qui signale une demande d'interruption. Les seules autres lignes d'interface de bus, en plus des lignes de données D0 à D7, sont les deux lignes d'adresses basses (A0, A1) qui servent à désigner les registres internes ; elles sont toujours raccordées aux lignes d'adresses basses du bus, ce qui place les registres internes, dans la mémoire vue par l'unité centrale, dans l'espace qui suit l'adresse de base. Dans ce cas, par exemple, les registres internes sont logés dans la mémoire aux adresses \$84000 à \$84003. Le nombre des broches d'adresse laisse supposer qu'il n'y a que quatre registres, ce qui est faux : il existe en fait 41 registres en écriture et 48 registres en lecture ! (Nous vous avons prévenus que la programmation de ces puces est infernale.) Vous y accéderez en deux

11. MICROPROCESSEURS

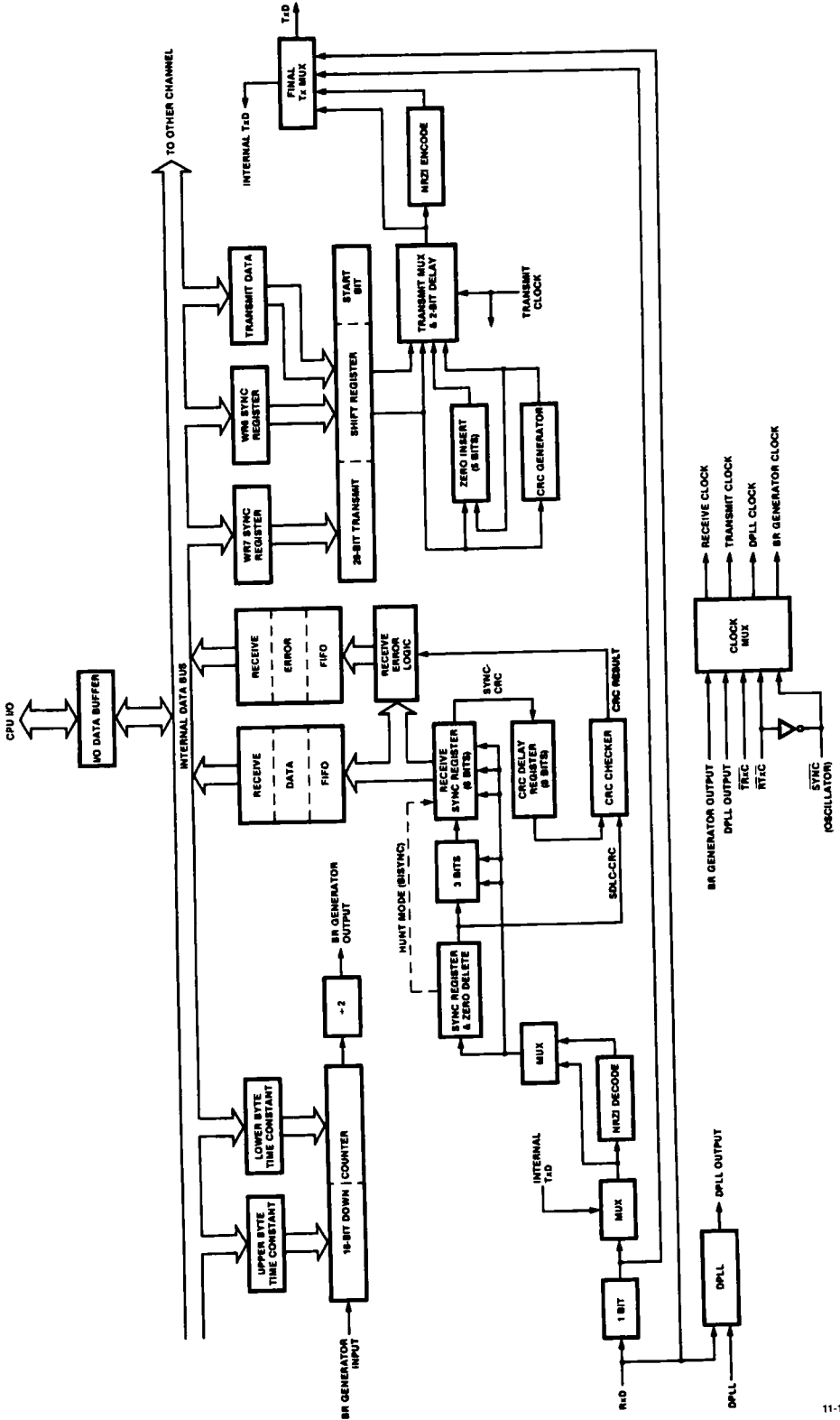


Figure 11.13 - Schéma synoptique du port sériel Zilog 8530 (Document Zilog Inc.).

temps, en écrivant d'abord dans le registre de « contrôle » (à l'adresse $BASE+3$, \$84003) un octet qui indique le registre visé, en lisant ou en écrivant ensuite dans ce registre. Les registres du port parallèle sont un cas particulier, leurs adresses sont accessibles directement à $BASE$, $BASE+1$ et $BASE+2$, autant en lecture qu'en écriture.

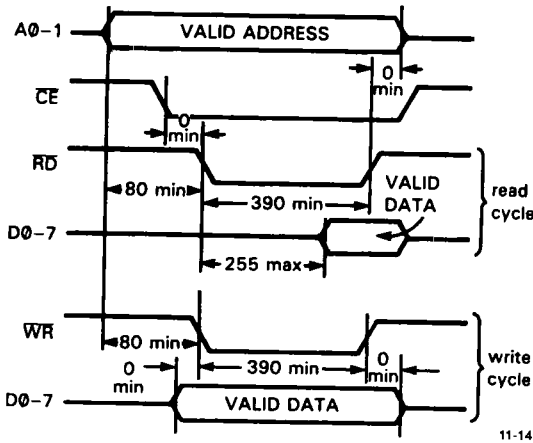


Figure 11.14 -Synchronisation du port parallèle du 8536 Zilog.

La figure 11.14 montre le problème de la scrutation par \overline{RD} : le 8536 exige, pour les lignes d'adresse A0 et A1, un temps d'établissement minimal de 80 ns avant le front de début de l'impulsion \overline{RD} ; le temps de réponse spécifié est paresseux aussi : le pauvre 8536 a besoin de 255 ns pour fournir ses données et il exige une durée minimale de 390 ns pour l'impulsion de scrutation \overline{RD} . La lenteur de la réponse nous est devenue familière, nous savons résoudre le problème par des états d'attente. Malheureusement, les états d'attente ne changent rien au temps d'établissement de \overline{RD} (voir la figure 11.4, qui montre que \overline{DS} peut arriver aussi tôt que 30 ns après une adresse valide). Pour résoudre ce nouveau problème, nous avons retardé \overline{RD} d'un cycle d'horloge de l'unité centrale ; nous pouvons le faire facilement avec le registre à décalage que nous avons déjà utilisé pour produire \overline{DTACK} . Dans ce cas, nous effectuons simplement un ET entre l'impulsion \overline{RD} « rapide » et la sortie Q_0 (inversée) du registre à décalage, qui n'est

pas activée avant le front S3-S4 de l'horloge de l'unité centrale. Cela produit une impulsion \overline{RD} retardée, que nous appelons \overline{DELRD} ; elle commence en retard d'une période, comme une impulsion \overline{WR} normale. Le résultat est que le 8536 dispose de 125 ns de plus pour le temps d'établissement de l'adresse (soit 155 ns au total). Le générateur d'états d'attente introduit toujours deux états d'attente, ce qui rend le cycle suffisamment long pour ce périphérique lent.

Comme par hasard, un circuit similaire n'est pas nécessaire pour \overline{WR} , parce que le 68008 alloue, fort à propos, une période d'horloge supplémentaire au temps d'établissement pour les cycles d'écriture (remarquez le \overline{DS} retardé dans le cycle d'écriture de la figure 11.14), alors que le 8536 exige toujours les mêmes 80 ns de temps d'établissement.

L'interface du port sériel 8530 est presque identique. La seule différence est que les lignes d'adresses des registres internes portent des noms différents : A0 commande A/\overline{B} (qui sélectionne le canal A ou le canal B du port double), A1 commande D/\overline{C} (qui sélectionne les registres de données ou de commandes). Cette puce est bien dotée en registres, elle aussi : il y en a seize en écriture et neuf en lecture pour chacun des canaux, avec le même accès en deux temps que pour le 8536.

Le 8530 accepte une fréquence d'horloge maximale de 6 MHz ; nous avons choisi 4 MHz parce que cette fréquence permet des débits asynchrones de 9600 bauds. Les lignes de données asynchrones TxD (émission) et RxD (réception) sont aux niveaux logiques et non aux niveaux bipolaires RS-232 (voir les sections 9.14 et 10.19). La plupart des circuits intégrés pilotes RS-232 (comme le 1488 classique) exigent des tensions d'alimentation doubles, ce qui serait vraiment encombrant dans un circuit comme celui-ci, alimenté uniquement en +5 V par ailleurs. Heureusement, vous pouvez trouver des circuits intégrés astucieux, avec des convertisseurs à condensateurs flottants intégrés ; les premiers (MAX232) ont été présentés par Maxim et suivis par la série LT1080 de LTC. Remarquez que la ligne d'interruption en drain ouvert est câblée en OU avec la ligne correspondante de l'horloge-calendrier, de telle façon que l'une et l'autre puissent demander une interruption avec

11. MICROPROCESSEURS

vecteur automatique au niveau IPL1. Le sous-programme d'interruption pour ce niveau se charge de déterminer l'origine de l'interruption, par scrutation des registres d'état au moyen de lectures programmées, comme nous le montrerons.

Horloge-calendrier. Le dernier périphérique est l'horloge-calendrier, un autre circuit intégré à grande échelle, avec quelques caractéristiques particulières. Son interface de bus est similaire à celle des circuit Zilog, avec la paire de lignes de scrutation \overline{RD} - \overline{WR} dans le style Intel, et cinq bits d'adressage des registres internes. Il se pourrait qu'elle pose les mêmes problèmes de synchronisation de \overline{RD} . Nous disons « il se pourrait » parce que la feuille de caractéristiques est ambiguë : elle spécifie un temps d'établissement « typique » de 100 ns entre adresse et \overline{RD} , mais elle ne donne pas de *minimum*. Nous ne savons pas ce qu'ils veulent dire, mais pourquoi courir des risques ? Nous disposons déjà d'une ligne \overline{DELRD} , donc nous allons l'utiliser. L'ICM7170 est une horloge-calendrier moderne avec un circuit interne de commutation sur l'alimentation de secours ; vous connectez simplement une pile au lithium de 3 V comme le montre le schéma. Les circuits plus anciens vous imposaient d'organiser soigneusement la déconnexion des lignes de commande lors de la coupure de l'alimentation, alors que le 7170 prend tout cela en charge. Naturellement, vous ne pouvez pas communiquer avec le circuit intégré si le +5 V est absent ; la pile entretient simplement le tic-tac de l'horloge pendant l'hibernation, pour qu'elle se réveille avec les idées claires et l'heure juste.

♦ Alimentation du circuit

Après en avoir terminé avec la conception du circuit, il est tentant de négliger les détails mineurs comme l'alimentation et la masse. Vous ne devriez pas. Notre montage utilise des circuits logiques « +5 V », ce qui signifie le plus souvent $5\text{ V} \pm 5\%$ (dans cet exemple, l'unité centrale et plusieurs périphériques exigent une tension comprise entre +4,75 V et +5,25 V). De plus, l'alimentation devrait être exempte de transitoires importants, ce qui est garanti au mieux par une distribution généreuse de condensateurs céramique de 0,1 μF et un saupoudrage de condensateurs au tantale

un peu plus gros. Le cas extrême de grand transitoire est celui d'une énorme surtension provoquée par une défaillance totale du régulateur série de l'alimentation. Pour ces cas, il est bon de prévoir une protection par court-circuit (section 6.6, Vol. 1), soit sur la carte mère, soit sur la carte d'alimentation. Quand vous envisagerez l'alimentation, n'oubliez pas qu'une carte à microprocesseur peut consommer facilement 1 A ou plus, et que les pistes de la carte principale peuvent avoir à conduire plusieurs ampères vers les cartes d'extension. Soyez prévoyant, avec des pistes larges et des connecteurs généreux.

Pour les raisons expliquées dans la section 9.11, les liaisons de masse sur les cartes et entre les cartes sont particulièrement importantes et doivent avoir une inductance faible. Le meilleur moyen est de consacrer à la masse une couche d'un circuit multi-couches, bien qu'une disposition maillée sur une face d'un circuit double face soit souvent suffisante (nous en dirons plus à ce sujet dans le prochain chapitre). Enfin, un conseil à propos des circuits de remise à zéro : il est tentant d'utiliser un simple circuit RC (avec une diode) du genre de celui que nous montrons sur la figure 11.10. Le problème est qu'un tel circuit peut ne pas répondre à une disparition de la tension d'alimentation qui serait brève, mais suffisante pour perturber le programme en cours d'exécution. Si le circuit à microprocesseur fait partie d'un appareil, l'effet est que l'appareil cesse de fonctionner correctement ; le seul moyen de lui faire reprendre ses sens est de couper l'alimentation et de la rétablir, plusieurs fois s'il le faut ! Nous avons vu ce phénomène se produire aussi bien sur des appareils du commerce que sur ceux de notre conception. La solution la plus sûre consiste à utiliser un bon superviseur d'alimentation, par exemple le MAX690 de MAXIM.

Nous en avons terminé avec le schéma de notre appareil, sans trop de difficultés, nous pouvons donc attaquer le gros morceau : la programmation.

Échauffement : l'œuf à la coque

Notre exemple de moyenneur de signal se révélera un travail de programmation complexe, comme le sont la plupart des problèmes du monde réel. Une lecture

attentive des sections suivantes sera profitable à ceux des lecteurs qui entendent concevoir leurs propres systèmes à microprocesseur, parce qu'elle illustre en détail la plupart des techniques nécessaires à la construction d'appareils sérieux à microprocesseurs.

Au lieu de sauter immédiatement dans les eaux infestées de requins, plongeons prudemment un orteil avec un exemple de programme simple (et futile) pour notre circuit à microprocesseur à tout faire. Les ordinateurs sont censés nous faciliter la vie quotidienne en nous évitant des corvées inutiles. Utilisons celui-ci pour nous faire cuire un œuf à la coque cinq minutes chaque matin à huit heures !

Imaginez que le relais statique de la figure 11.10 alimente notre résistance chauffante, plongée dans un récipient d'eau où attend un œuf cru. Lisez le code du programme 11.2.

Pour que ce programme reste simple, nous supposons que l'ordinateur est en marche et que l'horloge-calendrier est à l'heure. (Dans l'exemple du moyenneur de signal, nous verrons comment traiter ces détails sans intérêt, mais importants !) Le code commence par l'envoi d'un octet nul à l'adresse du

port des LED, pour arrêter le chauffage ; ensuite l'horloge est configurée en mode 24 h, sans interruptions. Le programme entre ensuite dans une boucle (**WAKE**, réveil) qui teste continuellement les chiffres des heures, jusqu'à lire un 8 ; à ce moment il envoie un octet de 1 au port des LED ; cela a pour effet d'alimenter le chauffage et d'allumer toutes les LED.

Maintenant le programme saute dans une deuxième boucle (**COOK**, cuire) qui teste continuellement le chiffre des minutes de l'horloge, jusqu'à ce qu'il lise un 5 ; à ce moment, il envoie un octet nul au port des LED pour tout arrêter, chauffage et voyants. Finalement, le programme passe dans une troisième boucle (**WAIT**, attendre), qui teste le chiffre des heures jusqu'à ce qu'il cesse d'être un 8. À ce moment, il repasse inconditionnellement à la première boucle, où il attend huit heures demain.

Nous avons écrit ce programme simple et dépouillé pour montrer combien cela peut être simple. Ne copiez pas ce style, cependant, car nous avons fait beaucoup de choses grossièrement, pour économiser la place et les explications. Si nous voulions perfectionner le code, nous pourrions rendre le tempora-

Programme 11.2

```

; cuire un oeuf 5 minutes chaque matin à huit heures
; supposer le calendrier à jour et l'ordinateur en marche
CLR.B  $86000                ; mettre à zéro LED et relais
MOVE.B  #0, $87011          ; mode 24 heures, pas d'interruption

wake: MOVE.B  $87001, D0      ; lire le chiffre des heures
      CMP.B   D0, #8         ; est-il 8 heures ?
      BNE    wake
      MOVE.B  #$FF, $86000   ; oui, commencer la cuisson,
                                ; toutes les LED allumées

cook:  MOVE.B  $87002, D0     ; lire le chiffre des minutes
      CMP.B   D0, #5         ; 5 minutes de cuisson ?
      BNE    cook
      CLR.B   $86000        ; oui, arrêter la cuisson
                                ; éteindre les LED

wait:  MOVE.B  $87001, D0     ; lire le chiffre des heures
      CMP.B   D0, #8         ; déjà 9 heures ?
      BEQ    wait
      BRA    wake           ; oui, attendre l'oeuf de demain

```

teur « intelligent », par exemple en utilisant une des entrées de conversion analogique/numérique pour savoir quand l'eau arrive à ébullition ; cela pourrait donner le départ réel du temps de cuisson et même thermostatier le chauffage de l'eau pour économiser l'énergie ! Nous pourrions aussi vous permettre de régler l'heure du réveil, le temps de cuisson, etc. par le bouton NMI. Un port numérique/analogique pourrait afficher l'heure, par exemple avec un « chiffre défilant », alors que l'autre port N/A (relié à un écouteur sous l'oreiller) pourrait vous susurrer l'heure, pour vous réveiller en douceur... mais nous divaguons !

Bon, c'est le moment de nous jeter à l'eau.

11.6 Programmation : cahier des charges

Le moyen le plus sûr de perdre beaucoup de temps, et de vous plonger dans la confusion la plus totale, serait de commencer à programmer avant que vous ayez une idée nette de ce que nous voulons faire. C'est particulièrement vrai si vous programmez un microprocesseur spécialisé en langage assembleur, parce que le code lui-même n'est pas net, modulaire et séquencé comme celui d'un langage de haut niveau ; de plus, vous aurez souvent recours, pour augmenter la vitesse d'exécution, à des trucs et à des méthodes impénétrables. Le code qui en résultera, avec une pléthore de branchements, des tâches partagées entre les interruptions et la boucle principale, des drapeaux logiciels modifiés à des emplacements imprévisibles, des octets de commande envoyés aux périphériques, etc. peut vite devenir un labyrinthe d'horreurs, si vous en êtes encore, à mi-chemin, à découvrir comment vous auriez dû aborder le problème dès le début. Comme pour la peinture en bâtiment, la préparation peut prendre plus de temps que le travail lui-même, mais le jeu en vaut la chandelle.

Le moyennneur de signal que nous allons construire est un bon exemple. Ce n'est pas un appareil très compliqué, mais un coup d'œil quelques pages plus loin (figure 1.21) sur l'ordinogramme du traitement des interruptions devrait vous convaincre de la complexité de la manipulation et de la lecture des drapeaux et des signaux, de la modification au vol des vecteurs d'interruption et du pilotage général de la

séquence. Donc il est utile de passer un peu de temps à comprendre comment l'appareil doit fonctionner.

Qu'est-ce qu'un moyennneur de signal ?

Un moyennneur de signal est un appareil utilisé pour améliorer la qualité (le rapport signal/bruit) d'un signal analogique périodique, qui est inévitablement combiné à un bruit (parasite) apériodique. Il le fait en mesurant l'amplitude du signal de nombreuses fois pendant chaque période du signal, en stockant les échantillons d'amplitude dans des « casiers » séquentiels, puis en ajoutant dans les casiers correspondants les échantillons de nombreuses périodes supplémentaires de l'onde d'entrée. En d'autres termes, la forme du signal est ajoutée *modulo sa propre période*. Comme nous l'expliquons en détail dans la section 15.13, cela améliore le rapport signal/bruit du signal qui s'accumule dans les casiers, parce que le signal utile (périodique) croît de façon linéaire en fonction du temps, alors que les fluctuations (aléatoires) ne croissent que comme la racine carrée du temps. Nous appelons « balayage » (*sweep*) chacune des accumulations successives périodiques dans la série de casiers ; une séquence caractéristique de collecte de données peut être constituée de quelques milliers de pas.

Un bon moyennneur de signal montre continuellement la forme d'onde accumulée (stockée dans son millier de casiers) sur un affichage cathodique et vous donne un large choix d'intervalles de temps entre deux casiers, de modes de déclenchement, d'échelles d'affichage, etc. Nous doterons notre appareil de beaucoup de ces caractéristiques, mais nous renonçons à installer tout ce qui est possible, pour que cet exemple reste dans les limites du chapitre. En décidant de ce qu'il fallait inclure, nous avons choisi un ensemble intéressant de fonctions qui nous permettent d'illustrer toute la gamme des trucs et des compromis de programmation, sans nous laisser détourner vers des cloches et des sifflets en plaqué or.

Caractéristiques

Pour des raisons que nous allons expliquer brièvement, nous avons choisi d'utiliser un tableau de commandes classique avec des boutons repérés, au lieu du clavier à la mode, avec les menus à l'écran.

Ainsi, notre moyennneur de signal ressemble parfaitement à un appareil analogique, les commandes doivent avoir des fonctions et des calibres prédéfinis. Quand nous avons envisagé ce chapitre, nous avons commencé, comme nous le faisons ici, par décider des fonctions à prévoir, et sur quels calibres.

Nous avons décidé d'utiliser un nombre fixe de casiers (256), avec une grande plage réglable de temps par casier. Comme les moyennneurs de signal sont utilisés pour deux sortes de phénomènes périodiques, ceux qui ont une période propre (comme les marées des océans) et ceux que vous pouvez déclencher ou commander périodiquement (comme les impulsions nerveuses ou les images à résonance), nous avons prévu deux modes de balayage : « déclenché » (*triggered*), dans lequel l'appareil attend un déclenchement extérieur avant chaque balayage, et « automatique », dans lequel il effectue une boucle périodique. Nous avons prévu deux façons d'arrêter le moyennage : après un nombre de balayages pré-programmé, et par un interrupteur « stop » qui provoque l'arrêt à la fin du balayage en cours. Notre projet comporte des sorties analogiques X et Y (avec les impulsions de luminosité Z) pour l'affichage du signal moyenné sur un écran XY rafraîchi en permanence : nous avons prévu un jeu d'échelles d'affichage (avec une progression par un facteur 2) et un mode intelligent d'« échelle automatique », dans lequel les données sont continuellement remises à l'échelle (normalisées) en fonction du nombre de balayages effectués. Enfin, il y a des LED d'indication d'état (attente, balayage) et des sorties aux niveaux logiques pour indiquer le balayage en cours et la fin du balayage. Voici les caractéristiques de notre moyennneur de signal :

Gamme d'entrée analogique : ± 5 V

Nombre de casiers : 256

Représentation interne : entiers signés sur 32 bits

Intervalle de temps entre deux casiers :

100 μ s à 1 seconde, pas 1-2-5

Échantillonnage : intégration finie
(somme d'échantillons de 100 μ s)

Nombre de balayages pré-programmés :

1 à 20000, pas 1-2-5

Modes de balayage : déclenché ou automatique

Mode d'affichage : échelle réglable, avec enroulement ; ou échelle automatique

Échelles d'affichage : plage d'entrée de 1 K à 16 K, par pas de facteur 2

Entrées : signal analogique, déclenchement extérieur

Sorties : X, Y, Z (vers le tube cathodique), BALAYAGE, FIN

Commandes complémentaires : DEBUT, FIN, RàZ

La figure 11.15 montre les signaux en entrée et en sortie de la carte à microprocesseur. Nous avons utilisé le port parallèle 8536 pour tous les signaux logiques, avec la direction et la polarité programmées de façon adéquate ; toutes les entrées logiques qui proviennent d'interrupteurs ont des résisteurs de polarisation, avec mise à la masse par fermeture de l'interrupteur. Aucun circuit anti-rebond n'est nécessaire, puisque nous utilisons un anti-rebonds logiciel.

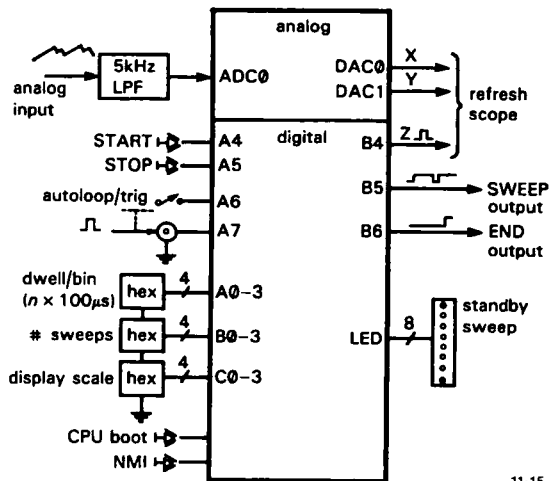


Figure 11.15 - Tableau de commandes et d'entrées/sorties du moyennneur de signal. L'indication LED correspond au port de signalisation de la figure 11.10 ; A, B et C sont des broches du port parallèle du 8536.

11. MICROPROCESSEURS

Le filtre analogique est important et mérite quelques explications. Si vous prenez des échantillons périodiques brefs d'un signal analogique continu à bande passante limitée (avec une fréquence maximale f_{max}), vous conservez les informations d'entrée tant que la fréquence d'échantillonnage est égale ou supérieure à $2f_{max}$. Si vous ne respectez pas ce *critère de Nyquist*, des choses drôles peuvent se produire ; en particulier, la figure 11.16 montre le phénomène de repliement dû à une fréquence d'échantillonnage trop basse. Dans ce cas, les fréquences proches de la fréquence d'échantillonnage se trouvent ramenées à une fréquence proche de zéro. Pour éviter le repliement, vous devez faire passer le signal d'entrée par un filtre passe-bas à $f_{échant}/2$ ou en-dessous.

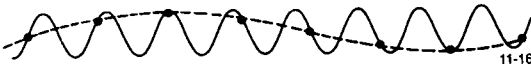


Figure 11.16 - Repliement d'une fréquence d'échantillonnage trop basse.

C'est assez simple, mais comment concilier cela avec le fait que le moyenneur travaille avec un intervalle de temps variable entre les casiers ? Il est possible de monter à l'entrée un filtre passe-bas réglable (par exemple avec un filtre à commutation de condensateurs et une fréquence d'horloge programmable) accordé sur l'intervalle de temps ; c'est logique, parce que si vous avez choisi un intervalle long, vous ne vous intéressez pas aux fréquences élevées, de toute façon. Une solution plus simple consiste à remarquer que si vous *intégrez* le signal (ou si vous en faites la moyenne) pendant l'intervalle de temps, vous avez un filtre passe-bas suiveur automatique. Pour cette raison, les moyenneurs de signal utilisent quelquefois en entrée des convertisseurs tension/fréquence (qui sont des intégrateurs par nature). Notre solution participe de la même idée : nous échantillons toujours le signal analogique d'entrée (filtré par un filtre anti-repliement à 5 kHz) à la fréquence de 10 kHz ; pour des intervalles plus longs, nous intégrons en ajoutant le nombre adéquat d'échantillons successifs. La figure 11.7 montre à quoi pourrait ressembler la face avant.

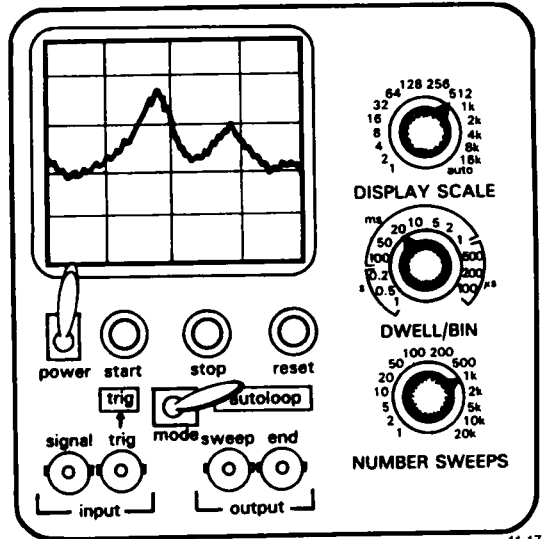


Figure 11.17 - Face avant du moyenneur de signal.

Caractéristiques absentes

Il est utile d'expliquer ce que nous avons laissé de côté, et pourquoi. Nous avons refusé de succomber à la *clavier-mania*, pour plusieurs raisons. D'abord, nous trouvons souvent ennuyeux les appareils à clavier, parce que chacun fonctionne différemment des autres, et que vous devez recommencer à apprendre l'utilisation à chaque fois. Deuxièmement, ils sont souvent moins rapides à utiliser ; vous devez frapper sur plusieurs touches pour un simple changement de calibre ! Enfin, un système à menus et clavier impose des sous-programmes fastidieux d'interprétation des commandes et de pilotage de l'écran, sans aucune justification pédagogique. Nous avons donc décidé d'utiliser le port parallèle pour lire quelques commandes de face avant, ce qui est simple et rapide, même si cela diminue la souplesse en limitant les choix.

Il y a une foule d'autres caractéristiques qui amélioreraient l'appareil, mais nous les avons exclues pour éviter que le programme devienne trop long pour ce chapitre. Nous aurions pu avoir un deuxième canal d'entrée analogique (il y a deux convertisseurs A/N), le choix par des cavaliers du nombre de casiers par balayage, des « banques » de données multiples en

mémoire, des sorties numériques pour indiquer le numéro du casier en cours, et des sorties analogiques proportionnelles au nombre de casiers (pour commander des afficheurs analogiques). Toutes ces améliorations sont souhaitables ; une caractéristique *essentielle* que nous avons omise est la possibilité d'envoyer les données finales à un calculateur, ce qui peut se faire par les ports sériels.

Les caractéristiques que nous avons retenues, elles aussi, peuvent avoir des modes supplémentaires. En particulier, les systèmes à microprocesseur dotés à la fois d'entrées et de sorties analogiques peuvent être améliorés par des multiplexeurs analogiques qui permettent de boucler les sorties analogiques sur les entrées des CA/N. De cette façon, vous pouvez tester tous les convertisseurs avec le logiciel, pendant la séquence de test à la mise sous tension (qui comporte aussi les tests de la mémoire et des ports, etc.). Vous pouvez même tester l'alimentation en utilisant le CA/N.

☞ Exercice 11.11

Montrez comment réaliser le test de l'alimentation en connectant des multiplexeurs analogiques à l'entrée des convertisseurs analogique/numérique. Vous aurez à prévoir une adresse de port à laquelle envoyer les commandes de multiplexage.

11.7 Programmation : les détails

Vue d'ensemble

Habituellement, les programmes sont compliqués. Les programmes à synchronisation critique en langage assembleur le sont toujours. Plutôt que de vous servir du code bidon qui ne fonctionnerait pas, nous allons vous montrer le programme terminé, tel qu'il fonctionne dans notre matériel à microprocesseur, dans toute sa beauté (et son horreur). Vous ne le comprendrez jamais si nous ne vous y aidons pas, couche par couche. La meilleure façon de commencer est « de haut en bas », c'est-à-dire que nous allons identifier les tâches principales du travail, l'ordre dans lequel elles seront exécutées, le protocole d'échange d'informations entre les principaux modules du programme. Après cela, nous pourrions continuer avec les ordinogrammes individuels des modules du pro-

gramme. Enfin, nous écrivons le code assembleur réel.

Remarque : Le texte qui suit est forcément détaillé. Les lecteurs qui veulent seulement retirer une « idée générale » peuvent passer l'exposé de la programmation et nous rejoindre à la section 11.8 ou 11.9.

La figure 11.18 montre le tableau d'ensemble, fortement simplifié. Nous avons réservé trois tableaux en RAM : un bloc de 256 entiers longs (sur 32 bits), pour stocker les données (DATA) courantes de chaque casier ; un bloc de 256 entiers à 16 bits (mots), pour stocker le nombre de balayage exécutés pour chaque casier, utilisé pour la NORMALISATION en mode d'affichage à échelle automatique ; enfin un tableau de 256 octets, pour stocker les données qui sont envoyées continuellement à l'affichage (DISPLAY). Nos tâches sont d'ajouter dans le tableau DATA des données fraîches en provenance du convertisseur analogique/numérique, tout en mettant à jour le tableau NORM ; de ramener ces entiers longs à des octets dans le tableau DISPLAY (au moyen du tableau NORM, en mode échelle automatique, par un simple décalage autrement) ; enfin d'afficher ces octets continuellement.

Voici le fonctionnement du programme, à grands traits : à la mise sous tension, l'unité centrale démarre de zéro, elle commence à exécuter le programme en ROM (dont l'image fantôme en bas de la mémoire fournit de façon élégante le vecteur qui l'envoie à son vrai moi, comme nous l'avons décrit dans la section 11.5). Les différentes puces périphériques doivent être initialisées (par l'écriture des octets adéquats dans leurs registres de commande), le programme doit initialiser les tableaux, les pointeurs et les valeurs par défaut. Un appareil comme celui-ci peut se trouver dans différents états (attente du départ, collecte de données, etc.), et nous commençons dans l'état d'attente (*standby*) de la pression sur le bouton START. La machine n'est pas totalement morte, cependant : elle doit afficher ses données, que nous avons toutes mises à zéro.

Quand nous appuyons sur le bouton START, le programme continue la lecture des autres boutons du

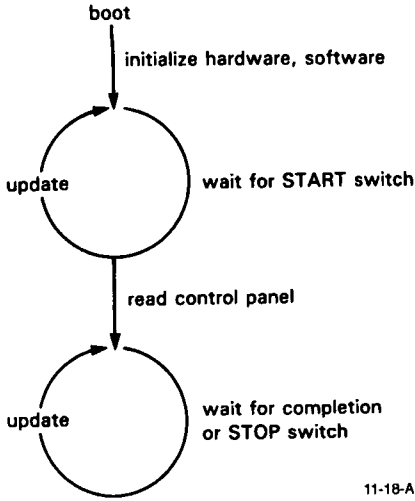
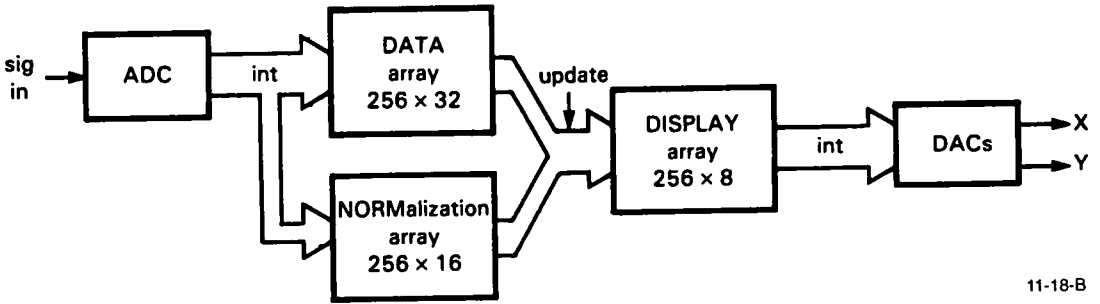


Figure 11.18 - Programmation : la vue d'ensemble.

11-18-A



11-18-B

tableau de commande, pour recueillir les paramètres du fonctionnement. Ensuite, il entre dans le mode de collecte des données (avec les paramètres spécifiés par le tableau de commande), tout en affichant la moyenne du signal en cours d'analyse.

Synchronisation ; interruptions contre tâches programmées

La tâche la plus importante est d'assurer que le convertisseur analogique/numérique fasse une conversion toutes les 100 µs et que les données soient intégrées et ajoutées au tableau DATA. La tâche suivante, par ordre d'importance, est de tenir l'affichage rafraîchi, à la fréquence minimale de 40 Hz, pour éviter le scintillement. Tâche moins importante : tenir à jour la mémoire d'affichage (DISPLAY) en fonction de ce qui se passe dans le tableau DATA.

Ce serait une erreur de penser que la tâche la plus importante doit être codée précisément dans la boucle

principale, avec des interruptions perturbatrices qui viendront occasionnellement voler un peu de temps pour des tâches secondaires. Les interruptions prennent la priorité sur le code en cours d'exécution ; donc les tâches principales, avec une synchronisation critique, doivent faire partie du traitement des interruptions, et les tâches secondaires doivent se trouver dans la boucle « principale », pour être exécutées dans le temps qui reste. (Cela suppose, naturellement, que le processeur traite les interruptions rapidement. Comme nous le verrons, le nombre extravagant des registres du 68008 lui permet un traitement très efficace des interruptions ; le 68008 se révèle bien adapté à ce travail.)

Comme nous l'avons indiqué sur la figure 11.18, le convertisseur A/N entre dans le tableau DATA lors des interruptions produites, à intervalles de 100 µs, par un temporisateur programmable du 8536. Le programme principal s'emploie simplement à maintenir constamment à jour le tableau DISPLAY, par un

sous-programme appelé judicieusement **update** (comme il ne sait rien du processus de collecte de données qui se passe sous son nez, il est obligé, pour savoir si le cycle est terminé, de vérifier un drapeau levé par le sous-programme d'interruption). Nous avions l'intention au départ de confier aussi le rafraîchissement de l'affichage au programme principal, mais il y avait un écueil de taille : avec chaque couple XY que vous envoyez aux convertisseurs numérique/analogique pour l'affichage, vous devez envoyer une impulsion de commande de luminosité (« axe Z »). Nous avons montré dans la section 10.20 comment faire une « impulsion logicielle » en envoyant un 1 suivi d'un 0 sur la même ligne de port. Les impulsions sur l'axe Z doivent toutes avoir la même durée, faute de quoi l'affichage montrera des points plus brillants que les autres ; or vous ne pouvez pas émettre des impulsions de durée constante si des interruptions se produisent « sous » votre code.

🔑 Exercice 11.12

Pourquoi ?

L'une des solutions consiste à bloquer les interruptions, émettre l'impulsion, puis autoriser à nouveau les interruptions. C'est affreux, parce que cela ajoute un temps de latence indésirable au traitement de notre tâche essentielle : la collecte régulière des résultats de la conversion des échantillons. Nous en arrivons à une meilleure solution : afficher un point par une tâche auxiliaire du sous-programme de traitement de l'interruption. Elle s'exécute toutes les 100 μ s, donc les 256 points du graphe seront affichés 40 fois par seconde. Mieux encore, les interruptions continuent même quand le programme « principal » est dans son autre état (attente de START), ainsi l'affichage ne disparaîtra jamais. Enfin, il y a une trouvaille merveilleuse ici, puisque vous devez attendre 10 μ s après le lancement de la conversion pour prendre connaissance du résultat ; c'est juste le temps nécessaire pour envoyer un couple XY aux convertisseurs numérique/analogique. En d'autres termes, le rafraîchissement de l'affichage pendant l'interruption ne coûte absolument rien en temps d'exécution !

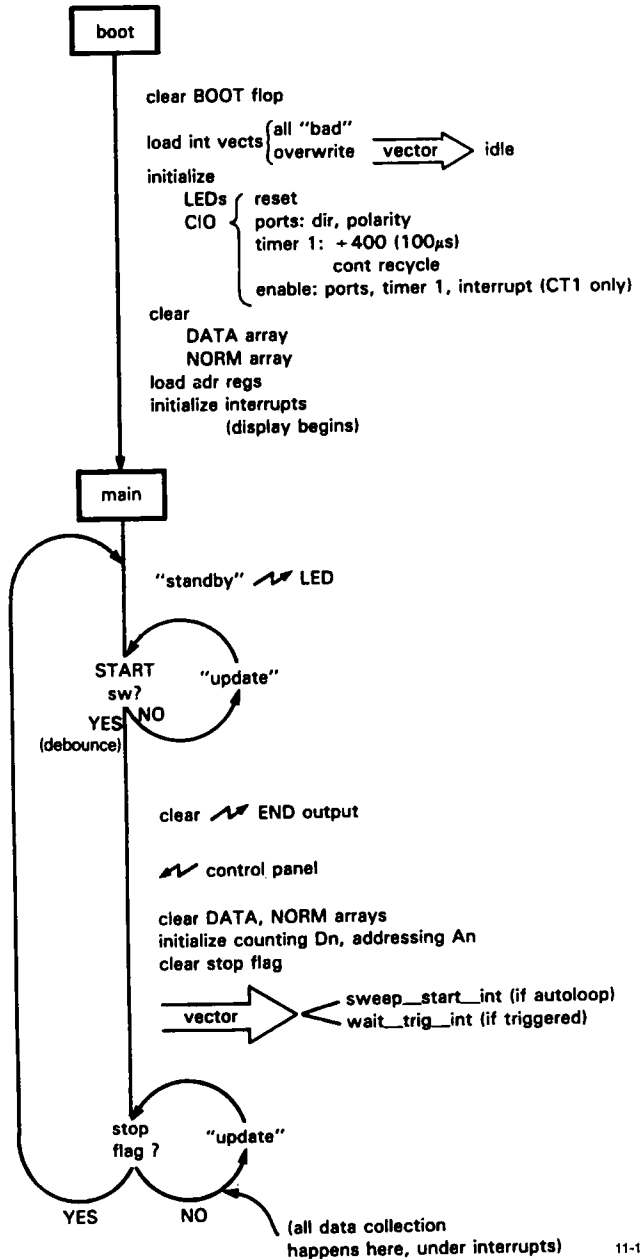
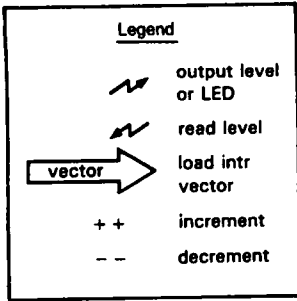
◇ *Programme principal : installation*

Nous avons tourné assez longtemps autour du pot. Voyons les tâches détaillées du programme. Commençons par le programme principal, représenté par l'ordinogramme anti-conformiste de la figure 11.19, lequel correspond assez exactement au programme en langage assembleur 11.3.

Le listing du programme commence par la définition des adresses en RAM (avec notre vecteur d'interruption, l'espace pour les variables et les tableaux) et celle des adresses des ports (et des bits individuels). Ces définitions seront utilisées plus tard comme opérations dans les instructions qui s'adressent à la mémoire, elles permettent à l'assembleur de substituer l'adresse réelle à l'étiquette symbolique. Même si le résultat est équivalent, utilisez toujours des définitions (au lieu d'écrire les valeurs réelles directement dans le code), non seulement parce que cela rend le code plus lisible, mais aussi parce que cela facilite la modification de l'adresse des ports et des bits pour les autres versions éventuelles. Les adresses des ports correspondent à celle de notre schéma, elles incluent les registres internes des périphériques, accessibles par les bits de poids faible d'opérations sur deux octets.

Le listing montre aussi comment nous exploiterons les registres du 68008. Lors de chaque interruption nous recueillons des données du convertisseur analogique/numérique, nous les ajoutons au contenu du casier correspondant, et nous vérifions si le casier est plein ou si le balayage est terminé. Nous aurions pu stocker les pointeurs et les compteurs dans la mémoire (ce que nous aurions dû faire avec un processeur moins puissant comme le 8086), mais nous obtenons un code très efficace en réservant suffisamment de registres pour les besoins du sous-programme d'interruption. Nous avons donc réservé des registres de données pour l'accumulation du casier courant (**D7**), le reste du décompte d'intervalle dans un casier (**D6**), le comptage des casiers dans un balayage (**D5**), le décalage dans le tableau d'affichage (**D4**) et un bloc-notes (**D3**). De la même façon, nous avons réservé des registres d'adresse pour les trois tableaux (**NORM**, **A6** ; **DATA**, **A5** ; **DISPLAY**, **A4**) et pour les ports les plus utilisés (**ADC0**, **A3** ; port

11. MICROPROCESSEURS



11-19

Figure 11.19 - Ordinoigramme du programme principal.

parallèle CIO, A2). Le programme principal s'interdit de les utiliser tant que les interruptions sont autorisées.

Pourquoi tout ce gaspillage de registres d'adressage (avec leurs possibilités perfectionnées d'auto-incrémentation) pour des ports à adresse fixe, alors que

l'adressage absolu pourrait convenir ? La raison est la vitesse. L'instruction **MOVE.B ADC0, D0** en adressage absolu, où **ADC0** est une adresse absolue longue (\$80000), dure 28 cycles d'horloge (3,5 µs dans notre système) alors que l'instruction

Programme 11.3

```

; définition des adresses en RAM
;vectors
init_stack_top EQU $000 ; pointeur de pile initial
reset_vect EQU $004 ; vecteur de démarrage
int5_vect EQU $074 ; interruption niveau 5
; paramètres
dwell_per_bin EQU $400 ; nombre de mesures par casier bin
num_sweeps EQU $402 ; via decode_table
auto_loop_flag EQU $404 ; 1 = automatique, 0 = déclenché
; drapeaux internes
stop_flag EQU $405 ; levé par la routine
; variables
led_store EQU $407 ; image de la LED en mémoire
update_offset EQU $408 ; vise le point suivant
; tableaux
data_array EQU $1000 ; données brutes (long)
norm_array EQU $1400 ; nombre de balayages/casier (word)
display_array EQU $1600 ; binaire avec décalage, calibré (byte)
; définition des ports
ADC0 EQU $80000 ; reste dans A3
DAC0_OFFSET EQU $2000 ; décalage de ADC0
DAC1_OFFSET EQU $3000 ; (index par rapport à A3)
LED EQU $86000
; adresses des ports parallèles
CIO_CNTRL EQU $84003 ; registre de commandes
CIO_PA_DATA EQU $84002 ; données port A
CIO_PB_DATA EQU $84001 ; données port B -- reste dans A2
CIO_PC_DATA EQU $84000 ; données port C
CIO_CNTRL_OFFSET EQU 2 ; index à partir de A2
CIO_PA_OFFSET EQU 1
CIO_PC_OFFSET EQU -1
; registres internes du port parallèle (accessibles via CIO_CNTRL)
MAST_CNTRL EQU $00
MAST_CONFIG EQU $01
PA_CMDSTAT EQU $08
PA_MODE EQU $20
PA_POLARITY EQU $22
PA_DIRECTION EQU $23
PA_SPECIAL EQU $24
PB_CMDSTAT EQU $09
PB_MODE EQU $28
PB_POLARITY EQU $2A
PB_DIRECTION EQU $2B
PB_SPECIAL EQU $2C
PC_POLARITY EQU $05
PC_DIRECTION EQU $06
PC_SPECIAL EQU $07

```

11. MICROPROCESSEURS

```
    ; registres internes du compteur 1 (accessibles via CIO_CNTRL)
CT1_CMDSTAT    EQU    $0A
CT1_MODE      EQU    $1C
CT1_FROM_MSB  EQU    $26
CT1_FROM_LSB  EQU    $27
CT3_CMDSTAT    EQU    $0C

    ; affectation des bits du port parallèle
    ; entrées -- port A
START_BIT      EQU    4 ; lance le balayage
STOP_BIT      EQU    5 ; arrêt le balayage à la fin
AUTO_LOOP     EQU    6 ; 1 = boucle 0 = déclenchement extérieur
EXT_TRIGGER    EQU    7 ; entrée de déclenchement si pas boucle auto

    ; sorties -- port B
Z_BLANK       EQU    4 ; activation affichage scope
SWEEP_BIT     EQU    5 ; HAUT pendant le balayage
END           EQU    6 ; HAUT après le dernier balayage

    ; affectation des bits
LED_STAND_BY  EQU    7
LED_SWEEP     EQU    6
BOOT_BIT      EQU    0 ; le front montant élimine la ROM fantôme

    ; horloge calendrier et port sériel
CAL_CNTRL     EQU    $87011 ; registre de commande horloge calendrier
SCC          EQU    $85000 ; adresse de base du port sériel

; utilisation des registres généraux,
; pour un traitement rapide des interruptions
    ; registres de données
; D7 -- valeur accumulée pour un temps
; D6 -- nombre de temps restants (le compte se termine à 0)
; D5 -- nombre restant par casier (le compte se termine à 0)
; D4 -- index (décalage) pour affichage X,Y de la valeur à chaque top
; D3 -- registre temporaire pour l'intégration ; lance l'anti-rebonds

    ; registres d'adresses
;A6 -- pointeur vers le tableau NORM
;A5 -- pointeur vers le tableau DATA
;A4 -- pointeur de base vers le tableau DISPLAY
;A3 -- pointe vers l'ADC; utilise un décalage vers les DAC
;A2 -- pointe vers le port CIO_PB_DATA
;décalage pour autres ports du CIO

; le code en ROM commence ici
    .ORG $40000 ; directive d'assembleur, définit la position en ROM
    .long $2000 ; pointeur de pile initial -- sommet de la RAM
    .long reset_entry ; vecteur de démarrage, devrait être $40008

    ; la première instruction exécutable suit
reset_entry:
    MOVE.B #0, LED ; s'assurer que le registre des LED est à zéro
    ; bascule de BOOT, puisque nous sommes dans la ROM réelle
    ; maintenant initialisons la table des vecteurs
```

```

MOVE.W #255, D0 ; taille de la table moins 1
MOVE.L #bad_int D1 ; le vecteur à charger
MOVE.L #0, A0 ; premier emplacement de vecteur

```

```

vect_init_loop:

```

```

MOVE.L D1, (A0) + ; charger le vecteur
DBF D0, vect_init_loop ; et boucler

```

```

; maintenant charger dans int5 l'adresse de la routine initiale
MOVE.L #idle_int, int5_vect

```

```

; configurer les ports
; d'abord celui des LED

```

```

MOVE.B #0, led_store ; effacer l'image des LED en mémoire
BSET #LED_STAND_BY, led_store ; mettre à 1 le bit d'attente
MOVE.B led_store, LED ; l'envoyer vers le port des LED

```

```

; mettre à zéro l'horloge calendrier et le port sériel

```

```

CLR.B CAL_CNTRL ; déconnecter le calendrier et ses interruptions

```

```

MOVE.B #09, SCC

```

```

MOVE.B #$C0, SCC ; déconnecter SCC & interruptions
; port parallèle (CIO)

```

```

MOVE.B CIO_CNTRL, D0 ; lecture pour mettre à zéro

```

```

MOVE.B #MAST_CNTRL, CIO_CNTRL ; préparer la remise à zéro

```

```

MOVE.B #$01, CIO_CNTRL ; bloqué

```

```

MOVE.B #$00, CIO_CNTRL ; débloqué

```

```

MOVE.B #MAST_CNTRL, CIO_CNTRL ; commandes internes principales

```

```

MOVE.B #$00, CIO_CNTRL ; ne pas valider encore

```

```

; port A

```

```

MOVE.B #PA_DIRECTION, CIO_CNTRL ; direction port A

```

```

MOVE.B #$FF, CIO_CNTRL ; tous en entrée

```

```

MOVE.B #PA_POLARITY, CIO_CNTRL ; polarité port A

```

```

MOVE.B #$7F, CIO_CNTRL ; entrées d'interrupteurs en inverseurs

```

```

MOVE.B #PA_SPECIAL, CIO_CNTRL ; mode port A

```

```

MOVE.B #$20, CIO_CNTRL ; le poussoir STOP émorise les "1"

```

```

MOVE.B #PA_CMDSTAT, CIO_CNTRL

```

```

MOVE.B #$0, CIO_CNTRL ; désactiver les interruptions du port A
; port B

```

```

MOVE.B #PB_DIRECTION, CIO_CNTRL ; direction port B

```

```

MOVE.B #$0F, CIO_CNTRL ; les 4 bits de poids fort en sortie

```

```

MOVE.B #PB_POLARITY, CIO_CNTRL ; polarité port B

```

```

MOVE.B #$0F, CIO_CNTRL ; entrées inverseuses

```

```

MOVE.B #PB_SPECIAL, CIO_CNTRL ; mode port B

```

```

MOVE.B #$00, CIO_CNTRL ; aucun verrouillage

```

```

MOVE.B #PB_CMDSTAT, CIO_CNTRL

```

```

MOVE.B #$E0, CIO_CNTRL ; désactiver les interruptions du port B

```

```

MOVE.B #$00, CIO_PB_DATA ; toutes les sorties à zéro

```

```

; port C

```

```

MOVE.B #PC_DIRECTION, CIO_CNTRL ; direction port C

```

```

MOVE.B #$0F, CIO_CNTRL ; 4 bits en entrée seulement

```

```

MOVE.B #PC_POLARITY, CIO_CNTRL ; polarité port C

```

11. MICROPROCESSEURS

```
MOVE.B #$0F, CIO_CNTRL ; inversés
MOVE.B #PC_SPECIAL, CIO_CNTRL ; mode port C
MOVE.B #$00, CIO_CNTRL ; aucun verrouillage
; compteur
MOVE.B #CT1_FROM_MSB, CIO_CNTRL ; octet poids fort module comptage
MOVE.B #1, CIO_CNTRL ; octet de poids faible de 400
MOVE.B #CT1_FROM_LSB, CIO_CNTRL ; octet poids faible module comptage
MOVE.B #144, CIO_CNTRL ; octet de poids faible de 400
NOVE.B #CT1_MODE, CIO_CNTRL ; mode compteur
MOVE.B #$83, CIO_CNTRL ; continu, sans entrée/sortie
MOVE.B #CT1_CMDSTAT, CIO_CNTRL ; interruptions
MOVE.B #$20, CIO_CNTRL ; effacer les interruptions
; touches finales
MOVE.B #MAST_CONFIG, CIO_CNTRL
MOVE.B #$D4, CIO_CNTRL ; valider ports A, B, C, & compteur 1
MOVE.B #MAST_CNTRL, CIO_CNTRL
MOVE.B #$80, CIO_CNTRL ; autoriser les interruptions de la puce
MOVE.B #T1_CMDSTAT, CIO_CNTRL
MOVE.B #$23, CIO_CNTRL ; démarrage compteur timer 1 + interruptions

; fin de la configuration du port
; mise en place des tableaux, registres, pointeurs, etc.
BSR clear_arrays ; mise à zéro des tableaux DATA et NORM
MOVE.L #display_array, A4 ; initialiser pointeur données écran
MOVE.L #ADC0, A3 ; pointeur convertisseur A/N
MOVE.L #CIO_PB_DATA, A2 ; pointeur du port B
CLR.B D5 ; nombre d'analyse restantes
CLR.L D4 ; décalage de l'affichage
CLR.W update_offset ; et mise à jour index du tableau DISPLAY

BND.W #$F8FF, SR ; autoriser les interruptions
; et LANCER LA BOULE !
main_loop:
BCLR #LED_SWEEP, led_store
BSET #LED_STAND_BY, led_store
MOVE.B led_store, LED ; faire des choses avec les LEDs
; attendre la pression sur le poussoir START
; il doit rester ouvert un moment puis se refermer
wait_for_zero:
BNR update ; rafraîchir l'écran et tuer 40 µs
BTST #START_BIT, CIO_PA_DATA
BNE wait_for_zero ; boucle jusqu'à l'ouverture de START
MOVE.W #1024, D3 ; anti-rebonds (la mise à jour utilise D0 à 2)
check_debounce:
BSR update ; rafraîchissement d'écran (40 µs) pendant la boucle
BTST #START_BIT, CIO_PA_DATA
BNE wait_for_zero ; si rebond retour au départ
DBF D3, check_debounce ; doit rester ouvert 1K boucles
; maintenant attendre la pression
wait_press:
BSR update ; rafraîchir l'écran pendant l'attente
BTST #START_BIT, CIO_PA_DATA
```



```

BEQ    wait_press ; boucle en attendant la pression sur START

    ; START a été actionné, voyons le tableau de commande, etc.
BCLR   #END, CIO_PB_DATA    ; effacer END, émettre le signal
MOVE.L #decode_tbl, A0      ; table des temps par casier
                                ; et nombre de balayages
MOVE.B CIO_PA_DATA, D0      ; lecture boucle auto et temps/casier
BTST   #AUTO_LOOP, D0       ; inter boucle auto fermé ?
SNE    auto_loop_flag       ; si oui lever le drapeau
AND .B #$0F, D0             ; masque roue codeuse
ASL.W  #1, D0                ; convertir en un mot de décalage
MOVE.W (A0,D0.W), dwell_per_bin ; lire la valeur de la table

MOVE.B CIO_PB_DATA, D0      ; lire roue codeuse nb balayages
AND.B  #$0F, D0             ; masquer
ASL.W  #1, r0
MOVE.W (A0, D0. W), num_sweeps ; lire et sauvegarder

    ; dernier réglage avant la collecte des données
BSR    clear_arrays ; mise à zéro des tableaux DATA et NORM
MOVE.L #norm_array, A6      ; chargement des registres ad hoc
MOVE.L #data_array, A5
CLR.L  D7                    ; mise à zéro registre d'accumulation
MOVE.W dwell_per_bin, D6
CLR.B  D5                    ; mise à zéro (= 256) du compteur de casiers
CLR.B  stop_flag ; pour s'arrêter trop tôt
    ; désignation de la routine d'interruption à utiliser
TST.B  auto_loop_flag        ; vérifier si boucle automatique
BEQ    free_run_int
MOVE.L #wait_trig_int, int5_vect ; adresse routine "déclenché"
BRA    update_loop

```

free_run int:

```

MOVE.L #sweep_start_int, int5_vect ; adresse routine boucle auto
    ; entrée dans la boucle "principale"

```

update_loop:

```

BSR    update                ; rafraîchissement écran
TST.B  stop_flag ; voir si la routine dit que c'est fini
BEQ    update_loop          ; balayage toujours en cours
BRA    main_loop            ; balayage terminé
    ; table de valeurs (LOOKUP TABLE) pour décodage roues codeuses
    ; utilisées pour le nombre de balayages et le temps par casier

```

decode_tbl:

```

.word 1, 2, 5, 10, 20, 50, 100, 200, 500, 1000
.word 2000, 5000, 10000, 20000, 30000, 0

```

; SOUS-ROUTINES

; "clear-arrays" -- efface les tableaux DATA et NORM

clear_arrays:

```

CLR.L  D0                    ; zéro
MOVE.L #data_array, A0      ; pointeurs

```

11. MICROPROCESSEURS

```
MOVE.L #norm_array, A1
MOVE.W #$FF, D1 ; compteurs

clr_loop:
MOVE.L D0, (A0) +
MOVE.W D0, (A1) +
DBF D1, clr_loop ; la boucle la plus rapide
RTS

; "update" -- mise à jour une ou plusieurs valeurs du tableau DISPLAY
; vérifie les commandes de mise à l'échelle
; mise à jour du port LED à partir de l'image en mémoire (led_store)
; registres -- D0 -- mise à jour décalage
; D1 -- valeur courante données
; D2 -- facteur d'échelle, stockage pour normalisation
; A0 -- pointeur tableau

update:
MOVE.B led_store, LED ; mise à jour LED
MOVE.L 4data_array, A0 ; pointeur données brutes
MOVE.W update_offset, D0 ; vise le prochain point à mettre à jour
ASL.W #2, D0 ; transforme en décalage long
MOVE.L (A0, D0.W), D1 ; lis données
ASR.L #2, D0 ; recharge le décalage entier
; lis le facteur d'échelle
MOVE.B CIO_PC_DATA, D2 ; lis l'interrupteur
AND.B #$0F, D2 ; masque valeur hexa
CMP.B #$0F, D2 ; vérifie si échelle automatique (n = $F)
BEQ auto_scale
ASR.W D2, D1 ; sinon décalage de n bits à droite
BRA comp_and_save ; et conversion en binaire avec décalage

auto_scale:
MOVE.L #norm_array, A0
ASL.W #1, D0 ; convertit en décalage sur deux octets
MOVE.W (A0, D0.W), D2 ; lit la valeur de normalisation
ASR.W #1, D0 ; reconstitue le décalage entier
; division par norm et par dwell/bin (temps par casier)
TST.W D2 ; test avant division
BEQ comp_and_save ; zéro, pas de division
DIVS D2, D1 ; data/norm
MOVE.W dwell_per_bin, D2
BEQ comp_and_save ; data est nul de toute façon
DIVS D2, D1

comp_and_save:
BCHG #7, D1 ; complément du bit de poids fort de l'octet display
MOVE.L #display_array, A0 ; pointeur de base tableau écran
MOVE.B D1, (A0, D0.W) ; stocke la valeur finale dans le tableau
ADDQ.B #1, D0 ; incrémenter l'index, modulo 256
MOVE.W D0, update_offset ; et sauvegarder
RTS

; SOUS-PROGRAMME D'INTERRUPTION (S)
; exécuté à chaque top du compteur 1 (100 s)
; rafraîchit toujours l'affichage
```

```

; cinq points d'entrée
; "bad" -- LED baladeuse en indéfiniment
; "idle" -- rafraîchissement d'écran seulement
; "get_data" -- lit données CA/N,
; vérifie début fin de casier et de balayage
; "sweep_start" -- initialise, charge vecteur get_data, get_data
; "wait_trig" -- sweep_start si déclenché, sinon attente (idle)

```

```
bad_int:
```

```

BCLR   Z_BLANK, CIO_PB_DATA      ; éteint l'axe Z
BCLR   #SWEEP_BIT, CIO_PB_DATA   ; et la sorte SWEEP
BSET   #END, CIO_PB_DATA         ; affiche sortie END
      ; maintenant LED baladeuse
      ; et boucle indéfiniment
MOVE.B #$01, D0                  ; valeur initiale de LED

```

```
flsh_loop:
```

```

MOVE.B D0, LED                   ; envoi à LED
ROL.B  #1, D0                    ; rotation par la gauche
MOVE.L #$8000, D1                ; remise à zéro du compteur de délai

```

```
flsh_delay:
```

```

SUBQ.L #1, D1
BNE    flsh_delay                ; exécute un délai
BRA    flsh_loop

```

```
idle_int:
```

```

MOVE.B D4, DAC0_OFFSET (A3) ; envoyer la position X
MOVE.B (A4, D4.W), DAC1_OFFSET(A3) ; envoyer la position Y
ADDQ.B #1, D4                ; incrémenter l'index
BRA    z_pulse                ; émettre une impulsion d'éclairement

```

```
wait_trig_int:
```

```

BTST   #STOP_BIT, (A2)         ; vérifier l'interrupteur STOP
BNE    stop_sweep
BTST   #EXT_TRIGGER, (A2)     ; vérifier le signal de déclenchement
BEQ    idle_int

```

```
sweep_start_int:
```

```

BSET   #LED_SWEEP, led_store ; affiché par "update"
BSET   #SWEEP_BIT, (A2)
BCLR   #STOP_BIT, (A2)        ; effacer le "verrou de 1" STOP
MOVE.L #get_data_int, int5_vect ; charger le vecteur "getdata"

```

```
get_data_int:
```

```

MOVE.B #$03, (A3) ; lance CA/N (bipolaire, complément à deux)
      ; rafraîchir l'affichage
MOVE.B D4, DAC0_OFFSET(A3)      ; envoyer X
MOVE.B (A4, D4.W), DAC1_OFFSET(A3) ; envoyer Y
ADDQ.B #1, D4 ; incrémenter l'index
NOP      ; tuer le temps en attendant fin de conversion
      ; fin de l'envoi du couple XY
MOVE.B (A3), D3 ; lecture CA/N, qui doit avoir fini

```

11. MICROPROCESSEURS

```
EXT.W D3 ; extension de l'octet en mot
EXT.L D3 ; extension de mot en long
ADD.L D3, D7 ; addition de données au registre accumulation
SUBQ.W #1, D6 ; décrémenter le compteur de temps
BNE z_pulse ; nous sommes toujours dans le même casier
; casier suivant
MOVE.W dwell_per_bin, D6 ; remettre à zéro le compteur de temps
ADD.L D7, (A5)+ ; ajouter le nouvelle valeur au casier DATA
ADDQ.W #1, (A6)+ ; incrémenter la valeur de normalisation
CLR.L D7 ; effacer le registre d'accumulation
SUBQ.B #1, D5 ; décrémenter le nombre de casiers restants
BNE z_pulse ; si toujours dans le balayage
; fin de ce balayage, le nombre de casiers est zéro
MOVE.L #data_array, (A5) ; RàZ pointeurs de tableaux
MOVE.L #norm_array, (A6)
BCLR #LED_SWEEP, led_store ; éteindre la LED balayage
BCLR #SWEEP_BIT, (A2) ; et le signal balayage
BTST #STOP_BIT, (A2) ; vérifier si annulation manuelle
BNE stop_sweep
; maintenant vérifier si fin du compte de balayages
MOVE.W num_sweeps, D3
BEQ re_trigger ; déjà à zéro -continue indéfiniment
SUBQ.W #1, D3 ; sinon décrémentation et test
MOVE.W D3, num_sweeps
BEQ stop_sweep
; maintenant vérifier si boucle automatique
re_trigger:
TST.B auto_loop_flag
BNE re_trig_auto ; boucle auto, vecteur ad hoc nécessaire
MOVE.L #wait_trig_int, int5_vect ; déclenché -- charge vecteur
BRA z_pulse
re_trig_auto:
MOVE.L #sweep_start_int, int5_vect ; charge vecteur boucle auto
BRA z_pulse
; arrêt balayage, manuel ou fin des balayages
stop_sweep:
BSET #END, (A2) ; envoie le signal END en sortie
MOVE.L #idle_int, int5_vect ; charge vecteur attente (idle)
ST stop_flag ; signaler au programme principal que c'est fini
; passer par l'impulsion de lumière axe Z
z_pulse:
BSET Z_BLANK, (A2) ; démarre impulsion logicielle
; (software-pulse)
MOVE.B #CT1_CMDSTAT, CIO_CNTRL_OFFSET(A2) ; effacer interr.
MOVE.B #$23, CIO_CNTRL_OFFSET(A2) ; c'est fait
BCLR #Z_BLANK, (A2) ; fin de l'impulsion
RTE ; rctour d'exception (interruption)
; fin du programme
```

MOVE.B (A3), D0

avec l'adressage indirect par **A3**, ne dure que douze cycles. La différence de vitesse tient à la communication par le bus, parce que le 68008 prend quatre cycles pour chaque octet transféré : la première instruction recourt à l'unité centrale pour la lecture du code d'opération sur deux octets, de l'adresse longue sur quatre octets et enfin de l'octet de données demandé ; cela représente sept octets, soit 28 cycles d'horloge. La deuxième instruction est une lecture de deux octets, suivie par celle de l'octet de données demandé ; trois octets au total, soit douze cycles d'horloge. En général, les composants à bus étroit (comme notre 68008, dont l'architecture à 32 bits doit se sentir gênée aux entournures dans ce costume à huit bits) souffrent le plus de la catatonie qui résulte de la lecture intensive.

Le programme commence enfin !

Les huit premiers octets de la ROM sont des vecteurs de première importance, pour la valeur initiale du pointeur de pile et le point d'entrée du programme. Le point d'entrée se situe dans la « vraie » ROM (à l'adresse \$40008) ; à partir de là, nous pouvons immédiatement mettre à 0 le bit **BOOT**, ce qui permet à la RAM de remplacer la ROM fantôme qui a permis le démarrage. Maintenant, nous pouvons charger les vecteurs d'interruption dans la zone basse de la RAM, aux emplacements spécifiques imposés par le 68008 (le tableau 11.5 donne la liste de tous les vecteurs d'interruption) : \$68 (INT2), \$74 (INT5) et \$7C (NMI = INT7). Nous n'avons utilisé que INT5 (avec les interruptions à 100 µs d'un temporisateur du port parallèle) ; nous y chargeons le vecteur de notre sous-programme de traitement des interruptions. [N.d.T. : Le terme *sous-programme* semble mieux adapté ici que le terme « routine » calqué sur l'anglais. Cette partie du programme est en fait la plus importante, parce qu'elle est chargée de l'essentiel du travail. Le mot routine conviendrait, par contre, pour le travail répétitif et accessoire qui consiste à copier dans les convertisseurs, mécaniquement et périodiquement, les coordonnées du point à afficher ; il convient nettement moins bien à la séquence d'initialisation, qui n'est exécutée qu'une seule fois, en principe. Donc la « routine d'interruption » s'appelle sous-programme

Tableau 11.5 - Vecteurs du 68000/8

numéro du vecteur	adresse ^a (hex)	affectation
0	000	pointeur de pile initial à la RàZ
0	004	compteur ordinal initial à la RàZ
2	008	erreur de bus
3	00C	erreur d'adresse
4	010	instruction inconnue
5	014	division par zéro
6	018	instruction CHK
7	01C	instruction TRAPV
8	020	violation privilège
9	024	analyse
10	028	émulateur 1010
11	02C	émulateur 1111 (virgule flottante)
12-14	030-038	réservé
15	03C	vecteur d'interruption non initialisé
16-23	040-05C	réservé
24	060	interruption intempestive
25 ^b	064	vecteur automatique niveau 1
26	068	vecteur automatique niveau 2
27 ^b	06C	vecteur automatique niveau 3
28 ^b	070	vecteur automatique niveau 4
29	074	vecteur automatique niveau 5
30 ^b	078	vecteur automatique niveau 6
31	07C	vecteur automatique niveau 7
32-47	080-0BC	vecteurs piège (TRAP)
48-63	0C0-0FC	réservé
64-255	100-3FC	vecteurs d'interruption utilisateur (avec acquittement)

^a tous sont des adresses à 4 octets (*long*). ^b inaccessible sur le boîtier 68008 à 48 broches, dans lequel IPL0 et IPL2 sont combinés sur la même broche.

d'interruption.] Ce sous-programme devra s'acquitter de plusieurs tâches, suivant l'état de la machine (repos, attente de déclenchement, début de nouveau balayage, ou balayage en cours) ; nous avons écrit un grand sous-programme, avec des entrées distinctes en fonction des besoins du moment. À ce point, nous ne sommes pas encore en état de recueillir des données, aussi avons-nous chargé l'adresse de **idle_int** (interruption inactive) à l'emplacement du vecteur INT5. C'est une bonne idée que de charger tous les vecteurs des interruptions inutilisées et les autres vecteurs avec l'adresse **bad_int** (mauvaise interruption), pour le cas où quelque chose se passerait mal (division par zéro, interruption parasite, etc.) ; nous les avons tous chargés avec un pointeur vers une

routine qui délivre par les LED un message significatif (vous découvrirez lequel plus loin).

Nous devons attaquer maintenant la tâche ingrate mais obligatoire de la configuration des ports. Le prix que vous devrez payer pour la merveilleuse souplesse des périphériques intégrés à grande échelle comme le 8536 est la nécessité de déterminer précisément les octets de commande à envoyer à chaque registre, pour leur faire faire ce que vous voulez. Cela inclut les choix de direction, de polarité, de mode, et les interruptions dans le cas de simples ports parallèles ; le choix du module, de la mise en cascade, du mode de déclenchement, des interruptions, etc. pour les temporisateurs. Nous avons montré dans le programme 11.3 la totalité du code de configuration du port parallèle-temporisateur : notre configuration active les ports parallèles A, B et C, elle oriente en sorties les bits 4 à 6 du port B, et tout le reste en entrée (voir la figure 11.15). Le compteur 0 est programmé pour diviser par 400 l'horloge de 4 MHz, ce qui provoque une interruption (sur INT5) à chaque cycle de 100 µs. Remarquez que nous avons rendues *inverseuses* toutes les entrées, de telle façon qu'un interrupteur (polarisé à +5 V, avec un commun à la masse) fermé apparaît comme un niveau 1, et non un 0. Nous avons tiré profit de la propriété de « capturer » les 1 (*ones catching*) pour le bouton STOP, afin qu'une fermeture momentanée soit mémorisée jusqu'à ce que nous venions vérifier à la fin d'un balayage.

Finalement, nous mettons à zéro tous les tableaux en RAM (par un sous-programme), nous initialisons les registres, nous autorisons les interruptions, avant de sauter dans la boucle « principale ».

◇ *Programme principal : boucle principale*

Une fois les choses mises en place, nous entrons dans la boucle sans fin. Elle est constituée en fait de deux boucles : l'une attend la pression sur le bouton START, l'autre met à jour continuellement l'affichage, pendant que la collecte des données s'effectue de façon souterraine par les interruptions. Quand le sous-programme d'interruption a terminé son dernier balayage, il lève un drapeau logiciel « stop » que la deuxième boucle scrute en permanence. Ce drapeau donne à la boucle en cours le signal

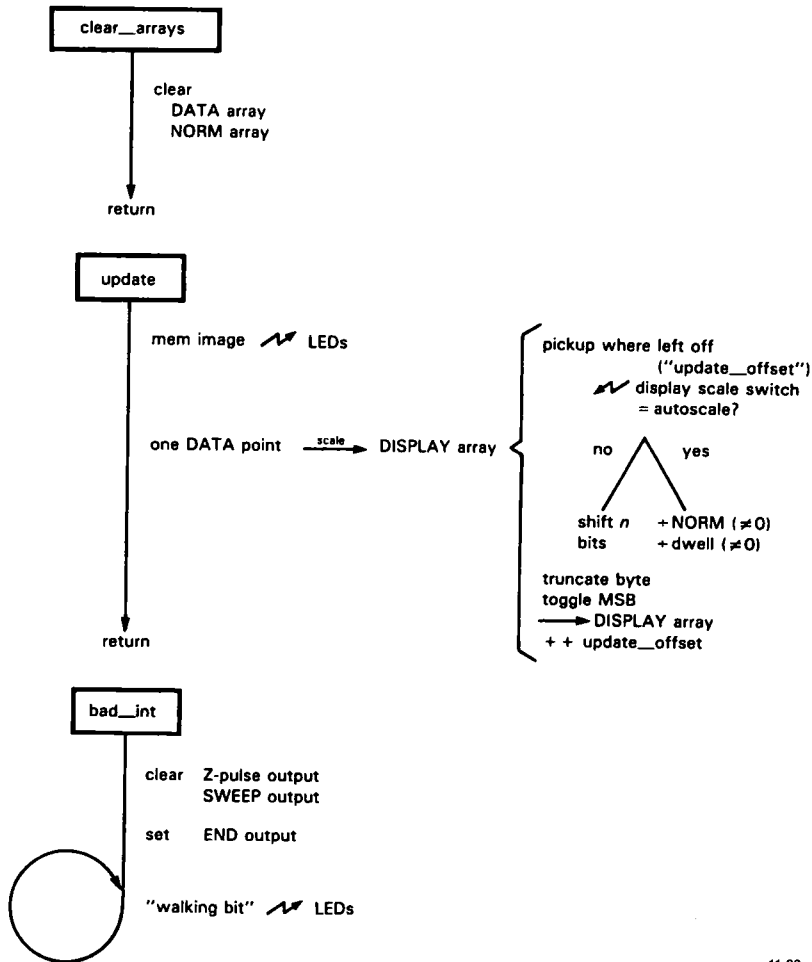
du retour à la première boucle, l'état de repos en attendant une nouvelle pression sur START. Voyons l'ordinogramme et le code.

La boucle principale (figure 11.19) commence par l'affichage de l'attente par les LED. Elle surveille ensuite le bouton START en attendant une pression, c'est-à-dire le passage de 0 à 1. C'est plus rusé qu'il ne paraît, parce que nous n'avons pas d'anti-rebonds matériel, et vous récoltez habituellement quelques douzaines de fermetures très rapprochées, sur une durée qui peut atteindre 25 ms. Ce temps pourrait être suffisant pour exécuter le balayage le plus court possible (par exemple si vous aviez choisi 1 balayage à 100 µs par casier) et recommencer aussitôt parce que le poussoir continue à faire des transitions d'ouvert à fermé. Nous avons donc écrit une routine simple d'anti-rebonds, qui attend jusqu'à ce que l'interrupteur soit ouvert continuellement pendant 50 ms (le sous-programme continue entre-temps à exécuter **update**), puis revienne à l'état fermé. Maintenant nous avons nos ordres de fonctionnement. Le sous-programme annule le signal de sortie END, puis lit le tableau de commande et utilise les valeurs qu'il y lit (en plaçant les drapeaux logiciels comme **auto_loop** [boucle automatique], et en réglant les paramètres comme **dwll_per_bin** [intervalle par casier] et **num_sweeps** [nombre de balayages]). Remarquez l'utilisation de **decode_tbl** (un adressage indirect avec index) pour assigner les valeurs correspondantes aux positions des interrupteurs.

Le programme principal entre ensuite dans une boucle courte où il effectue alternativement un appel à **update** (mise à jour de DISPLAY, la mémoire d'affichage, à partir du tableau DATA) et une scrutation du drapeau d'arrêt **stop_flag**. Naturellement, tout ce qui se passe d'intéressant, dans cette boucle insipide, est fait en secret par les interruptions.

◇ *Boucle principale : sous-programmes*

Comme interlude avant d'attaquer le sous-programme de traitement des interruptions, qui est la partie la plus importante de notre code, voyons les deux sous-programmes appelés par le programme principal (figure 11.20). Le sous-programme



11-20
Figure 11.20 - Ordinoigramme des sous-programmes.

clear_arrays (efface tableaux) remplit de zéros les deux tableaux DATA et NORM ; il ne se soucie même pas de DISPLAY, parce que les zéros de DATA seront vite copiés dans DISPLAY par **update**. Ce sous-programme met à jour à chaque fois une valeur de DISPLAY, en utilisant les paramètres d’affichage du tableau de commande et comme valeurs d’entrée celles de DATA et de NORM ; il met à jour au passage le port de LED en y copiant l’octet **led_store**.

Examinons d’abord le sous-programme tout simple **clear_arrays** du programme 11.3. Les pointeurs des deux tableaux sont chargés au début dans A0 et A1, et les 32 bits de D0 sont mis à 0. Le registre D1 est un compteur, chargé initialement avec la taille du tableau *moins un* ; nous verrons pourquoi dans un moment. La boucle transfère vers les tableaux soit des mots (deux octets) soit des *longs* (quatre octets) égaux à 0, au moyen d’un adressage indexé (avec post-incrémentation) ; rappelez-vous que la post-incrémentation est intelligente, et qu’elle fait avancer le

pointeur du nombre correct d'octets, en ajoutant 2 pour une opération sur un mot, ou 4 pour une opération sur un long. L'instruction **DBF** est rusée et elle mérite quelques explications : il s'agit en fait de **DBcc**, avec le code d'état $cc = \text{False}$ (faux). Dans le cas général, l'instruction **DBcc Dn, Etiquette** vérifie si la condition cc est remplie (c'est-à-dire les drapeaux placés par l'opération précédente), puis ne fait rien (passe à l'instruction suivante) si $cc = \text{True}$; cependant, si $cc = \text{False}$, elle décrémente le registre désigné (comme un mot) et saute à **etiquette** à moins que le registre soit maintenant égal à -1 , auquel cas elle passe à l'instruction suivante. Nous transformons **DBcc** en une simple boucle en imposant $cc = \text{F}$ (toujours faux, voir tableau 11.1), ainsi elle décrémente toujours **D1**, et boucle jusqu'à ce que $D1 = -1$.

En dépit de cette complication et du fait que le compteur doit avoir la longueur d'un mot, **DBcc** est pratique parce qu'elle remplace deux instructions **UBQ**, **Bcc** et qu'elle est très rapide. Comme la comparaison se fait avec -1 , le registre compteur doit être chargé initialement avec une unité de moins que le nombre de boucles désiré. Voilà qui explique notre chargement initial. Le sous-programme se termine par le **RTS** usuel (*ReTurn from Subroutine*), qui recharge l'ancienne valeur du compteur ordinal (**PC**, *Program Counter*) et renvoie au programme appelant.

Remarquez que nous n'avons pas eu besoin de sauvegarder un registre quelconque depuis le début, parce que le programme appelant ne laisse rien qui ait quelque valeur dans **D0**, **D1** ni dans **AO**, **A1**. Remarquez aussi l'utilisation de **MOVE** au lieu de **CLR** pour mettre les tableaux à zéro ; c'est dû à une particularité du 68000 : pour exécuter un **CLR**, le 68000 effectue une lecture suivie d'une écriture. Les concepteurs ont choisi ce procédé bizarre pour simplifier la logique de l'unité centrale.

🔗 Exercice 11.13

Ré-écrivez **clear_arrays** en utilisant **SUBQ** et **Bcc** à la place de **DBF**. Ré-écrivez le même sous-programme en utilisant **CLR** au lieu de **MOVE**.

Le sous-programme **update** est plus actif. Son travail consiste à maintenir à jour la mémoire d'affichage **DISPLAY** (et les **LED**) ; il est appelé à plusieurs reprises dans les boucles du programme principal. Comme les interruptions ont la priorité, leur travail est fait à temps (toutes les $100 \mu\text{s}$), **update** occupe le reste du temps. Il commence par envoyer aux **LED** physiques l'image en mémoire des **LED**. Même cette opération simple n'est pas dénuée de quelque subtilité. La question évidente que vous vous posez est : pourquoi ne pas se contenter de mettre à jour les **LED** directement quand nous voulons mettre un bit à 1 ou à 0. La réponse est double : premièrement nous ne pouvons pas simplement écrire un nouveau bit dans le port des **LED**, parce que nous allons bousculer tous les autres bits ; nous avons besoin soit d'un port de **LED** lisible avant l'écriture, soit d'une image du port de **LED** lisible en mémoire. Comme nous n'avons pas rendu le port de **LED** lisible, nous utilisons un emplacement de la mémoire (**led_store**) pour garder une copie du dernier octet envoyé au port de **LED**. Deuxièmement, comme nous avons été obligés d'utiliser de la mémoire, nous pouvons en tirer profit pour gagner du temps pendant les interruptions en ne mettant à jour que cet emplacement en mémoire, en laissant au sous-programme permanent **update** le soin de le copier dans le port physique quand il en a le temps. Cela paraîtra plus logique quand nous examinerons le sous-programme de traitement des interruptions.

🔗 Exercice 11.14

Ajoutez le matériel nécessaire (il en faut très peu) pour rendre lisible le port des **LED**. Soyez assez malin pour que le décodage d'adresse supplémentaire reste simple.

Le reste de **update** met à jour la mémoire d'affichage **DISPLAY**. Elle récupère d'abord dans la mémoire le décalage (le nombre de points depuis le début du tableau) du prochain point à mettre à jour. (Il serait plaisant d'utiliser ici un registre d'adresse spécialisé, mais le sous-programme d'interruption, pressé, a eu priorité lors de la distribution.) Le décalage est multiplié par 4 (par décalage à gauche de l'octet sur deux bits), de façon à ce qu'il soit utilisable pour l'adressage indexé des données dans le tableau

de mots longs DATA. Après avoir lu la valeur de DATA par **D1**, nous lisons sur le tableau de commandes le facteur d'échelle d'affichage en vigueur à ce moment, avec un masque pour obtenir une valeur comprise entre 0 et 15. La valeur 15 (\$0F) signifie mise à l'échelle automatique, alors que les nombres inférieurs fixent le facteur d'échelle par la puissance de 2 spécifiée : ou bien nous décalons en conséquence, ou bien nous effectuons un branchement au sous-programme de mise à l'échelle automatique.

Pour la mise à l'échelle automatique, nous devons diviser la valeur courante de DATA (obtenue à travers l'index **update_offset**) par la valeur courante de NORM (qui indique combien de balayages sont inclus dans la valeur DATA), puis diviser à nouveau par la valeur de l'intervalle par casier **dwell_per_bin** (qui indique combien d'échantillons ont été inclus dans chaque balayage). Avant de diviser quoi que ce soit, vérifiez toujours s'il n'y a pas un zéro ! Finalement, que nous ayons décalé ou effectué une mise à l'échelle automatique, nous devons convertir le résultat, un mot long signé, en un octet binaire avec décalage. Dans le cas de la mise à l'échelle automatique, le mot long final est toujours dans la plage de ± 128 ; dans le cas de la mise à l'échelle fixe, il y aura un débordement si vous choisissez une échelle plus petite que le contenu du casier le plus rempli ; dans ce dernier cas, la meilleure chose à faire est de transposer en bas de l'affichage les points qui dépasseraient le haut, et inversement. Si vous écrivez quelques nombres sur un morceau de papier et jouez avec eux quelque temps, vous pouvez vous convaincre que la solution consiste à toujours tronquer à 8 bits, puis à prendre le complément du bit de poids fort. Nous l'avons fait en utilisant l'instruction **BCHG** (bit change), puis en transférant (**MOVE**) un octet dans le tableau DISPLAY. Finalement, nous incrémentons et sauvegardons l'index **update_offset**, puis nous exécutons le **RTS** indispensable.

◇ Sous-programme d'interruption

Nous en arrivons au sous-programme d'interruption, qui est véritablement la pièce maîtresse du programme. Il y a quatre entrées pour l'interruption

demandée par le temporisateur ; il y a aussi le sous-programme simple **bad-int** pour les interruptions parasites éventuelles ou les autres erreurs de vecteur possibles (tableau 11.5). Mettons-nous en jambes avec **bad_int**, après quoi nous n'aurons plus d'excuses pour ne pas nous colleter enfin avec le sous-programme de l'interruption du temporisateur.

Le 68008, comme nous l'avons dit plus haut, porte dans ses gènes la faculté de reconnaître à la fois les interruptions et les diverses « exceptions » citées dans le tableau ; après avoir sauvegardé le compteur ordinal et le registre d'état sur la pile, il saute à l'instruction dont il trouve l'adresse dans la position du vecteur correspondant à l'exception. Ainsi, si vous essayez de diviser par zéro, l'unité centrale empile le compteur de programme et le registre d'état et saute à l'instruction dont l'adresse (à 32 bits) a été stockée aux adresses absolues \$14 à \$17. Les interruptions fonctionnent de la même façon, avec les vecteurs d'interruption par accusé de réception aux emplacements \$100 à \$3FF, et les vecteurs automatiques aux adresses \$64 à \$7F. Vous pouvez faire ce que vous voulez avec votre sous-programme d'interruption et, quand vous avez fini, vous exécutez une instruction **RTE** (*ReTurn from Exception*). Pour éviter la pagaille, l'unité centrale bloque les interruptions quand elle saute au sous-programme, pour les autoriser à nouveau quand elle exécute **RTE**. Si vous avez un sous-programme d'interruption à rallonges, vous pouvez autoriser à nouveau les interruptions (à un niveau de priorité supérieur) à l'intérieur du sous-programme ; vous le ferez en envoyant l'octet *ad hoc* dans le registre d'état.

◇ Mauvaise interruption

Dans notre exemple, la figure 11.20 et le programme 11.3 montrent le fonctionnement de **bad_int**, dont la tâche est d'exécuter une remise à zéro à peu près ordonnée des signaux de sortie, puis d'émettre par les LED quelque chose qui attire l'œil. Son adresse de début, connue de l'éditeur de liens après que tout le code relogeable a été rabouté, est chargée (par la séquence de mise sous tension de notre programme principal) dans tous les emplacements (de la partie basse de la RAM) réservés aux vecteurs. Une exception ou une interruption parasite (toute

interruption de niveau 5) provoque l'exécution par l'unité centrale de la séquence décrite ci-dessus, en nous plaçant dans le code qui commence par **bad_int**. Nous supprimons d'abord le signal de l'axe Z, parce que, si nous n'avons pas de chance, l'exception peut s'être produite au milieu d'une impulsion logicielle, ce qui laisserait l'affichage à pleine intensité (sur un point immobile) après la catastrophe. Pendant que nous y sommes, nous pouvons aussi supprimer la sortie SWEEP (balayage) et activer la sortie END, puisque ce que nous faisons est sûrement perdu à jamais.

Maintenant la partie amusante : nous envoyons 01_H aux LED, puis nous entrons dans une boucle qui fait une rotation à gauche, gaspille un temps significatif à l'échelle biologique, puis envoie l'octet décalé, etc. L'effet final est un « chenillard » éblouissant qui réveillera le plus blasé des pousseurs de boutons. Nous ne faisons pas de RTE, donc la chose continue perpétuellement. L'opérateur est obligé de faire une remise à zéro totale (RESET) pour remettre le tout en marche.

🔗 Exercice 11.15

Imaginez quelque chose de plus élégant, pour que l'opérateur puisse trouver quelle exception a posé un problème. Truc : il y a un peu moins de 256 exceptions ; il y a aussi 8 LED. Pouvez-vous écrire un code de votre cru ?

◇ Interruptions du temporisateur : quatre entrées

Bon, d'accord, plus d'excuses. Nous plongeons. La figure 11.21 et le programme 11.3 montrent le sous-programme d'interruption. Il possède quatre points d'entrée, suivant l'état d'ensemble de la machine. Ils s'appellent **idle** (repos), **wait_trig** (attendre le déclenchement), **sweep_start** (démarrer le balayage) et **get_data** (prendre des données). Le programme est assez intelligent pour adresser les demandes d'interruption à l'entrée adéquate en modifiant le vecteur d'interruption (à l'adresse \$74) en fonction de l'état de la machine. Vous entrez par **idle** si vous n'avez pas l'intention de collecter des données ; ce sous-programme se contente d'afficher un point à l'écran et de retourner au programme principal. Si vous entrez par **get_data**, le sous-

programme lit le convertisseur analogique/numérique, vérifie s'il est à la fin d'un casier ou à la fin d'un balayage (et se comporte en conséquence) et rafraîchit l'affichage. **Sweep_start** allume les LED appropriées et émet les signaux, puis continue par **get_data**. Enfin, **wait_trig** attend une entrée de déclenchement, puis saute à **sweep_start** ou **idle** suivant le cas. Les quelques autres étiquettes (comme **z_pulse**) dans le sous-programme d'interruption ne sont pas des points d'entrée, mais des adresses de saut ou de branchement.

◇ *Interruptions du temporisateur : idle*. Parcourons le sous-programme en détail, puisqu'il s'agit d'une partie importante du code. Au début du programme principal, le vecteur pointe sur l'entrée **idle**, pour créer un affichage à l'écran en attendant le départ. Ainsi l'exécution commence à l'étiquette **idle_int**. Avec nos registres réservés, tout est simple. Le registre de données **D4** contient l'index du prochain point de l'écran à rafraîchir, donc nous l'envoyons au convertisseur de coordonnées X, DAC0 (adressage indirect avec décalage, plus rapide que l'adressage absolu). Ensuite nous envoyons la valeur de DATA (en utilisant **D4** comme index depuis **A4**, le pointeur de base de DISPLAY) au convertisseur de coordonnée Y, DAC1. Le registre **D4** est incrémenté (mais pas testé pour savoir s'il est à la fin du tableau), et la séquence passe au sous-programme d'émission de l'impulsion sur l'axe Z.

🔗 Exercice 11.16

Pourquoi pouvons-nous quitter le sous-programme sans avoir vérifié l'index **D4** après l'avoir incrémenté ?

À ce point, les convertisseurs numérique/analogique X et Y sont stables (1 µs de temps d'établissement), le sous-programme d'impulsion de l'axe Z utilise **BSET** (*bit set*) pour mettre à 1 le bit **Z_BLANK** (bit 4, voir les définitions) du port parallèle B, un port utilisé souvent, dont l'adresse est toujours prête dans **A2**. Nous pourrions mettre le bit à 0 aussitôt, mais l'impulsion brève qui en résulterait donnerait un affichage pâle (3 µs d'éclairement toutes les 100 µs). Cependant, comme toutes les interruptions repassent par ce point du code, nous pouvons saisir cette occa-

sion de faire une bonne action tout en tuant le temps ; plus précisément, nous allons dire au temporisateur qu'il peut retirer sa demande d'interruption. L'écriture dans le registre de commande/état du temporisateur 1 se passe en deux temps (comme pour la configuration par le programme principal), nous écrivons tout d'abord l'adresse interne du registre de commande du temporisateur (\$0A) dans le registre de commande de la puce (à l'adresse absolue \$83000), puis nous envoyons l'octet de commande proprement dit (\$20), ce que le 8536 interprète comme l'ordre de supprimer la demande d'interruption de son temporisateur 1. Il ne reste plus rien à faire avant de quitter le sous-programme d'interruption, donc nous mettons fin à l'impulsion de l'axe Z (par un **BCLR**) et nous exécutons un **RTE** (*ReTurn from Exception*). En plaçant l'accusé de réception d'interruption indispensable dans la boucle de l'impulsion de l'axe Z, nous avons pu l'allonger jusqu'à 10 μ s. Comme il aurait fallu de toute façon envoyer l'accusé de réception, c'était le moment idéal pour le faire. Nous verrons une trouvaille similaire quand nous enverrons les couples XY pendant la conversion analogique/numérique, qui arrive.

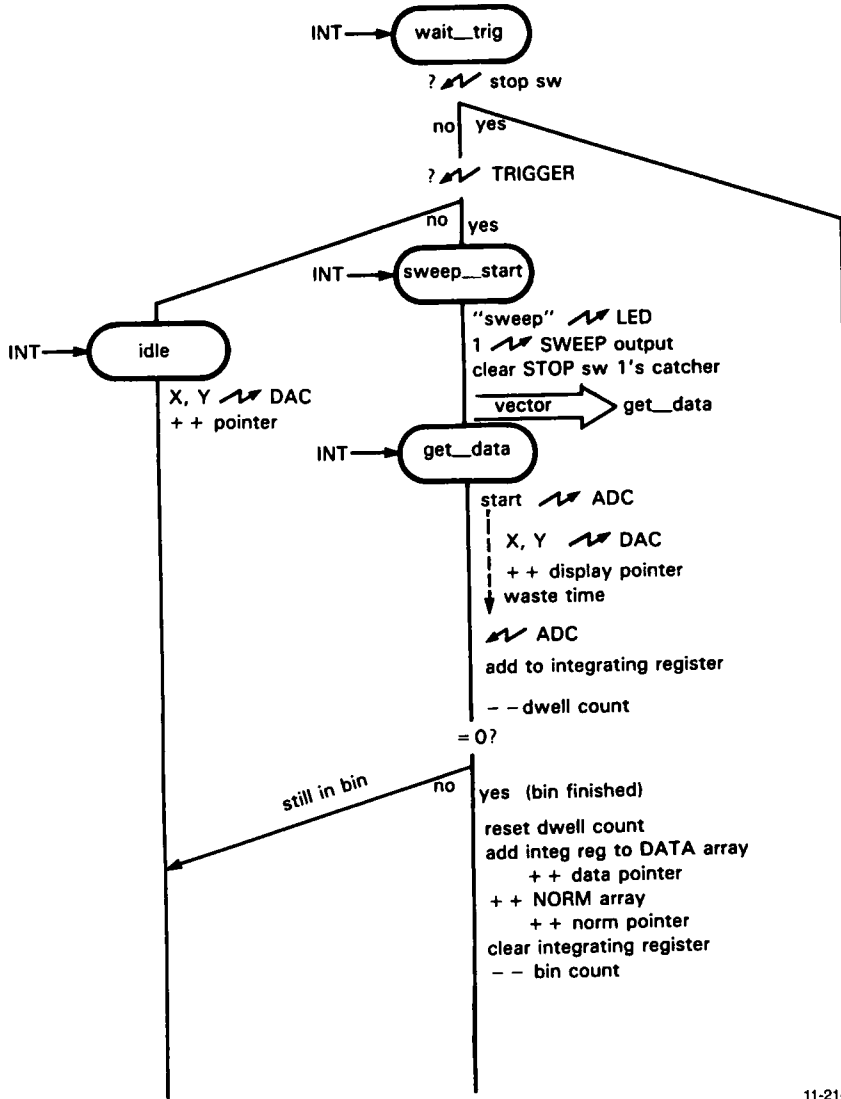
◇ *Interruptions du temporisateur : get_data.* C'est le point d'entrée utilisé la plupart du temps, c'est-à-dire que le moyenneur de signal est dans le milieu d'un balayage. Nous lançons le convertisseur A/N en lui envoyant un octet de mode (\$03) ; cette valeur spécifie une conversion bipolaire en complément à 2. Comme précédemment, nous utilisons l'adressage indirect par **A3** (qui contient l'adresse du convertisseur) pour obtenir la vitesse maximale. Maintenant, nous devons attendre la fin de la conversion, une bonne occasion pour envoyer un couple de valeurs XY aux convertisseurs N/A d'affichage, avec un code identique à celui qu'utilise **idle**. Nous avons fini avec une microseconde d'avance, aussi allons-nous tuer le temps avec un **NOP** (*No Operation*), avant de lire le résultat de la conversion analogique/numérique. Remarquez combien cette solution est préférable à la lecture d'un bit d'état matériel qui signifierait que la conversion est finie, comme nous l'avions expliqué dans la description du schéma électrique (section 11.5) ; nous avions réservé la possibilité d'ajouter quelques **NOP** si nous

décisions de cadencer l'unité centrale avec une horloge plus rapide.

Nous avons lu un octet en complément à 2 dans le convertisseur, alors que notre tableau DATA et les casiers accumulateurs (**D7**) utilisent des mots *longs* de quatre octets en complément à 2. Nous utilisons donc l'instruction **EXT** (*EXTend*) deux fois pour faire un entier long. L'extension de signe est simplement une duplication du bit de poids fort à gauche, répétée jusqu'à ce que le mot de taille supérieure soit plein. Elle conserve la valeur d'un entier signé, alors que le remplissage avec des zéros ne le fait pas. L'entier étendu est maintenant ajouté à la valeur accumulée dans le casier **D7**, et le compteur **dwell_per_bin** (**D5**) est décrémenté. S'il est toujours différent de zéro, nous retournons au programme principal en passant par **z_pulse**, décrit plus haut. Le temps total passé dans le sous-programme est dans ce cas de 32,3 μ s, plus 9 μ s pour le traitement de l'interruption par l'unité centrale, et 5 μ s supplémentaires pour le **RTE**, soit un total général de 46,3 μ s. Ainsi le programme principal dispose de plus de la moitié du temps de traitement de l'unité centrale pour sa tâche simple de mise à jour de DISPLAY.

Si l'accumulation dans le casier est terminée, le sous-programme remet à zéro le compte d'intervalle (*dwell*), ajoute la valeur accumulée dans le casier **D7** au tableau DATA (sur lequel pointe **A5**), incrémente la valeur NORM (par **A6**), met à zéro le registre accumulateur (**D7**), décrémente le compteur de casier, et (s'il n'est pas nul, c'est-à-dire si le balayage n'est pas terminé) saute à **z_pulse**. Remarquez l'utilisation des modes d'adressage auto-incrémentés. Le temps supplémentaire passé dans le sous-programme est de 14,8 μ s.

Si le balayage est terminé aussi, ce qu'indique un zéro dans le registre **D7** du nombre de casiers restants, le sous-programme remet à zéro les pointeurs, les LED et les signaux de sortie. Ensuite il vérifie si le poussoir STOP a été actionné ; vous vérifierez toujours à la fin (ou au début) d'un balayage, pour que la moyenne soit toujours faite sur le même nombre d'échantillons. Si le poussoir STOP a été actionné, le sous-programme saute à **stop_sweep**, ce qui lève le



11-21-A

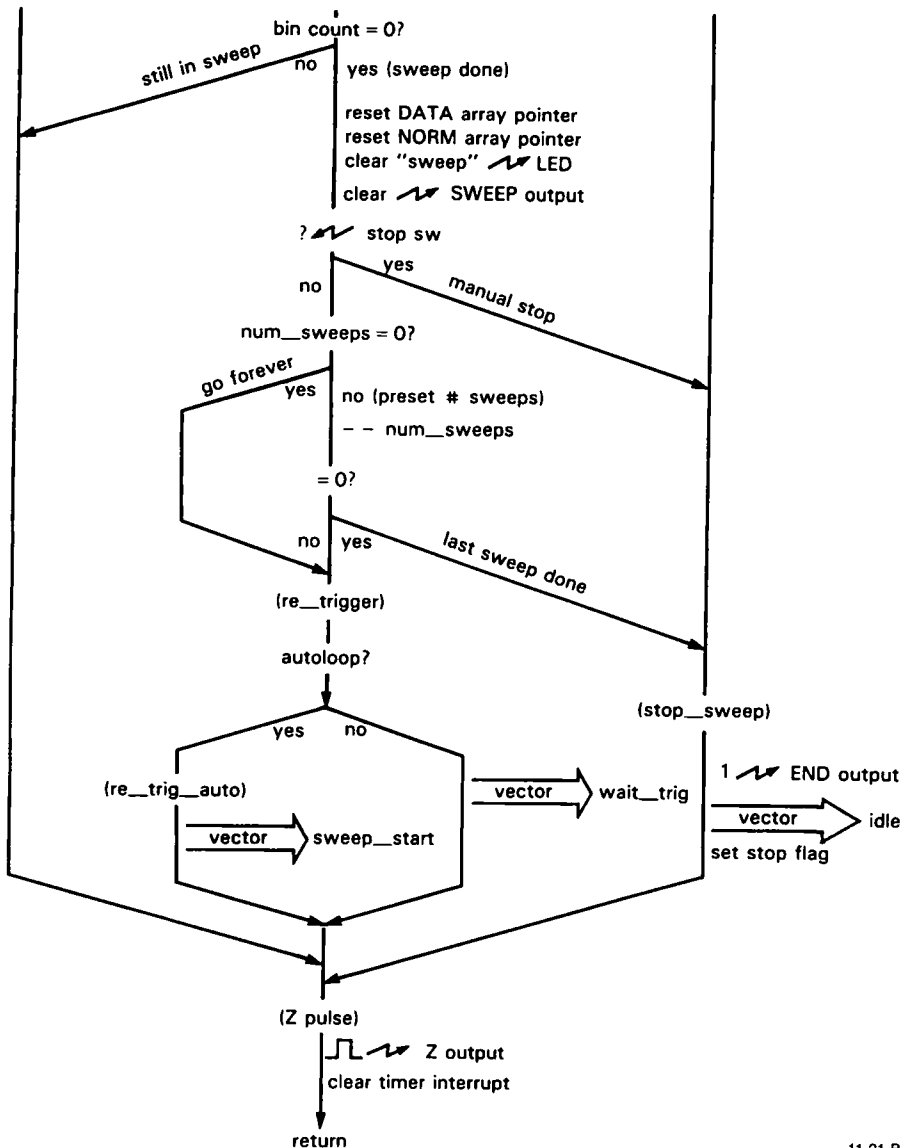
Figure 11.21 - Ordinoigramme du sous-programme d'interruption.

drapeau *stop*, active la sortie END et charge dans le vecteur INT5 l'adresse de *idle*.

Si le bouton STOP n'a pas été poussé, le sous-programme vérifie s'il ne doit pas quitter de toute façon, puisque le nombre de balayages sélectionné par le tableau de commande peut avoir été effectué (le nombre restant est conservé en mémoire dans la variable *num_sweeps*. Puisque la valeur 0 signifie « balayer constamment », nous vérifions d'abord si le contenu est nul ; si *num_sweeps* est nul, nous le laissons comme il est et nous sautons à *re_trigger*

(redéclenchement), sinon nous le décrétons et nous le testons à nouveau. S'il est nul maintenant, nous avons effectué le dernier balayage programmé, donc nous sautons à *stop_sweep*, sinon nous sautons à *re_trigger*.

La tâche de *re_trigger* consiste à fixer les conditions du prochain balayage. Si la variable *autoloop* (boucle automatique), mise à 1 par *main* après la lecture du tableau de commandes, est toujours à 1, *re_trigger* charge *sweep_start* dans le vecteur INT5, sinon il charge *wait_trig*. Remarquez



11-21-B

qu'une interruption ne risque pas de survenir pendant le remplacement du vecteur, puisque les interruptions sont bloquées par l'unité centrale pendant l'exécution du sous-programme d'interruption ; comme nous ne les autorisons pas dans le sous-programme, elles restent interdites.

◊ **Interruptions du temporisateur : sweep_start** et **wait_trig**. Ces deux entrées sont utilisées si la prochaine interruption doit commencer un balayage, ou si nous attendons une impulsion de déclenchement extérieure (d'une durée minimale de 100 µs !). Le vecteur correspondant aura été chargé dans INT5, soit

par le programme principal après la pression sur START, soit par le sous-programme d'interruption quand il termine un balayage qui n'est pas le dernier (dans **re_trigger**) ; revoyez l'ordinogramme pour vous rappeler où cela se produit.

Sweep_start est simple, il commence le balayage immédiatement : il active la LED de balayage et le signal de sortie, efface le bit mémorisé du bouton d'arrêt, charge le vecteur **get_data**, et se retrouve à **get_data**. Les interruptions qui se présenteront à partir de maintenant aboutiront à **get_data**.

11. MICROPROCESSEURS

Wait_trig est le point d'entrée si le prochain balayage ne doit pas commencer sans un signal de déclenchement (port parallèle A, bit 7). Comme une action sur STOP doit l'emporter sur l'ordre de départ, il vérifie d'abord le poussoir STOP (qui provoque un saut à **stop_sweep**), puis l'entrée de déclenchement ; s'il y a un déclenchement, il passe à **sweep_start**, sinon il saute à **idle**.

11.8 ◊ Performances

Vous pouvez concevoir un appareil à microprocesseur de telle façon que l'essentiel de la collecte des données soit pris en charge par le matériel ; le rôle du microprocesseur se limitera à la configuration, à l'affichage et à la lecture. Dans ce cas, l'appareil fonctionnera aussi vite que le matériel le permet, le microprocesseur apportera le confort et la souplesse. Vous payez le prix, naturellement, par le coût et la complexité du matériel ; vous risquez aussi de diminuer la souplesse de l'appareil, du fait de l'architecture matérielle figée. Si, au lieu de cela, vous simplifiez le matériel et utilisez le processeur pour manipuler les données en temps réel, comme nous l'avons fait dans notre exemple, vous pouvez réduire la complexité du matériel et conserver la souplesse, probablement aux dépens de la vitesse. Comme la vitesse est sans importance dans de nombreux cas, le choix est simple.

Dans notre cas, la vitesse d'échantillonnage, donc la vitesse maximale de progression des canaux (avance des casiers), est limitée par la vitesse du processeur. Le traitement de chaque interruption doit être terminé avant que la suivante se produise. Quand nous avons conçu cet exemple, nous avons envisagé ce qui devait être fait et nous avons estimé (au pifomètre) que 100 μ s seraient probablement suffisantes. Nous n'en étions pas sûrs, mais nous avons décidé que nous pouvions nous satisfaire d'une fréquence d'échantillonnage un peu inférieure, si nécessaire. Voyons les chiffres.

La « feuille » de caractéristiques du 68008 (en fait, un livre de cent pages) comporte des tableaux du temps d'exécution des instructions (en cycles d'horloge). Nous avons utilisé ces tableaux pour calculer les vitesses d'exécution que nous avons citées ci-dessus.

Voici les temps d'exécution (y compris le saut au sous-programme et le retour) des principaux sous-programmes de traitement des interruptions :

Entrée	Temps (ms)
idle	37
get_data	46,3 (dans le casier)
	61 (fin de casier)
	92 (fin de balayage, arrêt manuel)
	105 (fin de balayage, arrêt programmé)
	113 (fin de balayage, attente de déclenchement)
	114 (fin de balayage, boucle automatique)
sweep_start	61
wait_trig	46 (pas de déclenchement)
	69 (déclenchement)

La plupart des durées sont inférieures aux 100 μ s du « pouls » du moyenneur de signal, ce qui est parfait. Il y a cependant trois conditions qui donnent un temps de traitement de l'interruption supérieur à 100 μ s. Pour le premier cas (fin du balayage par arrêt programmé) c'est sans importance, puisque toutes les données ont été recueillies. De même, vous ne vous souciez pas du deuxième cas (attente du déclenchement), puisqu'un tel déclenchement laissera toujours un certain temps de repos avant le début de chaque balayage. Le dernier cas litigieux (fin de balayage, boucle automatique) pourrait être plus grave, car dans ce mode, vous voulez que la période globale soit exactement de 256 fois l'intervalle par casier (*dwel_per_bin*). Cependant, la situation est correcte, pour la raison suivante : quand vous utilisez le moyenneur de signal en mode de bouclage automatique, vous déclenchez toujours le dispositif expérimental extérieur par le moyenneur (c'est pourquoi nous avons prévu le signal de sortie SWEEP), donc vous ne vous souciez pas d'une différence d'une fraction de pour-cent entre la période réelle et la période théorique. Toutefois, si vous exigez un temps d'exécution inférieur à 100 μ s, prenez simplement un 68008 à 10 MHz, ce qui multipliera tous les temps par 0,8 ; même les temps les plus longs seront inférieurs à 100 μ s (91 μ s en fait). Si vous utilisez effectivement un processeur plus rapide, n'oubliez pas de triturer le code du sous-programme d'interruption de telle façon que le convertisseur analogique/numérique ait toujours assez de temps pour convertir.

Pour résumer, nous avons raison de parier que le 68008 nous permettrait une fréquence d'échantillonnage de 10 kHz. Les auteurs sont particulièrement satisfaits, parce que nous avons tout écrit, jusqu'au dernier paragraphe, avant d'apprendre la bonne nouvelle ! Il est évident aussi que vous ne pouvez pas espérer porter la vitesse de cet appareil à 20 kHz sans recourir à un système entièrement matériel pour la collecte des données.

11.9 Quelques réflexions *a posteriori*

Dans cet exemple de projet, nous avons fait un certain nombre de choix, à la fois dans la conception du matériel et dans l'écriture du logiciel. En de nombreux endroits, nous aurions pu faire les choses autrement. Le plus souvent, le « meilleur » choix est assez évident, mais il y a quelques cas où une autre méthode aurait été aussi efficace ; dans de telles situations, nous avons choisi, en général, de maximiser la clarté, d'illustrer les méthodes d'utilité générale (en évitant les trucs tordus et les matériels trop spéciaux) et de minimiser la longueur du code assembleur. Dans la vie réelle (par opposition à l'écriture d'un livre), on peut utiliser des trucs, tirer profit de caractéristiques particulières du matériel, on peut aussi écrire des kilomètres de code. Voici quelques-uns des endroits où un choix différent aurait été logique.

Lecture des interrupteurs

par l'intermédiaire d'une table

Notre programme utilise un bloc de code « en ligne » pour lire et tester les différents bits du tableau de commande, puis fixer les paramètres du logiciel en conséquence. C'est une méthode parfaitement correcte, mais il existe une alternative intéressante qui facilite les modifications éventuelles. Elle utilise à la place une courte *boucle* qui scrute les bits du tableau de commande ; l'adresse du port, la position des bits et le logiciel correspondant sont spécifiés par des *tables*. Parce qu'un tel principe aurait demandé plus d'explications, et plus de lignes de code dans notre exemple, nous avons choisi la solution plus simple de la lecture programmée en ligne de la position des interrupteurs. Vous auriez intérêt à envisager le principe de la table dans une application qui comporte de

nombreux paramètres, surtout si vous êtes susceptible de changer l'affectation ou la valeur des bits d'entrée.

◇ *Monostable de luminosité Z*

Nous avons utilisé une « impulsion logique » sur un port parallèle pour commander la surbrillance de l'oscilloscope parce que nous voulions illustrer cette technique importante. Nous voulions souligner surtout que vous ne pouvez pas, quand des interruptions sont actives, produire en toute sécurité, par logiciel, des impulsions à périodicité fixe. L'alternative aurait consisté à utiliser un générateur d'impulsions matériel, par exemple un circuit intégré monostable, au lieu d'un bit de port parallèle. Les monostables à réseau *RC* nous mettent généralement mal à l'aise. Cependant, dans ce cas, le merveilleux CIO 8536 de Zilog vient à la rescousse, avec un monostable intégré qui peut être utilisé pour commander n'importe quel bit de sortie. Ce « monostable » est en fait l'un des trois temporisateurs incorporés, que vous pouvez programmer pour obtenir la durée d'impulsion souhaitée (vous pouvez même mettre deux temporisateurs en série pour obtenir des durées supérieures). Dans notre application, il reste des temporisateurs inutilisés, donc cette méthode est idéale : en utilisant le monostable du 8536, vous réduisez la longueur du sous-programme d'interruption et vous pouvez obtenir des impulsions de surbrillance aussi longues que vous le désirez.

◇ *Capture du poussoir STOP*

Pour lire le poussoir STOP, nous avons tiré profit de la bascule de capture propre au 8536. Au moment de la configuration du 8536, n'importe quel bit d'entrée peut être programmé pour capturer les « 1 » ; une telle bascule est mise à 1 par une fermeture momentanée de l'interrupteur et reste dans cet état jusqu'à une écriture par programme dans le bit correspondant du port. C'est parfait pour notre application parce que nous ne voulons savoir qu'à la fin d'un balayage si le bouton a été actionné depuis la fin du balayage précédent. Comme un balayage peut prendre plusieurs secondes, la possibilité de mémoriser nous épargne le souci de scruter constamment le bouton STOP ; c'est pourquoi notre code ne vérifie le bit STOP qu'à la fin

11. MICROPROCESSEURS

d'un balayage (voir la figure 11.21, l'ordinogramme du traitement des interruptions).

Comme la plupart des ports parallèles ne permettent pas la mémorisation des entrées, vous risquez de devoir faire le travail pénible que nous avons évité. Voici comment vous pourriez vous y prendre : d'abord, définissez un drapeau logiciel, par exemple `stop_at_end`, juste après `stop_flag`. N'oubliez pas de le mettre à 0 avant d'entrer dans la boucle de collecte des données ; l'endroit judicieux serait après la lecture du tableau de commande. Ensuite ajoutez quelques instructions dans `update_loop` pour tester périodiquement l'entrée `STOP_BIT` et lever le drapeau `stop_at_end` si le bouton est actionné. Enfin, changez le code du sous-programme d'interruption pour tester ce drapeau logiciel, au lieu du bit matériel de l'interrupteur `STOP`, à la fin de chaque balayage.

🔧 Exercice 11.17

Écrivez ces changements de code dans le listing d'assembleur fourni.

◊ *Traitement des interruptions : entrées multiples contre drapeaux*

Nous avons utilisé des points d'entrée multiples dans notre sous-programme de traitement des interruptions, un pour chacun des quatre états possibles de la machine (repos, attente de déclenchement, début de balayage, collecte de données). Comme le sous-programme n'est pas appelé par le programme, mais par le vecteur à chaque interruption, le programme modifie le point d'entrée en chargeant le vecteur correspondant à chaque changement d'état de la machine. Une alternative évidente consiste à prévoir un point d'entrée unique, avec, dans le sous-programme, un code qui teste des drapeaux afin de décider quoi faire. Le programme dicte alors sa conduite au sous-programme en modifiant les drapeaux au lieu de modifier le point d'entrée. Ce principe a le mérite d'être simple, mais l'exécution est plus longue, puisque chaque entrée suppose des tests et des branchements. Cependant, la différence n'est pas très significative, donc vous pouvez utiliser cette méthode si vous la préférez.

◊ *Port sériel : déchargement des données et fonctionnement en esclave*

Comme nous l'avons remarqué dans les « caractéristiques absentes » de la section 11.6, notre moyenneur de signal est dépourvu de la faculté essentielle de communiquer ses données moyennes à un calculateur extérieur ! Le code correspondant n'est pas terriblement difficile à écrire, simplement fastidieux ; il suppose une procédure de configuration similaire à celle du 8536, une procédure d'analyse et de dialogue telles que le destinataire puisse déclencher le transfert des données et en accuser réception.

En supposant que le port sériel est configuré pour la connexion avec un ordinateur, il est logique d'utiliser le même port sériel comme un deuxième tableau de commande, pour que l'ordinateur extérieur puisse fixer les paramètres et déclencher la collecte des données. Pour ce faire, le sous-programme d'analyse attendrait certains octets envoyés par l'ordinateur pour dire ce qu'il veut commander. Des octets supplémentaires fixeraient les paramètres (intervalle par casier, nombre de balayages, etc.), sans les restrictions imposées par le nombre de bits de notre tableau de commande. Le logiciel devrait être conçu, naturellement, de façon à passer les manettes au tableau de commandes si l'ordinateur ne les demande pas. Cela nous donne le meilleur des deux mondes : la simplicité des interrupteurs sur la face avant, et la souplesse facultative de la commande par ordinateur.

Lecture des boutons de la face avant

Nous nous sommes arrangés, dans notre appareil à microprocesseur, pour éviter la complexité des boutons de face avant ; nous en sommes restés délibérément à l'option des interrupteurs, chacun commandant un seul bit de port. Cette sorte de paresse chez les concepteurs d'appareils les a conduits à omettre complètement les boutons, en leur substituant (par exemple dans un oscillateur commandé par microprocesseur) une paire de poussoirs « montée » et « descente ». Si vous êtes comme nous, vous avez la nostalgie de la sensation de la commande par un vrai bouton rotatif. Nous pourrions civiliser notre moyenneur de signal en ajoutant un bouton qui sélectionne un casier à l'écran et provoque l'affichage de l'adresse et du contenu accumulé.

Le moyen le plus simple de reprendre les commandes d'un appareil à microprocesseur est d'utiliser une entrée d'un convertisseur A/N pour convertir la tension d'un potentiomètre installé sur la face avant et connecté entre le +5 V (ou une meilleure tension de référence) et la masse. Il existe de petits convertisseurs A/N bon marché à 8 bits, avec un multiplexeur à 8 entrées analogiques et des échantillonneurs-bloqueurs ; en général, il vous reste quelques entrées libres pour lire plusieurs commandes du tableau. En fait, vous pouvez toujours utiliser une entrée de convertisseur A/N pour lire l'état d'un bouton rotatif à n positions : connectez simplement un diviseur résistif entre les plots du commutateur et utilisez le convertisseur pour lire la tension !

Si vous avez besoin d'une résolution meilleure que celle d'un simple CA/N à 8 bits, envisagez plutôt un codeur rotatif. Il ressemble en général à un potentiomètre ordinaire, il contient une paire d'interrupteurs optiques qui fournissent des signaux en quadrature (déphasage de 90°) quand le bouton tourne. Ces impulsions en quadrature vous permettent de déterminer le sens de rotation (voir la figure 8.97). Contrairement à un potentiomètre ordinaire, un codeur rotatif n'a pas de butée, donc vous pouvez lui imprimer une rotation de plusieurs tours. Les composants typiques comme les modèles de la série EN de Bourns délivrent 256 impulsions par tour.

CIRCUITS INTÉGRÉS AUXILIAIRES DE MICROPROCESSEURS

Notre montage à microprocesseur comporte vingt-deux circuits intégrés, dont dix sont des puces puissantes, intégrées à grande échelle (unité centrale, mémoire, ports sériel et parallèle, horloge-calendrier et convertisseurs A/N et N/A) ; les douze autres, une majorité, ne sont que des portes, bascules, tampons et verrous ordinaires. Ces derniers circuits, intégrés à échelle faible ou moyenne (*MSI, Medium Scale Integration*), constituent la logique auxiliaire indispensable pour « coller » les plus gros circuits entre eux. Il est possible de réduire la logique auxiliaire de façon substantielle en la remplaçant par des PAL, ou, pour les fabrications en grandes quantités, par des circuits intégrés taillés sur mesure pour l'application.

Néanmoins, comme les verrous et les tampons à trois états sont très utilisés dans tous les systèmes à microprocesseur, les choix possibles méritent un examen rapide. Après cela, nous étudierons brièvement quelques circuits auxiliaires intégrés à grande échelle (ports sériels et parallèles et convertisseurs), puis nous conclurons la section par un exposé sur les mémoires.

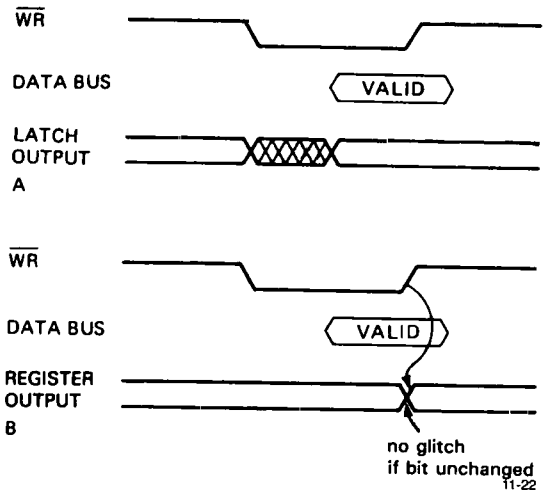


Figure 11.22 - Chronogramme d'un cycle d'écriture. A. Verrou transparent. B. Bascule D déclenchée par un front.

11.10 Circuits intégrés à échelle moyenne

Verrous et registres D

Nous avons parlé brièvement des tampons et des registres dans la section 8.24. Le terme « verrou » désigne exclusivement un « verrou transparent », dont les sorties suivent les entrées tant qu'il est activé. Le « verrouillage par front » est caractéristique des registres D , constitués d'un réseau de bascules D commandées par une horloge commune. La différence a des conséquences importantes pour le verrouillage des données d'un bus, à cause de la relation temporelle entre les données et l'impulsion de scrutation correspondante (WRITE). En particulier, dans certains bus (par exemple celui de l'IBM PC) les données ne sont pas valides lors du front de début de l'impulsion d'écriture, mais elles sont garanties valides (et elles le sont depuis un certain temps) lors du front de fin de l'impulsion ; voyez les figures 10.6

11. MICROPROCESSEURS

et 11.22. Si vous utilisez un verrou transparent, activé pendant toute la durée de l'impulsion de scrutation, il est probable que la sortie présentera des transitoires. Au contraire, les sorties d'une bascule *D* (déclenchée par le front de fin de l'impulsion dans ce cas) changent d'état au moment du front et ne présentent jamais de transitoire. Il est important de s'assurer qu'un bit de sortie qui n'a pas changé d'état depuis l'écriture précédente ne présente pas de pointe momentanée ni de transitoire ; cela signifie que vous pourrez utiliser sans crainte les lignes de sortie d'un octet verrouillé pour produire les signaux de données et de sélection destinés aux circuits qui suivent.

Lors du choix entre les verrous transparents et les bascules *D*, tenez compte d'un fait important : les données valides sont disponibles plus rapidement avec les verrous transparents. Remarquez aussi que de nombreux bus (comme celui du 68008) fournissent des données valides pendant toute la durée de l'impulsion de scrutation, avec en plus un temps d'établissement et un temps de maintien ; sur ces bus, un verrou transparent ne présentera pas de transitoires ; vous pouvez même verrouiller les données dans une bascule *D* sur le front de début de l'impulsion si le temps d'établissement est suffisant.

Il existe une grande variété de verrous transparents et de bascules *D*, avec des particularités comme une entrée de remise à zéro, des entrées et sorties « alignées » (toutes les entrées d'un côté, toutes les sorties de l'autre, ce qui facilite le dessin des circuits imprimés), des sorties inversées, des sorties à trois états (indispensables pour attaquer des bus) et des entrées de sélection séparées. Ces dernières permettent de simplifier la logique auxiliaire, en appliquant l'impulsion d'écriture à l'entrée d'horloge et l'adresse décodée à l'entrée de sélection de boîtier. Reportez-vous au tableau 8.9 pour la liste des caractéristiques. Parmi les grands classiques, citons le 373 (octuple verrou transparent avec sorties à trois états) et le 374 (octuple bascule *D*) ; leurs versions modernisées 573 et 574 ont les entrées et sorties alignées. Les uns et les autres se trouvent en boîtier DIP à 20 broches. Le 273, dans le même type de boîtier, est un 374 avec une entrée de RàZ, mais sans sorties à trois états ; le 377 est un 374 avec une entrée de validation, mais sans sortie à

trois états. Le boîtier étroit à 24 broches (*skinny DIP*) conserve l'écartement pratique de 0,3 pouce (7,62 mm) entre les rangées de broches tout en offrant quelques broches supplémentaires. Ainsi la série moderne des 821 comporte des verrous et des bascules à 8 bits et à 9 bits, avec une entrée de validation, une entrée de remise à zéro et des sorties à trois états, le tout avec un brochage aligné.

Remarquez que, dans de nombreuses applications, quelques-uns de ces boîtiers à 20 broches ou à 24 broches peuvent être préférables à un gros boîtier à 40 broches (de 15,24 mm de largeur) contenant un port parallèle intégré à grande échelle. Dans notre projet à microprocesseur, nous utilisons une bascule 273 pour les LED et un tampon 240 pour les interrupteurs. L'autre solution aurait été un port parallèle comme le 8536 de Zilog (ou le 8255 d'Intel, plus simple et suffisant pour cette application), mais il est plus cher, plus encombrant et il impose un travail de programmation supplémentaire. En fait, la puce à forte intégration offre aussi une sortance inférieure (consommation de 1,7 mA et débit négligeable pour le 8255, en regard des 8 mA dans les deux sens pour le HCT273). Quelques-uns des circuits intégrés à échelle moyenne sont de véritables brutes pour ce qui est de la sortance : la famille *AC(T)* peut consommer et débiter 24 mA (avec une excursion totale), la série AS821 peut débiter 24 mA et consommer 48 mA. Les puces à forte intégration montrent leurs capacités, au contraire, quand il faut des modes de fonctionnement peu ordinaires (interruptions, modes d'entrée et sortie perfectionnés, etc.) ou une grande souplesse de programmation, au lieu de la force pure.

Tampons

Un autre type de circuit est utilisé par poignées dans les circuits à microprocesseur : le tampon à trois états. Il sert à appliquer sur le bus les informations de données et d'adresses. Le plus souvent, vous envoyez simplement des données à l'unité centrale, comme dans le cas de notre simple rangée de mini-interrupteurs. De même que pour les verrous, il existe des versions à 8 bits ou plus, en boîtiers à 20 ou 24 broches. Les caractéristiques particulières (voir le tableau 8.4) comprennent des entrées à hystérésis (pour supprimer le bruit), des sorties inversées, un

brochage aligné et des entrées de sélection séparées pour le fonctionnement bidirectionnel. Il existe aussi des tampons bidirectionnels spéciaux avec une entrée de sélection et une entrée de direction (au lieu de la paire d'entrées de sélection) ; on les appelle *émetteurs-récepteurs (transceivers)*, voyez la liste dans le tableau 8.5. La figure 11.23 montre un tampon bidirectionnel utilisé pour renforcer le courant relativement faible (quelque 5 mA) du microprocesseur, et lui permettre d'attaquer le câblage et les capacités d'entrée réparties sur une platine pleine de circuits intégrés ; des tampons de ce genre sont obligatoires dans les micro-ordinateurs, où la carte de l'unité centrale doit faire circuler des courants relativement intenses dans un système à forte capacité (le fond de panier).

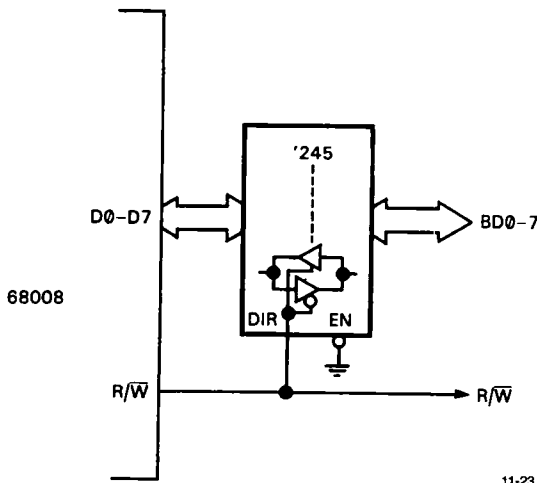


Figure 11.23 - Émetteur-récepteur de bus de données.

Dans de nombreux cas, les circuits intégrés à échelle moyenne combinent un tampon de sortie à trois états avec une autre fonction ; par exemple, vous pouvez raccorder directement au bus du microprocesseur des compteurs, des verrous, voire des convertisseurs analogique/numérique, avec des sorties à trois états. Notre exemple de microprocesseur illustre cette méthode avec son convertisseur A/N.

La figure 11.24 montre un autre exemple de tampon de bus. Certains microprocesseurs (comme le 8086 et

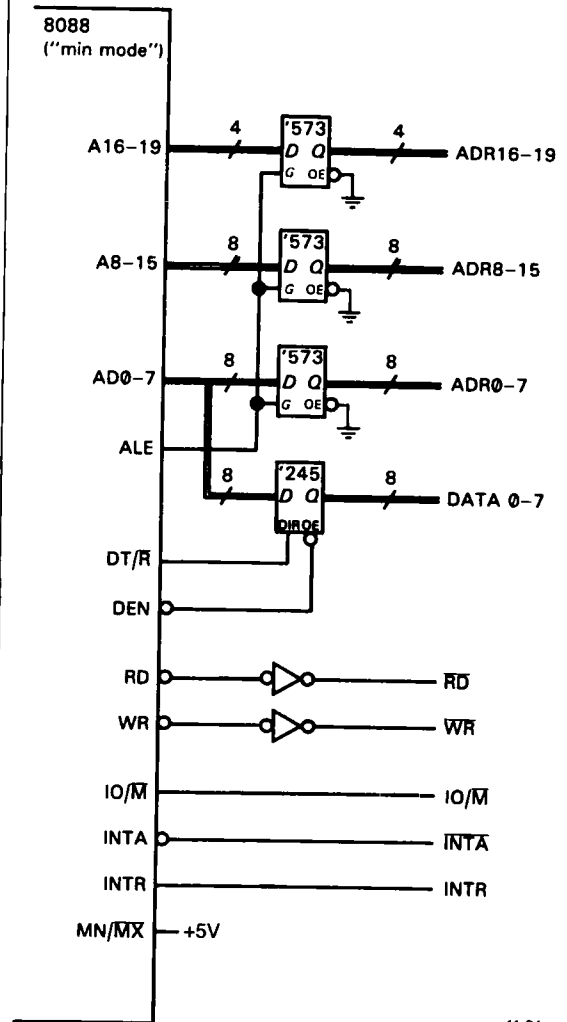


Figure 11.24 - Bus d'adresses/données multiplexées.

le 8088) combinent les fonctions des broches pour économiser de la place : les lignes de données et l'octet bas des lignes d'adresse sont multiplexées sur les mêmes broches physiques. Une sortie de *validation de verrou d'adresses (ALE, Address Latch Enable)* sert à déclencher les verrous, comme son nom l'indique. Les données n'ont pas à être verrouillées, car les impulsions de scrutation \overline{RD} et \overline{WR} ne sont délivrées, de toute façon, que quand les données sont valides. Remarquez l'utilisation des émetteurs-récepteurs 245 pour tamponner les lignes de données bidirectionnelles.

11.11 Circuits intégrés à grande échelle

Caractéristiques générales

Comme nous l'avons indiqué plus haut, les circuits intégrés à grande échelle conçus comme auxiliaires de microprocesseurs utilisent la technologie *NMOS* ou *CMOS* et sont logés dans des boîtiers à 28 ou à 40 broches. Ils offrent une grande souplesse, souvent avec des paramètres de fonctionnement programmables. Bien que chacun soit destiné en principe à un microprocesseur spécifique, les circuits d'un fabricant sont presque toujours utilisables avec les unités centrales d'un autre fabricant ; ainsi, nous avons combiné une horloge-calendrier Intersil et deux ports Zilog avec une unité centrale Motorola dans notre circuit à microprocesseur. Les circuits intégrés à grande échelle sont habituellement chers au moment de leur présentation (le 8530 coûte 25 dollars, par exemple) ; ils coûtent souvent plus cher que l'unité centrale elle-même, mais leur prix suit la courbe à décroissance exponentielle caractéristique de l'industrie des circuits intégrés (ce qui est à peu près unique dans ce monde !). La figure 8.87 illustre cette loi apparemment universelle de la *Silicon Valley* (vallée du **silicium**, une partie de la faille de San Andreas entre San Francisco et San Jose).

Même si nous avons émis quelques remarques déobligeantes à leur égard, beaucoup de circuits intégrés à grande échelle sont quasiment indispensables : les pilotes de disques et d'afficheurs vidéo en sont des exemples évidents. L'émetteur-récepteur universel synchrone-asynchrone est un autre type de circuit auxiliaire d'utilisation très courante (*Universal Synchronous Asynchronous Receiver Transmitter*, USART).

USART, mode d'emploi

Un USART est un port sériel piloté par un microprocesseur, comme le 8530 de Zilog dans notre exemple. Les bons USART comportent un générateur de bauds programmable, une définition souple du format (nombre de bits, parité, etc.) et, dans les plus perfectionnés, des modes de fonctionnement synchrones puissants (comme les HDLC et SDLC déjà vus) avec un choix des types de modulation (NRZ, FM, Manchester), une reconstitution de l'horloge, un contrôle

d'erreur, etc. La plupart des USART comportent un dispositif matériel d'interruptions, certains permettent même le transfert de données à l'unité centrale par accès direct à la mémoire. La plupart des familles d'unités centrales ont leur propre USART, bien que l'adaptation entre familles ne soit pas très difficile. Par exemple, IBM a choisi, pour accompagner le 8088 de son PC, l'UART (asynchrone seulement) 8250 de National Semiconductor, de préférence à l'USART 8251 d'Intel. Nous avons choisi le 8530 de Zilog (utilisé aussi dans les MacIntosh) pour sa souplesse, sa disponibilité et son prix ; nous allons y revenir pour illustrer l'interfaçage et la programmation des USART.

Les USART sont utilisés le plus souvent pour émettre et recevoir des données à partir de terminaux ou de modems, vers des appareils de sortie matérielle (imprimantes, traceurs), ou encore directement entre des ordinateurs ; dans tous les cas, les impératifs principaux sont la compatibilité universelle et la simplicité d'interconnexion. La méthode habituelle est celle du transfert sériel ASCII avec les niveaux bipolaires RS-232, tel qu'il est décrit dans les sections 9.14 et 10.19. Pour cette forme la plus simple de communication, l'USART est utilisé en mode asynchrone ; chaque caractère de 8 bits est encadré par un bit de départ (START) et un bit d'arrêt (STOP) ; la chaîne de 10 bits est transmise à un débit standard ; le 8530 est plus puissant que nécessaire pour ce travail.

Le 8530 est livré en boîtier à 40 broches (figure 11.25) ; il communique avec l'unité centrale par un jeu de lignes d'*interface de bus*, il communique indépendamment avec l'extérieur par un jeu de lignes d'*interface de communication*.

Interface de bus. Le 8530 est raccordé au bus par huit lignes de données bidirectionnelles et les lignes de scrutation (\overline{RD} et \overline{WR}) et de sélection (\overline{CE}) habituelles. L'entrée A/\overline{B} indique auquel des deux canaux de l'USART veut accéder le processeur ; l'entrée D/\overline{C} indique si le transfert porte sur des données (D/\overline{C} HAUT) ou des commandes (D/\overline{C} BAS). Comme avec le 8536, il y a en fait de multiples registres de commande et d'état, lus et écrits par deux transferts successifs (revoyez le code de configuration du 8536). La méthode usuelle consiste à relier les

lignes A/\bar{B} et D/\bar{C} à des lignes d'adresses basses, ce qui place les registres dans la carte de la mémoire à partir de l'adresse de base du circuit intégré (fixée par le décodage d'adresse). Enfin, l'interface de bus comporte quatre lignes d'interruption.

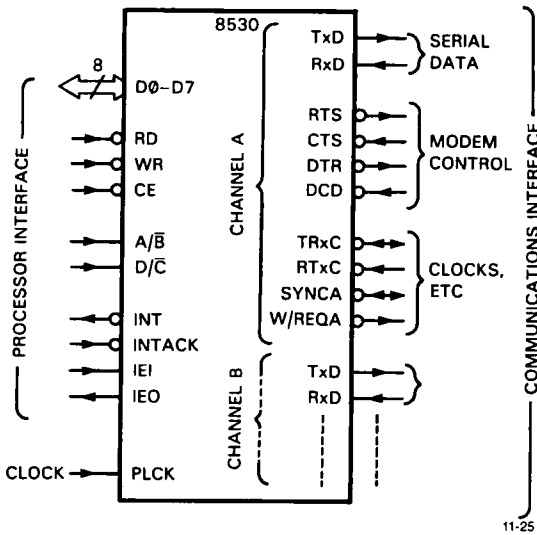


Figure 11.25 - Signaux du « contrôleur de communications sérielles 8530 de Zilog (UART).

Interface de communication. Chacun des deux canaux de l'USART (repérés A et B) comporte des lignes d'émission de données (Tx/D), de réception de données (Rx/D), de dialogue et de commande du modem (RTS, CTS, etc.), exactement comme celles que vous trouvez sur la prise RS-232. De plus, il existe des lignes moins habituelles, utilisées pour la transmission synchrone (TRxC, RTxC). Enfin, l'USART réclame le signal d'un oscillateur extérieur, dont la fréquence doit être un multiple entier de 32 fois le débit le plus rapide.

L'USART ignore tout des niveaux bipolaires RS-232, il faut donc utiliser des émetteurs et récepteurs RS-232 sur toutes ces lignes. Pendant des dizaines d'années, les puces d'interface classiques ont été les circuits bipolaires 1488 (quadruple émetteur) et 1489 (quadruple récepteur) ; cependant nous avons utilisé dans notre projet le MAX233, en CMOS, à cause des

convertisseurs intégrés à condensateurs flottants (inverseur et doubleur de tension) qui lui permettent de fonctionner à partir d'une tension unique de 5 V. Remarquez que nous ne nous sommes pas encombrés des lignes de commande du modem (RTS, CTS, DSR, DTR) ; de toute façon presque tout le monde les ignore et préfère utiliser un dialogue « logiciel » (ctrl-S, ctrl-Q) incorporé dans le flux de données.

Logiciel. Comme nous l'avons dit dès le début, les modes de fonctionnement de l'USART sont définis par des commandes logicielles. Un octet envoyé en mode commandes (D/\bar{C} BAS) est interprété par l'USART pour définir le mode de fonctionnement. Vous pouvez choisir, par exemple, un fonctionnement synchrone ou asynchrone, le nombre de bits d'arrêt, le type de parité, etc. Les USART simples des années passées étaient faciles à programmer, avec leur unique registre de commande ; les puces sophistiquées comme le 8530 ont littéralement des douzaines de registres et leur programmation requiert, pour le moins, les services d'un polytechnicien. Malheureusement, cette complexité est le prix à payer pour la très grande souplesse des périphériques puissants.

À titre d'illustration, voyons comment configurer le 8530 pour la communication asynchrone sur le canal A, à 1200 bauds, 8 bits, sans parité, 1 bit d'arrêt ; nous bloquerons aussi les interruptions. Le travail de configuration est relativement long ; nous allons montrer toute la séquence, mais n'exposerons que pour un ou deux cas critiques, dans toute l'horreur des détails, la façon dont nous avons déterminé les octets de commande. Le tableau 11.6 représente la liste des registres du 8530 accessibles en lecture et en écriture. L'accès à ces registres, comme nous l'avons dit, suppose l'écriture préalable en mode commandes (D/\bar{C} BAS) du numéro de registre, puis la lecture ou l'écriture dans le registre lui-même. Ce procédé en deux étapes est abandonné pour les tampons de réception et d'émission (WR8 et RR8), parce qu'ils servent pour chaque octet reçu ou émis ; pour eux, une simple lecture ou écriture en mode données (D/\bar{C} HAUT) suffit. De la même façon, l'octet d'état du tampon est accessible directement, parce que vous le lirez pour chaque octet reçu ou émis ; le 8530 permet la lecture de RR0 en une seule opération avec D/\bar{C}

11. MICROPROCESSEURS

BAS, en mode commande. Nous verrons bientôt comment cela fonctionne, avec quelques routines simples en assembleur.

Tableau 11.6 - Registres du 8530 Zilog

registre	fonction
registres accessibles en lecture	
RR0	état tampon émission/réception et état ext.
RR1	état réception particulière
RR2	vecteur d'interruption inchangé (canal A), vecteur d'interruption modifié (canal B)
RR3	bits interruption en attente (canal A)
RR8	tampon de réception
RR10	états divers
RR12	compteur générateur bauds (poids faible)
RR13	compteur générateur bauds (poids fort)
RR15	information interruption état/extérieur
registres accessibles en écriture	
WR0	configuration, pointeurs
WR1	définition modes transfert et interruption
WR2	vecteur d'interruption
WR3	paramètres et commandes réception
WR4	paramètres et modes divers
WR5	paramètres et commandes émission
WR6	car. synchro. ou champ adresse SDLC
WR7	car. synchro. ou drapeau SDLC
WR8	tampon émission
WR9	commande maître interruption et RàZ
WR10	bits de commande divers émission/réception
WR11	définition mode horloge
WR12	compteur générateur bauds (poids faible)
WR13	compteur générateur bauds (poids fort)
WR14	bits de commande divers
WR15	commande interruption état/extérieur

Chaque bit de chaque registre a une signification. Par exemple, la figure 11.26 montre WR3 et WR4, qui sont utilisés pour régler différentes options de communication. Les seuls bits de WR3 qui affectent la communication asynchrone sont D0, qui active le récepteur ; D5, qui active le dialogue matériel (voir la section suivante) par les lignes de « commande du modem » CTS et DCD ; enfin les deux bits de poids fort, qui fixent le nombre de bits par caractère. Le reste concerne les modes de communication synchrone,

que nous bloquons par le choix approprié des bits D2 et D3 dans le registre WR4. Donc, nous faisons D7,D6 = 1,1, D5 = 0 et D0 = 1 ; c'est-à-dire que nous envoyons l'octet hexadécimal C1 dans WR3. Pour WR4, nous choisissons la division de l'horloge par 16 (le diviseur minimal pour le fonctionnement en mode asynchrone ; l'USART doit échantillonner dans le milieu de chaque bit, il lui faut donc une horloge d'entrée qui soit un multiple du débit en bauds.), 1 bit d'arrêt par caractère (le choix standard, sauf pour le mode antique des téléscripteurs à 110 bauds) et pas de parité ; pour tout cela nous envoyons l'octet de commande hexadécimal 44. Remarquez que D5 et D4 sont sans importance, puisqu'ils ne concernent pas les communications asynchrones ; de même, D1 (type de parité) est sans importance si D0 est à 0 (pas de parité). Remarquez aussi que le choix de 1 bit d'arrêt par caractère (qui n'a de sens que dans le mode asynchrone) bloque automatiquement le mode synchrone, et avec lui tous les bits des registres de commande qui spécifient des options asynchrones (par exemple D4 à D1 de WR3).

Tableau 11.7 - Configuration du port sériel 8530^a

registre	octet ^b	résultat
WR0	(reg ptr)	pointeur vers WR1-WR15
WR1	00	blocage interruptions
WR2	XX	vecteur d'interruption (si utilisé)
WR3	C1	8 bits, autorisation réception
WR4	44	horloge x16, 1 stop, sans parité
WR5	68	8 bits, autorisation émission
WR6	XX	car. synchro. (mode synchro. seul.)
WR7	XX	car. synchro. (mode synchro. seul.)
WR8	(xmit buf)	données à émettre (direct par D/C = 1)
WR9	CO	RàZ
WR10	XX	options diverses mode synchrone
WR11	50	horloge émission/réception
WR12	102 ₁₀	diviseur bauds (poids fort)
WR13	00	diviseur bauds (poids faible)
WR14	03	valide générateur bauds
WR15	XX	option d'interruption (si autorisée)

^a) pour 1200 bauds, asynchrone, 8 bits, sans parité.

^b) XX = sans importance ;
toutes les valeurs en hexadécimal, sauf WR12.

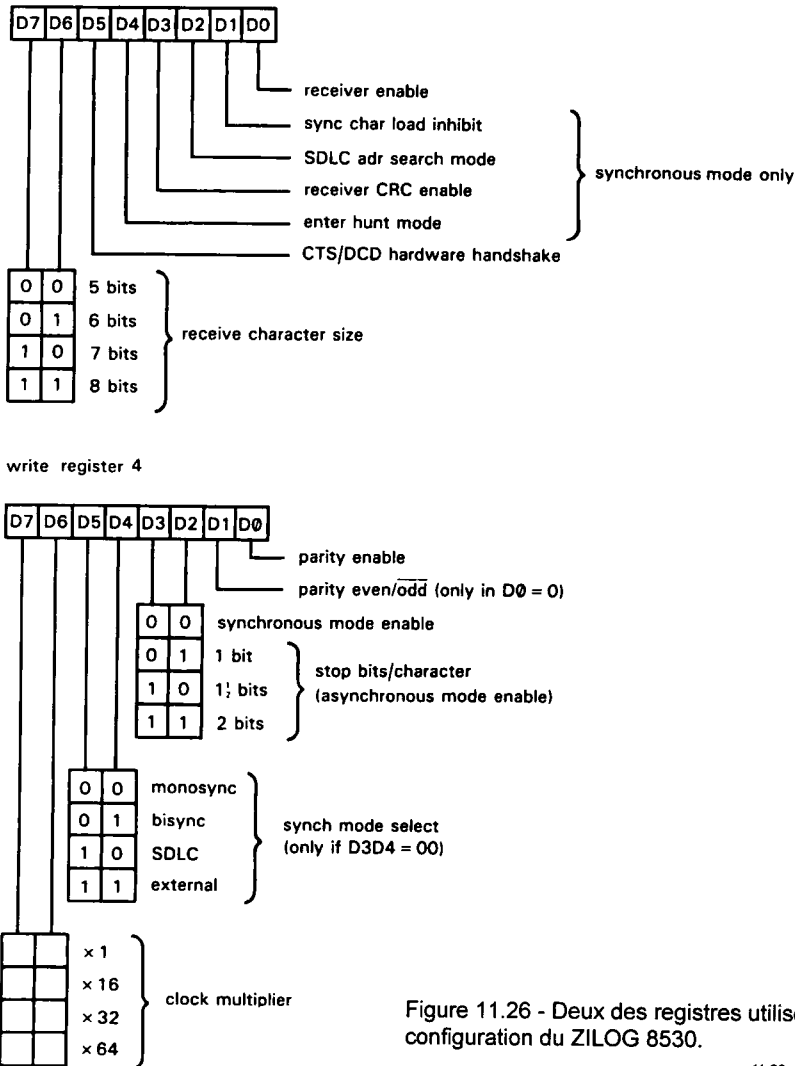


Figure 11.26 - Deux des registres utilisés pour la configuration du ZILOG 8530.

11-26

Il faudra parcourir de la même façon tous les autres registres de commande. C'est un travail passablement ennuyeux et les erreurs sont faciles. Le tableau 11.7 résume les octets corrects selon nous (nous les avons testés pour être sûrs). Les registres marqués XX (sans importance) sont ignorés puisque nous travaillons sans interruptions ni mode synchrone. Le registre WR9 commande une remise à zéro totale, qui doit précéder toutes les autres commandes. Le registre double WR12-WR13 contient les 16 bits du diviseur

pour le générateur de débit ; pour le 8530, il se calcule avec la formule :

$$\text{débit} = f_{\text{horloge}} / [2 (\text{mode horloge}) (\text{diviseur} + 2)]$$

Ainsi, avec une horloge à 4 MHz et un mode horloge 16 fois, nous avons besoin d'un diviseur égal à 102 (décimal) pour 1200 bauds (en réalité 1201,92 bauds, ce qui est suffisamment proche de la valeur théorique). La fréquence d'horloge que nous avons choisie permet tous les débits standard jusqu'à 9600 bauds (pour lequel le diviseur sera 13).

11. MICROPROCESSEURS

Programme 11.4

```
    ; configuration port sériel, adresses
CTRL_A EQU $85001    ; commande canal A
CTRL_B EQU $85000    ; commande canal B
DATA_A EQU $85003    ; données canal A
DATA_B EQU $85002    ; données canal B
    ; configuration port A (mais voir avertissement dans le texte)
MOVE.L #CTRL_A, A0 ; adresse du port, utilisée souvent

MOVE.B #9, (A0) ; d'abord WR9 pour remettre la puce à zéro
MOVE.B #$C0, (A0) ; remise à zéro des deux canaux

MOVE.B #4, (A0)
MOVE.B #$44, (A0) ; horloge x16, 1 bit de stop, sans parité

MOVE.B #1, (A0)
MOVE.B #0, (A0) ; interruptions bloquées

MOVE.B #3, (A0)
MOVE.B #$C1, (A0) ; réception 8 bits/car, validation Rx

MOVE.B #5, (A0)
MOVE.B #$68, (A0) ; émission 8 bits/car, validation Tx

MOVE.B #11, (A0)
MOVE.B #$50, (A0) ; horloge Tx et Rx
                    ; à partir du générateur de bauds

MOVE.B #12, (A0)
MOVE.B #102, (A0) ; diviseur générateur de bauds (poids faible)

MOVE.B #13, (A0)
MOVE.B #0, (A0) ; diviseur générateur de bauds (poids fort)

MOVE.B #14, (A0)
MOVE.B #$03, (A0) ; validation générateur de bauds
; tous les autres registres accessibles en écriture
; ont trait uniquement au mode synchrone.
```

Programme 11.5

```
    ; routine émission, données à émettre dans D0
trans: BTST.B #2, CTRL_A    ; tampon émission vide ?
        BEQ    trans        ; sinon continuer de guetter
        MOVE.B D0, DATA_A  ; si oui, émettre l'octet
        RTS                ; et retour

    ; routine réception, données reçues dans D0
recv:  BTST.B #0, CTRL_A    ; caractère reçu disponible ?
        BEQ    recv         ; sinon continuer de guetter
        MOVE.B DATA_A, D0  ; si oui, le lire
        RTS                ; et retour
```

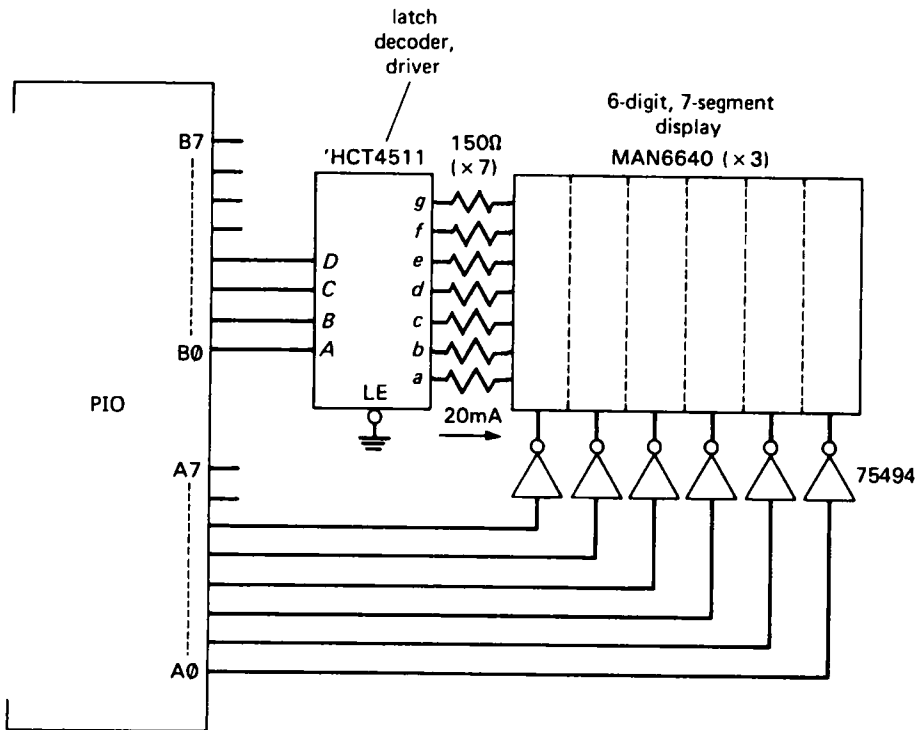



Figure 11.27 -
Pilotage d'un
affichage
multiplexé avec
un PIO.

11-27

Remarquez que vous pouvez choisir de nombreux autres modes de fonctionnement, par le biais des octets de commande appropriés. Le 8530, comme tous les USART, permet la communication synchrone dans divers modes jusqu'à 1 Mbits/s ; c'est particulièrement utile pour la communication entre deux processeurs. Une telle application n'a guère de sens pour notre projet à microprocesseur, à cause de sa RAM de taille réduite, mais elle se révélerait utile avec un disque dur.

Notez que les octets de configuration corrects doivent être envoyés à l'USART avant toute communication de données sérielles, tout comme dans le cas du port parallèle 8536 ; comme nous n'avons pas utilisé le port sériel dans notre exemple précédent, nous avons omis l'initialisation. Le programme 11.4 montre comment l'effectuer. Ce genre de complexité (y compris le déchiffrement de la feuille de caractéristiques, indispensable pour déterminer ces octets cruciaux) est le prix à payer pour la souplesse extrême des circuits auxiliaires de microprocesseurs.

Une fois le mode de fonctionnement de l'USART réglé, par l'intermédiaire de ses registres de commande, l'unité centrale émet et reçoit les octets de données au moyen d'écritures et de lectures avec D/\bar{C} HAUT. La consultation du registre d'état (D/\bar{C} BAS) permet de déterminer a) quand l'USART a reçu un nouvel octet de données ($D0 = 1$ dans RR0), lequel sera recueilli par l'unité centrale, b) quand l'USART peut accepter un nouvel octet à émettre ($D2 = 1$ dans RR0). En plus, d'autres bits des registres d'état signalent les erreurs de parité, la perte de données reçues, etc. On ignore habituellement ces oiseaux de mauvais augure pour aller bravement de l'avant. Le programme 11.5 montre un exemple, avec la même disposition dans l'espace mémoire que ci-dessus.

Ces routines sont du type le plus simple : elles utilisent des entrées/sorties programmées pour consulter les registres d'état (voir les sections 10.6 et 10.8), mais elles accaparent du temps de fonctionnement de l'unité centrale en bouclant sur la lecture des drapeaux. L'entrée, en particulier, tirerait le plus grand profit d'une routine commandée par des inter-

11. MICROPROCESSEURS

ruptions. Le 8530 est tout disposé à demander des interruptions dans n'importe quelle condition déterminée ; il peut même accuser réception par un vecteur à 8 bits, pourvu que vous raccordiez les lignes d'accusé de réception (IEI, IEO, INTACK). Naturellement, ces options dépendent aussi des octets de configuration.

Circuits intégrés d'entrées/sorties parallèles

Nous avons montré un exemple de ces ports parallèles polyvalents (souvent combinés avec un ou plusieurs compteurs-temporisateurs) dans notre exemple de montage à microprocesseur. Le 8536 que nous avons utilisé là est un compagnon du port sériel 8530, il utilise une interface et un protocole de configuration similaires. Les bons circuits intégrés d'interface parallèle permettent la programmation individuelle de chaque bit (verrouillage, drain ouvert, inverseur, etc.). Le protocole de transfert des données peut être programmé aussi ; par exemple, le 8536 permet de programmer un interruption vectorisée sur n'importe quelle combinaison des bits d'entrée. Vous pouvez aussi choisir un des quatre modes de *dialogue* que nous allons décrire bientôt.

Les circuits PIO (*Parallel In Out*, entrées/sorties parallèles), comme la plupart des circuits périphériques intégrés à grande échelle, utilisent les technologies *NMOS* ou *CMOS* ; cette dernière est la plus utilisée dans les circuits récents. Les sorties peuvent généralement consommer quelques milliampères, mais les *NMOS*, contrairement aux *CMOS*, ne peuvent débiter qu'une fraction de milliampère. De ce fait, ils sont accompagnés le plus souvent par des circuits de puissance capables d'attaquer les charges gourmandes en courant. N'essayez pas d'exciter un relais directement par la sortie d'un PIO (revoyez les commentaires sur les ports intégrés à échelle moyenne, « verrous et bascules » ci-dessus).

La figure 11.27 représente un circuit utilisable pour commander un affichage à six chiffres. Il faudra, naturellement, écrire le logiciel pour présenter la valeur de chaque chiffre au décodeur 4511 connecté au port B, avec un « bit baladeur » sur le port A pour actionner en séquence les cathodes communes. Pour éviter le scintillement, il faudra soit bloquer les inter-

ruptions, soit les utiliser pour commander le multiplexage. Il existe un moyen plus facile de commander des affichages à LED à plusieurs chiffres dans les systèmes à microprocesseur : utiliser des « afficheurs intelligents » du genre de ceux de Siemens ; ces barreaux s'installent sur le bus et sont vus comme de la mémoire par l'unité centrale (figure 9.24) ; comme ils verrouillent les valeurs affichées, vous n'avez à y écrire que quand vous voulez changer ces valeurs.

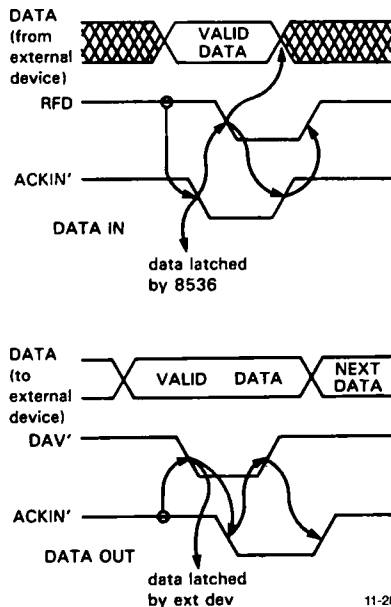


Figure 11.28 - Dialogue.

Dialogue

La question du dialogue mérite quelques explications supplémentaires. Supposez que vous êtes un composant extérieur qui envoie des octets de données à un processeur par son port parallèle (PIO). Il faut que vous sachiez quand le PIO est prêt à accepter l'octet suivant, c'est-à-dire quand le dernier octet a été récupéré par l'unité centrale. Le moyen naturel est un signal de sortie « prêt » (RFD, *Ready For Data*, prêt pour les données) délivré par le PIO ; cette sortie est mise à 0 par le PIO quand vous lui fournissez un octet de données, elle sera remise à 1 après que le processeur aura pris livraison de l'octet. En d'autres termes,

vous pouvez envoyer vos données à tout moment si RFD est à 1.

La figure 11.28 montre l'utilisation de ce « dialogue à enclenchement » ; c'est l'un des modes de dialogue offerts par le 8536. Pour l'entrée de données dans le PIO, la source extérieure peut actionner les lignes de données à tout moment, mais elle doit attendre le signal RFD avant d'activer la ligne de scrutation $\overline{\text{ACKIN}}$ (c'est la dénomination de Zilog) ; la source extérieure relâche cette ligne de scrutation (elle peut aussi abandonner les lignes de données) quand le signal RFD disparaît, puis elle attend qu'il réapparaisse. Le processus est similaire pour la sortie de données du PIO ; le PIO place des données valides puis actionne $\overline{\text{DAV}}$ (*Data Available*, données disponibles). Le circuit extérieur verrouille les données, puis actionne la ligne d'acquiescement $\overline{\text{ACKIN}}$, à la suite de quoi le PIO abandonne à la fois les données et la ligne $\overline{\text{DAV}}$. Ce dernier signal demande au circuit extérieur d'abandonner la ligne $\overline{\text{ACKIN}}$, pour commencer un nouveau cycle. Remarquez que ce dialogue est entièrement imbriqué, car chaque interlocuteur attend que l'autre ait terminé un pas. Ce procédé à enclenchement garantit que l'échange de données s'effectue sans aucune perte. Cependant, il peut être intéressant de simplifier les processus. Pour cela le 8536 dispose d'un mode de dialogue par impulsions dans lequel l'abandon de la ligne $\overline{\text{ACKIN}}$ n'est pas subordonné à une autorisation ; il s'agit maintenant d'une impulsion de durée fixe (250 ns), émise lorsque RFD ou $\overline{\text{DAV}}$ est présent, comme ci-dessus.

Comme on peut s'y attendre, le mode de dialogue est choisi pendant la configuration par quelques octets de commande de première importance. Si un mode de dialogue est sélectionné, certaines des quatre broches du port C sont utilisées par $\overline{\text{ACKIN}}$, $\overline{\text{DAV}}$ et RFD. Si vous ne programmez pas de dialogue, les broches du port C restent des lignes d'E/S ordinaires, comme celles des ports A et B.

Avertissement : beaucoup de circuits intégrés à grande échelle, en particulier ceux qui ont une entrée d'horloge, souffrent d'une maladie congénitale ; ils peuvent présenter un temps de latence étonnamment long entre les accès autorisés. Notre expérience avec

le 8536 est instructive : il était nécessaire d'insérer quelques instructions d'attente (NOP) entre les opérations d'écriture successives avec un 68000 cadencé à 10 MHz, parce que le délai minimal entre deux appels de l'unité centrale (0,8 μs) était plus court que le temps de réponse minimal du 8530 (1,7 μs). Prenez garde aussi aux exigences particulières de la synchronisation des interfaces. Rappelez-vous que dans notre montage à microprocesseur, par exemple, les périphériques Zilog exigent un temps d'établissement inhabituel de 80 ns entre les adresses et le front de début de l'impulsion de lecture $\overline{\text{RD}}$; c'est pourquoi nous avons dû créer une impulsion retardée. Ces particularités, que vous ne rencontrerez jamais dans les circuits intégrés à échelle moyenne de logique ordinaire, sont dues au fonctionnement interne en automate fini, à la lenteur relative de la technologie NMOS, ou aux deux ensemble.

Le seul remède sûr contre ces maladies des circuits intégrés à grande échelle est une conception soignée, qui suppose une étude complète et détaillée des feuilles de caractéristiques, des contacts avec les autres utilisateurs et une procédure de test rigoureuse. Si vous remarquez une anomalie lors du test d'un prototype, ne supposez pas qu'elle disparaîtra dans la version définitive construite plus soigneusement. En fait, il s'agit là des indices que vous recherchez. Il est souvent utile de tester un prototype complètement en faisant varier artificiellement la fréquence de l'horloge, la tension d'alimentation, voire la température au moyen d'un pistolet à air chaud.

Convertisseurs A/N et N/A pour bus de microprocesseur

L'usage croissant de l'acquisition de données par microprocesseur (au lieu des appareils autonomes) a conduit à la conception de convertisseurs A/N et N/A en vue du raccordement à un bus de données. Les convertisseurs N/A « compatibles microprocesseur », par exemple, ont un bus de données au format d'un octet et un double tampon qui permet de stocker une valeur à 12 bits en deux cycles d'écriture d'un octet ; le double tampon permet de présenter tous les bits au convertisseur simultanément, ce qui limite l'importance des transitoires en sortie. De la même façon les convertisseurs A/N ont des tampons

de sortie à trois états organisés en groupes de 8 bits. Les convertisseurs des deux types ont souvent des signaux de bus classiques comme \overline{RD} , \overline{WR} et \overline{CS} . En général, ces convertisseurs peuvent être raccordés directement au bus du microprocesseur, avec un minimum de logique auxiliaire pour le décodage d'adresse. Il est inutile de s'encombrer de toute la panoplie de verrous extérieurs et de tampons à trois états. Revoyez notre exemple de montage, qui comporte à la fois des CA/N et des CN/A, pour en apprécier la simplicité.

Le modèle AD7537 d'Analog Devices, par exemple, est un double convertisseur numérique/analogique à 12 bits avec chargement en 8 bits (c'est-à-dire que chaque grandeur à 12 bits est chargée comme 8 + 4, en deux cycles de bus) ; il permet la mise à jour simultanée des deux canaux à 12 bits et double tampon (figure 11.29) ; le modèle AD7547 est similaire, mais le format de son interface d'entrée est de 12 bits, pour les bus à 16 bits. Le même fabricant propose l'AD7572, un convertisseur analogique/numérique sans logique auxiliaire, avec sortie des 12 bits, sur un octet ou deux au choix, par des tampons à trois états ; il peut donc être utilisé efficacement sur des bus à 8 bits ou à 16 bits. Quelques-uns de ces convertisseurs permettent même l'alignement des données à droite ou à gauche quand le format du mot de données inférieur à celui du bus. Lors du choix d'un convertisseur compatible avec le microprocesseur, méfiez-vous des interfaces de bus à synchronisation flegmatique, ce qui n'a rien à voir avec la vitesse de conversion ; elles risquent de vous imposer des états d'attente, des impulsions de scrutation retardées, etc. Par exemple, l'AD558, un convertisseur A/N complet admirable par ailleurs, exige un temps d'établissement minimal de 200 ns entre les données et le front de fin de l'impulsion \overline{WR} , ce qui impose un état d'attente avec le 68008.

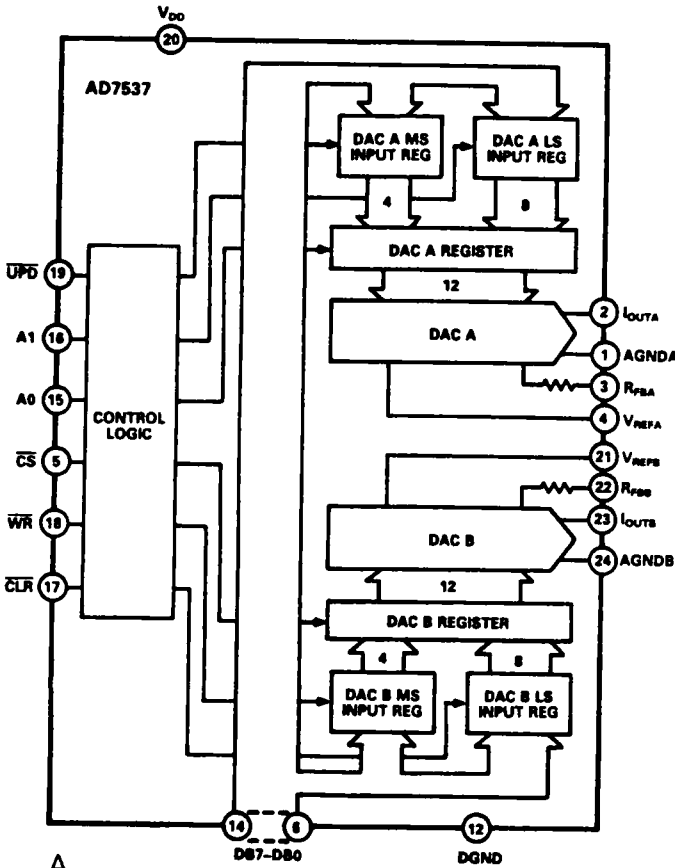
Dans toute interface entre le bus et un convertisseur de 12 bits de résolution, prévoyez d'isoler les sorties du circuit intégré par des tampons (ou même des opto-isolateurs) ; sans cela les courants transitoires de la partie numérique et le bruit du microprocesseur risquent de dégrader la résolution. Pour les plus fortes résolutions (16 bits ou plus), il peut être nécessaire de

placer le convertisseur en-dehors du coffret qui contient l'électronique numérique. Comme exemple de ce qui peut se produire, nous vous soumettons notre expérience avec une carte commerciale de conversion analogique/numérique à 16 bits, conçue pour l'IBM PC : le module de conversion se trouve sur le circuit imprimé, dans l'ordinateur. Comme nous étions sceptiques quant à la résolution de 16 bits, nous avons demandé au fournisseur ce qui se passe avec une tension analogique fixe à l'entrée de la carte. Le service d'assistance technique du fabricant nous a assuré que le résultat serait « au pire sur deux codes numériques voisins ». En fait, la carte fait des bonds sur sept codes consécutifs, ce qui revient à une conversion sur 14 bits. Nous avons renvoyé la carte pour des tests, qui ont confirmé le problème de bruit. Quand nous avons demandé des explications, on nous a répondu que l'employé ne travaillait plus là, que toutes les cartes fonctionnent de la même façon et, pour aggraver le préjudice par des insultes, on nous a menacés de facturer le « service » rendu par le test de la carte.

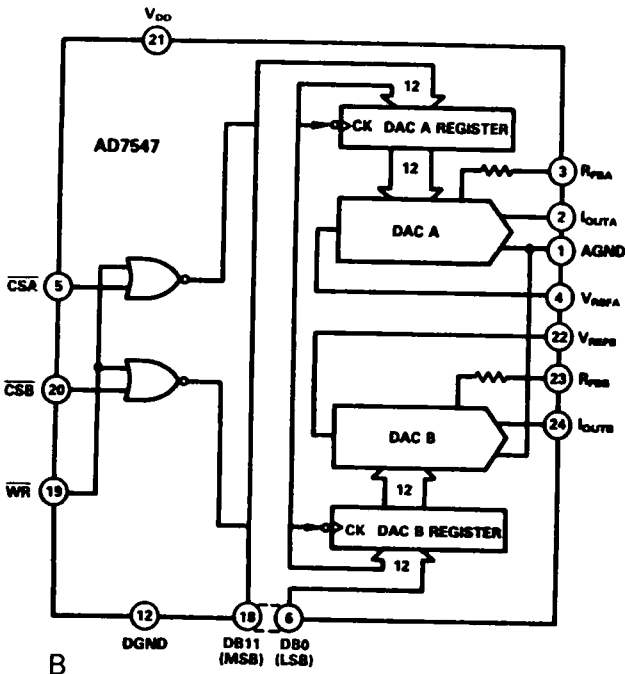
11.12 Mémoire

Dans un micro-ordinateur commercial, il est facile d'ajouter de la mémoire ; vous n'avez qu'à décider de la quantité de mémoire et à choisir le fournisseur. Vous avez des chances de vous amuser davantage avec une application à microprocesseur spécialisée, dans laquelle l'agencement de la mémoire fait partie de la conception, avec des blocs de ROM non volatile (permanente) pour le programme et de la mémoire vive pour les données, les piles et l'espace de travail du programme. Le stockage du programme en mémoire non volatile est utilisé dans tous les appareils spécialisés, pour qu'il ne soit pas nécessaire de charger un programme à chaque mise en marche de l'appareil.

Nous étudierons dans cette section les différentes sortes de mémoire : RAM statique, RAM dynamique, EPROM et EEPROM. Une fois que vous les connaissez, le choix est assez simple. Vous pouvez vous reporter à la figure 11.35, qui regroupe les différentes familles.



A



B

Figure 11.29 - Doubles convertisseurs numérique/analogique (Document Analog Devices).
 A. 7537 à chargement sur un octet.
 B. 7547 à chargement sur 12 bits.

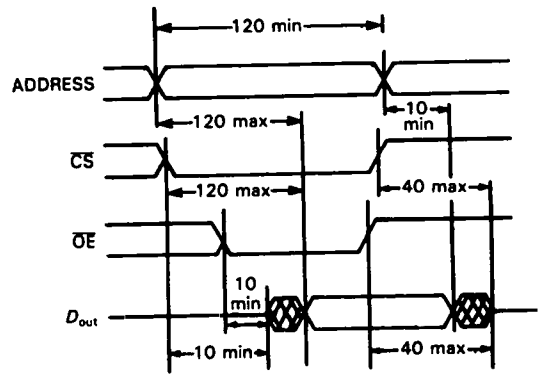
11. MICROPROCESSEURS

RAM statique et dynamique

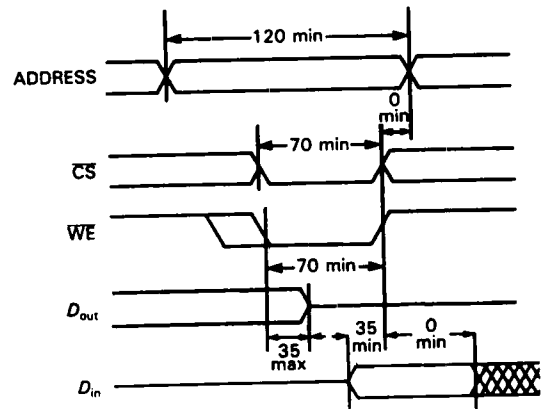
La mémoire vive statique, ou SRAM, stocke les bits dans une matrice de bascules, alors que la mémoire dynamique, ou DRAM, les stocke dans des condensateurs chargés. Un bit chargé dans une mémoire statique y reste jusqu'à ce qu'on le ré-écrit ou que l'alimentation disparaisse. Dans une mémoire dynamique, au contraire, un bit disparaît au bout d'une seconde (environ) s'il n'est pas « rafraîchi ». En d'autres termes, une RAM dynamique est toujours en train d'oublier les données, elle est toujours secourue par un signal d'horloge périodique à travers les « rangées » de bits d'une matrice à deux dimensions. Par exemple, vous devez accéder à 256 rangées d'adresses toutes les 4 ms dans une RAM de 256 Kbits.

Pourquoi diable choisir une RAM dynamique ? Parce que la RAM dynamique économise de la place en se passant de bascules, ce qui donne plus de mémoire à moindre coût sur la même surface de puce. Une RAM statique courante de 32 Ko (256 Kbits) coûte presque aussi cher qu'une barrette de RAM dynamique de 1 Mo (8 Mbits). Pour le même prix et la même surface de circuit imprimé, vous pouvez avoir beaucoup plus de RAM dynamique que de RAM statique.

Pourquoi, alors, choisir de la RAM statique (déstabilisant, non) ? Le grand mérite de la RAM statique est sa simplicité, sans souci d'horloge de rafraîchissement ni de synchronisation compliquée (le cycle de rafraîchissement de la DRAM interfère avec les accès normaux et doit être rigoureusement synchronisé). Ainsi, la RAM statique est le choix naturel pour un petit système qui ne comporte que quelques boîtiers de mémoire. De plus, la plupart des RAM statiques utilisent maintenant la technologie CMOS, ce qui est idéal pour les appareils alimentés par piles. En fait, les RAM statiques sauvegardées par un accumulateur en l'absence d'alimentation (avec un circuit de surveillance de tension comme le MAX691) peuvent remplacer la ROM comme mémoire non volatile. D'autres avantages de la RAM statique sont sa disponibilité en versions rapides, jusqu'à 25 ns de temps d'accès, et sa présentation pratique en boîtiers à 8 bits. Voyons de plus près les DRAM et les SRAM.



A



B

11-30

Figure 11.30 - Synchronisation d'une RAM statique (120 ns).

A. Cycle de lecture.

B. Cycle d'écriture.

RAM statique. Nous avons vu une RAM statique dans notre montage à microprocesseur : un boîtier de 32 Ko utilisé pour les données, la pile et l'espace de travail (le programme est stocké en EPROM). L'utilisation de la RAM statique est simple comme bonjour : vous actionnez les lignes d'adresses, la sélection de boîtier (\overline{CS}) et la validation des sorties (\overline{OE}) pour la lecture. Les données demandées apparaissent sur les lignes de sortie à trois états après un temps maximal t_{aa} (address access time). Pour l'écriture, vous actionnez les lignes d'adresses, les lignes de données, \overline{CS} , puis vous émettez l'impulsion d'écriture \overline{WE} . Les contraintes de synchronisation réelles d'une RAM statique de 120 ns de temps

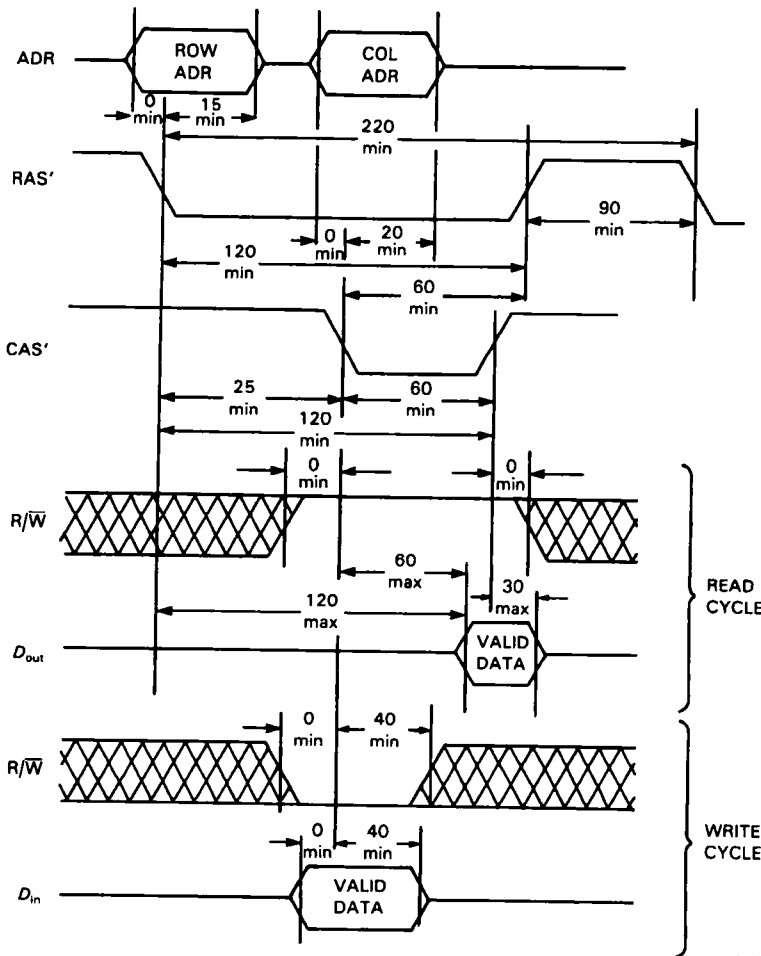


Figure 11.31 - Cycles de lecture et écriture de mémoire dynamique (Hitachi 120 ns).

11-31

d'accès sont représentées par la figure 11.30, où l'on peut voir que la « vitesse » de la mémoire correspond au temps qui s'écoule entre l'application des adresses valides et l'apparition de données stables (lecture), ou la fin du cycle d'écriture. Pour la RAM statique, le temps qui sépare un accès du suivant (temps de cycle) est égal au temps d'accès. Nous verrons que ce n'est pas vrai pour les RAM dynamiques.

Les RAM statiques existent en différentes tailles, de 1 Kbits à 1 Mbits ; elles sont organisées en mots de 1 bit, 4 bits ou 8 bits. Les temps d'accès varient de 150 ns pour les flegmatiques à 10 ns ou moins pour les agitées. Les types répandus sont les modèles bon marché de 8 Ko et 32 Ko, en CMOS, avec un temps d'accès typique de 80 ns, ou les types plus petits et

plus rapides (< 30 ns) pour les mémoires-caches. Les variantes peuvent avoir des broches d'entrée et de sortie séparées, l'accès par un port double, un boîtier à une seule rangée de broches (SIP).

À toutes fins utiles, remarquez que vous n'êtes pas obligé de connecter les lignes de données de l'unité centrale aux broches de même nom de la mémoire ; vous pouvez les mélanger comme vous voulez, puisqu'elles seront démêlées quand vous lirez ce que vous avez écrit ! Il en va de même pour les adresses. Cependant, il ne faut pas vous égarer à faire la même chose avec les ROM.

🔗 Exercice 11.18
Et pourquoi ?

11. MICROPROCESSEURS

RAM dynamique. Comparée à la SRAM, la RAM dynamique est un véritable casse-tête. La figure 11.31 montre un cycle normal. L'adresse (par exemple les 20 bits d'une DRAM de 1 Mbits) est partagée en deux groupes et multiplexée sur un nombre de broches moitié moindre, d'abord les « rangées », signalées par une « scrutation de rangées » (\overline{RAS} , *Row Address Strobe*) ; ensuite les « colonnes », avec la scrutation *ad hoc* (\overline{CAS} , *Column Address Strobe*). Les données sont lues ou écrites (suivant l'état de la ligne R/\overline{W}) après l'activation de \overline{CAS} . Un temps supplémentaire de « précharge des colonnes » doit s'écouler avant le cycle suivant, donc le temps de cycle est plus long que le temps d'accès. Par exemple, une DRAM donnée a un temps d'accès de 100 ns et un temps de cycle de 200 ns. Un cycle de rafraîchissement se présente de façon similaire, mais sans la scrutation \overline{CAS} . En fait, les accès normaux effectueraient un rafraîchissement suffisant si vous étiez sûr que toutes les combinaisons nécessaires seront lues !

Les RAM dynamiques, comme les RAM statiques, existent en mots de 1 bit, 4 bits et 8 bits, en tailles de 64 Kbits à 4 Mbits ; leur temps d'accès va de 60 ns à 150 ns. Les plus répandues sont celles de 1 bit, ce qui est logique : si vous construisez un grand espace de mémoire, par exemple en mots de 16 bits pour un total de 4 Mo, vous avez un choix de puces de 1 Mbits, organisées en 1 M x 1 bit ou 128 K x 8 bits. Les puces de 1 M x 1 bit sont plus intéressantes parce que a) chaque ligne de données ne sera reliée qu'à deux puces (au lieu de seize), ce qui limite la charge capacitive, et que b) les puces sont plus petites, puisque le nombre inférieur de broches de données compense plus que largement le nombre supérieur de lignes d'adresses. De plus, les puces de 1 bit sont généralement moins chères. Ce raisonnement suppose que vous construisez un grand espace mémoire, naturellement, et ne s'applique pas à notre exemple simple de 32 Ko. Remarquez cependant que les techniques modernes des boîtiers à haute densité (ZIP et SIMM) réduisent l'importance du décompte des broches.

Il y a plusieurs moyens de produire la séquence correcte d'adresses multiplexées et les signaux RAS,

CAS et R/\overline{W} nécessaires pour utiliser la mémoire dynamique. Comme la mémoire dynamique est invariablement connectée à un bus de microprocesseur, vous démarrez quand vous voyez une impulsion \overline{AS} (ou équivalente) qui signale une adresse valide dans l'espace de la mémoire dynamique (défini par les lignes d'adresses de poids fort). La méthode classique utilise des composants discrets intégrés à échelle moyenne pour multiplexer les adresses (quelques quadruples multiplexeurs à deux entrées de type 257) et pour produire les signaux de commande RAS, CAS et MUX, soit avec un registre à décalage cadencé par un multiple de la fréquence d'horloge du processeur, soit, mieux, avec une ligne à retard à prises. Il vous faut un peu de logique en plus pour produire périodiquement les cycles de rafraîchissement par RAS seulement, avec un compteur qui balaye les adresses de rangées successives. Comptez sur un minimum de dix puces si vous dessinez votre circuit de cette façon.

La solution de remplacement est offerte par les PAL ; vous pouvez réaliser toute la logique nécessaire avec une ou deux puces. Il est encore plus simple d'utiliser les circuits intégrés spéciaux « auxiliaires de DRAM » comme l'AM2968. Ces puces se chargent du multiplexage des adresses, de RAS, CAS, bien sûr, mais aussi de l'arbitrage et du balayage des rangées pour le rafraîchissement ; de plus, elles intègrent même les pilotes puissants et les résisteurs d'amortissement indispensables pour le pilotage de grands espaces de mémoire, comme nous allons le voir. Ces circuits de commande de DRAM incluent en général les puces accessoires pour la synchronisation et pour la détection et la correction des erreurs ; ainsi, un petit jeu de circuits intégrés forme la solution complète pour votre circuit à DRAM.

Disons la solution *presque* complète ! Le vrai calvaire commence quand vous essayez de supprimer le bruit de toutes ces lignes de scrutation et d'adresses disposées en bus. Le problème tient à ces quelques douzaines de circuits intégrés MOS, répartis sur une platine de surface appréciable, avec les lignes d'adresses et les autres lignes de commande qui relient tous les circuits entre eux. Pour attaquer quelques douzaines de puces, des étages de sortie Schottky à fort courant sont nécessaires ; malheureusement, les

lignes longues, les fortes capacités réparties et les commutations rapides des étages de sortie provoquent de fortes oscillations de dépassement. Il n'est pas inhabituel de voir des affaissements de 2 V sur les lignes d'adresse des RAM dynamiques. La solution usuelle (pas toujours totalement efficace) consiste à insérer des résisteurs d'amortissement, d'une valeur de 33Ω en général, en série avec la sortie de chaque étage pilote. Les énormes courants transitoires posent un problème lié : ils peuvent atteindre 100 mA par ligne. Imaginez un octuple tampon dans lequel toutes les sorties viennent à faire en même temps une transition du niveau HAUT au niveau BAS. Cela provoque un courant transitoire de près d'un ampère, qui élève momentanément le potentiel de la broche d'alimentation négative au-dessus de celui de la masse, de même que le potentiel de toutes les entrées qui étaient censées être à la masse. Ce problème n'est pas purement théorique, loin de là. Nous avons constaté des erreurs de mémoire dues à de tels transitoires de masse à la suite des pointes de courant du pilote CAS ; les pilotes RAS du même circuit intégré présentaient une impulsion transitoire suffisamment haute pour mettre fin au cycle de mémoire !

Les mémoires DRAM connaissent une autre source de bruit : le fort courant transitoire entre les lignes d'alimentation provoqué par les puces elles-mêmes ; certains fabricants sont assez honnêtes pour en faire

état dans leur feuilles de caractéristiques (figure 11.32). La solution usuelle est un découplage vigoureux à l'aide d'un plan de masse à faible inductance ; la pratique courante fait appel à un condensateur céramique de $0,1 \mu\text{F}$ par circuit intégré de mémoire.

Nous avons constaté que les circuits logiques de la famille 74F, munis de résisteurs extérieurs, fonctionnent bien avec les RAM dynamiques, de même que les pilotes spéciaux, comme l'Am2966, qui ont des résisteurs d'amortissement intégrés. Le pilote de DRAM Am2968 que nous avons cité plus haut est censé piloter 88 circuits de mémoire, sans composant extérieur, avec un affaissement maximal de $-0,5 \text{ V}$. Ce qui importe, peut-être plus que l'utilisation de tel ou tel pilote, c'est un plan de masse à faible inductance et un découplage généreux de la tension positive. Les meilleures platines à circuit imprimé de mémoire que nous avons vues ont toujours quatre couches, dont deux entièrement consacrées à la masse et à l'alimentation positive. Les cartes en double face avec des masses pouacres sont grosses de catastrophes ; les cartes à connexions enroulées sont rarement meilleures.

Il est important de savoir que les erreurs de mémoire dues au bruit dépendent fortement de la combinaison de bits transmises et risquent de ne pas se révéler lors d'un simple test de lecture/écriture. Un fonctionne-

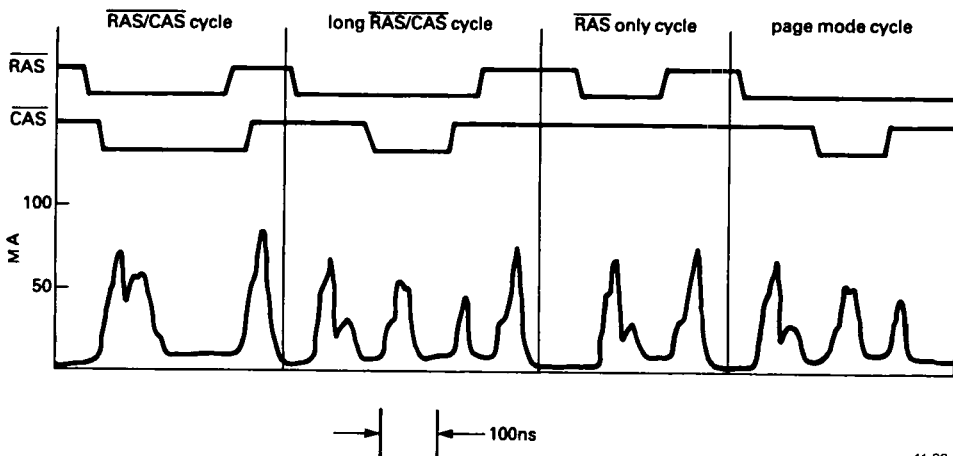


Figure 11.32 - Courants transitoires d'une RAM dynamique.

ment fiable de la mémoire passe par un dessin soigneux et un test complet de la mémoire (avec examen à l'oscilloscope des formes d'ondes).

Mémoire morte (ROM)

La mémoire morte est une mémoire non volatile, indispensable dans presque tous les systèmes informatiques. Dans les micro-ordinateurs, par exemple, vous avez besoin d'un minimum de mémoire non volatile pour stocker la suite d'instructions du démarrage, laquelle ne comporte pas seulement le chargement du pointeur de pile et la configuration des ports et des interruptions, mais aussi un code suffisant pour aller chercher le système d'exploitation sur le disque. Quand votre PC teste sa mémoire et démarre MS-DOS, il exécute en cela les instructions d'une ROM quelconque. De plus, les micro-ordinateurs gardent généralement en ROM une partie du système d'exploitation ; elle s'appelle ROM-BIOS (*Basic In/Out System*, système élémentaire d'entrées/sorties) et fournit au système d'exploitation des points d'accès universels aux ports et aux périphériques. Les ROM sont largement utilisées comme tables de valeurs, par exemple pour le générateur de caractères d'un afficheur. Dans le cas extrême, un micro-ordinateur peut placer dans sa ROM tout le système d'exploitation, et même des compilateurs et des routines graphiques. Le MacIntosh, par exemple, dispose de presque tout son logiciel système en ROM, ce qui libère près de 256 Ko de RAM pour les programmes de l'utilisateur. Ce principe basé sur la ROM n'est pas très répandu dans les micro-ordinateurs à cause de son manque de souplesse ; remarquez cependant que des corrections ou de mises à jour mineures peuvent être réalisées par des segments de code en RAM.

Dans les applications spécialisées à microcontrôleur, la ROM est plus utilisée. C'est le cas dans notre moyenneur de signal, dont la ROM contient la totalité du programme autonome et dont la RAM ne sert que pour les tableaux et le stockage temporaire. Enfin, la ROM est quelquefois utile dans des appareils numériques discrets, par exemple pour construire des automates finis à séquence aléatoire, ou comme tables de valeurs pour la linéarisation de la réponse de certains capteurs de mesure. Voyons le choix de mémoires non volatiles : EPROM effaçable à la lumière ultra-

violette, ROM à fusibles, ROM programmée par le masque de fabrication, et EEPROM effaçable électriquement.

EPROM. Ces grands circuits intégrés à fenêtre en quartz sont des EPROM, *Erasable Programmable Read Only Memory* (mémoire à lecture seule, programmable et effaçable). Ce sont de loin les mémoires non volatiles les plus répandues. Elles existent en CMOS et NMOS. Elles sont constituées d'un grand réseau de MOSFET ; la grille flottante peut être chargée par une « injection en avalanche », un nom bizarre pour le claquage de la couche d'isolement de la grille sous l'effet d'une tension d'une vingtaine de volts (ou 12,5 V pour les composants modernes). Ces mémoires stockent les données par la rétention d'une charge infime (environ 10^6 électrons) dans les grilles isolées « enfouies » ; elles ressemblent à de petits condensateurs dont la constante de temps serait mesurée en siècles. Vous lisez l'état de charge d'un condensateur en lui permettant de devenir la grille d'un canal de MOSFET associé. Comme la grille n'est pas accessible électriquement, le seul moyen d'effacer la mémoire est une exposition de 10 à 30 minutes à un rayonnement ultra-violet intense, qui provoque la fuite de la charge par photoconduction. De ce fait, les bits individuels ne peuvent pas être effacés sélectivement.

Dans la première édition de ce livre, nous citons la 2716, de 2 Ko comme EPROM « classique », avec son prix de 25 dollars. Elle est tellement classique aujourd'hui que vous ne pouvez même plus en trouver ! La gamme actuelle commence à 8 Ko et s'étend jusqu'à 128 Ko, les prix sont de quelques dollars. Les temps d'accès typiques vont de 100 ns à 300 ns ; les petits modèles de Cypress avec des temps d'accès de 25 ns sont des exceptions. Pour programmer une EPROM, vous appliquez une tension supérieure à la tension d'alimentation (12,5 V ou 21 V) tout en plaçant les données désirées. Les algorithmes anciens prévoyaient un temps de programmation de 50 ms par octet (une centaine de secondes pour une 2716, mais près d'une demi-heure pour une EPROM de taille modeste comme une 27256 de 32 Ko). Les tailles plus importantes ont obligé les concepteurs à concocter des algorithmes plus « intelligents » : vous appliquez

une suite d'impulsions de programmation d'une milliseconde et vous vérifiez le résultat après chaque impulsion ; quand la lecture donne le résultat attendu, vous assurez la programmation par une impulsion égale au triple du total précédent. La plupart des octets se programment du premier coup, en 4 ms environ par octet, soit deux minutes pour une EPROM de 32 Ko.

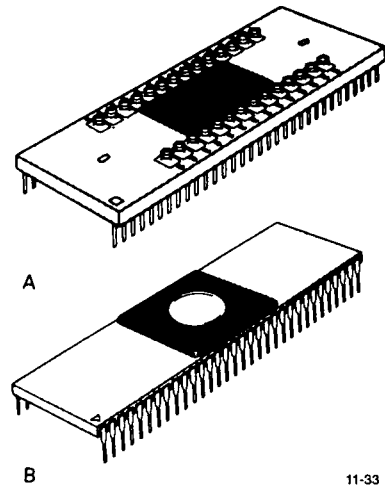
Les EPROM sont parfaites pour les prototypes, puisque vous pouvez les réutiliser après effacement. Elles conviennent très bien aussi pour la production en petite série. Elles existent en versions sans fenêtre moins chères, nommées OTP (*One Time Programmable*, programmables une fois). Bien que le E d'effaçable n'ait plus de sens ici, les techniciens continuent de les appeler EPROM. Les fabricants d'EPROM sont prudents en ne garantissant que dix ans de rétention des données. Ce chiffre tient compte des conditions les plus défavorables, notamment une température élevée qui favorise les fuites de charge ; en réalité, elles semblent ne pas perdre leurs données, à moins que vous ne tombiez sur un composant défectueux.

Les EPROM ont une *endurance* limitée : le nombre d'effacements et de programmations n'est pas infini. Les fabricants se montrent notoirement timides quant aux chiffres, mais vous pouvez compter sur une certaine d'effacements avant que la puce commence à se dégrader sérieusement.

◊ *ROM masquées et ROM à fusibles*. Les ROM programmées par masque sont essentiellement des circuits sur mesures, nés avec votre combinaison de bits. Le fabricant de semi-conducteurs convertit les bits de votre programme en un masque de métallisation pour la fabrication de la puce. Elles sont destinées à la production de grandes séries, vous ne pouvez pas rêver de ROM masquées pour des prototypes. Les coûts typiques vont de un à trois milliers de dollars pour la mise en œuvre, et le fabricant vous dissuade fortement de commander moins de mille mémoires à la fois. Pour ces quantités, la puce peut revenir à quelques dollars.

De nombreux microcontrôleurs comportent quelques kilo-octets de RAM et de ROM intégrées, si bien qu'un appareil fini n'a pas besoin de puces de

mémoire extérieures. Dans la plupart des cas, les familles de microcontrôleurs comptent des versions qui acceptent la ROM extérieure et d'autres qui possèdent une EPROM intégrée (figure 11.33). En principe, vous mettez au point l'appareil et son programme avec une version à ROM extérieure ou à EPROM, puis vous lancez la production avec des microcontrôleurs programmés par masque, moins chers.



11-33

Figure 11.33 - Combinaisons de microcontrôleurs et d'EPROM.

A. Microcontrôleur 8 bits avec EPROM rapportée (*piggyback*).

B. Microcontrôleur 8 bits avec EPROM intégrée.

La ROM à fusibles est une autre sorte de ROM *programmable une fois*. Elle commence sa vie avec tous les bits à 1, puis elle subit des chocs électriques jusqu'à ce que les bits voulus soient mis à 0. Le composant typique est la 6617 de Harris, une PROM CMOS de 2 Ko. Les PROM à fusibles existent aussi en technologie *TTL*.

EEPROM. Ces ROM peuvent être effacées sélectivement et reprogrammées électriquement sans quitter le circuit. De ce fait, elles sont idéales pour retenir les données de configuration, les paramètres d'étalonnage, etc. qui ne peuvent pas être figés avant que

11. MICROPROCESSEURS

l'appareil soit mis en service. Elles utilisent la même technique de grille flottante que les EPROM.

Les EEPROM de première génération étaient difficiles à utiliser ; elles demandaient des tensions élevées et des procédures de programmation longues, exactement comme les EPROM. Les EEPROM les plus récentes se contentent d'une alimentation de +5 V et fonctionnent presque comme des RAM statiques ; en d'autres termes, vous pouvez reprogrammer n'importe quel octet par une simple opération d'écriture. L'EEPROM utilise un circuit interne pour produire les tensions de programmation plus élevées, une logique interne verrouille les données et produit la séquence de programmation de quelques milliseconde ; pendant ce temps, elle actionne un drapeau matériel $\overline{\text{RDY}}/\overline{\text{BUSY}}$ (occupé), ou elle répond à une lecture par des données inversées, pour signaler que l'écriture est en cours. Certaines EEPROM utilisent les deux protocoles, désignés par $\overline{\text{RDY}}/\overline{\text{BUSY}}$ (prêt/occupé) et $\overline{\text{DATA-polling}}$ (scrutation par données inversées). L'interface est très facile à réaliser : elles se raccordent simplement comme des RAM statiques, la ligne $\overline{\text{BUSY}}$ peut provoquer une interruption ou servir de drapeau d'état ; voir la figure 11.34. La scrutation par les données présente l'avantage d'un fonctionnement identique à celui d'une RAM statique standard, sans ligne supplémentaire (naturellement, vous devez ré-écrire votre programme pour vérifier les données lues et attendre jusqu'à ce qu'elles concordent avec ce que vous avez écrit). Comme les opérations d'écriture dans l'EEPROM ne sont pas très fréquentes, l'interruption par $\overline{\text{RDY}}/\overline{\text{BUSY}}$ n'est pas indispensable.

Les EEPROM CMOS sont disponibles couramment en 2 Ko, 8 Ko et 32 Ko, leur prix va de 10 dollars à 50 dollars. Les temps d'accès (200 ns à 300 ns) et les temps de programmation (environ 2 ms par octet, avec un algorithme interne « intelligent ») sont comparables à ceux des EPROM. Comme les EPROM, les EEPROM supportent un nombre limité d'écritures. Bien que les fabricants évitent de donner les chiffres exacts, on trouve des chiffres comme 100 000 cycles d'écriture à une température de fonctionnement de 25 °C.

Remarque : Bien que la caractéristique des EEPROM soit de pouvoir être programmées sur le circuit, rien n'empêche de les programmer en dehors, dans un programmeur similaire à celui des EPROM. Cela les rend idéales pour la mise au point de micro-code, parce que vous n'avez pas à attendre que votre vieille EPROM cuise pendant une demi-heure sur le réchaud à ultra-violets.

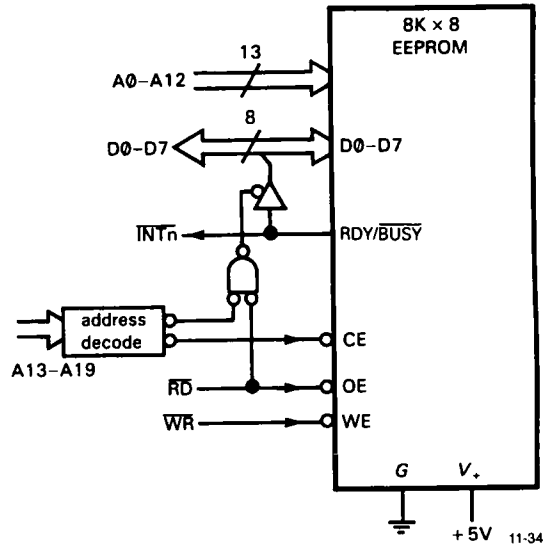


Figure 11.34 - EEPROM.

Il existe des variantes intéressantes des EEPROM. On trouve chez National, Xicor, etc. des EEPROM en petit boîtier à huit broches avec des capacités qui vont de 16 mots de 16 bits à 8 Ko ; elles utilisent un protocole sériel, avec une ligne d'horloge et une seule ligne de données (deux chez National, une en entrée, l'autre en sortie). Elles sont inutilisables sans microprocesseur, mais elles sont parfaites dans les appareils de mesure à microprocesseur, pour stocker quelques paramètres, etc. Xicor propose aussi un « EEPOT », une utilisation astucieuse des mémoires effaçables électriquement, pour mémoriser la position du curseur d'un « potentiomètre numérique » : ces puces ont une chaîne de 99 résistances égales, avec une prise dont la position peut être réglée de façon numérique et stockée dans la mémoire non volatile intégrée. Vous pouvez imaginer les applications dans lesquelles il serait intéressant d'avoir un étalonnage automatique

ou à distance, sans la nécessité d'intervenir sur un potentiomètre mécanique.

Les mémoires *FLASH*, une variété récente d'EEPROM, combinent la densité des EPROM avec l'effacement électrique des EEPROM. Cependant, elles ne permettent pas l'effacement d'octets individuels comme les EEPROM : les mémoires *flash* d'Intel ne permettent que l'effacement total (comme les EPROM), alors que celles de Seeq permettent aussi l'effacement par secteurs de 512 octets. De plus, les EEPROM *flash* requièrent la commutation d'une tension d'alimentation supplémentaire de 12 V pendant l'effacement/écriture ; c'est un prix significatif à payer en regard de l'alimentation unique de +5 V des EEPROM ordinaires. Les EEPROM *flash* annoncent des caractéristiques d'endurance de 100 à 10 000 cycles de programmation.

Cette technologie des PROM est encore en pleine évolution, nous surveillons ce qui arrive. Faites-en autant !

RAM non volatile

Les EPROM conviennent pour la stockage non volatile avec accès en lecture seulement, alors qu'il serait souvent utile d'avoir un accès en lecture et écriture. Les EEPROM le permettent, mais avec un temps d'écriture long (10 ms) et un nombre total limité de cycles lecture/écriture. Il y a deux façons d'obtenir la pleine vitesse de lecture/écriture (environ 100 ns) avec une endurance illimitée : utilisez une RAM statique *CMOS* sauvegardée par une pile, ou bien la NOVRAM de Xicor qui combine une RAM statique et une EEPROM sur la même puce.

Nous avons parlé précédemment des RAM statiques sauvegardées par pile. Par bien des aspects, cela vous donne le meilleur des deux mondes : le faible prix et la vitesse de lecture/écriture de la RAM, combinés avec la permanence de la ROM. Naturellement, il faut utiliser une RAM *CMOS* à très faible courant de repos. Certains fabricants produisent des « RAM non volatiles » en incorporant dans un même boîtier DIP la RAM *CMOS*, une pile au lithium et la logique de coupure de tension. Par exemple, Dallas Semiconductors propose la DS1225 de 8 Ko et la DS1230 de 32 Ko ; leurs « supports intelligents » qui contiennent

la pile et la logique transforment, comme par magie, votre RAM *CMOS* ordinaire en RAM non volatile. Attention : une RAM non volatile de ce genre n'est pas éternelle, car la durée de vie de la pile (donc celle des données) est de dix ans environ. Comme avec la RAM statique ordinaire, il n'y a pas de limite au nombre de lectures et écritures possibles.

La NOVRAM (RAM non volatile) de XICOR combine une RAM statique ordinaire avec un peu d'EEPROM « fantôme ». Une entrée STORE (stockage) sauvegarde le contenu de la RAM dans l'EEPROM, en un cycle d'écriture de 10 ms ; la récupération des données est plus rapide (environ 1 µs). Avec un circuit de surveillance de tension comme ceux de la série MAX691, vous êtes averti assez tôt pour sauvegarder le contenu de la RAM statique avant que la tension de +5 V soit tombée trop bas. L'endurance annoncée est de 10 000 opérations de stockages pour l'EEPROM, celle de la RAM est illimitée.

De ces deux sortes de RAM non volatiles, la RAM statique sauvegardée par pile semble préférable en général, parce que vous pouvez utiliser n'importe quelle RAM, pourvu qu'elle ait un mode d'arrêt à courant nul. Cela signifie que vous pouvez utiliser les grandes RAM les plus récentes et rechercher, par exemple, les temps d'accès les plus courts, si c'est ce qu'il vous faut. Même si la durée de vie de la pile est limitée, elle est assez longue pour la plupart des applications. Pour les durées de rétention courtes (un jour ou moins), la pile au lithium peut être remplacée par un condensateur à double couche à forte capacité ; Panasonic, Sohio et d'autres en proposent, avec des capacités qui vont jusqu'à 1 farad dans de très petits boîtiers.

Mémoires : conclusion

La figure 11.35 résume les caractéristiques importantes des différents types de mémoires. Parmi les types cités, nous recommandons les RAM dynamiques de 1 bit de largeur pour les plus grands espaces de mémoire vive, les RAM statiques d'un octet de largeur pour les petits systèmes à microprocesseur, les EPROM pour les paramètres à lecture

	Volatile	Nonvolatile	
fast READ fast WRITE	DRAM SRAM	SRAM w/backup NOVRAM	
fast READ slow WRITE		EEPROM	EPROM
fast READ once WRITE			OTP "EPROM" fuse PROM mask ROM
	In-circuit write		External write

11-35

Figure 11.35 - Types de mémoires.

seule et les programmes, enfin soit les EEPROM (si la vitesse d'écriture est indifférente) soit les RAM statiques sauvegardées par pile (lectures et écritures rapides) pour le stockage non volatile en lecture/écriture.

11.13 Autres microprocesseurs

Comme tout processus darwinien, l'évolution des microprocesseurs s'est produite dans des directions divergentes. Dans la lutte pour la survie, les moins doués deviennent des espèces menacées d'extinction. Comme exemple des voies divergentes, citons la distinction entre les processeurs avec instructions d'entrées/sorties séparées et les processeurs à E/S banalisées, dans lesquels les organes périphériques apparaissent comme des emplacements de mémoire (la famille 8086 d'une part, la famille 68000 de l'autre). Vient ensuite la distinction entre les machines qui effectuent les opérations arithmétiques en mémoire et celles qui utilisent des registres. Le nombre de broches disponibles résulte d'un autre choix : sur certaines unités centrales il y a des broches polyvalentes, pour augmenter la souplesse dans un boîtier donné. S'ajoute la question du format du bus de données (4, 8, 16 ou 32 bits), des piles, de l'élégance (ou de la richesse) du jeu d'instructions. Chaque famille de microprocesseurs possède son propre langage assembleur, une autre pierre d'achoppement

pour les débutants. Les microprocesseurs sont presque tous fabriqués en technologie CMOS, mais on en trouve quelques-uns en logique NMOS ou bipolaire.

Les plus grandes différences entre les processeurs tiennent aux applications auxquelles ils sont destinés. On trouve des « mono-puces » qui intègrent RAM, ROM, ports parallèles, UART, compteurs, et même des convertisseurs analogique/numérique. À l'autre extrémité de l'échelle, les unités centrales puissantes comme les 80486, 68040 et AM29000 dépassent les capacités de calcul des grosses machines, mais elles ne peuvent donner toute la mesure de leur puissance que dans un environnement matériel et logiciel imposant.

Les puces à « forte intégration » s'efforcent de trouver un moyen terme ; par exemple, le H16 intègre un 68000 en CMOS avec deux UART, des compteurs et des canaux DMA.

Nous avons utilisé le 68008 pour tous les exemples de ce chapitre, mais nous ne voulons pas laisser l'impression que les autres microprocesseurs sont moins utiles. Le tableau 11.8 est une sélection des microprocesseurs les plus répandus. Il n'a pas la prétention d'être exhaustif.

11.14 Émulateurs, systèmes de mise au point, analyseurs logiques et cartes d'évaluation

Comment s'y prendre pour écrire un programme, l'assembler, le déboguer et le charger dans la ROM d'un appareil que vous aurez conçu ? C'est un gros problème, surtout pour quelqu'un qui commence à travailler avec les microprocesseurs. Il existe plusieurs techniques, qui vont du simple « programmer et planter » jusqu'aux systèmes de mise au point perfectionnés et aux émulateurs en langage de haut niveau. Nous allons essayer dans cette section de décrire les systèmes existants et la façon de les utiliser dans la mise au point d'appareils à microprocesseur.

« Programmer-planter »

Cette expression imagée décrit la méthode la plus simple de mise au point du code pour les appareils à microprocesseur. On dit que le microprocesseur est « planté » quand il ne donne plus signe de vie, ou quand il exécute des opérations qui ne sont nullement prévues au programme. Vous ne serez jamais sûr que votre programme fonctionne correctement dans toutes les circonstances, mais vous savez avec certitude que la mise au point n'est pas finie quand le microprocesseur est « planté ». Voici le mode opératoire. Commencez par utiliser un assembleur ou un compilateur sur un ordinateur quelconque (pourquoi pas un PC de table ?) pour produire un code exécutable qui servira à programmer une EPROM. Si le processeur de votre application (dit processeur « cible ») est différent de celui de votre ordinateur (appelons-le PC), vous utiliserez un assembleur croisé (*cross assembler*) ; sinon, utilisez l'assembleur « natif » de votre PC. Maintenant, vous pouvez *programmer* votre EPROM et l'essayer dans votre appareil (*planter*). Le débogage consiste alors à relever les symptômes du « plantage » provoqué par le code ou le matériel défectueux ; à apporter les corrections ou à inclure des signaux de diagnostic ; puis à recommencer. La recherche des bogues laisse une grande place à l'intelligence. Par exemple, en plaçant les codes adéquats dans vos programmes d'essai, vous pouvez guider le diagnostic en actionnant des LED ou des ports de l'appareil pour visualiser le déroulement du programme. N'oubliez pas les outils classiques de l'électronique : sonde logique, oscil-

loscope et, si vous êtes désespéré, analyseur logique (voir plus loin).

Substituts de la ROM. Le *programmer-planter*, tel qu'il vient d'être décrit, est une procédure lente. Même s'il convient quelquefois à la tâche entreprise, vous serez vite fatigué du cycle d'effacement et de programmation des EPROM. Il existe quelques raccourcis : a) utilisez des EEPROM au lieu d'EPROM. Elles ne se programment pas plus vite, mais elles n'ont pas besoin d'être effacées. b) utilisez une RAM CMOS non volatile (sauvegardée par pile) au lieu de l'EPROM, pendant la mise au point. Elles sont aussi rapides que la RAM ordinaire (c'est-à-dire qu'elles se « programment » instantanément), leur brochage est compatible avec celui des EPROM, si bien que vous pouvez les enficher avec le code d'essai dans le support d'EPROM de votre appareil. Vous trouverez des RAM sauvegardées par piles chez Dallas, Thomson et d'autres ; vous pouvez aussi les fabriquer vous-même ; c) utilisez un « simulateur d'EPROM » : c'est un petit appareil astucieux que vous trouverez dans le commerce, avec un câble plat terminé par une fiche DIP à 28 broches. Vous raccordez ce câble plat au support d'EPROM de votre cible pour remplacer l'EPROM. En fait, la boîte contient une RAM à double accès que vous chargez par un port sériel de votre PC. La technique du simulateur d'EPROM est la plus rapide de toutes, puisque vous n'avez pas à retirer et à enficher les circuits intégrés de mémoire à chaque modification du programme ; vous téléchargez simplement le nouveau programme dans le simulateur, qui reste branché en permanence sur la cible.

Moniteur en ROM. Si votre appareil cible comporte un port sériel, vous pouvez vous faciliter la mise au point en programmant en ROM un « moniteur » simple dont la tâche ne sera pas de faire fonctionner l'appareil, mais d'établir une communication entre le port sériel et la mémoire de l'appareil. Le moniteur le plus simple vous permet de charger le code en RAM et de lancer l'exécution du programme. La mise au point est grandement accélérée, parce que vous pouvez charger des programmes d'essai de votre PC directement dans la RAM de votre cible. Au prix d'un petit effort supplémentaire, vous pouvez donner des possibilités supplémentaires à votre moniteur, par

exemple celle de lire des emplacements donnés de la RAM. Ainsi votre programme d'essai peut vous dire ce qui se passe, par exemple en déposant des nombres à des endroits donnés de la RAM avant de retourner au moniteur (qui permettra au PC d'examiner ces emplacements de RAM). Vous pouvez exploiter cette possibilité en codant des « points d'arrêt logiciels » dans votre programme d'essai. Arrivé à ces points d'arrêt, le programme stocke dans des emplacements disponibles de la RAM le contenu de certains registres ou emplacements de la mémoire ; ensuite le PC viendra les lire par l'intermédiaire du moniteur. Ce genre d'outil abrège réellement le cycle de mise au point, parce qu'il vous permet de localiser rapidement la source du problème.

Émulateur en circuit

La technique programmer-planter, avec ses perfectionnements, permet généralement de réaliser la mise au point, mais ce n'est pas la méthode idéale. D'abord elle fait appel à des ressources de l'appareil cible, comme le port sériel. Ensuite, et c'est un inconvénient plus sérieux, elle ne permet pas de détecter un défaut de fonctionnement du matériel. Pour comprendre cette dernière affirmation, imaginez qu'un appareil « plante » parce que le programme essaie de faire une écriture dans l'EPROM. Vous êtes arrivé à cette conclusion d'une manière ou d'une autre, mais vous êtes bloqué parce qu'il n'y a aucun moyen de fixer un point d'arrêt logiciel pour piéger un défaut qui n'est connu que par un symptôme matériel. Dans le cas de notre exemple, un registre d'adresse peut avoir été écrasé précédemment. C'est une erreur subtile : le « plantage » lui-même n'intervient que longtemps après la cause ; il n'y a pas moyen de trouver la bogue en examinant le programme. Ce qu'il vous faut, c'est un « point d'arrêt matériel ».

La solution est un émulateur en circuit (*ICE In Circuit Emulator*) : une boîte (ou une carte enfichable) qui simule le fonctionnement du microprocesseur dans le système cible à travers un câble terminé par une fiche qui se substitue au processeur. L'émulateur en circuit peut exécuter le code stocké dans la mémoire du système cible (EPROM ou RAM), ou bien celui que vous aurez chargé dans l'émulateur. Dans les deux cas, il sait tout ce qui se passe dans l'unité centrale (il

peut surveiller le contenu des registres) et il peut fixer des points d'arrêt matériels. Par exemple, pour résoudre notre problème hypothétique, nous pourrions lui demander de détecter un cycle d'écriture dans l'EPROM et de nous fournir une liste des cent dernières instructions exécutées avant cette tentative fatale.

L'émulation en circuit est le meilleur moyen de mettre au point un programme, c'est le plus rapide et le plus puissant. Les inconvénients sont le coût (plusieurs milliers de dollars, quelquefois plus) et l'obligation d'acheter un nouvel émulateur pour chaque type de processeur utilisé. Le simulateur d'EPROM, au contraire, est universel, mais moins puissant. C'est l'émulateur du pauvre.

Systèmes de mise au point

L'expression « système de mise au point » (*development systems*) désigne l'attirail composé d'un assembleur croisé, d'un programmeur d'EPROM et d'un émulateur en circuit matériel. Ces systèmes se présentaient jadis comme des appareils autonomes imposants, mais la tendance actuelle est aux cartes enfichables dans un PC, avec quelquefois une boîte auxiliaire extérieure. Quel que soit le format, vous avez intérêt à investir dans un système si votre activité porte sur la mise au point d'appareils autour d'un microprocesseur particulier. Les fabricants proposent des systèmes de mise au point pour leurs familles de microprocesseurs. D'autres fabricants proposent des « émulateurs universels » avec des cartes enfichables adaptées aux différents types de microprocesseurs. C'est le cas de Hewlett-Packard, Tektronix, Microcosm, Applied Microsystems et d'autres.

Analyseurs logiques

Les analyseurs logiques sont des « super-oscilloscopes » pour la mise au point du matériel numérique. L'analyseur logique était un personnage essentiel du livre de Tracy Kidder *Soul of a New Machine* (l'âme d'une nouvelle machine). Ces appareils merveilleux ressemblent à des oscilloscopes de grand luxe, mais ils possèdent des douzaines de canaux, une masse de mémoire, des déclencheurs par « reconnaissance de mots », et la possibilité de désassembler les instructions pour les afficher sur l'écran.

Les analyseurs logiques fonctionnent en deux modes, analyse *synchrone* (*state analysis*) et analyse *asynchrone* (*timing analysis*). Voici leur mode d'emploi.

Analyse synchrone. Dans le mode d'analyse synchrone, vous fournissez à l'analyseur un signal d'horloge en provenance de votre circuit (habituellement l'horloge de l'unité centrale) et vous connectez des grappes de fils sur les lignes d'adresses et de données de la cible, de même que sur les lignes de signaux qui vous intéressent. Les bons analyseurs logiques traitent 60 à 80 canaux, avec une fréquence d'horloge minimale de 25 MHz. Vous réglez ensuite le déclenchement de façon à détecter l'événement logiciel qui vous intéresse : il y a habituellement plusieurs *détecteurs de mots*, que vous réglez sur la combinaison désirée de 0, de 1 et de X (sans importance) ; ces bits constituent, naturellement, des adresses et des mots de données. Les bons analyseurs logiques permettent la combinaison booléenne et arithmétique des sorties de détecteurs de mots ; vous pouvez, par exemple, déclencher au dixième passage par une certaine routine.

L'analyseur logique attend le déclenchement, puis enregistre les états successifs de toutes les lignes d'entrée. Vous pouvez les afficher sous la forme de chronogrammes ou de listes de 1 et de 0 (ou de nombres en hexadécimal ou en octal). Vous pouvez parcourir le tableau de valeurs enregistrées (4 K ou plus) et, ce qui est le plus important, vous pouvez remonter dans le temps, avant le déclenchement. Ainsi, vous voyez les quelques milliers d'états qui ont précédé le déclenchement, ce qui est suffisant, habituellement, pour trouver la cause du problème.

Analyse asynchrone. Dans le mode d'analyse asynchrone, l'analyseur logique est cadencé par une horloge asynchrone rapide (100 MHz) ; il enregistre les états logiques successifs d'un nombre réduit de lignes d'entrée (typiquement seize). Le déclenchement logique est forcément plus simple, par un détecteur de mot unique. L'analyseur attend la condition de déclenchement, puis il remplit sa mémoire d'échantillons rapides. Le mode asynchrone permet de visualiser les transitoires rapides et autres formes d'ondes aberrantes qui pourraient passer inaperçues dans le mode synchrone. Il est possible aussi de demander à

l'analyseur logique de détecter les transitoires : deux fronts successifs qui se produisent dans une période d'échantillonnage de 10 ns.

Déclenchement croisé. Vous pouvez combiner l'analyse synchrone et l'analyse asynchrone avec la technique puissante du *déclenchement croisé*. Dans ce mode combiné, l'analyse synchrone peut déclencher l'analyse asynchrone, ou l'inverse. Ainsi, vous pouvez régler la logique de déclenchement synchrone de telle façon qu'elle saisisse un incident qui ne se produit que dans une boucle logique particulière et qu'elle arme la logique synchrone pour enregistrer une salve sur son prochain mot de déclenchement. Vous pouvez découvrir ainsi un état logique transitoire bref qui ne se présente que rarement.

Les analyseurs logiques dotés du déclenchement croisé ont un écran partagé qui permet d'observer la forme d'onde asynchrone rapide tout en parcourant l'affichage de l'enregistrement synchrone. Quelques grands noms de l'analyse logique : Gould, Hewlett-Packard, Philips, Tektronix.

Cartes d'évaluation

Dans les années soixante-dix, alors que les microprocesseurs à huit bits comme le 6800 et le Z80 commençaient à se répandre, les fabricants proposaient une *carte d'évaluation* pour chaque nouveau processeur. Ces cartes comportaient un petit clavier, un affichage hexadécimal, de la RAM, une EPROM, un moniteur, quelques ports parallèles et sériels, et une zone pastillée pour l'implantation des circuits de votre choix. Vous pouviez assembler de petits programmes à la main, les frapper au clavier, et vous extasier devant les résultats. Dans un monde qui tâtonnait avec les microprocesseurs, c'était un moyen facile d'apprendre les ficelles.

Le monde actuel est plus compliqué, ces cartes pastillées ont presque disparu. Cependant, on trouve toujours des cartes d'évaluation pour des processeurs spécialisés, par exemple les gros circuits intégrés de traitement numérique du signal ou les processeurs vidéo complexes. Ces cartes contiennent le processeur lui-même, entouré de sa logique auxiliaire, des composants analogiques et souvent un processeur ordinaire utilisé pour le pilotage. Ces cartes d'évalua-

11. MICROPROCESSEURS

tion sont souvent fournies sous la forme de cartes enfichables dans un ordinateur personnel et accompagnées du logiciel de pilotage. Compte tenu

de la complexité de ces nouveaux processeurs spécialisés, les cartes d'évaluation sont un bon choix qui économise beaucoup de temps.

Tableau 11.8 - Microprocesseurs

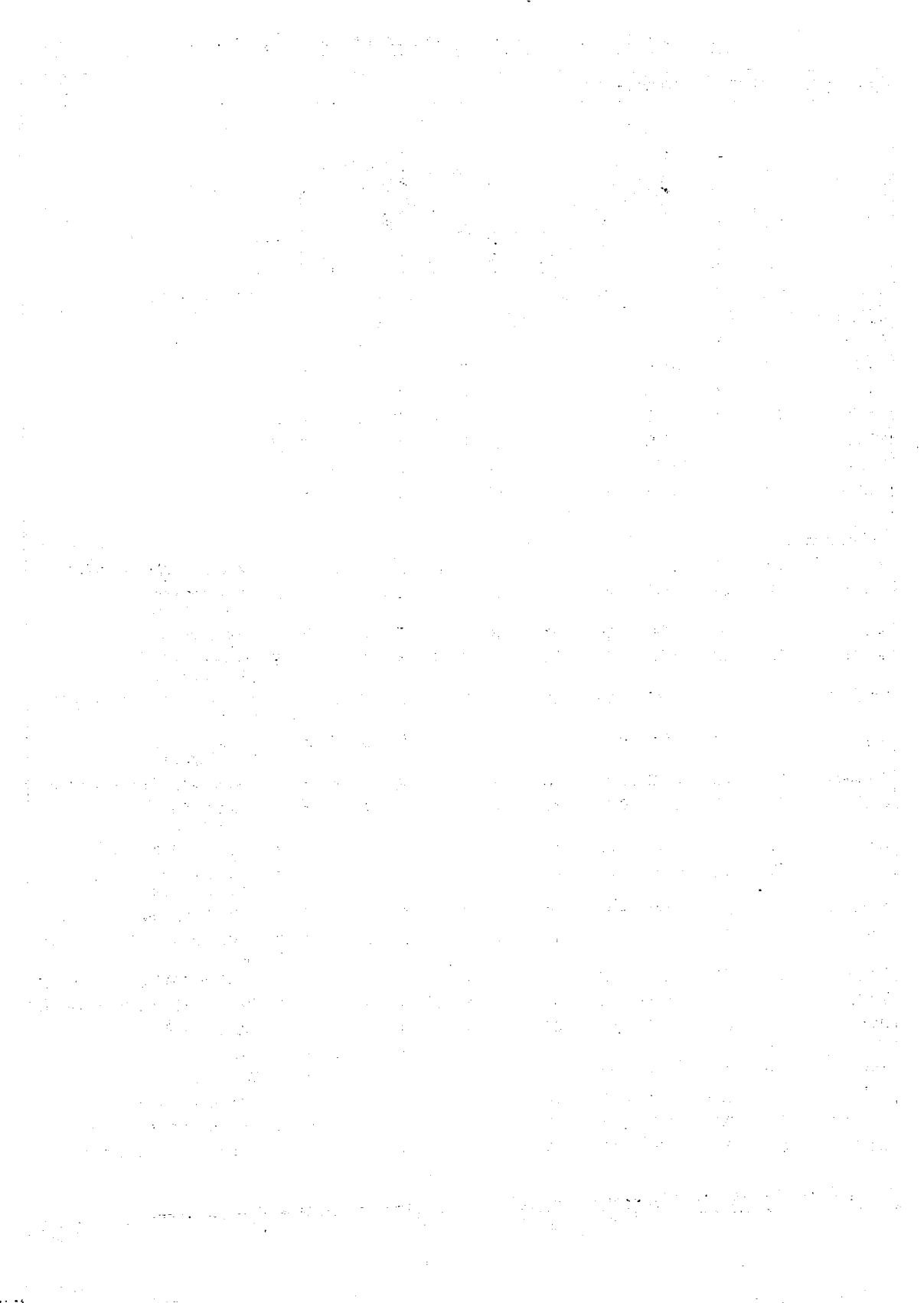
type	format des registres (bits)	format du bus (bits)	espace adressable	temps d'exécution minimal (µs)	à l'horloge (MHz)	CMOS ?	queue ?	segments ?	fonctions gestion mémoire (MMU) ?	mémoire virtuelle ?	cache ?	virgule flottante ?	pipeline ?	commentaires
8 bits classiques														
6502	8	8	64 kB			A	-	-	-	-	-	-	-	Apple II ; 65C802 = amélioré
6800	8	8	64 kB			-	-	-	-	-	-	-	-	
8085	8	8	64 kB	0,8	10	A	-	-	-	-	-	-	-	a remplacé 8080
Z80	8/16	8	64 kB	0,5	8	A	-	-	-	-	-	-	-	µP CP/M répandu
6809	8/16	8	64 kB			A	-	X	-	-	-	-	-	
8 bits forte intégration														
50740, 65C124			64 kB			X	-	-	-	-	-	-	-	jeu d'instructions 6502
6801,6301,68HC11			64 kB			A	-	X	X	-	-	-	-	jeu d'instructions 6800
64180, Z180	8	8	1 MB		10	X	-	X	X	-	-	-	-	jeu d'instructions Z80, périphériques intégrés
Z280	8/16	16	16 MB		25	X	-	X	X	-	X	E	X	jeu d'instructions Z80
16 bits classiques														
8088	16	8	1 MB			A	X	X	-	-	-	E	-	
8086	16	16	1 MB	0,3	10	A	X	X	-	-	-	E	-	
Z8000	16	16	8 MB	0,3	10	-	X	X	E	-	-	E	-	interruptions rapides
F9450	16	16	4 MB	0,2	20	-	X	-	X	X	-	X	X	standard MIL 1750A
16 bits améliorés														
65C816	16	16	16 MB	0,13	8	X	-	-	-	-	E	-	-	Apple IIGS avec 6502 intégrés
80286	16/32	16	16 MB	0,16	12,5	-	X	X	X	X	-	E	X	Harris 80C286 à 20 MHz
V20, V90	16	8/16	1 MB		10	X	X	X	-	-	-	E	-	8080 intégré ; CMOS
V60	32	16	4 GB		16	X	X	X	X	-	X	X	X	moyenne : 1,5 MIPS ; CMOS
RTX2000	16	16	1 MB	0,1	10	X	-	X	-	-	-	-	-	Forth à 10 MIPS
16 bits forte intégration														
80188	16	8	1 MB			A	X	X	-	-	-	E	-	
80186	16	16	1 MB			A	X	X	-	-	-	E	-	répandu comme microcontrôleur
V40, V90	16	8/16	1 MB		8	X	X	X	-	-	-	E	-	microcontrôleur jeu d'instructions 8086

11.14 Émulateurs, systèmes de mise au point, analyseurs logiques et cartes d'évaluation

Tableau 11.8 - Microprocesseurs (suite)

type	format des registres (bits)	format du bus (bits)	espace adressable	temps d'exécution minimal (µs)	à l'horloge (MHz)	CMOS ?	queue ?	segments ?	fonctions gestion mémoire (MMU) ?	mémoire virtuelle ?	cache ?	virgule flottante ?	pipeline ?	commentaires
32 bits classiques														
68008	32	8	4 MB			-	X	-	-	-	-	-	-	
68000	32	16	8 MB			-	X	-	-	-	-	-	-	
68010	32	16	16 MB			-	X	-	X	X	-	-	X	
68012	32	16	4 GB			-	X	-	X	X	-	-	X	
32008	32	8	16 MB		10	X	X	-	X	X	-	X	X	
32C016	32	16	16 MB		10	X	X	-	X	X	-	E	X	
32C032	32	32	16 MB		10	X		-	E	X		E	X	
32 bits améliorés														
V70	32	32	4 GB		20	X		X	X	X	X	X	X	moyenne 2,5 MIPS, CMOS
32332	32	32	4 GB	0,2	15	X	X	-	E	X	X	E	X	premier adresses + données 32 bits ; NMOS
68020	32	32	4 GB	0,08	25	X	-	-	E	X	X	E	X	5 MIPS continu
80386	32	32	4 GB	0,03	33	X	X	X	X	X	E	E	X	simule le 8086 (SX = bus à 16 bits)
WE32100	32	32	4 GB	0,13	18	X	X	-	E	X	X	E	X	ordinateur "3B" AT&T ; 4 MIPS moyen
Clipper	32	32	4 GB	0,03	33	X	X	-	E	X	X	X	X	RISC (arch. Harvard), 5 MIPS moyen (C100)
Z80000	32	32	4 GB	0,08	25	-	-	X	X	X	X	E	X	5 MIPS moyen (simule Z8000)
68030	32	32	4 GB	0,06	30	X	-	-	X	X	X	E	X	cache de données, 2x vitesse 6820
32C532	32	32	4 GB	0,06	30	X	X	-	X	X	X	E	X	champion UNIX, 10 MIPS
T414	32	32	4 GB	0,05	20		X	-	-	-	E	E	X	transputer ; 4 liens traitement multiprocesseur
86C010	32	32	64 MB	0,08	12	X	X	-	E	X	E	E	-	RISC Acorn (44 instructions)
80960	32	32	4 GB	0,06	16	X	-	-	X	X	X	X	X	RISC, multitâche, 8 MIPS, cache 0,5 K
68040	32	32	4 GB	0,06	33	X	-	-	X	X	X	X	X	17 MIPS, 3 MFLOPS, cache 8 K
80486	32	32	4 GB	0,03	33	X	X	X	X	X	X	X	X	20 MIPS, 8 MFLOPS, cache 8 K
29000	32	32	4 GB	0,04	25	X	X	-	X	X	X	E	X	RISC, 17 MIPS continu
S8000	32	32	4 GB				-	-	E	E	E	X	X	RISC
T800	32	32	4 GB	0,05	20		X	-	-	-	E	X	X	Transputer
86900	32	32	4 GB	0,07	17		-	-	-	-	E	E	X	µP Sun (107 instructions) SPARC
WE32200 ^a	32	32	4 GB	0,13	30	X	X	-	E	X	X	E	X	8 MIPS moyen (28 MHz)
SPARC	32	32	4 GB	0,05	33	X	-	-	X	X	-	X	X	Cypress, Fujitsu, etc., > 20 MIPS

^a AT&T ne favorise pas la vente aux tiers. A - version CMOS disponible. ; E - fonction remplie par une puce extérieure.



12 TECHNIQUES DE CONSTRUCTION ÉLECTRONIQUE

Ce livre est d'origine américaine ; les normes en matière de cotes des composants et des circuits imprimés aussi. Tout y est donc calculé en pouces (1 pouce = 2,54 mm). Nous avons transposé toutes les mesures dans le système métrique européen, non sans indiquer les dimensions en pouces chaque fois que cette indication permettait de mieux comprendre l'origine de telle ou telle valeur biscornue.

Entre le moment où vous terminez la conception d'un circuit et celui où vous pouvez tester le produit fini, il y a quantité de décisions à prendre. L'appareil est-il destiné à servir sur une table de laboratoire, à être monté dans une sorte de bâti à relais ou éventuellement dans un châssis modulaire ? Le circuit lui-même sera-t-il câblé point à point ou sur une platine d'essai, utilisera-t-il des connexions enroulées ou un circuit imprimé ? Les connexions, comptez-vous les réaliser par cosses à souder, par connecteurs pour câble plat ou pour cartes enfichables ? Allez-vous loger les différentes platines dans un casier à glissières ou les enficher sur une carte mère ou quelque autre système ? Cela vaut-il la peine de dessiner une carte mère imprimée ou peut-on utiliser des connexions faites à la main sur la face arrière ? Quels réglages devront être accessibles sur les cartes, quels autres viendront en face avant (ou arrière) ? Ce genre de décision revêt toute son importance pour l'aspect final mais aussi pour la fiabilité et la facilité de dépannage de l'appareil, sans compter les coûts de construction et la facilité de mesure. Dans ce chapitre, nous allons vous donner des informations et des conseils sur ce sujet dont l'importance est souvent négligée dans les cours d'électronique, où l'on réalise les montages, non sans un certain amateurisme, sur des circuits d'essais. Nous commencerons par la construction du circuit lui-même et nous réserverons pour la fin les interconnexions, les commandes et les boîtiers.

Comme ce chapitre ne traite pas de la conception des circuits, vous pouvez franchement le sauter si vous faites de ce livre une lectureursive.

RÉALISATION DU PROTOTYPE

12.1 Montage d'essai

Le nom de « *breadboard* », planche à pain, qu'utilisent les Anglo-Saxons pour désigner les platines à montages d'essais trouve vraisemblablement son origine dans les plaques de bois verni qu'utilisaient les pionniers de la T.S.F. pour y monter tubes, bobines, condensateurs et autres accessoires, ainsi que les fils de connexions, bien apparents sur la face supérieure. Plus tard, lorsque les postes de radio ont affiché plus de raffinement et d'élégance, parce qu'ils étaient destinés aux dames dans les salons huppés de l'époque, des trous à côté de chaque composant permettaient de dissimuler le câblage à l'arrière plan. N'empêche, la pratique des montages d'essais de n'importe quel genre, que ce soit sur plaques perforées ou tout autre système a gardé, Outre-Atlantique, la même appellation.

Les planches à pain ont regagné les cuisines. À leur place, vous pouvez trouver à présent des blocs de plastique bien pratiques qui comportent des rangées de trous espacés aux dimensions des circuits intégrés et des autres composants, généralement pourvus de lignes distinctes pour la distribution des tensions d'alimentation. Différentes firmes proposent de telles boîtes de circuit-connexion sans soudure, certaines en versions assez sophistiquées. Dites-vous bien qu'elles ne pourront jamais servir qu'à la *mise au point* de circuits, jamais pour des constructions permanentes (même semi-permanentes).

12.2 Platines préimprimées pour prototypes

S'il vous faut construire un prototype pour des essais plus prolongés, la meilleure approche est probablement d'utiliser des platines d'essais préimprimées et forées aux dimensions normalisées des circuits intégrés et des autres composants, mais sans interconnexions préalables. C'est à vous qu'il incombe de les réaliser en soudant des morceaux de fil de câblage.

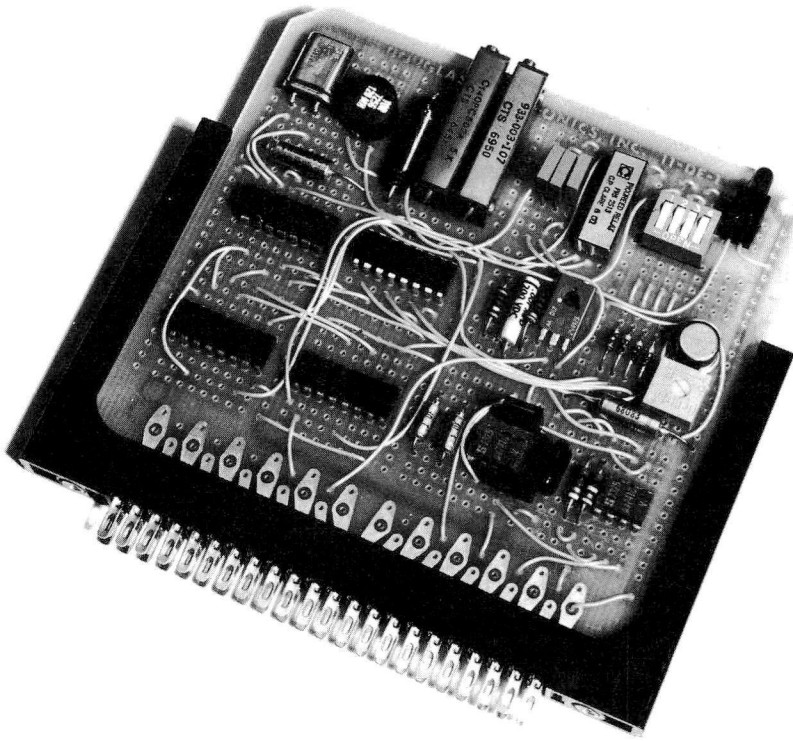


Figure 12.1 - Une platine d'essai à souder est pratique pour câbler de petits circuits, spécialement ceux qui associent composants discrets et circuits intégrés. Cette carte-ci peut accueillir douze boîtiers DIP et comporte des conducteurs communs pour la masse et les alimentations. Comme le connecteur imprimé en nez de carte est normalisé, elle peut se brancher dans un panier à cartes ou, comme ici, dans un connecteur muni de glissières. On découvre sur la platine une variété de composants : des potentiomètres ajustables simples ou multitours, des bobines, un quartz, un jeu d'interrupteurs DIP, un relais miniature et un indicateur d'état logique, sans compter les transistors et circuits intégrés.

Elles comportent souvent des pistes qui font le tour de la platine pour distribuer les tensions d'alimentation et la masse. Souvent, elles comportent aussi ce qu'en anglais on désigne par « *edge connector* », un connecteur imprimé en nez de carte, des « doigts », de petites languettes de cuivre (éventuellement doré) alignées sur une arête de la platine, pour aller s'embrocher dans un connecteur correspondant.

Il existe différentes configurations de connecteurs normalisés. Un modèle très répandu est celui qui comporte vingt-deux connexions sur chaque face de la platine avec un espacement de 3,96 mm (des écar-

tements d'un huitième de pouce, 3,2 mm, ou d'un dixième de pouce, 2,54 mm, sont aussi très répandus). Le connecteur qui s'adapte à une telle carte s'appelle un connecteur imprimé pour platine à quarante-quatre broches en double rangée. Les cartes pour prototype sont disponibles en différentes dimensions pour permettre d'y installer entre douze et trente-six circuits intégrés. Certaines cartes plus grandes, compatibles avec les ordinateurs, sont disponibles pour une centaine, voire davantage de circuits intégrés et peuvent se brancher sans intermédiaire dans les petits ordinateurs. Certaines de ces platines sont à simple face,

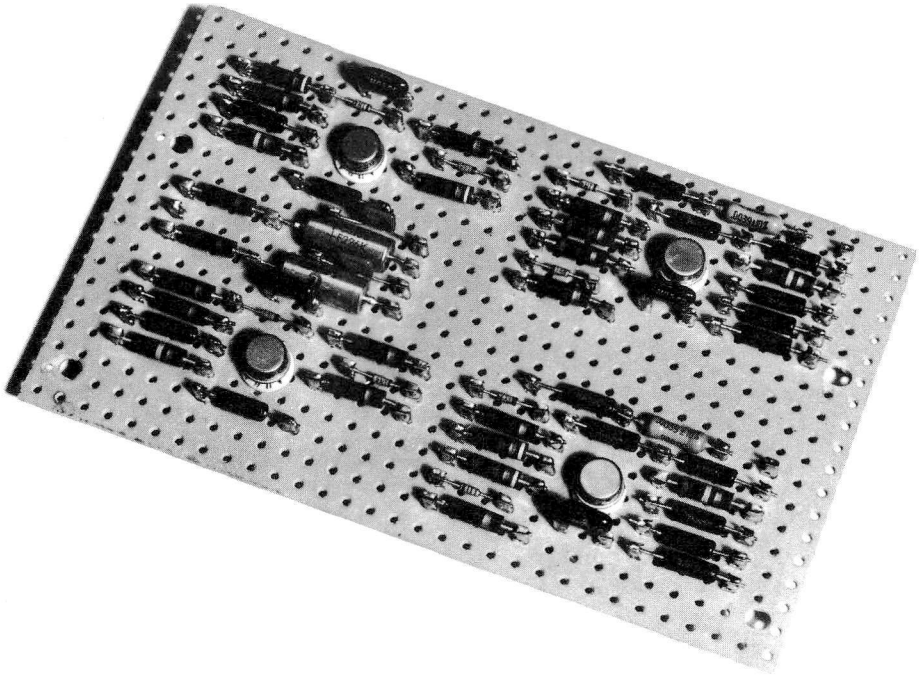


Figure 12.2 - Les platines perforées sont pratiques pour les circuits à composants discrets, mais très peu adéquates à recevoir des circuits intégrés. Les broches sont autodénudantes (chassées par un outil spécial) et câblées sur l'autre face.

d'autres à double face avec trous métallisés, une question que nous verrons brièvement lorsque nous envisagerons l'élaboration des platines sur mesure. La figure 12.1 montre une petite platine imprimée pour prototype (Douglas Electronics 11-DE-3) fichée dans un support à double rangée de 44 broches qui comporte également les guides pour maintenir la carte (ELCO 6022).

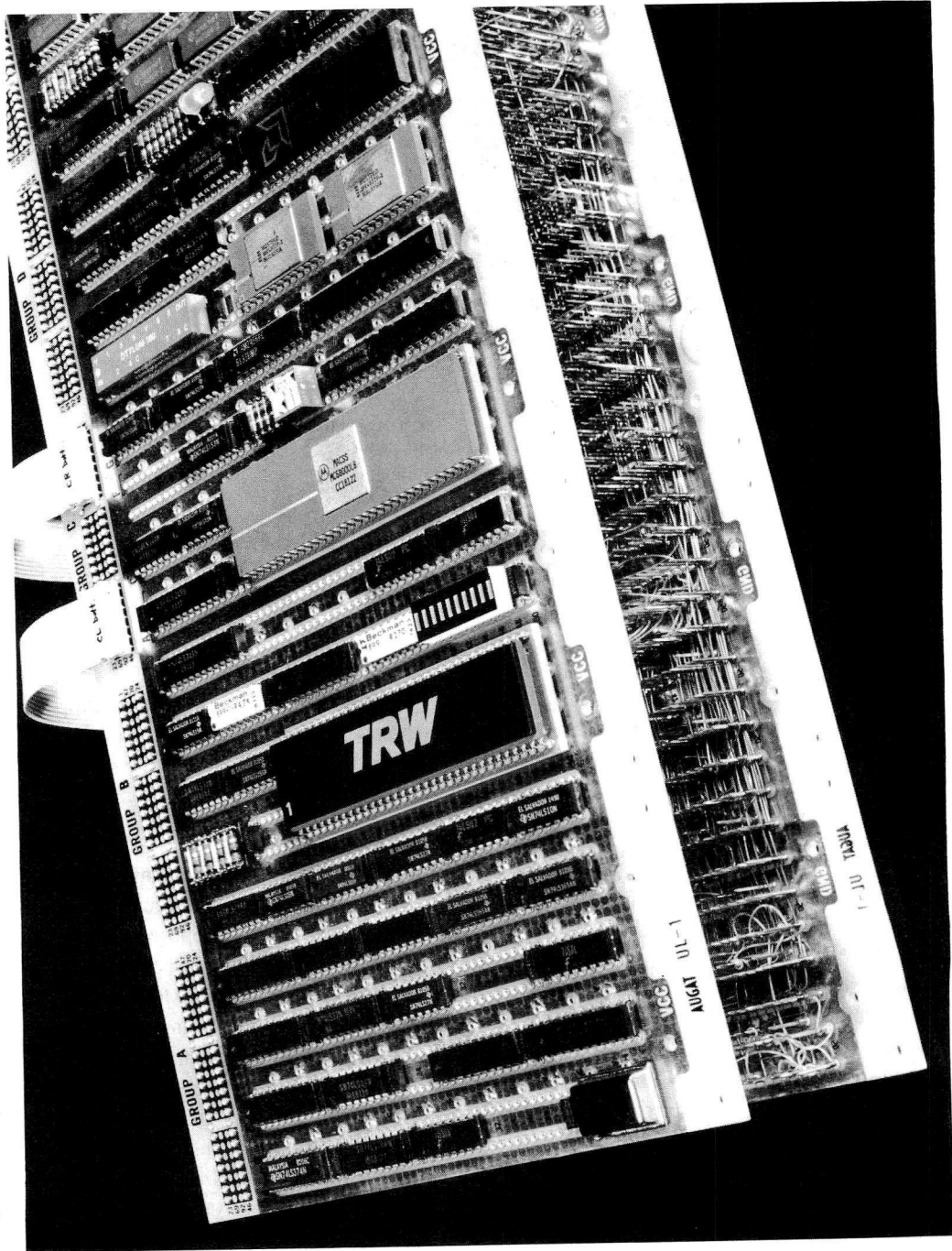
Une autre forme de platines d'expérimentation qui a joui d'une grande popularité, c'est la plaque perforée. Une feuille mince de matériau isolant laminé, qui présente des rangées de trous régulièrement espacés (trois seizièmes de pouce, 4,8 mm, était une valeur courante), prévus pour des picots métalliques de raccordement. On installait donc des dizaines de ces picots partout où c'était nécessaire et on y attachait les composants. On soudait ensuite des fils de broche à broche pour terminer le circuit. Ces platines perforées étaient excellentes, mais très peu adéquates à

recevoir des circuits intégrés dont l'espacement entre broches est d'un dixième de pouce. La figure 12.2 montre un exemple de ce genre de réalisations.

12.3 Plaquettes à connexions enroulées

Une variante des platines pour prototype est le *Wire-Wrap* (une marque déposée de Gardner-Denver) C'est une platine garnie de supports pour circuits intégrés et de pastilles dont les broches, longues de 10 ou 15 mm, dépassent de la platine (figure 12.3.) Ces broches sont à section carrée, de 0,6 mm de côté et fabriquées en un métal dur, avec des coins acérés, recouvertes d'or ou d'étain. Plutôt que de souder, on enroule 2,5 cm de fil massif nu de petit diamètre pour former plusieurs spires *très serrées* autour de la borne. On se sert pour cela d'un pistolet à enrouler électrique (il en existe une version bon marché dite manuelle) les connexions à enrouler sont très rapides. Il suffit de

Figure 12.3 - Une grande platine à connexions enroulées (*Wire-Wrap*) et l'autre face (vue dans un miroir). Ce micro-ordinateur a été câblé à la machine (CAO/FAO, cf. section 12.09). Cette carte à usages multiples accepte des puces de différentes tailles, ainsi que des supports pour d'autres composants et pour des câbles en nappe, raccordés par supports DIP à 14 broches.



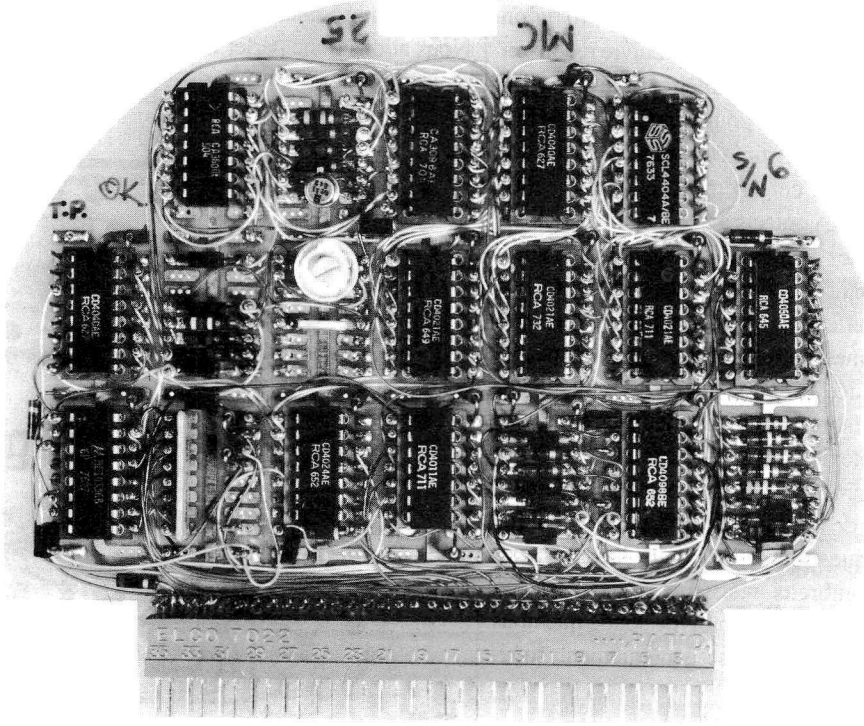


Figure 12.4 - Les cartes à connexions enroulées offrent une méthode claire et rapide de câblage des montages à circuits intégrés numériques. Cette platine-ci utilise des connexions imprimées pour ramener au côté composants les broches à enrouler, une autre façon de faire. Sa forme bizarre est à mettre au compte du boîtier d'une cellule de pression océanographique dans laquelle elle doit s'insérer.

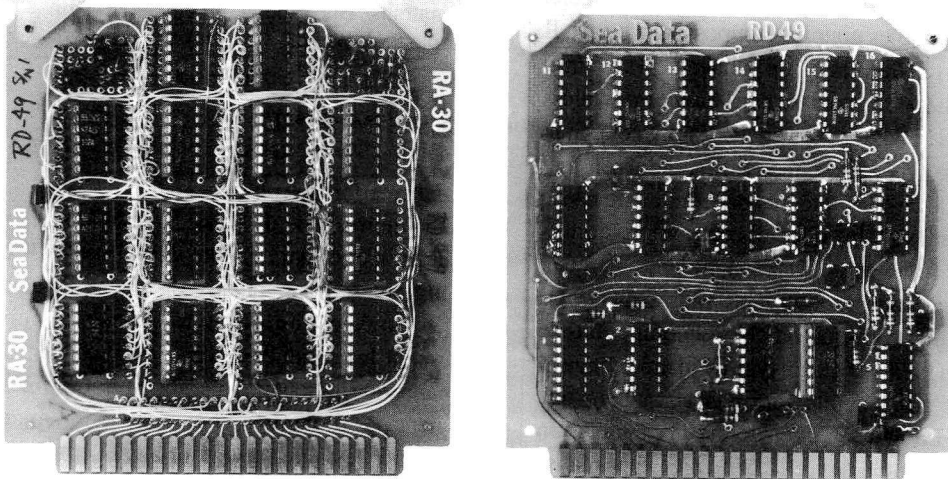


Figure 12.5 - Un prototype en câblage enroulé et sa version finale sur circuit imprimé. Ces derniers sont plus aérés et beaucoup plus faciles à fabriquer. En outre, ils éliminent le risque d'introduire de nouvelles erreurs de câblage.

placer le bout du fil dénudé dans le pistolet qu'on applique sur la broche, et hop, c'est fait ! Le fil qu'on utilise normalement pour cela est du cuivre recouvert d'argent, de 0,3 à 0,5 mm de diamètre, isolé au Kynar. Il existe des outils spéciaux pour dénuder ces fils fins sans les casser. Le fil est étiré étroitement autour des angles vifs durant l'enroulement et forme ainsi quelques dizaines de contacts à froid, étanches à l'air. En conséquence, les connexions enroulées sont aussi fiables que les bonnes soudures. Elles sont très faciles et très rapides à effectuer. Pour des circuits logiques associés à quelques autres composants discrets, la connexion enroulée est probablement la meilleure technique pour fabriquer un ou deux circuits, sur mesure, de complexité moyenne. Comme les platines à connexions enroulées sont prévues initialement pour les boîtiers de circuits intégrés, cette technique est moins pratique pour les circuits linéaires, qui réclament de nombreux résisteurs, condensateurs, etc. Alors, la technique du prototype soudé que nous avons vue précédemment est généralement supérieure.

Il est possible de monter des composants discrets sur une platine *Wire-Wrap*. Il suffit de les monter sur de petits pieds qui s'insèrent dans les supports de circuits intégrés, puis de réaliser le câblage comme d'habitude sur les bornes des supports. Certaines platines à connexions enroulées disposent de pastilles à souder supplémentaires (à la place de supports de circuits intégrés) disponibles pour les composants discrets. Il existe une fort belle version de panneaux *Wire-Wrap* dont les broches dépassent du côté *composants*, alors que d'habitude elles se trouvent de l'autre côté. Si la densité sur ce type de platines est moindre, on met donc moins de circuits intégrés par centimètre carré, il est plus simple d'y installer les composants discrets du fait qu'ils restent visibles pendant l'enroulement, ce qui autorise des espacements plus petits entre platines voisines, puisque broches et composants se retrouvent du même côté. Ce type de platine convient parfaitement aux circuits linéaires aussi bien que numériques. La figure 12.4 en donne un exemple. On peut comparer, sur la figure 12.5, un prototype réalisé en connexions enroulées et la version finale du circuit imprimé, destinée à la production. Les circuits imprimés sont plus faciles à fabriquer en quantité. Ils ont

de meilleures caractéristiques électriques et sont moins embrouillés que les panneaux *Wire-Wrap*. Nous allons donc parler maintenant des cartes à circuits imprimés.

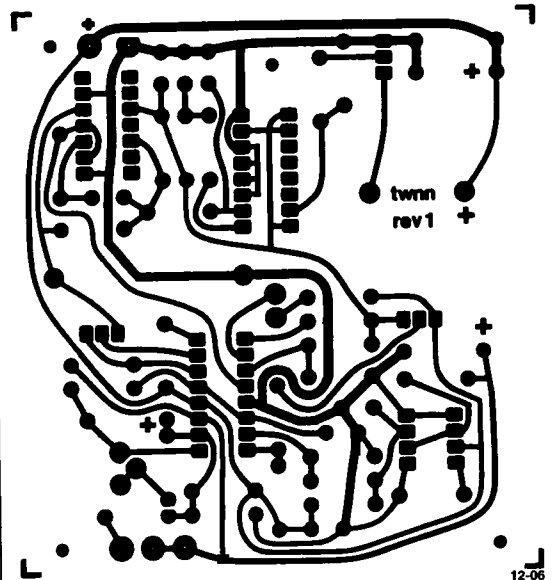


Figure 12.6 - Le tracé du cuivre sur un circuit peu complexe à simple face. Ce film positif a subi une réduction photographique depuis le dessin manuel sur Mylar à l'échelle 2:1. Le montage mesure 82,5 mm x 89 mm et comporte quatre circuits intégrés, vingt-quatre résisteurs, onze condensateurs, cinq diodes, un ajustable et un vibreur piézoélectrique.

CIRCUITS IMPRIMÉS

12.4 Fabrication des platines

La meilleure méthode de fabrication de tous les circuits électroniques par quantité, c'est l'usage de circuits imprimés : une plaque de matériau isolant stable, recouverte de pistes très fines de cuivre qui forment les conducteurs du circuit. Il faut bien reconnaître que les tout premiers circuits imprimés ne jouissaient pas d'une très bonne réputation quant à leur fiabilité (les aînés se souviennent certainement des publicités qui vantaient les postes de télévision entièrement « faits main » sans aucun circuit imprimé !). Entre-temps, les procédés de fabrication

se sont perfectionnés au point que les platines ne posent actuellement plus de vrais problèmes. En réalité, les circuits imprimés offrent même la meilleure fiabilité au niveau du produit fini. On s'en sert continuellement dans les ordinateurs, les engins spatiaux et dans l'électronique militaire, là où le plus haut degré de fiabilité est essentiel.

Le « Mylar » (transparent) ou le tracé photographique*

Pour fabriquer des circuits imprimés, il faut disposer de supports transparents en vraie grandeur qui comportent des tracés opaques pour représenter les lignes et les pistes du circuit (figure 12.6). Il y a toute une série de règles et de trucs dans ce boulot, mais l'idée de base consiste à représenter les interconnexions du circuit en traçant des lignes sur la platine. Comme nous le décrivons brièvement (section 12.08), ces transparents sont généralement fabriqués directement sur film par table traçante ou imprimante laser commandée par ordinateur. Elles travaillent sur la description de circuits introduite dans un système de conception assistée par ordinateur (CAO). Cependant, pour les circuits simples, vous pouvez réaliser le dessin à la main en collant un ruban opaque et des symboles-transferts sur un film transparent de Mylar. Dans ce cas, on utilise fréquemment l'échelle 2:1, à partir de laquelle une réduction photographique ramène en vraie grandeur.

Mais peu importe la manière dont on arrive à ce transparent à l'échelle 1:1, le principal, c'est d'avoir sur film un tracé précis de tous les conducteurs. Pour les platines les plus simples, vous arriverez sans doute à les réaliser sur un circuit imprimé à *simple face* (éventuellement en vous aidant de quelques « cavaliers »), toutes les pistes sur la face inférieure (que l'on nomme officiellement le côté « soudures » alors que la partie supérieure s'appelle le côté « composants »). Mais la plupart du temps, il vous faudra utiliser les deux faces de la platine. Ces circuits imprimés *double-face* font invariablement usage de trous *métallisés* (le gros avantage, c'est que cela vous laisse la latitude de changer de côté par un trou de passage (*via*), lorsque votre tracé arrive dans un oul-de-sac, tandis que sur une platine à simple face vous seriez irrémédiablement coincés... ou contraints de passer

par un pont de câblage). Avantage supplémentaire, les trous métallisés garantissent de meilleures soudures des bornes des composants, parce que la soudure adhère sur toute la profondeur du trou.

Les circuits numériques complexes utilisent souvent des platines multicouches laminées. Les couches intérieures (appelées le noyau) sont utilisées pour les connexions de masse, les tensions d'alimentation et parfois même pour les signaux. Des platines à quatre ou à six couches sont tout à fait courantes aujourd'hui. Occasionnellement, elles peuvent même en comporter plus (jusqu'à quarante !) dans les cas difficiles.

* Marque déposée de Dupont de Nemours pour le polyester.

Fabrication

Le matériau de base des platines est généralement de la fibre de verre enrobée d'époxy qui résiste au feu. Son épaisseur est de 1,5 mm et il est recouvert sur les deux faces de cuivre d'une épaisseur de trente-cinq ou de soixante-dix microns. Le premier travail consiste à forer les trous en se servant d'un gabarit ou d'une machine automatisée, qui se repère sur le tracé préétabli ou le transparent. Ensuite, on passe à la métallisation des trous. Cela se fait par un procédé de dépôt de cuivre en plusieurs étapes, de manière à former des passages conducteurs continus d'une face à l'autre.

L'étape suivante consiste à former une couche insoluble appelée « resist » adhérente aux deux faces de la platine partout, sauf là où le cuivre doit rester. On procède comme suit :

- a) On enduit la platine d'un film sensible à la lumière (généralement un film adhésif à sec).
- b) On insole la platine après avoir intercalé la diapositive en grandeur réelle du circuit à obtenir et veillé à ce qu'elle soit en contact intime avec la platine.
- c) On « développe » le film comme en photographie normale, pour obtenir des surfaces permanentes là où la platine a été exposée à la lumière.

On passe ensuite à une étape analogue à celle du fixage photographique pour retirer l'émulsion non-

exposée, précisément suivant le tracé du circuit à obtenir. À ce stade, le *resist* masque les surfaces où le cuivre est amené à disparaître. On plonge la platine dans un bain étameur. Le résultat est une platine recouverte de soudure (un alliage étain-plomb) partout où le tracé de cuivre doit subsister, y compris à l'intérieur des trous.

Le *resist* est éliminé par voie chimique, ce qui expose le cuivre à dissoudre par attaque chimique. Il reste le circuit désiré en cuivre, revêtu complètement de soudure, trous métallisés compris. À ce point, il est important de pratiquer une refusion de la soudure qui consiste à réchauffer la platine pour remettre en fusion la fine couche de soudure. On élimine ainsi le risque de formation de minuscules copeaux de métal (conséquence du travail de sape de l'attaque chimique) qui, sinon, pourraient former des courts-circuits entre pistes. En outre, la refusion facilite grandement le soudage de la platine. Cela devient un réel plaisir de la « truffer » ensuite de composants.

L'étape suivante de la fabrication en série est la galvanoplastie à l'or des languettes du nez de carte. La touche finale consiste en une application d'un « masque de soudure » sur toute la surface de la platine en couvrant le cuivre partout, sauf les points de soudure proprement dits. Ceci améliore nettement la fiabilité par la réduction du risque de « ponts de soudure » entre les pistes très proches au cours des opérations de soudage ultérieures. C'est ce qui rend également la platine plus résistante à l'humidité et aux rayures. On peut appliquer ce masque de soudure par sérigraphie, c'est la « voie humide » ou par la même méthode photographique du *resist* qui a déjà été utilisée pour former le revêtement du tracé du circuit (c'est la voie sèche). Vous reconnaîtrez facilement le masque de soudure à sa couleur vert foncé et surtout, à l'expérience, parce qu'il est quasiment impossible de l'enlever. En production industrielle, les platines peuvent être garnies des composants par des machines automatiques, puis toutes les soudures effectuées « à la vague » en quelques secondes. L'autre possibilité est de réaliser tout cela à la main.

Il existe un procédé plus simple de fabrication des circuits imprimés et il est utilisé en particulier dans les petites séries ou pour les simples faces quand les

trous métallisés ne sont pas nécessaires. Suivant cette méthode, on commence par enduire la platine du *photoresist*. Ensuite, on l'expose à travers un négatif, grandeur nature (au lieu d'un positif) du circuit souhaité. On utilise un film photographique transparent partout où le cuivre doit subsister. Le *resist* est développé et les parties non exposées dissoutes. La platine présente alors une couche de *resist* qui recouvre le cuivre restant. Il suffit de la plonger dans le bain d'attaque chimique du cuivre (sans passer par l'étape du bain de soudure comme précédemment). Une fois que le cuivre superflu a été dissout, le *resist* est éliminé par un solvant qui laisse le dessin en cuivre apparent. À ce stade, il est préférable de traiter la platine par un bain d'étamage chimique de manière à enduire le métal d'une substance moins sujette à la corrosion. Comme précédemment, les languettes du connecteur sont dorées. La dernière étape consiste à forer les trous à la main en utilisant cette fois le dessin du circuit imprimé comme guide (chaque pastille présente en son centre une ouverture qui guide le perçage).

12.5 ◊ Conception des platines

Il y a encore un certain nombre de décisions à prendre en cours de conception des circuits imprimés, de l'implantation des composants et finalement, lorsqu'il faut installer la platine dans un appareil. Dans cette section, nous allons tenter de couvrir les sujets les plus importants.

◊ *Dessin du circuit imprimé*

Pour réaliser un circuit imprimé, vous devez en définitive convertir votre schéma de principe en un dessin correspondant de pistes cuivrées qui vont former la platine terminée. Il y a deux méthodes pour y arriver.

- a) La première, c'est de dessiner à la main en utilisant du papier et un crayon (et une grosse gomme !) pour représenter l'acheminement des connexions (les routes) nécessaires et ensuite de coller de fines bandes opaques et des connexions préformées avec grande précision sur un film de polyester pour constituer le « Mylar » de référence.
- b) Vous pouvez aussi convertir votre schéma de principe en une liste de nœuds de connexion puis utiliser un logiciel de dessin assisté par ordinateur (CAO) pour produire l'acheminement, un tracé

produit directement par la machine avec la précision correspondante. Mieux encore, vous pouvez vous servir du schéma proposé par la CAO et le redessiner au moyen d'une station graphique avec une tablette graphique ou une souris.

Les tracés de circuits obtenus par ordinateur (l'option b ci-dessus) offrent beaucoup d'avantages, parmi lesquels l'extraction automatique d'une « liste d'équipotentielles » (ou *net-list*), la création indolore de la documentation complète, la possibilité de contrôler les erreurs de dessin ou de tracé, la latitude d'opérer assez facilement des modifications et la capacité de produire des platines multicouches complexes qui présentent un alignement précis des pistes et des pastilles. C'est la méthode favorite de production de presque tous les circuits imprimés complexes et à haute densité. Nous voudrions cependant commencer très simplement et décrire en bref les méthodes manuelles de réalisation d'un circuit imprimé (l'option a ci-dessus). Une fois acquise la technique de composition d'une platine, vous comprendrez mieux ce que vous faites en utilisant les outils complexes de conception assistée par ordinateur (CAO). En outre, pour les travaux simples, la méthode manuelle peut se révéler largement suffisante. Elle est moins chère (souvent plus rapide) que les méthodes de CAO. Elle est particulièrement appropriée aux circuits peu encombrés que vous utilisez dans les appareils simples, ceux que vous pouvez construire en petite série pour un laboratoire de recherche. Elle est aussi bien adaptée aux platines qui supportent des composants de forme inhabituelle ou dont l'espacement des broches n'est pas normalisé. Plus tard, dans la section 12.08, nous décrirons les méthodes de CAO qui sont indispensables aux platines numériques à haute densité, conçues pour la production de masse.

Il y a différentes étapes sur le chemin qui mène du schéma de principe au circuit imprimé fini. On part du diagramme, on procède par essais, sur des croquis limités, à positionner les composants et leurs connexions pour arriver finalement à un dessin complet du tracé au crayon. À partir de celui-ci, vous pouvez fabriquer le « Mylar », qui consiste en pastilles alignées avec précision (les points de soudure

pour les fils des composants) et les rubans pour les interconnexions. On utilise des symboles-transferts pour le branchement des circuits intégrés, des transistors, des connecteurs pour câbles plats ou encartables, puisque leurs espacements et leurs dimensions sont normalisés. Souvent, le tracé au crayon et le transparent sont réalisés à l'échelle double pour atteindre une meilleure précision (et pour éviter que vos yeux ne s'y perdent !). Quand le transparent (il en faut deux si vous faites du circuit double face) est terminé, on le réduit par photographie à un négatif en grandeur réelle, à partir duquel on tire une platine d'essai comme on l'a vu précédemment. Ensuite vous implantez les composants du prototype, vous mettez le courant... et vous détectez les erreurs. C'est ce qui vous permet de corriger le plan sur Mylar avant la production en série. Les paragraphes qui suivent vous donneront davantage de détails et de conseils.

◊ *Croquis initial*

Nous conseillons de réaliser le croquis initial au crayon sur papier quadrillé (espacement de 5 mm), en deux couleurs pour indiquer les tracés de cuivre sur les faces supérieure, le côté composants, et inférieure, le côté soudures (s'il s'agit d'un circuit double face). Nous avons l'habitude, pour notre part, d'utiliser un crayon noir pour les pistes de la face inférieure et un vert ou un rouge pour la face supérieure. Comme il vous faudra sans doute effacer souvent, il est préférable d'utiliser un papier à dessin vélin. L'espacement de 5 mm correspond à peu près au double de l'espacement final, standardisé universellement au dixième de pouce (2,54 mm), pour l'écartement des broches des circuits intégrés, des transistors, des connecteurs, etc. Des grilles transparentes et des papiers quadrillés au dixième de pouce se trouvent aussi dans le commerce spécialisé. Dessinez le circuit vu du côté composants. De cette façon, votre croquis ressemblera à l'image finale et le dessin de la face inférieure sera précisément ce que vous verriez si vous pouviez regarder, aux rayons X, à travers la platine terminée. Quand vous travaillez au tracé, indiquez les silhouettes des composants avec un crayon d'une autre couleur. Vous pouvez faire tout ce travail à main levée. Ne perdez pas de temps à utiliser un normographe. Suivez plutôt les lignes du quadrillage

comme guides pour dessiner les circuits intégrés et le brochage des composants.

Il est souvent préférable de commencer par un brouillon, surtout pour les parties du circuit qui demandent une disposition particulière, de manière à réduire la longueur des lignes ou le couplage capacitif. Arriver à une bonne disposition des composants demande une certaine expérience. Un circuit d'essai peut se limiter à un bloc de circuits de deux ou trois amplificateurs opérationnels, voire à l'étage d'entrée ou de sortie du circuit. Vous relierez ensuite les blocs ensemble sur le grand vélin quadrillé, en réalisant les ajustages au fur et à mesure. N'hésitez pas à effacer souvent !

◇ Dimensions du circuit et conseils

Tâchez d'orienter tous les circuits intégrés dans la même direction, en les alignant de préférence. De même, arrangez-vous pour que les résisteurs soient alignés et pas en quinconce. Nous employons des rubans de crêpe noir autocollants de 0,75 mm ou 1 mm pour les signaux et des bandes plus larges pour les alimentations (1,25 ou 1,5 mm) et de très larges passages de masse (2,5 à 5 mm voire plus ; il est fréquent d'élargir les passages de masse par juxtaposition de rubans). Utilisez quantité de condensateurs de découplage, un de 0,1 μ F pour deux à quatre circuits intégrés. Si vous vous creusez la cervelle à essayer de trouver un chemin au milieu d'un tas de connexions emberlificotées, rappelez-vous que les composants peuvent servir de « cavaliers ». Ils vous permettent de sauter par-dessus d'autres pistes de la platine.

Dimensions et espacements : sur la platine en grandeur réelle, nous recommandons d'espacer les trous de 0,4 pouce (quatre lignes ou 10 mm) pour les résisteurs (1/4 W) avec un espacement de 0,1 ou de 0,15 pouce (3,8 mm) entre les résisteurs (un espacement de 0,15 pouce vous permet de faire passer une piste entre les pastilles adjacentes). Nous préférons les condensateurs à la céramique CK05 et CK06 en raison de l'espacement de 0,2 pouce (5 mm) entre les fils ou les modèles DIP de 0,3 pouce (7,6 mm) comme les AVX du type MD01 ou Kemet C630C104M5U. On peut laisser un dixième de pouce entre les condensateurs ou les résisteurs. Ménagez

suffisamment de place autour des circuits intégrés pour les pinces de test : un minimum de 5 mm avec le circuit intégré voisin et un minimum de 3,8 mm avec le résistor ou le condensateur voisin. Gardez toujours 0,75 mm d'espacement entre les pistes et n'installez rien à moins de 6 mm des bords de la carte pour permettre d'y fixer les poignées de carte, les guides, les entretoises, ... Evitez autant que possible de faire passer des pistes entre les broches des circuits intégrés. Vous pouvez router jusqu'à six pistes en longueur entre les pattes d'un circuit intégré DIP (l'écartement est de 0,3 pouce, 7,6 mm).

La pratique actuelle des circuits imprimés tolère une plus grande densité de lignes (à la fois des pistes plus minces et un moindre espacement) que les valeurs recommandées ci-dessus. On en est actuellement à la règle des « 15-15 », ce qui signifie 0,015 pouce (0,38 mm) minimum de largeur de piste et une distance pareille entre conducteurs. Dans l'industrie du circuit imprimé, la règle du 15-15 est même considérée comme relativement libérale, puisqu'on se rabat souvent sur un standard de 12-12 (0,3 mm). Cette norme vous permet de glisser une piste entre pastilles adjacentes d'un circuit intégré, dont les broches sont distantes d'un dixième de pouce (vérifiez tout de même au préalable que le diamètre des pastilles ne dépasse pas 1,6 mm). Les platines à haute densité descendent souvent à 10-10, voire 8-8 (0,2 mm), ce qui permet alors d'intercaler de justesse deux pistes entre pastilles d'un circuit intégré (dans ce cas, le diamètre maximum de la pastille est de 1,5 ou 1,2 mm). À l'occasion, vous verrez même des platines dont les pistes font 0,15 mm d'épaisseur, si pas moins. Les concepteurs de ces platines en sont réduits à cette extrémité à cause de l'augmentation incessante de la densité des circuits (trois pistes entre les pastilles et jusqu'à vingt longitudinalement entre les pattes d'un circuit intégré !), ce qui oblige également à réduire le diamètre des trous métallisés et à d'autres compromis, dont le résultat est finalement une production de faible qualité et des platines bien peu robustes.

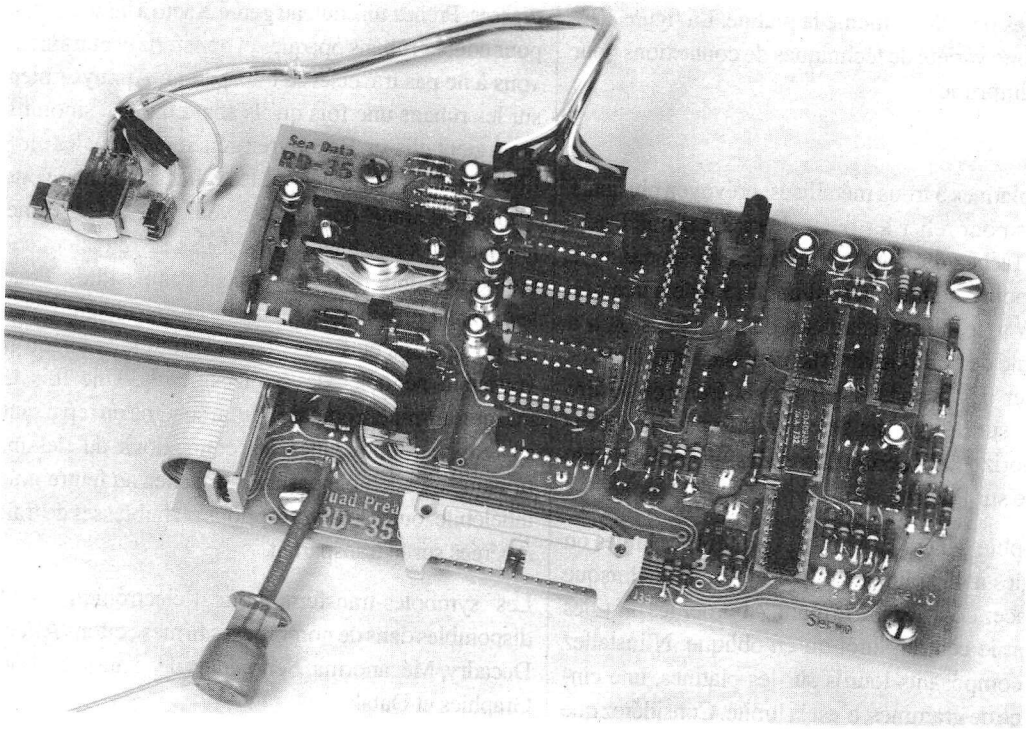


Figure 12.7 - Cette simple carte d'enregistreur numérique illustre différentes techniques de connexion. La tête magnétique se raccorde par un connecteur en barrette (qui s'aligne sur des broches à enrouler), d'autres signaux arrivent par connecteur multi-points pour câble en nappe et un connecteur à double rangée pour câble plat. On y voit aussi une ligne de mesure raccordée à un picot de test. La platine montre également un radiateur encartable (au-dessus, à gauche), un indicateur d'état logique (au-dessus, à droite) des ajustables à un tour et des réseaux de résistances en barrettes (SIP).

◊ Connexions à la platine

Sur la majorité des platines, il est généralement préférable de ramener toutes les connexions sur les contacts d'un connecteur imprimé en nez de carte, qui s'adapte directement dans un des connecteurs dont il existe un tas de variétés. Les plus utilisés présentent des espacements de 3,96 mm, d'un huitième de pouce (3,2 mm) et d'un dixième de pouce (2,54 mm) entre les languettes. En règle générale, on place un connecteur imprimé à un bout de la carte. Par là passent les alimentations et les signaux utiles. La platine est ainsi maintenue mécaniquement en même temps que les contacts sont établis (nous allons y revenir).

On rencontre fréquemment un second connecteur imprimé à l'autre bout de la carte, qui sert à transporter

certains autres signaux vers d'autres platines, comme le ferait un connecteur pour câble plat. Une autre méthode consiste précisément à utiliser un câble plat terminé sur un connecteur DIP. Ces câbles se branchent directement sur la platine dans un support de circuit intégré. Vous pouvez les acheter tout faits en différentes longueurs mais vous pouvez également les fabriquer vous-même au moyen d'un ensemble qui se compose du câble plat, des prises DIP à assembler et d'un outil à sertir. Les câbles en nappe peuvent aussi se brancher au circuit imprimé au moyen de connecteurs en ligne ou de connecteurs multiples ou multi-points qui utilisent une ou deux rangées de broches espacées au dixième de pouce.

Sur les circuits simples, mieux vaut employer des cosses à souder ou des rangées de bornes à visser

encartables. Evitez de souder directement les fils sur de grosses pastilles à même la platine. La figure 12.7 montre une variété de techniques de connexions pour circuits imprimés.

◇ Divers

Sur les platines à trous métallisés, prévoyez plusieurs passages pour relier les plans de masse d'une face à l'autre. Tâchez d'éviter les multiples traversées de la platine pour atteindre la destination finale parce que les « *via* », les trous métallisés dans lesquels on n'a pas monté de composants, risquent plus que d'autres de causer des pannes. En règle générale, on se tire d'affaire sur les circuits à double face par une orientation horizontale de la plupart des pistes sur l'une, verticale sur l'autre.

Philosophie générale : Utilisez des courbes larges ou des angles à 45° plutôt que des angles droits lorsque vous placez des rubans à la main. Abordez les pastilles en visant le centre plutôt qu'en oblique. N'installez pas de composants lourds sur les platines, une cinquantaine de grammes, c'est la limite. Considérez que l'appareil tombera d'une hauteur de deux mètres sur une surface dure un certain nombre de fois durant sa vie. Indiquez, côté composants, la polarité des éléments comme diodes et condensateurs électrolytiques, les numéros des circuits intégrés et la position de la broche numéro un (si vous trouvez de la place). Il est toujours intéressant de repérer les points de mesure, les réglages (par exemple, « réglage du zéro »), les entrées et sorties, la fonction des témoins lumineux,... du moins si vous trouvez la place pour le faire.

◇ Réalisation du masque

Remarque générale : servez-vous d'une table lumineuse sur laquelle vous installerez une grille de précision sur Mylar. Ne confondez pas ceci avec les grilles bon marché sur film plastique qui ne sont ni précises ni stables en dimensions. Un morceau de film quadrillé de précision coûte au moins vingt dollars. Placez votre transparent par-dessus et commencez par y transférer avec précision les pastilles des circuits intégrés. Servez-vous du croquis au crayon comme référence. Il faut se laver les mains régulièrement pour éviter de laisser trop de traces sur le transparent et

passer à l'alcool les surfaces qui deviendraient grasses. Prenez un couteau genre Xacto à lame courbe pour couper rubans opaques et transferts et entraînez-vous à ne pas traverser le transparent. Appuyez bien sur les rubans une fois qu'ils sont en place sinon ils pourraient glisser. Recouvrez généreusement les pastilles et autres symboles par les rubans. Lorsque vous réalisez le tracé des pistes, veillez à éviter toute tension dans ces bandelettes. Elles se rétracteraient ultérieurement et se sépareraient des pastilles. Pour les rubans plus larges, 1,5 mm et davantage, faites usage de coins et d'arcs de cercle tout faits lorsqu'il vous faut négocier des virages serrés. Une fois le masque terminé, comparez-le au schéma en repassant au crayon rouge toutes les connexions du dessin. Lorsque tout semble parfait, retouchez au feutre noir indélébile toutes les interruptions ou faiblesses de trait repérées sur le transparent.

Les symboles-transferts pour l'électronique sont disponibles dans de nombreuses firmes ; citons Alfac, Decadry, Mécanorma, Seno, mais il y a aussi Bishop Graphics et Datak.

12.6 Implantation des composants

Vos soucis ne sont pas terminés lorsque vous avez réussi une platine. Il vous faut encore prendre un certain nombre de décisions (par exemple, si vous utiliserez ou non des supports pour circuits intégrés) ainsi que certaines tâches importantes (comme éliminer le flux à souder et couper les fils à la bonne longueur). C'est précisément ce dont nous allons parler maintenant.

Supports

La tentation est grande de mettre des supports de circuits intégrés partout pour faciliter le dépannage. Cependant, si vous ne le faites pas avec prudence, ces supports peuvent vous causer plus de problèmes qu'ils n'en résolvent. En général, les supports sont les bienvenus en phase de prototype quand la substitution de circuits intégrés peut être nécessaire pour vous convaincre que la panne est bien une erreur de *conception* et ne provient pas d'un composant défectueux. Il faut aussi les utiliser pour les circuits intégrés les plus chers (par exemple un convertisseur N/A, un microprocesseur,...), pour les circuits intégrés que

vous devrez changer de temps en temps (par exemple une ROM programmée) ainsi que pour les puces qui courent le plus grand risque d'être endommagées tôt ou tard (celles qui servent de tampons d'entrée ou de sortie pour l'appareil).

Le problème, c'est qu'un support mal conçu peut se révéler défectueux après un certain temps. Une connexion non soudée doit toujours être étanche à l'air. C'est ce qu'on obtient par le glissement métal sur métal à l'insertion du contact, si toutefois le joint n'est plus dérangé. Les connexions enfichables en bout de carte par exemple ont causé pas mal de déboires au début. Avec le temps, les fabricants ont appris de bons trucs : la bifurcation des contacts (deux contacts à ressorts indépendants pour chaque languette), des contacts dorés sur la carte et sur le connecteur, une bonne disposition mécanique pour assurer un contact ferme et appuyé durant l'insertion et après. Si l'étanchéité n'est pas parfaite, vous pouvez vous attendre à ce que des pannes s'y produisent après peut-être un an. Le problème survient aussi par inadvertance ; on insère par exemple un composant dans une platine et on oublie de le souder. Ce genre de connexion a la désagréable habitude de très bien se comporter au début, puis de présenter des défauts intermittents quelques mois ou quelques années plus tard, à cause de la corrosion qui s'y produit. Une autre source de tracas : les gros circuits intégrés (vingt-quatre broches et plus) insérés dans des supports. Il leur arrive de s'en extraire tout seuls s'ils sont exposés aux chocs et aux vibrations.

Nous nous sommes aperçus que les supports du type tulipe tournés (popularisés par Augat), procurent une meilleure fiabilité ; ils sont aussi plus chers que les autres.

Soudage et élimination du flux

Selon la méthode habituelle, on insère quelques composants, on retourne la platine et on en plie les fils de part et d'autre pour les maintenir en place ; ensuite on les soude au moyen d'un fer à souder thermostatique et d'une bonne soudure. On peut très facilement insérer les circuits intégrés en se servant d'un outil approprié (hautement recommandé). Il est aussi préférable de plier à la forme voulue les fils des

résisteurs, condensateurs,... en se servant d'un gabarit, pour éviter que des copeaux de soudure ne soient arrachés des fils pendant leur insertion. Nous conseillons l'emploi d'un étai réversible réglable tel qu'en propose OK Industries. Il tient en place fermement les composants grâce à une mousse de caoutchouc, au cours du soudage. Après quoi, les fils peuvent être coupés à dimension à la pince coupante.

Maintenant arrive une étape très importante. Il faut débarrasser la platine du flux de soudure résiduel. Si vous ne le faites pas, d'ici quelques années, elle aura un air parfaitement affreux et vous ne serez plus là pour la défendre. Les règles pour l'élimination du flux sont :

1. Faites-le.
2. Faites le tout de suite. Plus vous attendez, plus le flux sera difficile à retirer.
3. Utilisez un solvant. Dans le temps, on prenait du fréon, plus maintenant ; utilisez de l'alcool ou un solvant organique spécialement destiné à cet effet. Aidez-vous d'une petite brosse (à dents par exemple) pour déloger les résidus tenaces.

À l'échelle commerciale, les fabricants de platines effectuent le nettoyage au moyen de *dégraisseurs en phase vapeur* dans lesquels une vapeur très chaude issue d'un bain de solvant en ébullition se condense sur la platine (que l'on suspend au-dessus), dissout le flux dont les gouttes retombent dans le bain. Cette méthode fonctionne bien, spécialement en raison du fait que la distillation envoie en permanence du solvant propre (et bouillant) sur la platine. Comme les solvants organiques ne sont pas précisément conseillés pour la santé, on a expérimenté des procédés de nettoyage à l'eau. Une de ces méthodes emploie un « saponificateur » à l'eau pour émulsionner la résine et l'éliminer. Une autre méthode consiste à utiliser un flux de soudure soluble dans l'eau (plutôt que le flux habituel, constitué de résines végétales insolubles). Aussi attrayantes qu'elles puissent paraître, ces méthodes « aquatiques » sont bien difficiles à mettre en œuvre correctement. Si vous n'y prêtez attention, vous pouvez laisser des résidus corrosifs qui, avec le temps, détruisent le circuit imprimé. Aux amateurs, nous recommandons le solvant organique, pour

autant qu'ils fassent attention de ne pas le respirer ni le répandre sur leurs mains.

Quand vous nettoyez des platines, rappelez-vous qu'enlever le plus gros n'est pas suffisant. Il faut absolument vous débarrasser des « activateurs » ioniques. Un nettoyage incomplet est pire que pas de nettoyage du tout, parce qu'il peut laisser en place les activateurs ou les répandre sur l'ensemble de la platine. Pensez aussi qu'il existe différents degrés d'agressivité dans les flux de soudure. Nous utilisons d'habitude la « RA » (résine activée) qui est le flux le plus actif pour le soudage des composants électroniques. Il produit d'excellents contacts, même lorsqu'il y a oxydation des surfaces en présence. Mais les résidus de flux « RA » doivent absolument être éliminés complètement après soudage. Un autre choix, le flux « RMA » (la résine moyennement activée) est moins actif et est souvent recommandé dans les soumissions nationales ou pour des applications dans lesquelles le nettoyage n'est pas possible.

12.7 Quelques conseils supplémentaires à propos des platines

Le temps n'arrange rien en ce qui concerne l'aptitude au soudage des circuits imprimés, en raison de l'oxydation. Aussi est-il préférable de les garnir rapidement après leur fabrication. Pour la même raison, pensez à conserver les platines stockées dans des sachets en plastique à l'abri des vapeurs corrosives. Les bons circuits sont réalisés en matériau de type « FR-4 » d'une épaisseur de 1,5 mm (on les appelle souvent les circuits « époxy ») recouverts d'une épaisseur de 75 microns de cuivre. Souvenez-vous qu'en réalité un montage réalisé sur platine imprimée repose sur un ensemble de matériaux collés les uns aux autres. La platine peut absorber de l'humidité et présenter des pertes électriques. Une autre pathologie des matériaux qui composent les platines est la variation de la constante diélectrique en fonction de la fréquence. Le changement de capacité parasite qui en découle peut rendre impossible la construction d'un amplificateur à réponse plate, par exemple. Les fabricants d'oscilloscopes sont particulièrement concernés par cet effet bizarre.

Les pistes imprimées dans lesquelles circulent de forts courants doivent être plus larges pour éviter un échauffement excessif et les chutes de tension. Voici un tableau qui indique les largeurs approximatives de conducteur qui occasionnent des élévations de température de 10°C et de 30°C, lorsque circulent les courants indiqués. Les valeurs sont données pour une épaisseur de cuivre de soixante-dix microns. Pour d'autres épaisseurs, il suffit d'adapter les valeurs proportionnellement.

Élévation de température	0,5 A	1,0 A	2,0 A
10°C	0,1 mm	0,2 mm	0,51 mm
30°C	0,05 mm	0,1 mm	0,25 mm
	5,0 A	10,0 A	20,0 A
10°C	1,8 mm	4,3 mm	11 mm
30°C	0,75 mm	2 mm	5 mm

L'écart entre les pistes des platines doit tenir compte des différences de potentiel qui y règnent. Une règle élémentaire consiste à prendre cinq microns par volt. Il est aussi préférable d'éviter les surfaces et les coins aigus et de donner la préférence aux contours arrondis.

Outils

Pour vous donner un point de départ, nous avons dressé la liste des outils qui font partie du décor de votre table de travail :

Pince « téléphone » (ou à longs becs)	genre CK 3772
Pince coupante en bout oblique	genre CK 3786
Fer à souder à thermostat	genre Weller WTCP ou ERS A MS-600
Soudure	Multicore Ersin, diamètre 0,7 mm, alliage à 63 % d'étain, flux RA
Outil d'insertion des circuits intégrés	O.K. MOS ou Solder Removal 880
Gabarit de pliage des composants	O.K. LB100
Solvant de sécurité en aérosol	TriJett F113, Jett soudure net ou Menda 613
Pompe à dessouder (à ressort)	Edsyn Soldapullit DS071

Si l'on veut de bons résultats quand on dessoude des composants, il faut disposer d'un poste de dessoudage

à vide contrôlé. Ces engins fonctionnent très bien, même sur les trous métallisés et présentent moins de risques pour le revêtement délicat que de simples pompes à ressort. Il faut savoir que tous les postes à dessouder ont tendance à s'obstruer ; il s'y forme des bouchons de soudure. Pratiquement toutes les firmes qui fabriquent des fers à souder offrent également ce genre de matériel. Vous trouverez aussi dans les catalogues de vente par correspondance des firmes spécialisées un tas de gadgets utiles pour la fabrication des circuits imprimés.

12.8 Techniques spécialisées

Les schémas que l'on dessine soi-même, que l'on convertit d'abord en tracés de circuit imprimé, reportés ensuite sur transparent, voilà les étapes traditionnelles de construction des circuits imprimés. La technique a été utilisée de manière universelle jusqu'au milieu des années 70. Et c'est toujours de cette manière qu'on réalise les platines simples, du moins quand on n'envisage pas de battre des records de densité des composants. Un petit assortiment de symboles-transferts, quelques rouleaux de ruban opaque, une grille de référence et quelques transparents et vous voilà partis. Nul besoin d'acheter bien cher un logiciel de CAO (et d'apprendre à s'en servir), de payer les tracés photographiques au laser,...

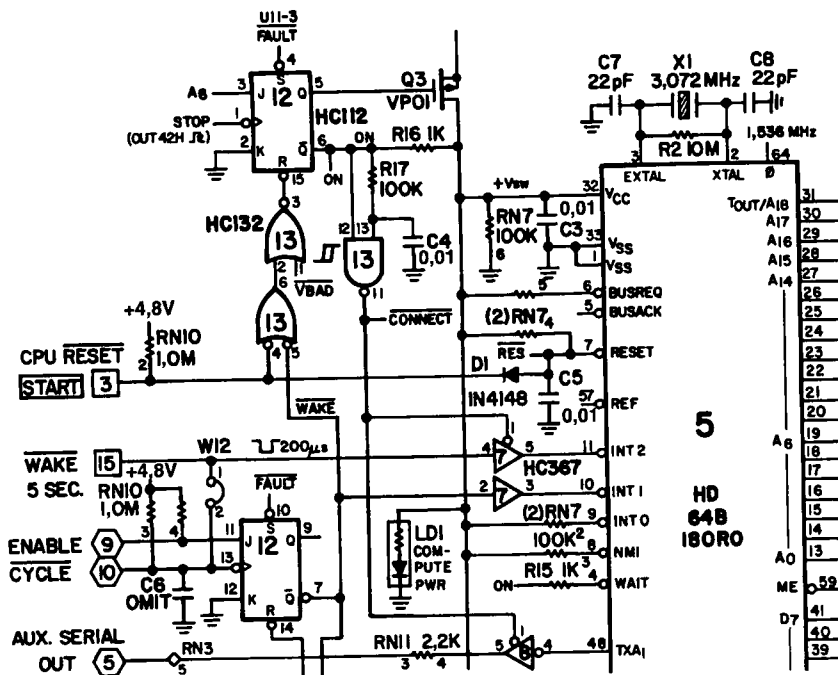
En revanche, si vous êtes confrontés à des platines à haute densité d'implantation, couvertes de part en part de cinquante ou cent circuits intégrés, vous aurez souvent besoin de quatre ou six couches et d'une densité de 10-10. Alors, dites-vous bien que votre lune de miel est terminée. Même au prix d'efforts hors du commun et de transparents à l'échelle quadruple, vous arriverez difficilement à la précision requise pour l'alignement des différentes couches. Qui plus est, il vous faudra un mois de vacances pour vous remettre du violent effort de concentration nécessaire pour mener à bien ce genre de travail. Le prototype que vous livrera le fabricant de circuits imprimés aura peu de chances d'être exempt de toute erreur et c'est un drame quand il faut apporter une modification sérieuse à des transparents faits à la main, retirer du câblage sur de grandes surfaces et le repositionner (ce qui d'habitude introduit de nouvelles erreurs), non, trêve de plaisanterie...

CAO/FAO

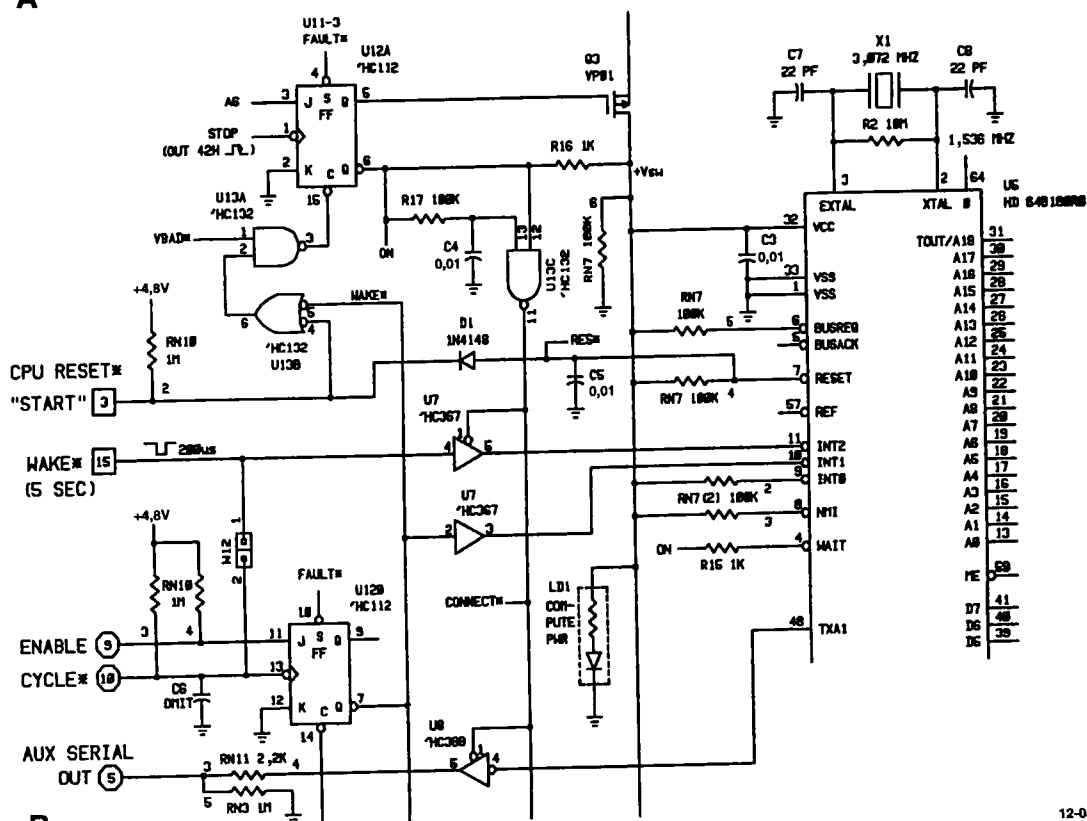
La solution réside dans la CAO/FAO (conception assistée par ordinateur/fabrication assistée par ordinateur). Ces suites logicielles sont très puissantes et, grâce à l'avènement de postes de travail qui comportent plusieurs mégaoctets de mémoire, des possibilités graphiques éblouissantes et des vitesses de traitement en dizaines de MIPS (millions d'instructions par seconde), il n'est plus nécessaire de disposer d'un matériel spécial pour les utiliser. On trouve des systèmes de CAO pour platines très répandus chez Valid Logic, Mentor Graphics et Daisy Systems. Ils ne sont pas gratuits, mais au moins leur prix n'augmente plus. Parcourons ensemble les systèmes de CAO/FAO pour circuits imprimés.

◇ *Saisie du schéma.* On commence par « transposer » le schéma sur une station graphique. On peut dessiner et éditer le dessin en utilisant les symboles électroniques habituels, disponibles dans une « bibliothèque ». Exactement comme sur un traitement de texte, vous pouvez effacer d'anciens travaux, extraire certaines parties que vous voulez réutiliser (par exemple, une mémoire DRAM, son circuit de commande ou un filtre actif,...) grâce à la souris (ou le manche à balai, la boule ou la tablette graphique), vous pouvez déplacer les objets et le câblage suit (cela ne réussit pas toujours). Vous pouvez baptiser les signaux, donner les numéros de type des circuits intégrés,... Les bons systèmes de CAO vous viennent en aide : ils vont les rechercher en mémoire et vous fournissent les numéros des broches. Les meilleurs logiciels de CAO sont des systèmes *hiérarchisés*. Vous pouvez par exemple commencer par un synoptique dans lequel les principaux ensembles sont représentés par des rectangles, que vous pouvez prendre à part pour y indiquer les sous-ensembles sous forme d'autres rectangles et finalement arriver au niveau des portes, la description la plus élémentaire du circuit. À tout moment de la conception, vous pouvez en obtenir des tirages (voyez l'annexe E du volume 1 de ce Traité pour plus de détails sur la réalisation des schémas de principe).

◇ *Contrôle et simulation.* Lorsque le schéma a été entièrement transposé, le logiciel vous fournit un



A



B

Figure 12.8 - Extrait d'un schéma complexe à partir duquel la platine de la figure 12.11 a été réalisée.

- A. Dessin manuel à l'encre.
- B. Dessin électronique, saisi sur logiciel Case Technologies.

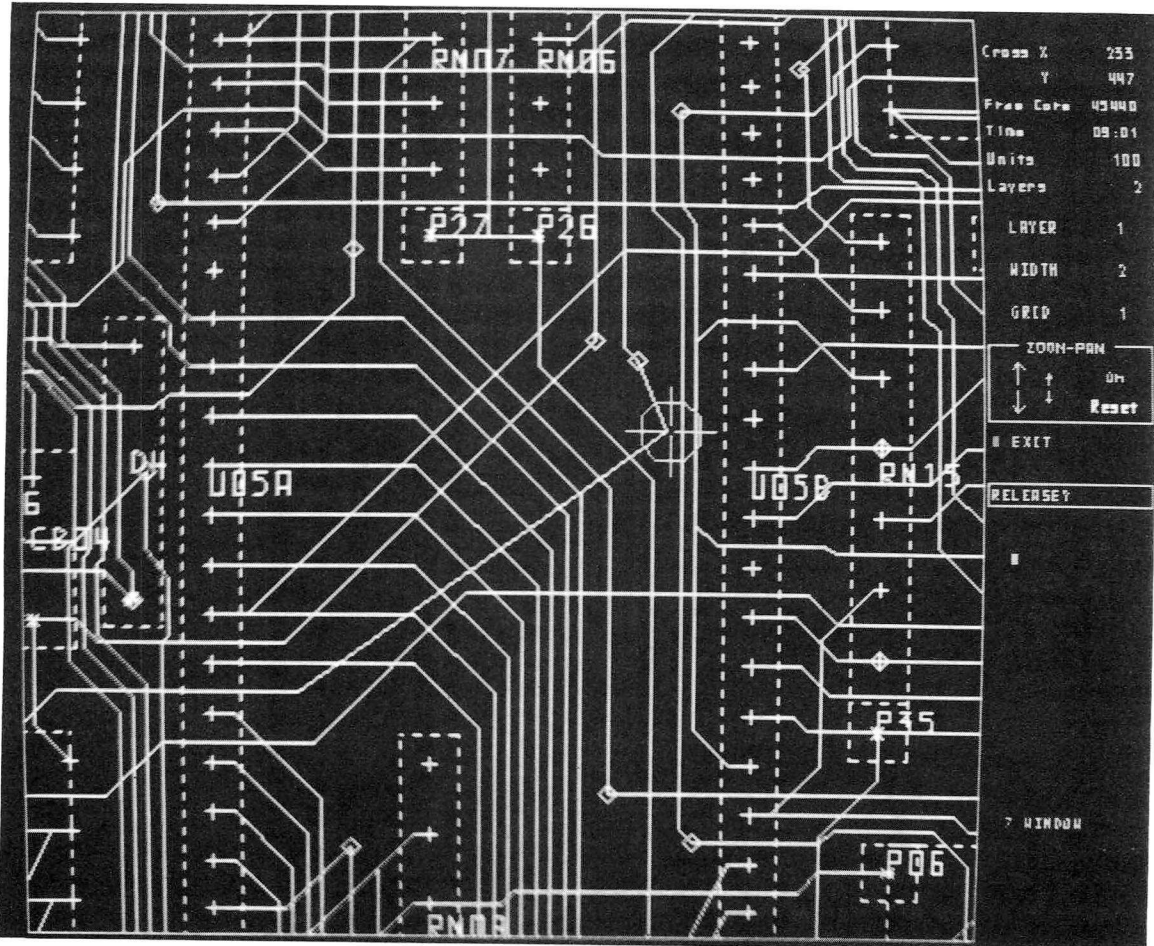


Figure 12.9 - Photographie de l'écran d'un système informatisé de conception de platines. On y voit le « nettoyage » manuel du routage. Le curseur, guidé par le stylo d'une tablette graphique, indique le tracé en cours de modification. L'écran est en couleurs, les teintes et intensités distinguent les couches, les dimensions de composants, les légendes, etc.

ensemble de dessins (figure 12.8) et une *liste de nœuds* qui n'est rien d'autre qu'une liste de tous les signaux et qui renseigne tous les « nœuds » (les broches des composants) auxquels ils sont branchés.

À ce stade de la conception, il convient évidemment de consacrer un certain temps à revoir les schémas et à vous assurer qu'ils correspondent bien à ce que vous avez demandé. Ici encore, les bons systèmes de CAO vous aident par la détection des erreurs flagrantes, par exemple une sortie reliée à la masse ou à une autre sortie. Vous pouvez demander au système de simuler

le fonctionnement des circuits numériques, mais pour cela vous devez lui donner des « vecteurs » de test qui décrivent les différents états de l'appareil et il faut lui fournir une description de la fonction de chaque puce du circuit, si elle n'est pas référencée dans la bibliothèque. Comme la description d'un circuit complexe, un microprocesseur par exemple, demande une foule d'informations, certains systèmes de CAO disposent d'un support dans lequel vous pouvez insérer le circuit intégré dont le fonctionnement sera modélisé automatiquement.

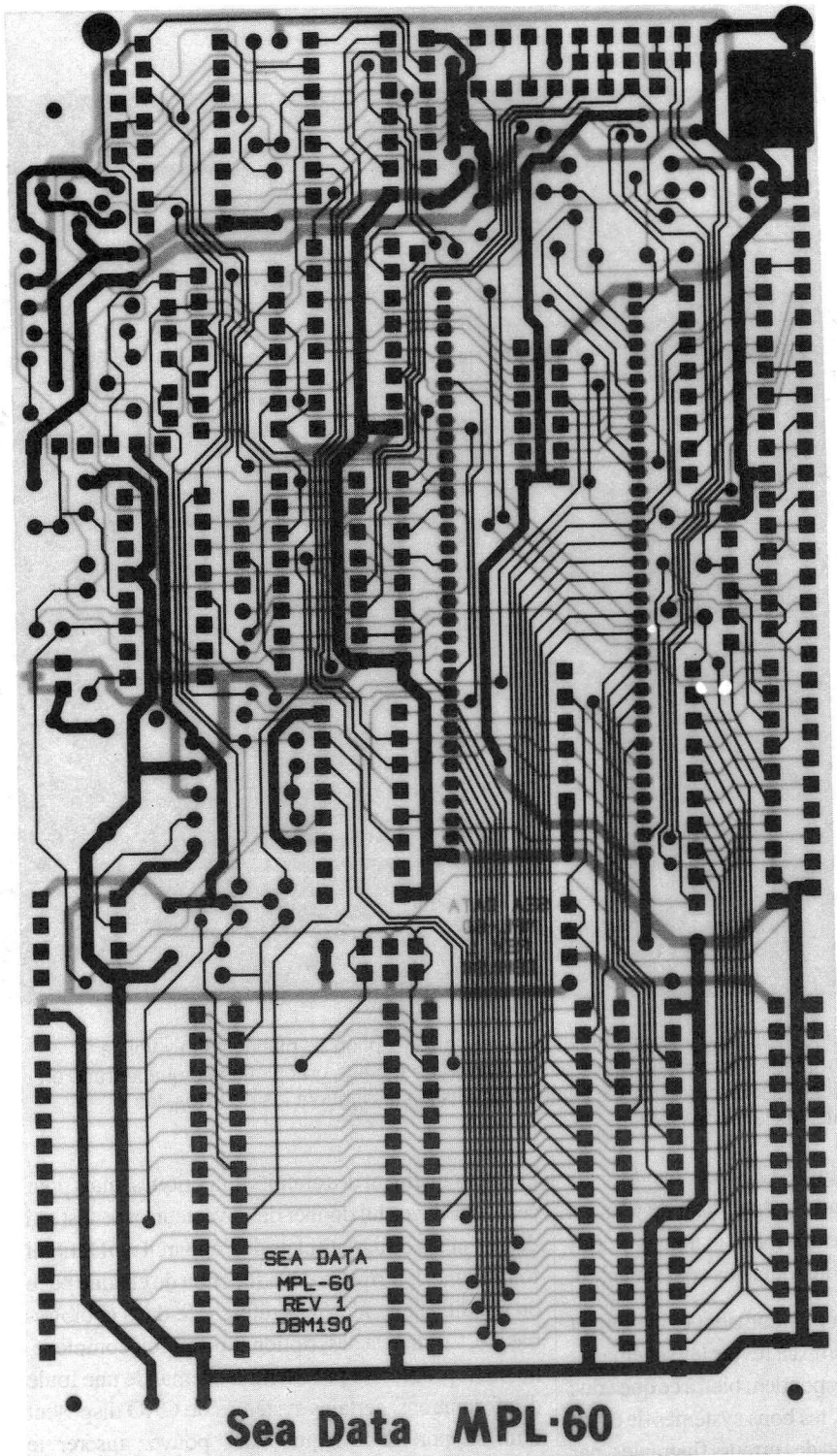


Figure 12.10 - Relevé photographique du circuit de la platine à double face représentée à la figure 12.11. Les deux faces sont superposées sur cette photographie, le côté soudures en avant.

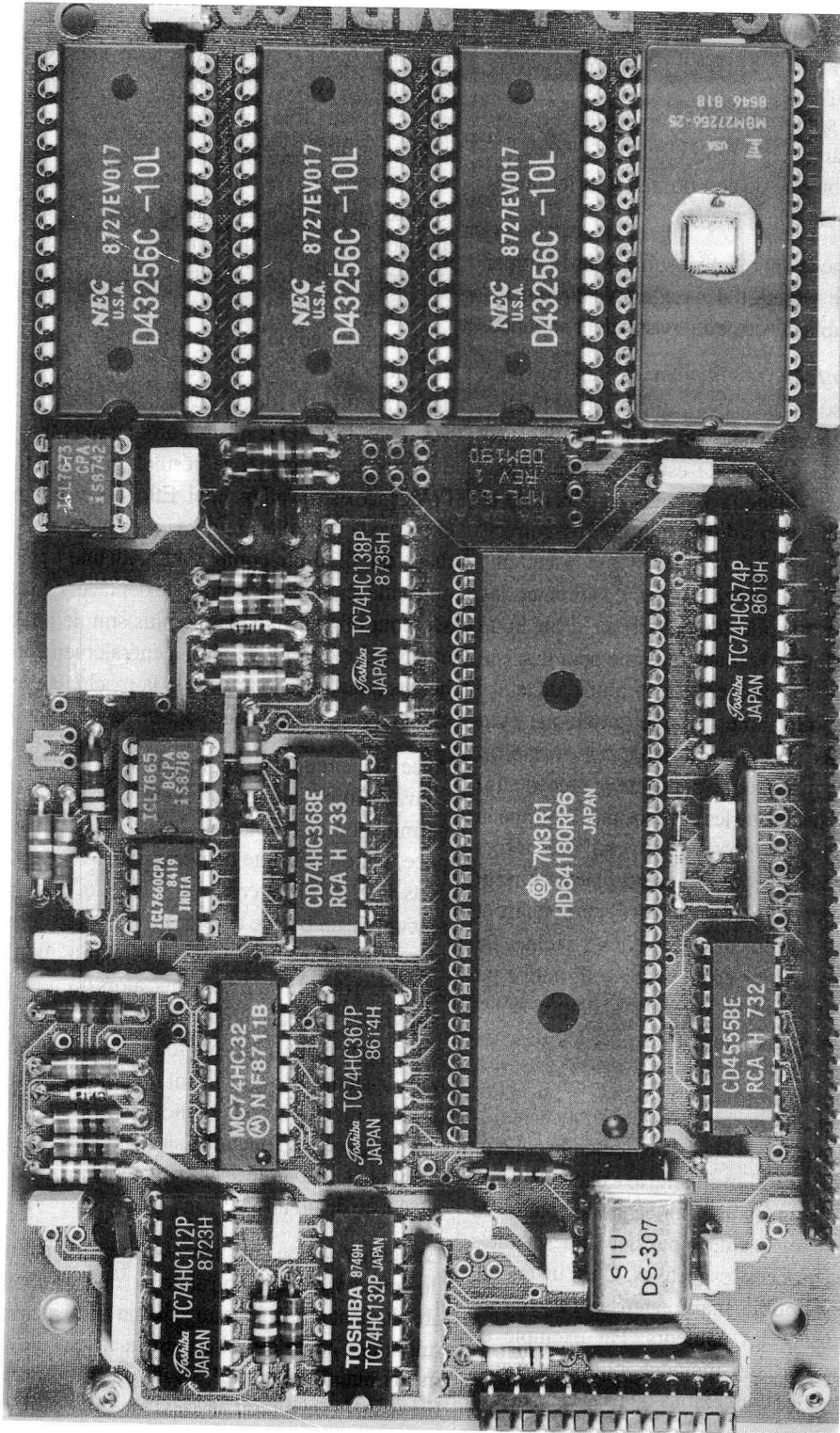


Figure 12.11 - Une platine de microprocesseur terminée, réalisée en circuit double face suivant la norme 12-12. Atteindre une plus haute densité de composants réclamerait une norme plus serrée ou, de préférence, une platine multicouche.

À ce stade-ci également, vous pouvez demander au système de CAO de vous restituer la volumineuse documentation qui reprend :

- a) pour chaque signal répertorié, toutes les broches (les nœuds) auxquels il rend visite ;
- b) pour chaque broche de composant, tous les autres nœuds auxquels elle est reliée.

Les bons systèmes vont même jusqu'à vous informer d'une éventuelle violation des règles des circuits intégrés, par exemple si vous outrepassiez leur sortance.

◇ **Positionnement et acheminement.** L'étape suivante considère la mise en place des composants et l'acheminement des circuits. Une des merveilles des systèmes intégrés de CAO/FAO est qu'ils constituent automatiquement la liste des nœuds au départ de la représentation du schéma de principe. S'il est correct, la platine terminée le sera aussi. Même si certains systèmes de CAO se targuent de positionner les composants presque idéalement, il est d'habitude préférable de le faire à la main. Comme pour la saisie du schéma, on s'aide pour cela de la souris, du levier de commande ou d'une tablette graphique. On commence par fixer les dimensions de la platine (elles sont souvent les mêmes que celles de la précédente) sur laquelle on positionne les composants. Comme la bibliothèque des composants dispose des informations de dimension et de brochage, il ne vous reste qu'à vous occuper des circuits intégrés particuliers et de la forme des composants. Les bons systèmes de CAO vous indiquent les erreurs que vous auriez pu commettre. Vous pouvez voir par exemple si les composants sont positionnés trop près les uns des autres.

Une fois les composants mis en place, il faut acheminer les connexions. À ce stade, on demande généralement d'afficher ce qu'on appelle le « chevelu », une représentation de la platine sur laquelle toutes les connexions sont représentées par des lignes droites qui joignent les broches respectives. C'est un enchevêtrement indescriptible, mais on réussit à s'y retrouver en introduisant les couleurs. Par exemple en coloriant d'une certaine manière toutes les lignes d'alimentation et les connexions de masse.

Les logiciels de CAO d'antan vous mettaient sérieusement à l'ouvrage au cours de cette phase-ci ; il vous fallait router vous-même chaque connexion : l'ordinateur ne vous fournissait qu'une aide minime. Les systèmes actuels assurent le *routage automatique* ; le programme trouve lui-même le chemin des connexions, il veille à ne violer aucune des règles de construction, non seulement les largeurs de traits et les espacements, mais d'autres paramètres tels que le nombre maximum de passages d'une face à l'autre, en particulier ce qu'on appelle les « *via* », les trous métallisés qui ne servent qu'à faire passer le signal, mais aucun fil de composant. Les meilleures machines de CAO réalisent automatiquement 100 % du routage, même si le résultat n'a pas toujours l'élégance du travail manuel. Elles n'hésitent pas, par exemple, à vous placer un « *via* » à proximité immédiate du fil d'un composant. Aucune règle n'est enfreinte ici, mais il suffirait de déplacer cette traversée pour obtenir une platine plus simple à fabriquer et à souder. On passe ainsi généralement plusieurs heures à nettoyer le travail de la machine, à pousser et tirer quelque peu le tracé par-ci, par-là (figure 12.9).

Avec les circuits numériques complexes, on peut souvent simplifier étonnamment le tracé, rien que par permutation des portes ou des sections d'une même puce, voire l'échange de portes entre boîtiers de circuits intégrés différents. Par exemple, vous pouvez rencontrer un bus de données d'un octet, connecté à un registre D à huit bits ; la distribution initiale vous entraîne à des chevauchements, alors qu'une redistribution des bits à l'intérieur du registre aura pour conséquence de supprimer tous les croisements. Les bons systèmes de CAO font cela automatiquement (les spécifications de la bibliothèque identifient pour chaque puce les fonctions similaires) et ils peuvent également adapter le schéma après une modification de la liste de nœuds.

La dernière étape consiste à vérifier qu'aucune règle de routage n'a été enfreinte et que le résultat est absolument équivalent au schéma de principe. C'est important parce qu'il se peut que, lors de changements manuels du tracé, vous ayez modifié le fonctionnement du circuit. À ce stade du travail, tous les systèmes de CAO proposent une impression sur

papier du routage avec tous les composants, le câblage, les numéros de type,... dans un déluge de couleurs.

◊ **Relevés photographiques et bande de perçage.** Si tout s'est bien déroulé, la dernière étape du processus est la production d'une description de la platine, lisible par la machine et acceptée par le fabricant de circuits imprimés. Pour ce faire, vous avez besoin de deux choses : une bande qui indique à la table traçante photographique comment dessiner le circuit avec précision (il faut un dessin pour chaque couche, un autre pour le « masque de soudure », un autre encore pour la sérigraphie qui reprend les légendes imprimées et puis il vous faut aussi une « bande de perçage » qui reprend la dimension de chaque trou et sa position précise). La bande qui reprend toutes les coordonnées du dessin est généralement écrite en format « Gerber », c'est un nom qui vient d'une marque déposée de tables traçantes photographiques sur lesquelles le film était exposé par déplacement d'un grand cadre sous un projecteur fixe, selon les commandes indiquées sur la bande (les nouvelles versions de tables traçantes optiques utilisent un balayage laser qui produit des dessins de grandes dimensions en quelques minutes à la place des nombreuses heures que demandaient les machines Gerber du temps jadis). Mais certaines firmes de platines vous réclament les tracés photographiques terminés (figure 12.10) alors que d'autres demandent la bande Gerber elle-même. C'est difficile à croire, mais un grand nombre de firmes de circuits imprimés ne connaissent pas la bande de perçage et préfèrent numériser à la main le relevé photographique pour déterminer la position des trous à forer (si vous les interrogez, ils vous disent que les bandes de perçage fournies par les clients comportent parfois des commandes erronées qui détruisent leurs forêts). Les bandes de perçage, croyez-le ou non, ne sont pas des bandes magnétiques, mais des bandes perforées en papier.

Fabrication des platines. Dans ce monde-ci, vous ne fabriquez pas vous-même vos circuits imprimés. Vous allez dans une firme spécialisée. Il y en a partout et elles adorent fabriquer des circuits imprimés (figure 12.11), en échange de votre argent évidemment. Certaines sont spécialisées dans les petites

séries, les prototypes urgents, alors que d'autres n'acceptent que la production en quantité. Votre premier souci sera de trouver les entreprises qui font du bon travail et c'est plus difficile qu'il n'y paraît. Ce n'est pas par téléphone que vous y arriverez, car il y a moyen de savoir *comment* on fait de bons circuits et pourtant d'en fabriquer de mauvais. Voici quelques astuces issues de notre expérience :

- a) Regardez les petits logos sur les bonnes platines que vous rencontrez (par exemple les circuits imprimés dans les appareils ou les ordinateurs vendus par les grandes compagnies qui, comme vous, font réaliser leurs platines à l'extérieur). Des firmes telles que IBM et APPLE sont extrêmement exigeantes avec leurs fournisseurs de circuits imprimés.
- b) Interrogez toutes vos connaissances et demandez leur où ils font fabriquer leurs circuits imprimés.
- c) Faites le déplacement et allez rendre visite aux maisons qui produisent des circuits et observez bien la propreté, le degré de motivation, de savoir-faire, de serviabilité et de fierté du personnel. Vous pouvez aussi demander à voir certaines platines.
- d) Et si, par chance, vous connaissez quelqu'un qui travaille au contrôle de qualité des circuits imprimés, tâchez de vous en faire un ami et de savoir qui fabrique de bonnes cartes. Ces gens-là le savent, mais ils ne sont pas censés le révéler à tout le monde !

Il vous faut à présent demander un devis et un délai de livraison. Préparez les réponses à la rafale de questions que l'on vous pose habituellement dans ces maisons :

- 1) Les dimensions de la platine
- 2) Le nombre de couches (de faces)
- 3) Les règles de tracé (la largeur minimum des conducteurs et leur espacement)
- 4) La présence de connecteur en nez de carte, plaqué or
- 5) Les platines présentent-elles des découpes ou des formes particulières ?
- 6) Faut-il un masque de soudure sec ou humide, faut-il recouvrir les « via » ?
- 7) L'épaisseur de la platine et du cuivre
- 8) Le nombre de trous
- 9) Le nombre de diamètres différents de trous

12. TECHNIQUES DE CONSTRUCTION ÉLECTRONIQUE

- 10) Faut-il une sérigraphie et, si oui, sur combien de faces ?
- 11) Fait-on appel à des options particulières, par exemple un masque à sec sur le cuivre nu ?

Après s'être entendu sur les conditions, il vous reste à fournir un certain nombre de choses :

- 1) Les transparents en grandeur réelle de toutes les couches en positif (c'est-à-dire que les parties opaques représentent le cuivre).
- 2) Les tracés des masques de soudure.
- 3) Les dessins de sérigraphie.
- 4) Le plan de perçage (la disposition des trous et le code des diamètres).
- 5) Le plan d'ensemble (la forme précise alignée sur des trous particuliers).
- 6) La bande de perçage (la bande perforée n'est pas toujours requise).
- 7) Les spécifications supplémentaires et les notes.

Ce dernier point est important. Il vous appartient de spécifier strictement la largeur minimum des pistes (une platine dont le cuivre a été attaqué un peu trop longtemps présente des pistes plus fines), l'espacement minimum des conducteurs (des platines trop peu découpées), la largeur minimum de collerette autour des trous (lors d'un mauvais alignement des trous ou des masques), les tolérances sur le diamètre final des trous, l'épaisseur de cuivre (et de soudure), le nombre maximum de réparations autorisées par platine, ... Dans l'industrie, on se sert généralement de valeurs standardisées (par exemple la norme IPC-600). Mais il est de loin préférable de les indiquer par écrit, en cas de réclamation ultérieure à propos de certaines platines. De plus, il se peut que vous ayez des exigences inhabituelles. Par exemple si vous utilisez des pastilles anormalement petites pour les *via*, les spécifications que vous avez données pour la largeur minimum de collerette risquent alors d'être plus sévères que d'habitude.

Essais. Pour tout nouveau tracé de circuit imprimé, faites-en d'abord réaliser quelques prototypes, garnissez-les de supports et mettez-vous à la recherche de tous les défauts qui pourraient subsister dans le circuit. Vous pouvez vous attendre à différents types de problèmes :

- a) Le circuit peut comporter une erreur de dessin.
- b) Le circuit est en ordre mais vous avez fait une erreur lors de la saisie du schéma (il aurait mieux valu la découvrir plus tôt).
- c) Une erreur s'est introduite dans le routage (elle aurait aussi dû être détectée plus tôt).
- d) La platine présente des imperfections, généralement court-circuits ou circuits ouverts à cause de mauvais alignements ou d'autres problèmes survenus lors de la fabrication (voyez plus loin).
- e) Il y a des composants défectueux ou de mauvaises soudures.

Comme on se doute bien qu'en cours de vérification, on trouvera d'autres modifications à apporter, la procédure habituelle est de couper au canif les pistes superflues et de souder des fils pour rétablir les connexions manquantes. Il se peut que ce ne soit pas possible sur les platines multicouches. Dans ce cas, la seule solution consiste à faire les modifications en terminaison, c'est-à-dire sur les broches des circuits intégrés ou des composants. Une bonne façon de procéder est de superposer deux supports de circuits intégrés après avoir retiré une des broches du support supérieur.

En cours de contrôle du circuit, indiquez sur les schémas les réparations effectuées pour pouvoir ultérieurement les reprendre dans la saisie du schéma (ou en faire un croquis à la main). Le second passage en CAO est généralement facile et rapide mais restez très prudents parce que l'étape suivante sera vraisemblablement la production en série et, s'il reste des erreurs de tracé, il faudra réparer chaque pièce une à une. Si la chose se révèle nécessaire, on utilise les mêmes techniques de découpages et de cavaliers, vues précédemment, en veillant bien à fixer le câblage (un pistolet à cire chaude donne souvent satisfaction).

Il y a des tas de choses qui peuvent rater dans la fabrication de platines. Sur les platines à haute densité (figure 12.12), même un défaut mineur peut occasionner un court-circuit ou une coupure. Quant aux trous métallisés, ils peuvent aussi présenter toute une gamme de pathologies bien à eux, qui aboutissent à des coupures dans le circuit. Il existe un axiome en électronique qui dit que le prix de réparation des erreurs se multiplie à chaque stade de production. Un

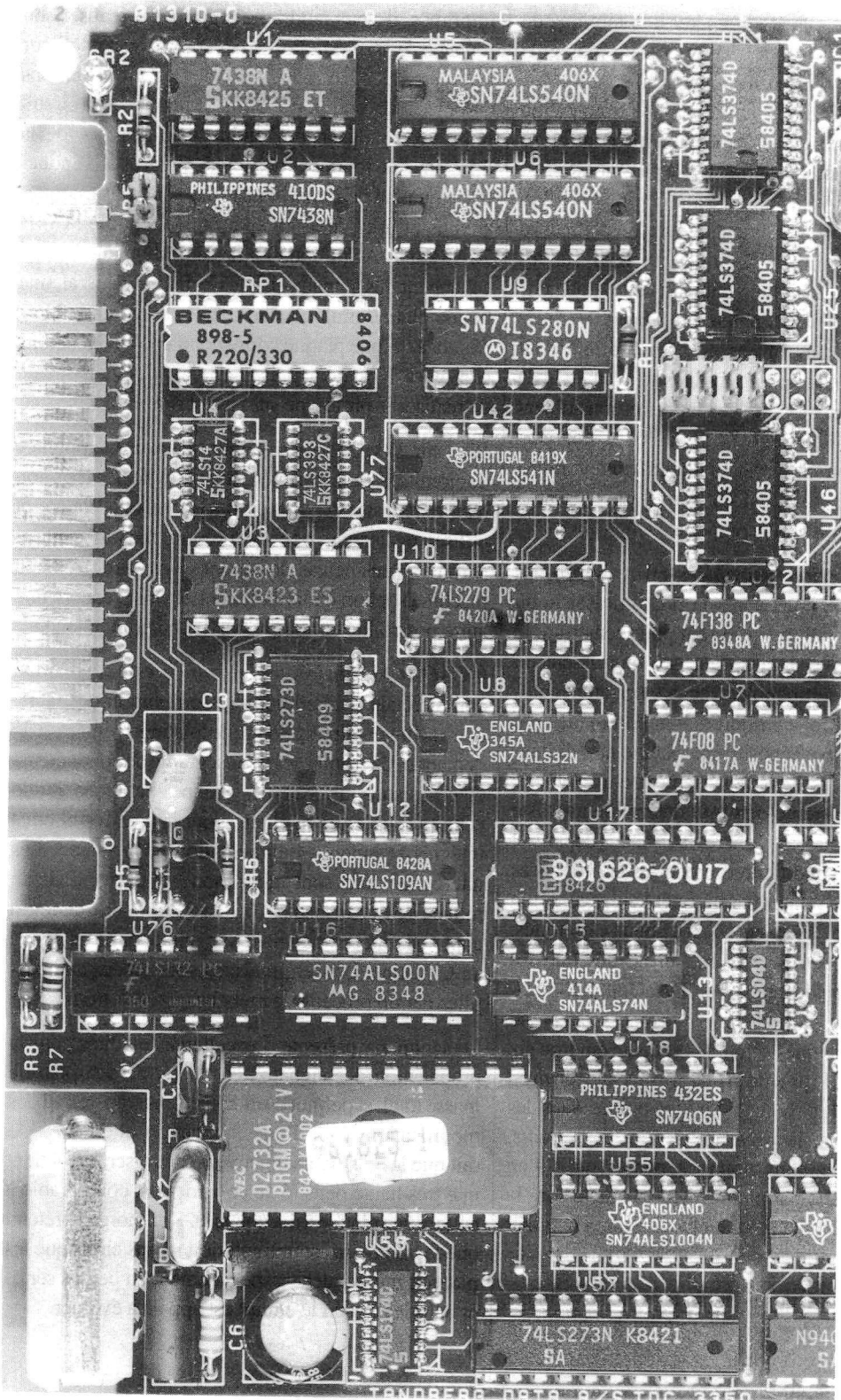


Figure 12.12 - Les composants montés en surface (CMS) et leur écartement de 0,05 pouce (1,3 mm) entre broches entraînent une haute densité de composants, comme le montre cette photographie partielle d'une platine à quatre couches, basée sur la norme d'espacement 10-10. On y voit des CMS en compagnie de composants normaux, dont les broches traversent la carte. Le connecteur imprimé, au pas d'un dixième de pouce, indique l'échelle.

mauvais contact est facile à repérer à la fabrique de circuits imprimés ; il faut y consacrer un plus gros investissement en temps au moment du contrôle des circuits et, une fois livrés, les dépenses de réparation sont considérables. C'est pourquoi un contrôle à 100 % des platines produites n'est pas inutile. Les fabricants se servent pour cette opération d'un curieux assemblage qui vient piquer la platine au moyen d'un ensemble d'aiguilles alignées sur les pastilles (ils fabriquent bien entendu cette « planche à clous » grâce à votre bande de perçage). Chose curieuse, aucune des firmes ne compare le circuit imprimé à votre *liste de nœuds*. Elles se contentent de contrôler un certain nombre de platines et considèrent que si elles sont identiques, c'est qu'elles sont correctes. Même si un observateur attentif peut voir une erreur de logique, il se conforte dans l'assurance que le système fonctionnera néanmoins.

◇ *CAO et connexions enroulées (Wire-Wrap)*. La liste de nœuds obtenue après la phase de saisie du schéma contient tout ce qu'il faut pour construire le circuit. Plusieurs systèmes de CAO fournissent un format de sortie compatible avec la fabrication automatisée à connexions enroulées. On commence par disposer les composants sur une platine aux dimensions standardisées dans le système à enroulement. Après quoi, le système de CAO détermine une liste de nœuds de forme particulière, la liste des départs et des arrivées. Chaque ligne reprend les coordonnées des deux broches reliées par un fil et le niveau, sur la broche, auquel le fil sera enroulé aux deux extrémités. Vous envoyez cette liste à une firme qui fait des connexions enroulées, telle que DataCon, qui fabriquera une platine enroulée à la machine. Cela prend normalement quelques semaines et coûte environ six cents par fil, plus le prix de la platine spéciale (environ deux dollars par circuit intégré). Comme dans les circuits imprimés, il arrive qu'il y ait des erreurs. Notre expérience nous donne à penser qu'il s'en trouve une ou deux par platine, généralement sous la forme d'un fil cassé qui, vu de l'extérieur, a pourtant l'air en parfait état.

On peut sérieusement se demander s'il est vraiment intéressant de réaliser des prototypes à connexions enroulées. Si votre objectif est de faire des circuits

imprimés, il vous faudra de toute façon réaliser son routage. Aussi, pourquoi ne pas commencer par là sur le prototype ? En outre, une platine à connexions enroulées se comporte différemment d'un circuit imprimé, en raison de l'inductance des fils, de la différence de longueur des connexions et de l'inductance du plan de masse. Les effets sont plus marqués si vous utilisez de la logique rapide comme la 74F, 74AS ou 74AC(T) ou des réseaux de mémoire qui échangent des signaux sur bus large. En général, une bonne platine multicouche donne de bien meilleurs résultats qu'une platine correspondante à connexions enroulées. Il est donc plus gratifiant pour vous-même de réaliser le prototype sur circuit imprimé.

Bien sûr, si vous ne devez fabriquer qu'une poignée de circuits, il peut être intéressant d'éviter les frais non récurrents associés à la production d'une platine et utiliser également pour le produit fini du câblage enroulé. Dans ce cas, les connexions enroulées à la machine sont un choix rationnel. Il existe encore une autre possibilité et nous allons l'étudier maintenant.

◇ *CAO et Multiwire*. « Multiwire » est une marque commerciale de Kollmorgen Corporation qui fabrique un ingénieux système de platines routées à la demande. La plaque de base est garnie de conducteurs disposés sous la forme des groupes habituels, ou de ceux proposés par le client, pour souder les circuits intégrés et amener l'alimentation et la masse. Les interconnexions sont faites, non par pistes, mais au moyen de fins fils isolés (0,15 à 0,2 mm de diamètre) appliqués mécaniquement sur une couche adhésive de la platine. Les terminaisons sont reliées aux pastilles par un procédé de métallisation des trous.

Le *Multiwire* présente d'excellentes qualités pour la propagation des signaux, en raison de son plan de masse total, et permet d'effectuer sans trop de mal des modifications lors d'une fabrication ultérieure. Du fait que les fils (isolés) peuvent se croiser, on obtient une très haute densité de composants, comparable à celle d'une platine à dix couches. Kollmorgen prétend que le *multiwire* est une solution moins chère que les platines multicouches, spécialement en petites séries et dans les cas où le circuit est appelé à évoluer.

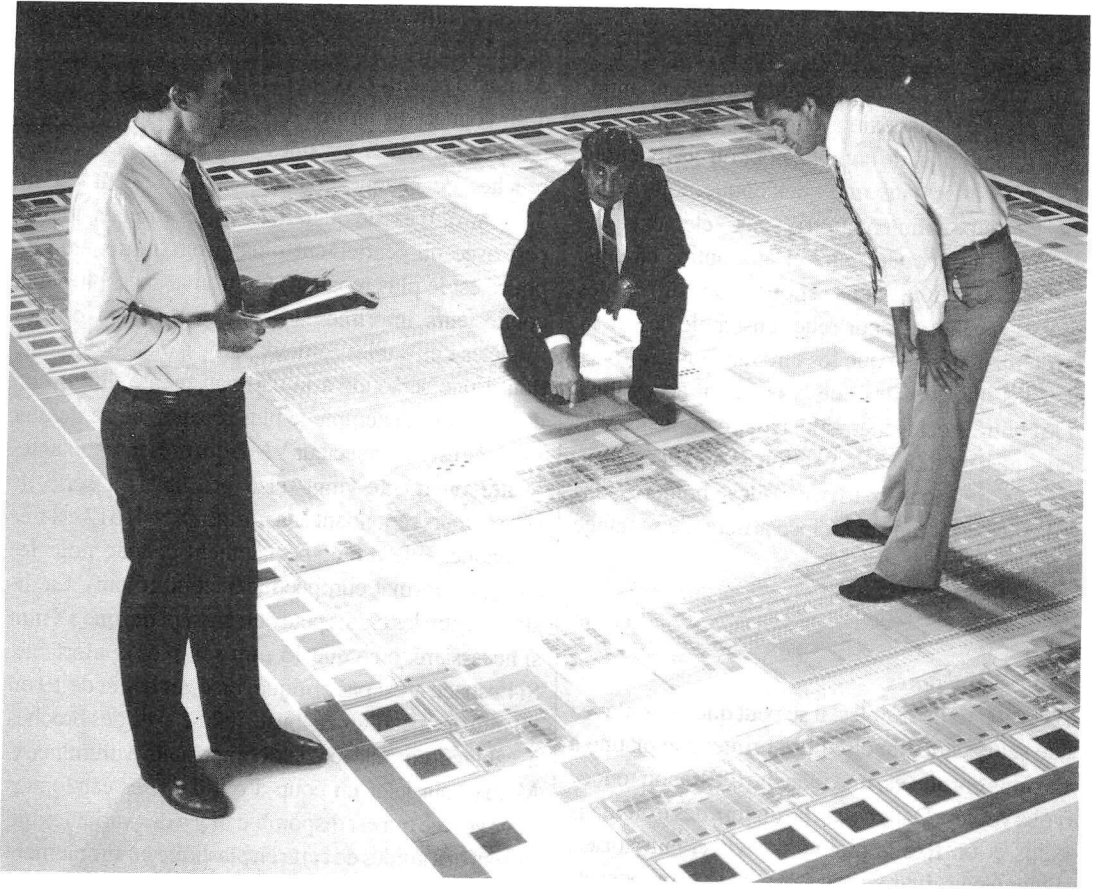


Figure 12.13 - Quand il s'agit de déterminer la structure des circuits intégrés, la CAO/FAO n'est pas un luxe, on voit mal comment on s'en passerait. (Source : Performance Semiconductor Corporation, Sunnyvale, Californie).

◇ **CAO et ASIC.** Terminons notre tour d'horizon en remarquant que ce n'est pas un rêve d'élaborer soi-même des circuits intégrés, entièrement ou partiellement, grâce aux portes en réseaux (figure 12.13). Il s'agit de la catégorie générale des *ASIC* « *application specific integrated circuits* », les circuits intégrés personnalisés. Une fois encore, la CAO vient à la rescousse, avec ses logiciels de saisie et de simulation, capables de vous rassurer sur les chances que votre puce a de fonctionner. Les circuits intégrés personnalisés sont tout indiqués dans le contexte de production en grande série et nous pensons sincèrement que la situation ne fera que s'améliorer avec le temps. Qui sait, dans la prochaine édition de ce livre, nous pour-

rons peut-être vous confirmer qu'après de votre fonderie locale de silicium, vous pourrez obtenir rapidement des circuits pour lesquels vous devez maintenant sacrifier une platine entière, remplie de puces. Nous ne voyons en tout cas aucune raison fondamentale qui empêcherait les *ASIC* de devenir la moins chère et la meilleure des solutions dans l'avenir.

CONSTRUCTION DES APPAREILS

12.9 Logement d'une platine dans un appareil

Les montages, qu'ils soient réalisés sur circuit imprimé, sur plaque à connexions enroulées ou sur platine d'essai, il faut en fin de compte, pour qu'ils fonctionnent, les installer dans une quelconque boîte et les connecter aux alimentations, aux éléments de commande, aux connecteurs et aux autres circuits. Dans cette section, nous allons voir différentes méthodes répandues pour relier ensemble des montages de manière à ce que les circuits puissent fonctionner les uns avec les autres et soient accessibles pour le contrôle et la réparation. Nous commencerons par quelques méthodes de fixation des platines elles-mêmes, puis nous parlerons des boîtiers, des commandes en façade et en face arrière, du montage des alimentations,...

Montage des platines

Dans les appareils simples, il se peut que vous n'ayez qu'une seule carte, un circuit imprimé, une platine à connexions enroulées, une planche d'essai ou tout ce que vous voulez. Dans ce cas là, on fore des trous dans les coins et on fixe la platine par vis et entretoises, parallèlement à une surface plane, les composants au-dessus. Les connexions peuvent être réalisées soit par un connecteur imprimé en nez de carte (si la carte possède les languettes nécessaires), par un câble plat terminé sur un connecteur correspondant ou par des cosses à souder pour chacun des fils. Les connecteurs en nez de carte ou ceux pour câble plat, la platine les maintient convenablement si bien qu'aucun support supplémentaire n'est requis. Quelle que soit la méthode de connexion, il est toujours intéressant d'arranger le câblage de telle sorte que la platine puisse s'extraire par le haut quand on veut accéder au câblage inférieur et y apporter les modifications ou les réparations nécessaires.

Dans les systèmes qui comportent plusieurs platines, le mieux est de les insérer dans une sorte de panier à cartes, un assemblage rigide avec glissières et, sur l'arrière, des alignements de trous pour y fixer des connecteurs adaptés aux cartes. C'est un système très

souple qui s'accommode d'un nombre variable de cartes, de différentes largeurs et dont l'espacement est modulable. Un format très répandu est celui des cartes de quatre pouces et demi (114 mm) de large, munies d'un connecteur en nez de carte de quarante-quatre broches opposées les unes aux autres (vingt-deux broches de chaque côté dont l'écartement est de 3,96 mm). Il existe quantité d'autres formats, la plupart avec un écartement plus étroit (le dixième de pouce est le plus répandu) On trouve aussi plusieurs connecteurs imprimés sur une seule carte ou des modèles très fiables en deux parties, mâle et femelle, dont l'une se soude à la carte au même titre qu'un composant. L'exemple le plus répandu de ce dernier système est le connecteur VME qui présente soixante-quatre ou quatre-vingt-seize broches. La série de connecteurs répondant à la norme DIN 41612 est très répandue. Elle a été spécialement conçue pour les cartes au format européen (10 cm x 16 cm). La distance entre les cartes peut être aussi petite que 12 mm si nécessaire, bien que 15 mm soit plus confortable. Si l'espace n'est pas critique, un écartement de 19 ou 20 mm permet d'être à l'aise, même avec des broches à câblage enroulé et des composants volumineux. Mieux vaut jeter un coup d'œil dans les catalogues pour voir ce qui est disponible. Il y a des variantes qui offrent des guides de carte en plastique ou simplement des fentes dans le métal pour aligner les cartes et il existe différents types d'éjecteurs de cartes (attachés à la platine) pour en faciliter l'extraction.

On trouve des paniers à cartes munis d'une simple bride de fixation à une surface parallèle aux cartes, mais aussi différentes configurations qui se logent éventuellement en bâti. Vous trouverez aussi des boîtiers modulaires qui comportent leur propre panier à cartes, avec une place prévue pour les alimentations, le tableau de bord, etc.

Attention : les appareils construits au moyen de circuits répartis sur différentes cartes offrent une excellente modularité, ils sont faciles à réparer, mais cette méthode de construction peut poser de graves difficultés lorsque les circuits véhiculent des signaux à bas niveau (moins de 1 mV) ainsi que des signaux à haute fréquence (au-dessus de quelques MHz). Le problème fondamental est que généralement, vous ne

pouvez pas assurer un système de mise à la masse suffisamment stable et à basse inductance pour toutes les cartes en passant par les connecteurs en nez de carte. Combiner des circuits analogiques à faible niveau avec des formes d'onde numériques à commutation est particulièrement dangereux. Le problème s'aggrave encore quand le fond de panier est câblé à la main, parce que la distribution de la masse est tributaire de quelques fils qui courent d'un connecteur à l'autre. Des symptômes caractéristiques en sont l'infiltration de tensions très faibles à la fréquence (ou au double) du secteur, des bruits bizarres de l'amplitude d'une fraction de millivolt et des couplages de signaux à radiofréquences entre circuits qui sont censés être isolés les uns des autres. Si les platines présentent des plans de masse nus et sont insérées dans un panier métallique, les symptômes se modifient souvent lorsqu'on appuie sur les cartes et qu'on modifie ainsi les contacts à la masse non prévus.

Nous avons été plus d'une fois victimes de ce genre de difficulté et nous conseillons ce qui suit. D'abord, il est préférable d'éviter d'avoir à interconnecter de petites platines. Mieux vaut en faire une grande qui rassemble tous les circuits critiques et comporte un plan de masse total. Sur pareille carte, vous pouvez même établir les connexions entre parties différentes du montage par câble coaxial ou paires torsadées. Deuxièmement, si vous utilisez quand même des platines interconnectées, vous obtiendrez une meilleure distribution de la masse sur une carte mère à larges conducteurs de masse plutôt qu'avec un fond de panier câblé à la main. Sur les systèmes à radiofréquences, on rencontre parfois des languettes élastiques de métal le long des guides de cartes pour assurer une connexion à la masse permanente et stable. Troisièmement, les lignes coaxiales ou les paires torsadées en combinaison avec des entrées différentielles (ou « pseudo-différentielles », une des entrées étant le conducteur de masse, comme à la figure 7.70) est souvent la meilleure manière de traiter des signaux de l'ordre du microvolt et d'éviter le bruit par le retour de masse ou par infiltration. Finalement, et exception faite de la méthode que nous venons de voir où la masse est reprise comme entrée, nous conseillons de mettre autant de connexions de masse que possible, des raccords multiples au châssis, des

connecteurs à broches doubles, voire dédoubler le câblage,... de manière à réduire l'inductance à travers laquelle le courant de masse doit passer. Ne vous tracassez pas pour les « boucles de masse » dans les circuits numériques ou radio ; c'est l'affaire des circuits audio sensibles. Voyez aussi la section 7.24 pour d'autres considérations philosophiques sur la masse.

Connexions en fond de panier

Les connecteurs pour platines sont disponibles en version à cosses à souder, pour câblage enroulé, de même qu'avec de petits picots à souder directement sur circuit imprimé. Dans bien des cas, il est préférable de réaliser le câblage entre cartes par des fils point à point entre les broches des connecteurs. Dans ce cas, on se sert de la version à cosses à souder. Un travail soigné demande un câblage en botte, maintenue parallèle aux arêtes du panier à carte. Dans d'autres cas, il sera préférable d'utiliser des connexions enroulées sur le fond de panier, spécialement si la plupart des connexions se font entre cartes plutôt que vers d'autres points de l'appareil et s'il n'y a pas de câbles blindés à raccorder en fond de panier.

La troisième possibilité, c'est d'utiliser une carte mère comme fond de panier, une platine construite spécialement pour supporter les connecteurs des cartes. Les cartes mères sont très répandues dans les systèmes à bus (elles sont pratiquement universelles sur ordinateur) et c'est la solution à envisager pour toute production de masse. Les cartes mères à double face vous permettent d'en réserver une comme plan de masse (inductance réduite et faible couplage entre signaux) ou vous pouvez utiliser les deux faces pour les signaux si le câblage est compliqué. Sur les systèmes à bus, le fond de panier est généralement simple. Des lignes distribuent les broches correspondantes du bus vers toutes les cartes. Sur certains fonds de panier d'ordinateur, on rencontre une carte mère transpercée de broches à connexions enroulées. C'est très pratique si vous demandez à la carte mère de distribuer toutes les connexions de bus et d'alimentation, tout en permettant aux broches indépendantes d'être connectées à la demande par connexions enroulées. La figure 12.14 illustre une carte mère simple.

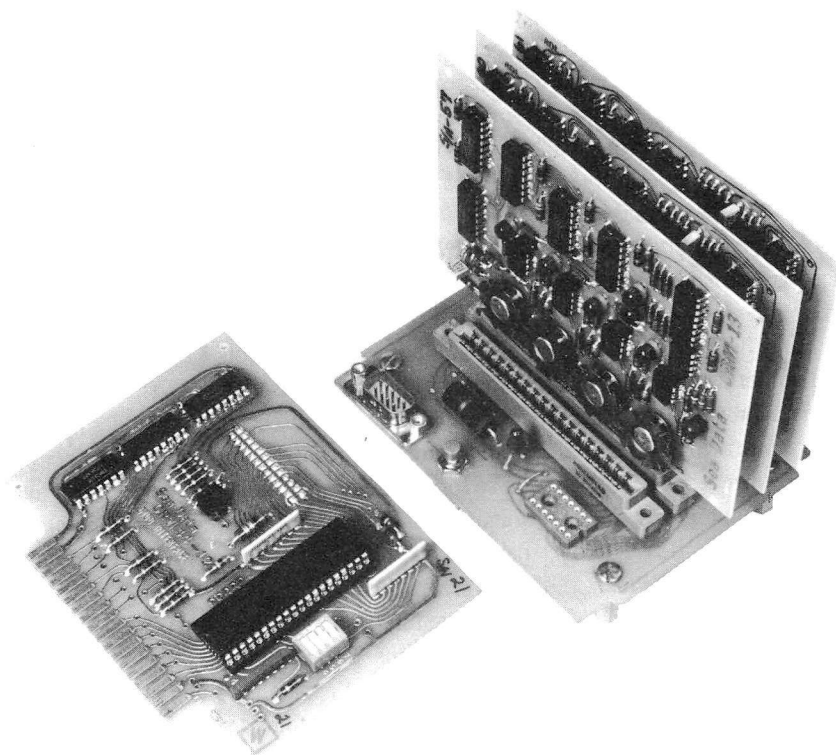


Figure 12.14 - Une carte mère facilite les connexions entre platines, réduit le risque d'erreurs de câblage et offre de meilleures caractéristiques électriques. Sur les systèmes plus vastes, on assure la rigidité de l'ensemble par un panier, dont la carte mère constitue le fond.

12.10 Boîtiers

Suivant l'usage qu'on veut en faire, on peut loger un appareil électronique dans un boîtier de table (complet avec pieds en caoutchouc et face avant montée sur charnières), dans un boîtier ou un tiroir conçu pour montage en « bâti à relais » de dix-neuf pouces (483 mm) (les anglophones et certains francophones anglomanes - c'est-à-dire à peu près tout le monde - disent *rack*, ce qui ne signifie ni plus ni moins que... bâti). Ce tiroir est soit vissé directement aux montants du bâti soit installé sur des glissières latérales pour en faciliter l'accès. Il y a aussi les boîtiers modulaires que l'on branche sur un bâti plus important, et tant de variantes de coffres, de casiers et de cageots, ou peut-être un coffret d'un format spécial, par exemple pour un montage sur trépied.

Il y a différentes manières de constituer l'habillage des montages réalisés, modèle de table ou châssis modulaire à monter en bâti. Parmi les plus répandus, il y a les boîtiers de dix-sept pouces (432 mm), disponibles en différentes hauteurs (toujours des multiples de l'unité HE qui vaut 1,75 pouces, soit 44,5 mm) et profondeurs, auxquels s'adaptent des brides pour le montage en bâti ou des panneaux pour en faire des boîtiers indépendants (un bâti de dix-neuf pouces de large offre un passage d'environ dix-sept pouces et demi, 445 mm, entre brides). C'est ce qui vous permet de transformer un appareil à insérer en armoire en un modèle de table et réciproquement, rien qu'en changeant quelques pièces de l'habillage.

Un point à vérifier : Certains de ces châssis transformables exigent la dépose des panneaux extérieurs

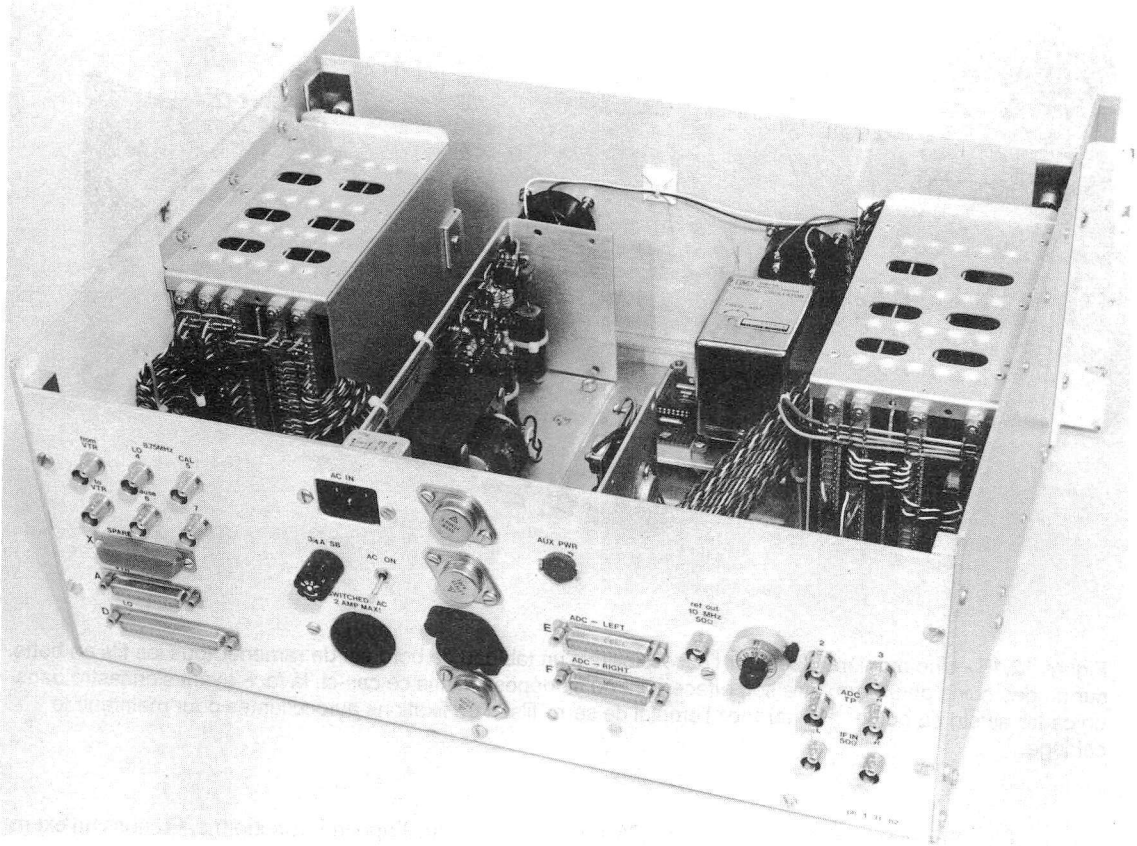


Figure 12.15 - Sur cet appareil, nous avons installé en face arrière les composants de puissance qui dissipent de la chaleur ainsi que les commandes et connecteurs auxquels on ne touche que rarement. La façade est amovible et livre accès aux neuf platines disposées dans les paniers à cartes.

pour l'insertion en bâti, alors que d'autres vous permettent de les introduire tels quels.

12.11 Conseils de construction

Au lieu d'essayer de dresser la liste de l'énorme variété de boîtiers existants en fonction de leur nom ou de leur style, nous nous contenterons de donner quelques idées générales sur la construction des appareils. Ces quelques suggestions, ainsi que les figures de ce chapitre, devraient vous aider dans le choix d'habillages pour vos montages électroniques, ainsi que sur la manière rationnelle d'y agencer les circuits.

En général, on installe en face avant les indicateurs, appareils de mesure, affichage, clavier,... de même que les commandes et les prises d'usage fréquent.

Ceux qui le sont moins, réglages ou connecteurs, trouvent place sur le panneau arrière, en compagnie des connecteurs de grande dimension, câbles d'alimentation, fusibles,... (figure 12.15).

La manière classique de donner à la face avant une apparence professionnelle est d'y imprimer les indications par sérigraphie sur la peinture ou l'aluminium anodisé. Le résultat est bon mais, avec le temps et les manipulations fréquentes, tout cela s'efface (même si une couche de protection transparente peut en prolonger considérablement la durée de vie). Si vous observez les nouveaux appareils de Fluke, Tektronix ou Hewlett-Packard, vous y verrez des panneaux adhésifs en Lexan, de belle facture et d'une résistance incroyable. On les constitue par sérigraphie sur la face

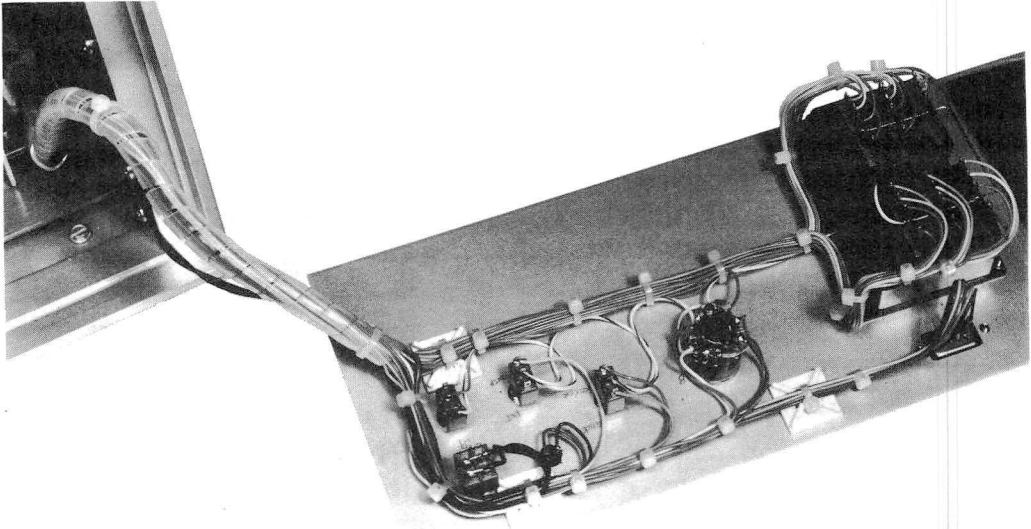


Figure 12.16 - Une manière d'assurer l'accessibilité d'un tableau de bord est de ramener tous les fils en botte sur un des coins pour permettre son effacement ou sa dépose. Dans ce cas-ci, la face avant s'encastre dans un cadre ajusté du boîtier. Remarquez l'emploi de serre-fils et de fixations autocollantes pour maintenir le câblage.

arrière d'un film anti-reflet de Lexan de 0,25 mm d'épaisseur, sur laquelle on applique ensuite un puissant adhésif. Vous pouvez obtenir le lettrage et les dessins en différentes couleurs, demander des fenêtres en plastique coloré ou des découpes. Vous pouvez obtenir ces panneaux de recouvrement laminés par quantité, sur mesure, auprès des firmes de matériel graphique. Il suffit de leur fournir le dessin (d'habitude un positif ou un négatif grandeur nature). Le dessin, on peut le réaliser par symboles-transferts à sec ou mieux encore en utilisant un logiciel d'édition électronique et une imprimante laser.

La chose probablement la plus importante dont on devrait se souvenir quand on conçoit un appareil, c'est qu'il faut maintenir une bonne accessibilité aux platines des circuits et aux commandes. On devrait pouvoir remplacer sans mal n'importe quel composant dans l'appareil. Ceci implique que le câblage soit aéré, qu'on puisse accéder aux ensembles modulaires sans avoir à dessouder quoi que ce soit et, si tout est bien pensé, qu'on puisse tester les circuits « *in situ* »

pendant que l'appareil fonctionne. Prenons un exemple : on peut installer un panier à cartes pour qu'elles soient verticales. Quand on doit y accéder, on retire le panneau supérieur du boîtier, puis on intercale une carte d'extension pour rendre les circuits accessibles. Si les cartes avaient été montées horizontalement, on aurait pu retirer le panneau frontal ou même l'incliner pour parvenir directement aux circuits. Résistez à la tentation de concevoir les circuits en couches successives, chacune d'elle recouvrant parfaitement la précédente. Sur la figure 12.16, vous verrez un exemple de câblage d'une face avant, clair et accessible, pour un boîtier à façade démontable.

12.12 Refroidissement

Dès qu'un appareil consomme plus de quelques watts, il lui faut d'une façon ou d'une autre disposer d'une ventilation forcée. Comme règle simple, on peut retenir qu'un petit appareil qui tourne sur plus de 10 W ou un grand (de la largeur d'un bâti) qui consomme plus de 25 W gagnera à être doté d'un

Tableau 12.1 - Ventilateurs extracteurs

	Normal 30 cm ²	Silencieux 30 cm ²	Très silencieux 30 cm ²	Mini 20 cm ²
Fabricant	3 à 3,4 m ³ /mn	2 m ³ /mn	1,4 m ³ /mn	1 m ³ /mn
Rotron	MU2A1	WR2H1	WR2A1	SU2A1
IMC	4715FS-12T-B50	4715FS-12T-B20	4715FS-12T-B00	3115FS-12T-B30
Pamotor	4600X	-	4800X	8500D
Torin	A30108	A30390	A30769	A30473

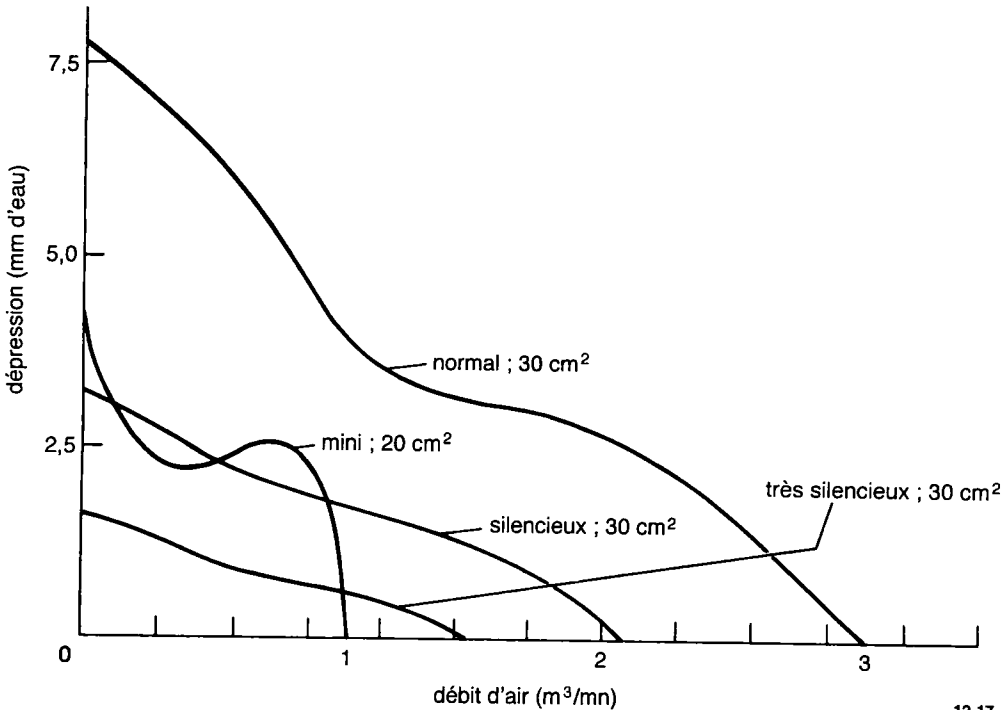


Figure 12.17 - Débit d'air en fonction de la dépression, relevé sur les ventilateurs extracteurs repris au tableau 12.1.

12-17

ventilateur. Il faut savoir qu'un circuit électronique fonctionnera parfaitement bien sur table, le couvercle du boîtier enlevé, avec une température ambiante normale, mais qu'une fois installé dans un bâti fermé de toutes parts, avec d'autres appareils qui dégagent de la chaleur (la température ambiante peut alors atteindre 50°C) ce même circuit va subir un tel échauffement que des pannes de composants et un fonctionnement erratique sont à craindre.

Les appareils qui travaillent à puissance modérée, disons dans les valeurs que nous venons de citer, peuvent être refroidis convenablement par simple

convection. C'est ce qu'on obtient en forant des trous dans les faces supérieure et inférieure, après avoir repéré les composants qui produisent le plus de chaleur (résistors de puissance et transistors). Il vaut mieux installer les composants à forte puissance sur le panneau arrière, en contact avec des radiateurs dont les ailettes sont alignées verticalement (voir la section 6.4). Les platines aussi sont mieux ventilées quand elles sont disposées verticalement, mais la dissipation de chaleur des circuits imprimés est souvent négligeable. Si la convection naturelle n'est pas suffisante pour maintenir les composants à bonne température, il faut recourir à un ventilateur. Un sim-

12. TECHNIQUES DE CONSTRUCTION ÉLECTRONIQUE

ple ventilateur à extraction du type Muffin, qui brasse environ trois mètres cubes d'air à la minute, si du moins le tirage n'est pas trop difficile, peut refroidir convenablement des appareils qui consomment 100 W et plus. Voici la formule appropriée :

$$\text{hausse température air (}^\circ\text{C)} = \frac{1,6 \times P \text{ (Watts)}}{\text{débit d'air (m}^3\text{/mn)}}$$

Si l'on peut se contenter d'un moindre débit, on trouve chez la plupart des fabricants des ventilateurs plus silencieux. Le tableau 12.1 en donne des exemples. Le débit de ces ventilateurs est fortement réduit s'ils doivent vaincre une certaine dépression. La figure 12.17 en indique le graphique.

Tous les fabricants de ventilateurs proposent maintenant des modèles à courant continu sans balais en plus des systèmes traditionnels à courant alternatif, branchés sur le secteur. L'alimentation en courant continu à basse tension (d'habitude 12 ou 24 V) facilite la commande électronique de vitesse du ventilateur, en fonction de la température atteinte à l'intérieur de l'appareil. Vous pouvez réaliser vous-même la mesure de température et la commande de vitesse (éventuellement grâce à un module de commande extérieur tout fait) ou acheter un ventilateur muni de sa commande thermique de vitesse (par exemple, le Rotron « Termapro-V »). Quoi qu'il en soit, il est intéressant d'employer un ventilateur à vitesse variable parce que, la plupart du temps, le bruit sera nettement inférieur à celui des conditions extrêmes, la pleine vitesse, qui n'est requise que lorsque l'appareil travaille à sa température maximale.

Lors de la conception d'un appareil prévu pour fonctionner sous air pulsé, arrangez-vous pour que l'air pénètre dans le boîtier d'un côté, circule le long des composants et sorte par l'autre côté. Si, par exemple, un appareil est constitué d'un châssis interne horizontal, vous pouvez pratiquer une ouverture pour l'entrée d'air dans le fond vers l'arrière, forer à l'avant du châssis interne des trous de passage de l'air et installer l'extracteur d'air en haut, à l'arrière. Cela force le courant d'air à traverser toutes les parties du boîtier. Gardez à l'esprit qu'une platine empêche le passage de l'air et arrangez-vous en conséquence. Si le courant d'air rencontre une impédance importante

(donc une forte dépression), un ventilateur centrifuge (turbine radiale) donnera de meilleurs résultats qu'une simple hélice. En effet, les pales d'un ventilateur perdent toute prise sur l'air dès que la dépression atteint 7,5 cm d'eau et l'extracteur devient totalement inefficace. Enfin, dans toutes les conditions de refroidissement, il est préférable d'élaborer le projet de manière *défensive*. Le taux de panne, dans un appareil électronique, croît de façon catastrophique s'il doit travailler à haute température. La figure 12.18 montre comment bien structurer un montage eu égard aux conditions de refroidissement et d'accessibilité.

12.13 Quelques conseils électriques

Composants peu fiables

Les composants les moins fiables de tout système électronique sont les suivants (le pire pour commencer) :

- 1) Les connecteurs et les câbles.
- 2) Les commutateurs.
- 3) Les potentiomètres et les ajustables.

Pensez-y quand votre chef-d'œuvre prend des proportions de plus en plus imposantes.

Filtres à radiofréquences

Nous l'avons déjà dit, il est utile de prévoir sur les lignes d'alimentation secteur des filtres à radiofréquences ou filtres anti-parasites HF. Maintes firmes en fabriquent, parmi lesquelles Corcom, Cornell-Dubilier et Sprague. On trouve des modèles simples avec cosses à souder ou en combinaison avec une prise châssis pour alimentation secteur suivant la norme IEC. Ces filtres fournissent une excellente réjection des signaux à radiofréquences sur les lignes d'alimentation (ainsi que contre toute émission par l'appareil lui-même) et présentent également une certaine efficacité dans l'amortissement des transitoires de ligne. Par exemple, le filtre Corcom 3R1 (prévu pour 3 A sous 115 V) présente une réjection de 50 dB à 200 kHz et plus de 70 dB pour les signaux au-dessus de 0,5 MHz (voir la section 6.11 et le tableau 6.3).

Nous préconisons les modules complets d'alimentation secteur, des ensembles montés à l'arrière des appareils et qui combinent un connecteur de puissance à trois broches pour le secteur, un filtre

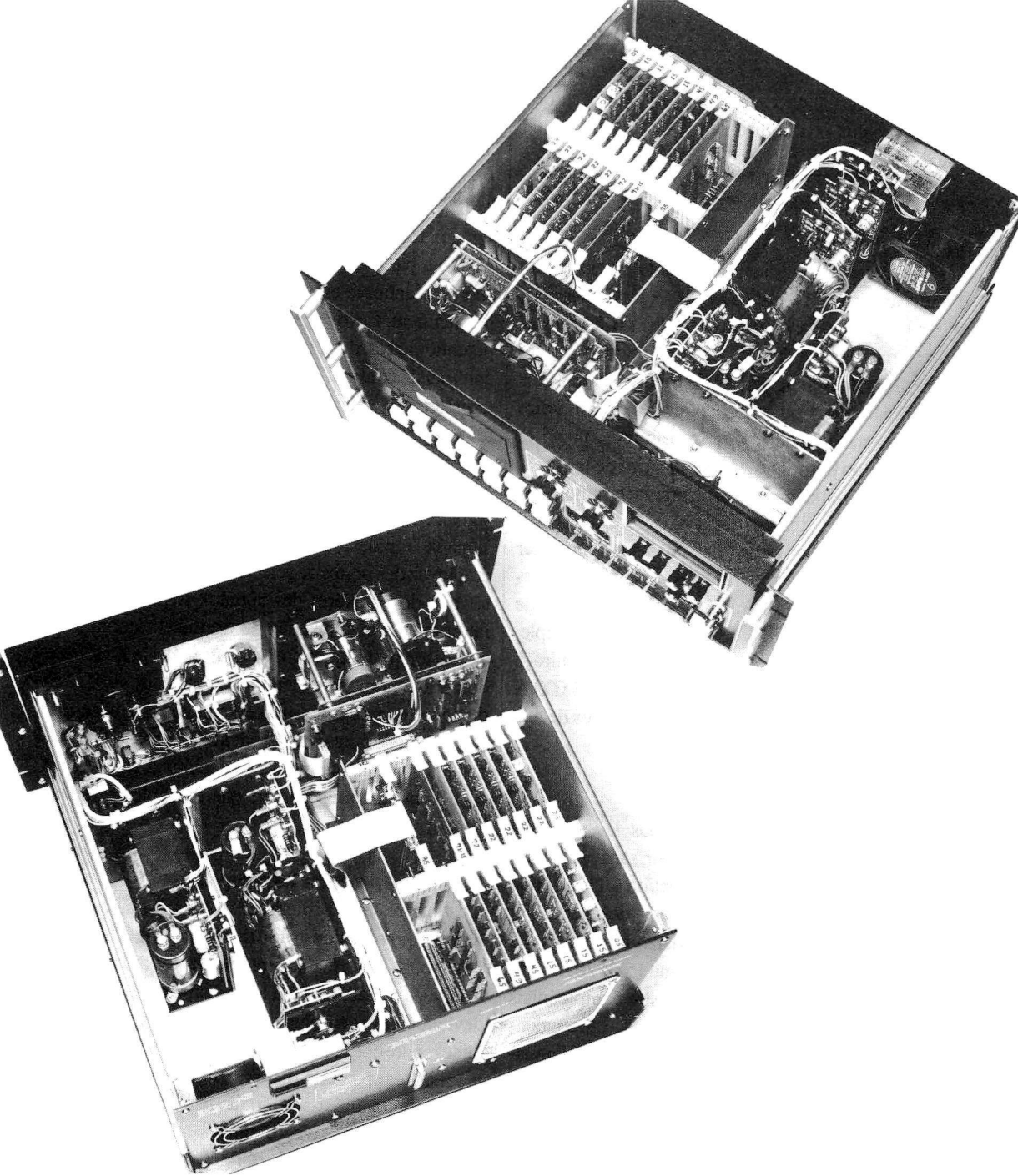


Figure 12.18 - Un appareil terminé (un lecteur de cassette numérique). Les vues illustrent plusieurs techniques de fixation et d'interconnexion. La plus grande partie de l'électronique est logée dans un panier à cartes (dont le fond est câblé à la main sur les connecteurs multiples), tandis que les circuits de commande du lecteur trouvent place sur deux platines distinctes, à proximité du moteur (connexions réalisées par connecteurs multiples et prises pour câbles plats, en barrette ou à double rangée). Les réglages et points de contrôle sont ramenés en bordure des platines par souci d'accessibilité. Remarquez le parcours de l'air de refroidissement : l'air est aspiré derrière le panier à cartes, circule entre les cartes, traverse la zone médiane et retourne vers l'arrière, à travers les alimentations pour être finalement expulsé par le ventilateur à l'arrière, à droite.

de ligne radiofréquences, les fusibles, le sélecteur de tension secteur et l'interrupteur principal. Vous en trouverez dans les catalogues de toutes les firmes spécialisées.

Suppresseurs de transitoires

Les supresseurs de transitoires sont des dispositifs d'anti-parasitage HT sur les lignes secteur utiles pour éviter les pannes (éventuellement les dégâts) occasionnés par les pics de 1 kV à 5 kV qu'on rencontre sur les lignes secteur un peu partout. Ce sont des galvanorésistances ou *galvanorésisteurs*, c'est-à-dire des résisteurs dont la résistance diminue quand la tension à leurs bornes augmente. Il suffit de les brancher entre les deux lignes d'alimentation en amont des fusibles. Ils agissent comme des zeners bidirectionnelles et sont capables de supporter d'énormes pointes de courant. Ils ressemblent à des condensateurs disques céramique ou à des diodes de puissance. Un petit GEV130LA10A, par exemple, coûte environ un dollar, commence à conduire à 185 V et supporte des pointes de courant de 4 000 A (voir la section 6.11 et le tableau 6.2 pour les détails supplémentaires).

Fusibles

Un fusible est *obligatoire* dans tous les appareils électroniques alimentés par le secteur, sans exception. Nous l'avons fait remarquer à la section 6.11. La prise murale est protégée pour une intensité de courant qui élimine le risque d'incendie dans les câbles de l'installation électrique, en moyenne 15 ou 20 A. Cela ne protège en aucun cas d'un désastre complet dans un appareil en panne, comme un claquage de condensateur dans l'alimentation secteur, auquel cas l'appareil draine 10 A ou plus (ce qui représente plus de 1 kW de puissance dissipée dans le transformateur d'alimentation). Dans la mesure du possible, arrangez-vous pour que le côté du fusible relié au secteur ne soit pas accessible directement (les auteurs l'ont expérimenté à leurs dépens). De cette façon, celui qui remplace le fusible ne risque pas d'entrer en contact avec le secteur, s'il n'a pas pris la précaution de débrancher l'appareil au préalable. Prévoyez un fusible à action retardée dont l'intensité nominale est

égale à 1,5 ou 2 fois l'intensité du courant maximum consommé par l'appareil.

Philosophie de la commutation à froid

Autant que faire se peut, évitez de promener des signaux logiques ou des formes d'ondes analogiques jusqu'au panneau de commande et ceci pour empêcher la diaphonie et la dégradation du signal qui en résulteraient. Envoyez plutôt aux interrupteurs et aux potentiomètres du tableau de bord des niveaux de commande continus, que la circuiterie sur les platines transformera en signaux de commutation. C'est surtout important en environnement bruyant ou lorsqu'on travaille sur des signaux à haute vitesse ou à bas niveau, parce qu'il est très facile de découpler des signaux de commande en continu, tandis que pour des signaux rapides, c'est impossible. Par exemple, employez des portes de sélection (multiplexeurs) plutôt que de transférer des signaux logiques par des interrupteurs et choisissez un oscillateur commandé en tension plutôt qu'un oscillateur RC si la fréquence doit être commandée depuis le tableau de bord. Les quelques composants supplémentaires que nécessite cette façon de faire vous seront largement remboursés par un gain de fiabilité et la facilité d'assemblage (vous pouvez vous passer, par exemple, de câble blindé).

12.14 Où se procurer les composants ?

Il est parfois bien difficile de trouver les pièces dont on a besoin pour construire un montage électronique. Beaucoup de revendeurs de composants électroniques ont abandonné leur chaîne de magasins. Il devient de plus en plus difficile, pour un particulier, de se rendre chez un détaillant pour y acheter quelques pièces. Beaucoup de distributeurs hésitent à vendre en petite quantité. La politique de vente est orientée vers l'industrie et ses commandes en grande quantité. Aussi, êtes-vous souvent obligés d'acheter cinq, dix ou cent pièces d'un même article. Ajoutez à cela que certains distributeurs ne représentent qu'une partie des marques dont vous avez besoin. Alors, la corvée commence. Les magasins d'électronique pour le grand public vendent certes par petites quantités, mais rarement à petits prix ; il n'y en a pas partout, ils ne vous offrent souvent qu'un choix très limité. Heureu-

sement, certains distributeurs (bien approvisionnés) acceptent les commandes par correspondance ou par téléphone. Si vous pratiquez l'achat par correspondance, il est essentiel de savoir exactement ce que vous voulez et de connaître les types et les fabricants (pour les circuits intégrés, il vous faut la référence complète, avec préfixes, suffixes et tout et tout).

Commander des circuits intégrés demande des précautions particulières. Beaucoup de ces puces sont fabriquées sans subir de contrôle à 100 %, mais uniquement des tests d'échantillons. Si ceux-ci présentent un taux de panne trop élevé, c'est le lot tout entier qui est éliminé. En conséquence, il se peut que vous receviez, à l'occasion, directement de la chaîne de production d'un fabricant pourtant renommé, un circuit intégré parfaitement... inutilisable.

Vous pouvez considérer, en gros, qu'une puce neuve sur mille est défectueuse. Il ne vous reste donc qu'à tester systématiquement vos circuits intégrés si vous voulez être totalement sûr de leur état de fonctionnement. Par contre, tous les fabricants vérifient tous leurs circuits intégrés à forte densité d'intégration (LSI) ; certains fabricants (AMD par exemple) effectuent un contrôle systématique de tous leurs circuits intégrés.

Le problème est plus grave quand des lots de pièces rejetées se retrouvent entre les mains de certains dépositaires de « sous-marque », un terme indulgent pour désigner des trafiquants. Les machines à imprimer les immatriculations ne coûtent pas cher. En conséquence, les puces de « contrefaçon » sont très répandues. Notre expérience nous a montré que les grands distributeurs sont fiables, du moins pour les marques dont ils ont la représentation. Étonnamment, la plupart des firmes de vente par correspondance semblent fournir de la bonne marchandise, souvent à des prix intéressants, mais la vigilance reste de mise. Méfiez-vous de tous les circuits intégrés sans code de date. Songez au temps que vous risquez de perdre à dénicher une puce galeuse dans un circuit fini qui refuse de fonctionner comme il faut ! Soyez prudents et achetez vos circuits intégrés à des distributeurs sérieux, même si leurs prix ne sont pas forcément les plus bas.

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

...the ... of ...
...the ... of ...
...the ... of ...

13 TECHNIQUES HAUTES FRÉQUENCES ET COMMUTATION RAPIDE

AMPLIFICATEURS HAUTES FRÉQUENCES

Ce chapitre sera consacré à la discussion des techniques utilisées dans les circuits analogiques traitant de signaux à hautes fréquences et à fréquences de radiocommunications, ainsi que de leurs équivalents numériques, c'est-à-dire les circuits de commutation à haute vitesse.

Les techniques de la haute fréquence trouvent un vaste champ d'application : elles concernent aussi bien les circuits de traitement de données à haute vitesse que ceux destinés aux émetteurs de radio ou de télévision. Elles intéressent également les laboratoires expérimentant dans des domaines faisant appel aux hautes fréquences ; citons par exemple l'étude de la résonance électromagnétique, le comportement des plasmas, la durée de vie des particules élémentaires créées par les accélérateurs, etc.

D'autre part, les techniques de la commutation à haute vitesse sont essentielles pour tout ce qui a trait à la mesure numérique ultra-rapide contrôlée par ordinateurs et, d'une manière générale, par tout ce qui tourne autour et à l'entour du traitement rapide de données numériques.

Les techniques de la haute fréquence et de la commutation à haute vitesse ne sont que l'extension des techniques linéaires et numériques classiques à un domaine où les capacités entre électrodes, les inductances du câblage, les porteurs de charge accumulés et les longueurs d'ondes ultracourtes commencent à influencer le comportement des circuits. La concrétisation matérielle d'un circuit théorique prend un aspect tout à fait différent de ce que l'on a l'habitude de rencontrer à des fréquences de travail plus faibles, puisqu'il est alors fait appel à des choses aussi bizarres que des lignes de transmissions imprimées (les fameuses « *strip-lines* »), des guides d'ondes, ou des diodes *Gunn*, des klystrons ou des tubes à ondes progressives.

Pour donner un aperçu de ce qu'il est possible de réaliser, disons qu'il existe actuellement sur le marché des circuits intégrés (compteurs ou autres) capables de traiter des impulsions d'horloge à la fréquence de 3 GHz ou des modules de circuits linéaires (amplificateurs, etc.) qui opèrent à des fréquences dépassant 1000 GHz.

Nous allons commencer par une étude des amplificateurs haute fréquence à transistors, complétée par une modélisation simple des circuits à transistors à jonction et à transistors à effet de champ. Après quelques exemples de circuits concrets, nous aborderons le vaste domaine des techniques utilisées en matière de radiofréquences, et nous continuerons par une discussion des méthodes de conception des circuits, sans oublier les chapitres de la modulation et de la détection. Nous terminerons notre étude par un exposé des techniques utilisées dans les circuits de commutation à haute vitesse.

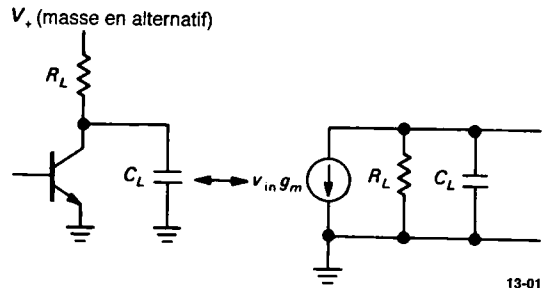


Figure 13.1

13.1 Amplificateur à transistor en hautes fréquences : premier contact

La courbe de réponse d'un amplificateur traditionnel utilisé pour les basses et moyennes fréquences (par exemple, le transistor monté en émetteur commun avec charge de collecteur résistive) présente une chute de gain lorsque la fréquence du signal incident augmente, cette chute étant principalement due aux capa-

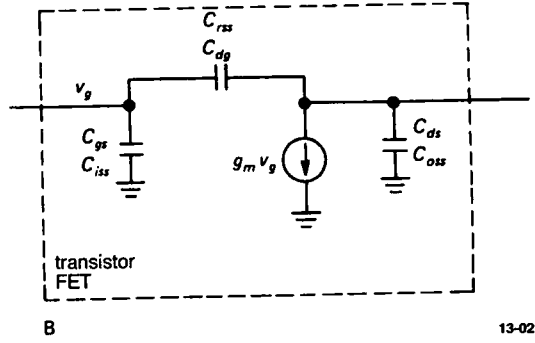
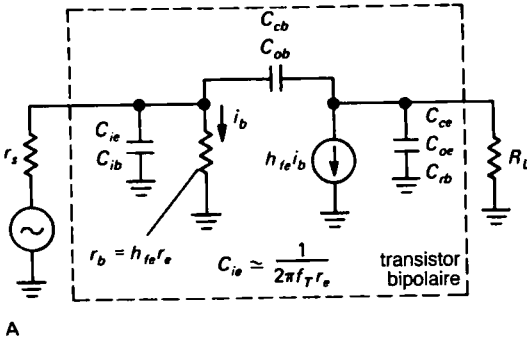


Figure 13.2 - Schémas équivalents en hautes fréquences des transistors FET et à jonction.

cités parasites de la charge et de la jonction collecteur-base du transistor.

La figure 13.1 représente la situation sous sa forme la plus simple (nous compliquerons les choses en leur temps !). En se rappelant qu'à la fréquence du signal, la ligne d'alimentation V_+ est équivalente à une ligne de masse, et en considérant que C_L représente la capacité totale entre le collecteur et cette masse, celui-ci forme, en combinaison avec la résistance de charge R_L du collecteur, un filtre passe-bas dont la constante de temps est fixée par le produit $R_L C_L$. Ceci nous conduit à dessiner le schéma équivalent du montage sous la forme représentée par la partie droite de cette même figure 13.1. Le terme C_L inclut aussi bien la capacité collecteur-base que collecteur-émetteur, ainsi que la capacité parasite de la charge R_L . À partir d'une fréquence approchant $f = 1 / (2 \pi R_L C_L)$, le gain de l'amplificateur commence à décroître rapidement.

Réduire les effets de la capacité parasite

Les remèdes les plus simples consistent à réduire la valeur du produit $R_L C_L$

Par exemple :

1. Choisir un transistor (à jonction ou FET) possédant une faible capacité interélectrodes (C-B ou D-G) ; ces transistors figurent généralement dans les catégories appelées RF ou *Switching Transistors*.
2. Isoler la charge par un émetteur-suiveur, et réduire ainsi la charge capacitive vue par le collecteur.
3. Réduire R_L . Mais si vous gardez I_C constant, le gain diminue, puisque le produit $g_m R_L$ diminue.

Rappelez-vous que dans le cas d'un transistor bipolaire monté en émetteur commun, le gain est défini par $g_m = 1 / r_e$ ou I_C (mA) / 25 si le transistor a son émetteur mis à la masse en alternatif. En remplaçant g_m par sa valeur dans la première formule, vous constaterez que pour garder le gain constant en diminuant R_L , il suffit d'augmenter le courant de collecteur de manière à ce que le produit $I_C R_L$ reste constant. De plus, en se basant sur une polarisation continue qui place la tension de collecteur à la moitié de la tension d'alimentation, il est facile d'écrire que $I_C R_L$ est égal à $V_+ / 2$. Finalement, en remplaçant R_L par sa valeur dans la formule de la bande passante, on obtient :

$$f_{\max} = I_C / (\pi V_+ C_L)$$

Pour un gain donné et une tension d'alimentation donnée, la bande passante est directement proportionnelle au courant de collecteur. Cette formule explique pourquoi la plupart des circuits amplificateurs en hautes fréquences utilisent des courants de collecteur relativement importants.

13.2 ♦ Le modèle en alternatif

La charge capacitive n'est pas la seule cause de la réduction du gain de l'amplificateur aux fréquences élevées. L'effet Miller a été exposé dans le premier volume. La capacité C_{cb} provoque une contre-réaction de la sortie sur l'entrée de l'étage amplificateur, dont l'effet peut être prépondérant dans la limitation de la bande passante, et ce tout spécialement si l'impédance de sortie de la source de signal ne peut pas être considérée comme faible.

Pour pouvoir déterminer la fréquence à partir de laquelle le gain d'un amplificateur va chuter, et par la suite définir les solutions les plus aptes à reculer ce point au maximum, il devient nécessaire de faire appel à une modélisation (relativement simple) du circuit à transistor ou *FET* en alternatif. C'est ce à quoi nous allons procéder, en nous aidant d'un exemple concret d'étage d'amplification afin de mieux percevoir la manière de l'utiliser.

◊ Circuits équivalents en alternatif

Bien que les montages en émetteur commun (ou source commune) représentés par la figure 13.2 aient été gardés les plus simples possible, ils restent néanmoins suffisants pour permettre une estimation valable du comportement de circuits en hautes fréquences.

Ces deux schémas sont faciles à analyser. En ce qui concerne le modèle de transistor à jonction, C_{ie} (également appelée C_{ib} ou C_{be} ; il existe plusieurs manières de définir les capacités d'entrée et de sortie) est la capacité de la jonction d'entrée, r_b est la résistance vue à la base, C_{cb} est la capacité (Miller) de contre-réaction, tandis que C_{ce} représente la capacité entre collecteur et émetteur. La source de courant, quant à elle, figure le gain du transistor à la fréquence de travail. Le modèle du transistor à effet de champ est similaire, quoique pourvu de notations différentes pour les capacités et simplifié par le fait d'une résistance d'entrée de valeur infinie.

◊ Effets des courants et tensions de collecteur sur les capacités parasites

Les capacités de sortie et de contre-réaction (C_{oe} , C_{cb} et C_{ds} , C_{dg}) sont formées par les (petites) capacités entre les pattes des transistors et les (fortes) capacités

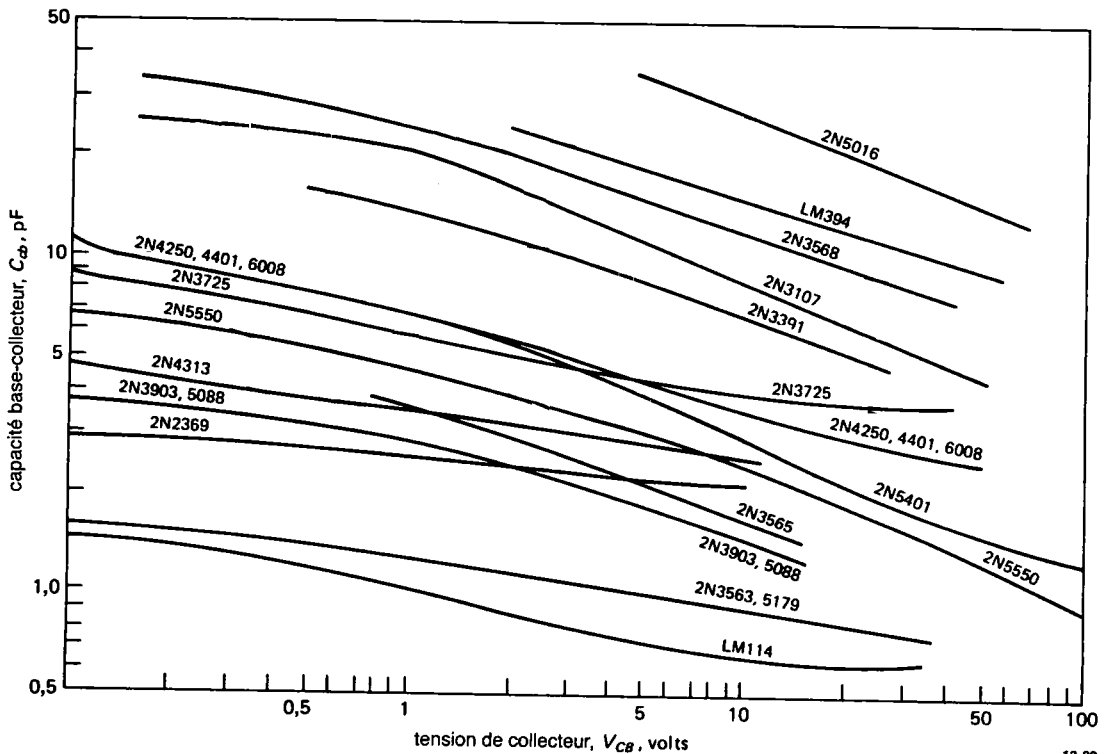


Figure 13.3 - Évolution de la capacité collecteur-base en fonction de la tension collecteur pour quelques transistors courants.

13. TECHNIQUES HAUTES FRÉQUENCES ET COMMUTATION RAPIDE

des jonctions proprement dites. Ces dernières se comportent comme des diodes polarisées en sens bloquant, dont la capacité diminue au fur et à mesure de l'accroissement de la tension inverse qui leur est appliquée, comme cela est représenté par les différentes courbes de la figure 13.3.

Cet effet est exploité notamment pour la fabrication de condensateurs variables commandés en tension, appelés varicaps ou varactors. La capacité varie en fonction de la tension appliquée en respectant plus ou moins la formule $C = k (V_c - V_d)^n$, où n est de l'ordre de $-1/2$ à $-1/3$, et où V_d est une tension de compensation de la jonction BE que l'on estime à 0,6 V.

La capacité d'entrée C_{ie} est d'origine différente, puisque l'on a affaire ici à une jonction polarisée dans le sens passant. Dans ce cas, la capacité augmente énormément à courant de base croissant, puisque V_c devenu V_{be} dans la formule précédente est très proche

de 0,6 V, et cela n'aurait pas beaucoup de sens de vouloir spécifier les valeurs de C_{ie} parmi les valeurs caractéristiques d'un transistor. Toutefois, il se fait que l'augmentation effective de C_{ie} à courant de base croissant va de pair avec une réduction similaire de la résistance r_e , le tout résultant en un produit $C_{ie} r_e$ relativement constant. En conséquence, et en ce qui concerne le rôle joué par la jonction base-émetteur, on peut dire que le gain d'un transistor à une fréquence particulière dépend principalement de la répartition du courant de commande entre la composante perdue à travers C_{ie} et la composante réellement utile à travers r_e ; il n'est pas directement lié à la valeur du courant de collecteur. Ainsi donc, plutôt que d'essayer de définir des courbes ou valeurs pour C_{ie} , les fabricants de transistors ont préféré spécifier f_T , la fréquence à laquelle le gain du transistor devient unitaire. Il est facile de relier les différents paramètres par la formule

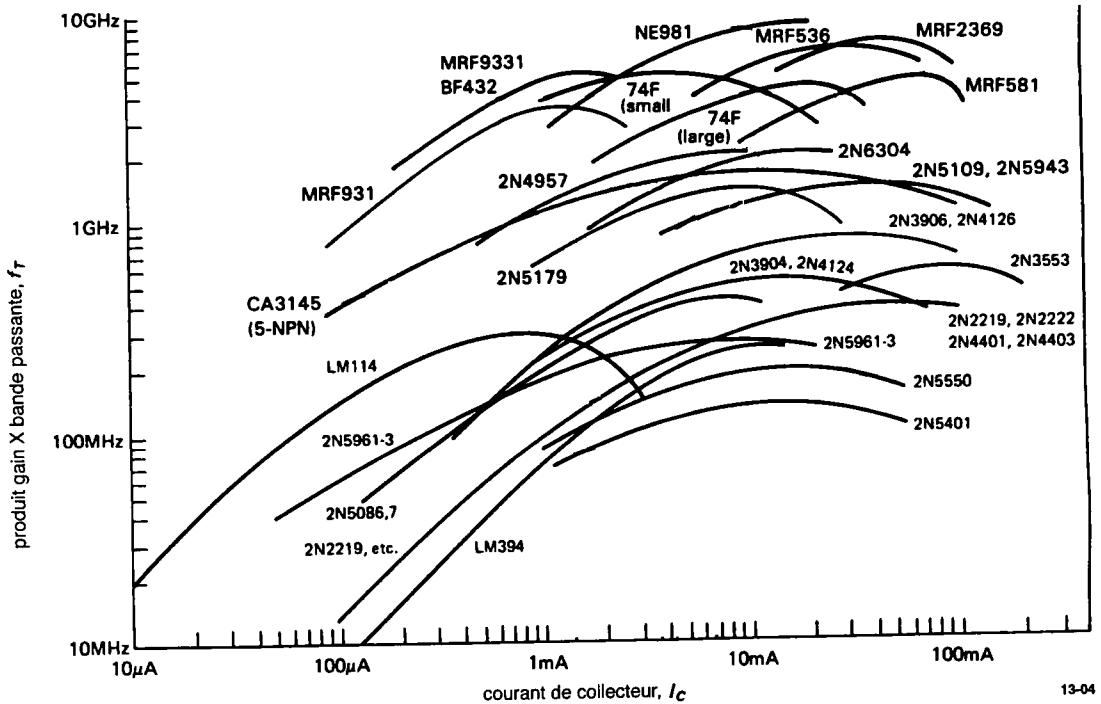


Figure 13.4 - Produit gain par bande passante en fonction de la tension collecteur pour quelques transistors connus.

$$f_T = \frac{1}{2\pi C_{ie} r_e}$$

ou, ce qui lui est équivalent, par la formule

$$C_{ie} = \frac{1}{2\pi f_T r_e}$$

permettant de calculer les valeurs de C_{ie} en fonction de r_e et donc d'un courant de collecteur donné puisque r_e est lié à I_C par la relation $r_e = 25 / I_C$ (mA).

Les transistors destinés aux applications en radiofréquences ont une valeur de f_T comprise entre 500 MHz et 10 GHz, tandis que les transistors dits « d'usage général » ont une valeur de f_T comprise entre 50 et 250 MHz. La figure 13.4 illustre les variations de f_T de plusieurs types de transistors connus en fonction de leur courant de collecteur.

13.3 ◊ Exemple de calcul de circuit HF

Appliquons à présent notre modèle simplifié au calcul d'un amplificateur hautes fréquences à large bande. L'étage de commande sera également représenté, de manière à pouvoir déterminer l'impédance de source. Le calcul démontrera que les performances seront médiocres, et que l'étage d'amplification présente une charge excessive pour l'étage de commande. C'est exactement le genre de problèmes qui se posent lors du calcul d'un circuit réel, et nous discuterons des différentes solutions possibles pour l'amélioration de ses performances. Disons d'ores et déjà qu'il faudra procéder à un changement de configuration et à une

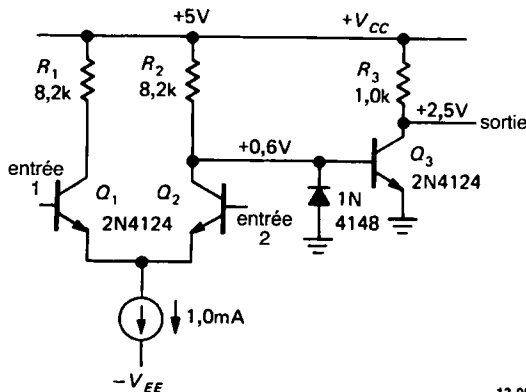


Figure 13.5

modification des points de fonctionnement. La figure 13.5 représente le fragment de circuit dont nous allons étudier le fonctionnement.

Ce sous-ensemble est censé faire partie d'un circuit complexe muni des réseaux de contre-réaction nécessaires à la stabilisation du point de fonctionnement de Q_3 à la moitié de la tension d'alimentation ; le circuit seul, tel qu'il est schématisé, ne pourrait pas être polarisé correctement. Puisque nous ne nous intéressons qu'aux performances en hautes fréquences, nous ne discuterons pas davantage des méthodes de polarisation utilisées. Remarquez cependant que l'étage différentiel ne dispose que d'une faible marge de tension en mode commun, limitée au grand maximum à +0,25 V et dépendant de la configuration de la source de courant en ce qui concerne les tensions d'entrée négatives par rapport à la masse.

◊ Analyse des performances HF

Il est possible de calculer le gain et l'impédance de sortie de l'étage différentiel, ce qui nous permettra d'analyser en détail le comportement HF de l'étage de sortie. L'analyse du gain de l'étage amplificateur basé sur Q_3 s'effectuera en respectant les étapes suivantes :

1. Calculer le gain en basses fréquences en supposant que l'impédance de source soit nulle. Calculer ensuite un premier point à -3 dB en HF, dû à la capacité présente sur la charge et à la capacité de contre-réaction C_{cb} en combinaison avec la résistance de charge Q_3 :

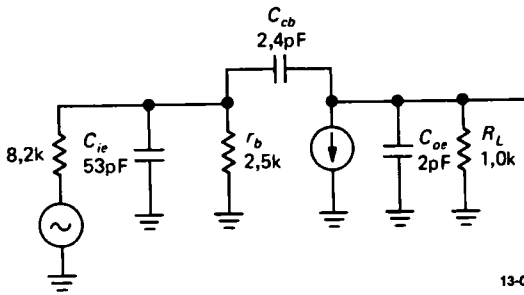
$$f_{-3dB} = \frac{1}{2\pi R_L (C_L + C_{cb})}$$

2. Calculer l'impédance d'entrée et déterminer les valeurs respectives de ses deux composantes r_b et C_{ie} , ainsi que la capacité de contre-réaction par effet Miller $G_V C_{cb}$.
3. Calculer le second point à -3 dB dû à la charge de l'impédance de sortie de Q_2 par l'impédance d'entrée de Q_3 et le comparer au premier point déterminé par le calcul de la première étape afin de connaître le principal responsable de la chute du gain en HF.

4. Améliorer les performances, si nécessaire, en commençant par remédier à la cause dominante de cette chute de gain prématurée.

Remarquez que la capacité de contre-réaction C_{cb} apparaît deux fois dans le calcul des performances du circuit : d'abord telle quelle, lors du calcul du circuit de sortie, ensuite multipliée par G_V pour représenter l'effet Miller lors du calcul du circuit d'entrée.

Appliquons cette méthode de calcul à notre circuit, représenté par le schéma équivalent de la figure 13.6. Les paramètres du 2N4124 à son point de fonctionnement sont définis par $C_{cb} = 2,4 \text{ pF}$ à $V_{CE} = 2,5 \text{ V}$, $h_{fe} = 250$ et $f_T = 300 \text{ MHz}$.



13-06

Figure 13.6

1. En supposant que Q_3 soit piloté par une source de tension, son gain en tension aux basses fréquences est de 100, puisque $R_3 = 1 \text{ k}\Omega$ et $r_e = 10 \Omega$ lorsque le courant de collecteur est de 2,5 mA. Le point à -3 dB défini par les capacités de sortie se trouve approximativement à 40 MHz (capacité totale de $2,4 \text{ pF} + 2 \text{ pF}$ en parallèle avec $1 \text{ k}\Omega$). À ce stade du calcul, il n'est pas encore nécessaire de tenir compte de la capacité de la charge proprement dite ni des capacités de câblage : nous n'en sommes qu'à une toute première estimation !
2. L'impédance d'entrée correspond à environ $2,5 \text{ k}\Omega$ ($h_{fe}r_e$) mis en parallèle avec la capacité Miller (240 pF) et C_{ie} ; cette dernière tourne autour de 53 pF, suivant la formule énoncée au paragraphe 13.2.

3. Le point à -3 dB provoqué par la capacité d'entrée se trouve aux alentours de 280 kHz ($R = 8,2 \text{ k}\Omega$ en parallèle avec $2,5 \text{ k}\Omega$; $C = 240 \text{ pF}$ en parallèle avec 53 pF), dominé par la capacité Miller de 240 pF ($G_V C_{cb}$) en association avec une impédance totale relativement élevée à la connexion de base du transistor. Remarquez que le gain réel en basses fréquences est largement inférieur à 100, puisque l'on a considéré le signal d'entrée comme étant le signal de sortie de l'amplificateur différentiel hors charge, ce qui ne correspond pas à la réalité. Cette charge existe bel et bien : l'impédance d'entrée de Q_3 charge l'impédance de sortie de Q_2 et provoque une atténuation de $2,5 / (8,2 + 2,5)$, ce qui ramène le gain de Q_3 , vu depuis le collecteur de Q_2 , à environ 23 au lieu de 100.

La combinaison d'une charge excessive de l'étage de commande et d'un point à -3 dB largement inférieur aux performances du transistor aboutit globalement à un circuit d'amplification de mauvaise qualité. Les valeurs des composants et du point de fonctionnement ont été choisies à dessein, pour pouvoir mettre en exergue les difficultés réellement rencontrées lors du calcul de circuits amplificateurs en hautes fréquences. Pratiquement, vous amélioreriez les performances en réduisant considérablement les impédances de collecteur ou en optant pour un étage différentiel en lieu et place de Q_3 , afin de réduire ou d'éliminer les effets de la capacité d'entrée (C_{ie} liée à f_T) et de la capacité par effet Miller ($G_V C_{cb}$).

13.4 Configurations d'amplificateurs HF

L'exemple précédent est une bonne démonstration de l'effet catastrophique que peut provoquer la capacité par effet Miller sur les performances hautes fréquences d'un étage d'amplification, surtout lorsque celui-ci est piloté par un étage de commande à impédance de sortie relativement élevée. Dans cet exemple, les performances d'un circuit avec transistor possédant un f_T de 300 MHz et une constante de temps en sortie correspondant à un point -3 dB à 40 MHz ont été balayées par une constante de temps à l'étage d'entrée faisant dégringoler ce point -3 dB à 280 kHz.

Trois remèdes contre l'effet Miller

Mise à part la méthode brutale, c'est-à-dire réduire énormément les valeurs des résistances de collecteurs, il existe d'autres moyens, plus intéressants, pour parvenir à réduire l'impédance de la source de commande ou pour réduire les effets de la capacité de contre-réaction ou encore pour atteindre ces deux objectifs simultanément.

La figure 13.7 propose trois solutions à ces problèmes. Elles sont représentées sous leur forme la plus simple, ne décrivant que le parcours du signal HF et négligeant tous les composants relatifs aux différentes alimentations et polarisations continues.

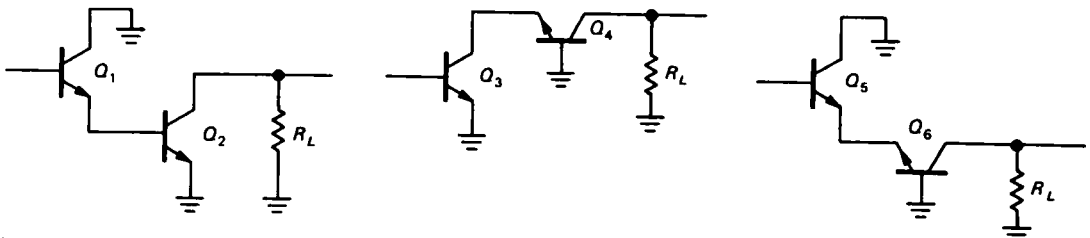
Dans le premier circuit, un étage émetteur-suiveur permet de réduire la charge présentée par l'entrée d'un étage configuré en émetteur commun. Ceci permet de réduire de manière radicale la dégradation des performances HF provoquées par f_T , C_{ie} et $G_V C_{cb}$. Le second circuit est bien connu sous le nom de montage cascade, dans lequel un premier transistor monté en émetteur commun pilote un second transistor monté en base commune, éliminant l'effet Miller $G_V C_{cb}$: le potentiel à l'émetteur de Q_4 est fixé par la tension de polarisation de sa base ; il ne fait que « passer » le courant de collecteur de Q_3 à la charge R_L . Et dans le troisième schéma, il s'agit d'un étage émetteur-suiveur pilotant un transistor monté en base commune, éliminant l'effet Miller et réduisant simultanément l'impédance de charge du circuit de commande. On retrouve ici le schéma classique d'un

amplificateur différentiel, dont une entrée est mise à la masse en alternatif et dont les résistances de collecteurs sont totalement déséquilibrées.

Deux autres solutions

En plus de ces trois configurations de circuits, il existe deux autres méthodes pour aborder les problèmes de capacités d'entrée et de contre-réaction, à savoir :

- l'utilisation exclusive d'étages amplificateurs montés en base commune, lorsque les impédances de source sont suffisamment faibles, et
- l'utilisation de circuits accordés aux entrées et aux sorties d'étages amplificateurs montés en émetteur commun ou en autres configurations, de manière à « incorporer » les capacités parasites au fonctionnement du circuit. Il ne s'agit bien sûr plus d'amplificateurs à large bande, mais cela peut néanmoins se présenter comme un avantage, fonction de l'application dans laquelle l'amplificateur doit être utilisé. Il peut également être nécessaire de procéder à une neutralisation, mais nous discuterons des amplificateurs à bande étroite à circuits accordés dans une autre section de ce chapitre. Une approche intermédiaire consiste à utiliser des inductances de compensation ; il s'agit de petites inductances de quelques microhenrys placées en série avec les résistances de collecteur, elles permettent de compenser quelque peu les effets des capacités parasites en ce point et d'étendre le gain en hautes fréquences légèrement au-delà du point -3 dB obtenu normalement (figure 13.8).



A. = amplificateur à émetteur suiveur suivi d'un étage en émetteur commun

B. = amplificateur à émetteur commun suivi d'un étage en base commune (cascode)

C. = amplificateur à émetteur suiveur suivi d'un étage en base commune (différentiel)

Figure 13.7 – Schémas équivalents en hautes fréquences de trois configurations d'amplificateurs.

Pour être capables d'estimer les performances hautes fréquences de circuits comportant des transistors montés en émetteur-suiveur ou en base commune, nous aurons besoin des schémas équivalents en alternatif de ces configurations ; ils sont représentés par la figure 13.9.

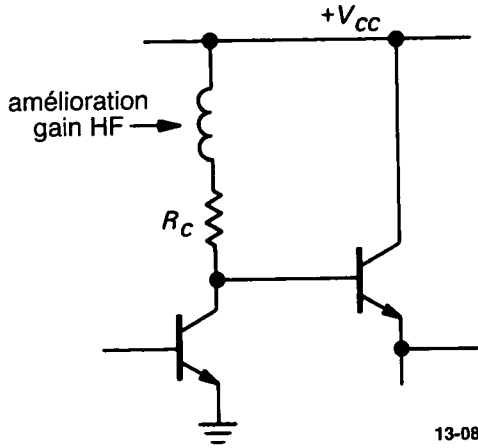


Figure 13.8

13.5 \diamond Un exemple d'amplificateur à large bande
Le circuit représenté par la figure 13.10 peut « cette fois-ci » être considéré comme un bon exemple d'amplificateur hautes fréquences à large bande de bonne qualité.

Son atout majeur réside en l'élimination quasi complète des pertes de gain dues aux effets Miller. Il utilise des émetteurs-suiveurs en guise d'étages d'entrée ; ceux-ci commandent un amplificateur différentiel ; la sortie est isolée de l'étage amplificateur proprement dit par un émetteur-suiveur, cet étage amplificateur étant formé par la branche droite de l'amplificateur différentiel redessinée sous forme de montage cascode.

Ce projet est basé sur l'utilisation d'un transistor hautes fréquences de bonne qualité, tel que le 2N5179, dont la fiche signalétique nous apprend qu'il possède un f_T de 1000 MHz, un h_{fe} de 10 à 100 MHz et une capacité de contre-réaction C_{cb} de 0,5 pF pour une tension collecteur-émetteur de 2 V. Le circuit équivalent approximatif, en termes de capacités de jonction, de capacités de câblage et des différentes résistances qui les shuntent est représenté par la figure 13.11.

Pour déterminer le point -3 dB de l'amplificateur en hautes fréquences, vous devez parcourir les différents étages et analyser les différents réseaux RC en leur substituant les circuits équivalents appropriés. Il y a généralement un étage bien précis qui détermine la fréquence de coupure de l'amplificateur, et avec un peu d'intuition et l'habitude de ce genre de circuits, vous pourrez bien souvent le désigner avant même d'avoir commencé les calculs. Dans notre cas, le point -3 dB sera fixé par l'impédance de commande de la base de Q_7 (300 Ω), en association avec la capacité C_{cb} de Q_7 et la capacité de la charge C_L vue depuis la base de ce même transistor Q_7 . Rappelez-vous que le facteur h_{fe} diminue approximativement à raison de $1/f$, si bien qu'aux très hautes fréquences, l'effet d'isolation de l'étage émetteur-suiveur est sérieusement dégradé.

La méthode simplifiée que nous avons utilisée pour définir le point à -3 dB ressemble plus ou moins à ceci :

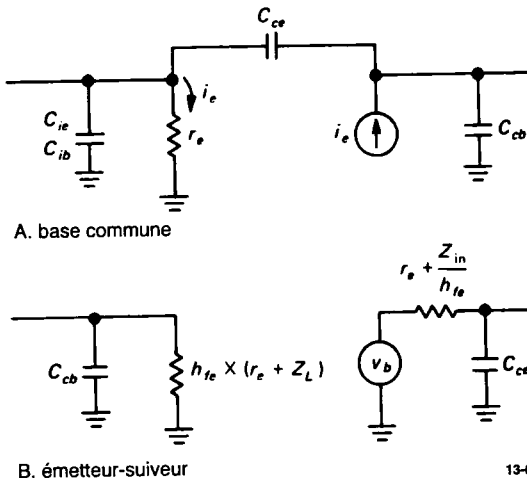


Figure 13.9

Dans le cas du modèle de l'émetteur-suiveur, remarquez que l'impédance d'entrée dépend également de l'impédance complexe de charge (aussi bien de la résistance que de la réactance) : cette dernière apparaît dans le terme $h_{fe} (r_e + Z_L)$. Nous allons utiliser ces modèles dans l'exemple suivant.

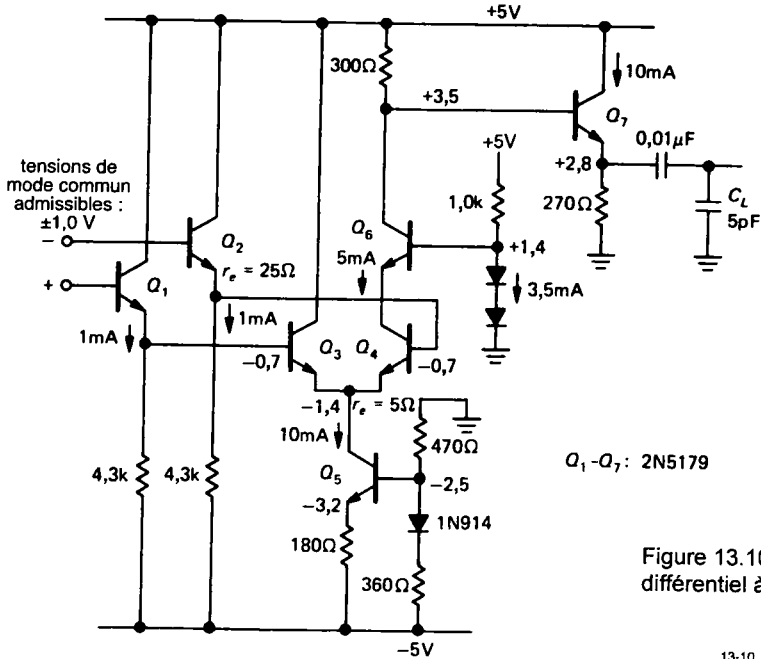


Figure 13.10 - Amplificateur différentiel à large bande.

13-10

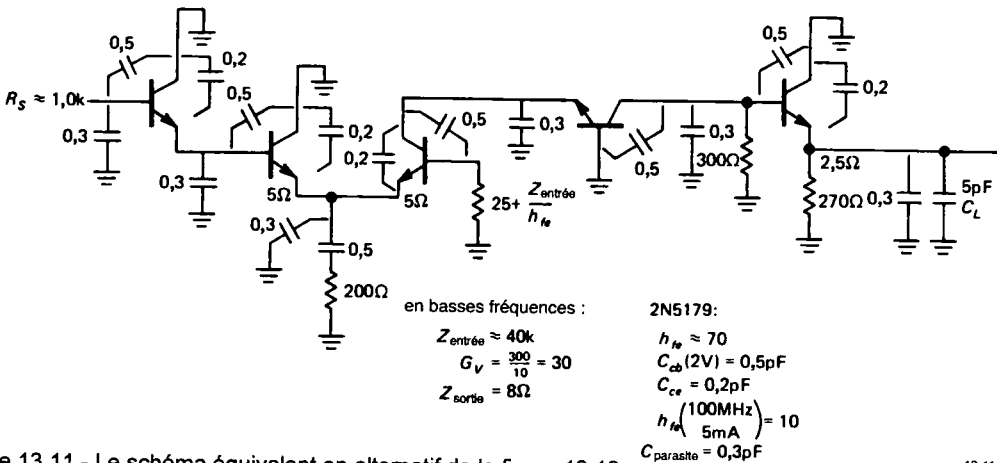


Figure 13.11 - Le schéma équivalent en alternatif de la figure 13.10.

13-11

Appliquer le circuit équivalent de l'émetteur-suiveur au transistor Q_7 pour obtenir l'impédance vue depuis la base, connaissant la capacité de la charge, les

capacités de jonctions (nous avons utilisé 0,5 pF pour C_{cb} et 0,2 pF pour C_{ce}) et en estimant la capacité de câblage à 0,3 pF. Puisque l'impédance vue à la base

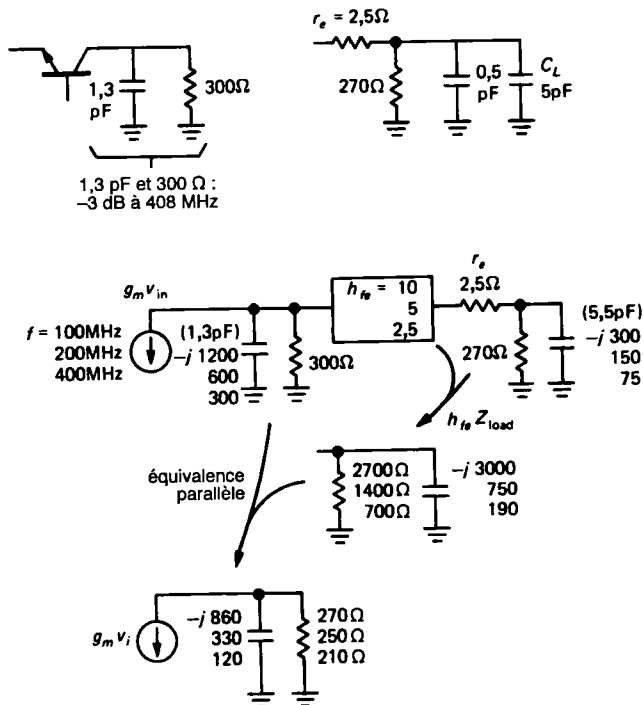
13. TECHNIQUES HAUTES FRÉQUENCES ET COMMUTATION RAPIDE

dépend de h_{fe} , il faut effectuer le calcul en fonction de la fréquence en admettant que h_{fe} évolue comme $1/f$ aux fréquences élevées. Plutôt que de commencer à tracer des courbes, nous avons préféré exécuter ce calcul en quelques points répartis autour de 200 MHz, en espérant que le point à -3 dB se trouve dans la première zone de calcul. La figure 13.12 résume le processus suivi.

Aux fréquences de 100, 200 et 400 MHz, nous avons calculé l'impédance de charge, nous l'avons ensuite multipliée par le facteur h_{fe} de Q_7 en admettant que celui-ci évolue comme $1/f$, puis combinée avec les autres impédances déjà présentes à la base de ce transistor. Nous avons terminé en calculant le module des trois dernières impédances obtenues afin de pouvoir imaginer l'évolution du signal de sortie en fonction de la fréquence. Vous pourrez constater que le

point à -3 dB doit se trouver un peu avant 200 MHz, puisque la valeur clé à observer est de $295 \times 0,707 = 208 \Omega$. Une représentation graphique de ce fragment de courbe de réponse permettra de fixer la fréquence de coupure avec plus de précision : 180 MHz.

Maintenant, en se basant sur cette fréquence comme point de coupure probable, il n'y a plus qu'à remonter le circuit jusqu'à l'entrée et vérifier si par hasard ou par malheur, une autre combinaison RC ne provoquerait pas une atténuation trop importante à cette fréquence de 180 MHz. Par exemple, le circuit de collecteur de Q_4 présenterait un point de coupure à -3 dB à la fréquence de 1000 MHz, en utilisant la valeur de h_{fe} à 180 MHz, soit à peu près cinq fois. En d'autres termes, la partie cascade du circuit ne dégradera pas les performances globales du schéma.



$$G_V = g_m Z_L = g_m |R_L \parallel Z_{C_L}|$$

dc:	$g_m \times 295 \Omega$	} point -3 dB estimé à 180 MHz
100MHz:	$\times 260 \Omega$	
200MHz:	$\times 200 \Omega$	
400MHz:	$\times 104 \Omega$	

Figure 13.12 - Méthode de calcul de la fréquence de coupure.

D'une manière identique, il est relativement simple de procéder à une vérification similaire pour tous les autres points du circuit, et de s'assurer qu'aucun d'eux n'amène une atténuation de 3 dB à la fréquence de 180 MHz. Lorsque vous arriverez à l'étage d'entrée, il sera nécessaire de fixer a priori une impédance de source afin de terminer le calcul. En visant relativement haut pour ce genre de circuit et en choisissant 1 k Ω comme première base de calcul, vous trouverez, en combinaison avec une capacité d'entrée de 0,8 pF, un point -3 dB à une fréquence d'environ 200 MHz.

Cela signifie que ce montage gardera ses performances d'ensemble jusqu'à une fréquence proche de 200 MHz à condition que l'impédance de source reste inférieure à 1 k Ω , et qu'elles commenceront à se dégrader si l'impédance de source atteint ou dépasse la valeur fatidique de 1 k Ω . Cette nouvelle configuration de l'amplificateur apporte une amélioration vraiment considérable aux performances du premier montage que nous vous avons proposé au paragraphe 13.3.

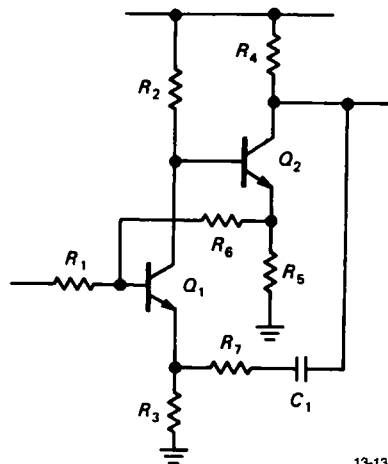
13.6 ◊ Quelques améliorations du schéma équivalent

◊ Résistance intrinsèque de la base

Il faut reconnaître que la modélisation du comportement des circuits en alternatif que nous avons utilisée dans les calculs ci-dessus a été simplifiée à l'extrême, et qu'un paramètre important a été négligé. Il s'agit de la résistance ohmique du contact de base, appelée r_b . Dans le cas de transistors destinés à l'utilisation en hautes fréquences, les fabricants incluent le paramètre $r_b C_{cb}$ à leurs spécifications, paramètre appelé constante de temps collecteur-base. Dans le cas du 2N5179, celui-ci vaut 3,5 ps (typ.) et permet de calculer une valeur de résistance intrinsèque égale à environ 7 Ω . Lorsqu'il s'agit d'évaluer les performances d'un circuit à très hautes fréquences, il devient nécessaire d'inclure ce paramètre dans les calculs à effectuer. Dans le dernier exemple que nous vous avons présenté, les conclusions que nous avons déjà pu tirer ne sont pas modifiées.

Séparation des pôles

Une autre simplification que nous nous sommes autorisés à opérer était d'admettre que les différents réseaux RC n'aient aucune influence entre eux. Il est assez facile d'imaginer qu'il doit certainement se passer quelque chose, et surtout parce que l'on se trouve en hautes fréquences. L'effet Miller, en lui-même, peut être considéré comme une contre-réaction en hautes fréquences. Puisqu'il prélève une partie de la tension de sortie, il doit provoquer un abaissement de l'impédance de sortie de l'étage à transistor, particulièrement là où son gain en « boucle ouverte » est important (bien entendu, il diminue aussi le gain en tension - c'est là tout le problème). L'impédance résultante réduite au collecteur du transistor pilote le réseau $R_L C_L$ dont la fréquence de coupure remonte, puisque l'impédance de collecteur se place en parallèle sur $R_L C_L$. Donc, l'abaissement de la fréquence de coupure par effet Miller (par l'augmentation de G_V ou de C_{cb}) provoque une remontée de la fréquence de coupure due aux capacités de collecteur et de charge. Cet effet d'écartement des deux pôles est aussi connu sous le nom de séparation des pôles ou encore « *pole splitting* ».



13-13

Figure 13.13 - Amplificateur à double contre-réaction.

13.7 ◇ Le montage à double contre-réaction ou paire à rétro-action série

Un circuit bien connu pour l'obtention d'une large bande passante associée à un faible gain est celui du montage désigné par l'appellation anglaise de shunt-série, représenté par la figure 13.13.

Le but recherché est d'obtenir un amplificateur à gain relativement faible, de l'ordre de 10 dB, avec une courbe de réponse en fréquence horizontale sur un très large spectre. Cela fait immédiatement penser à une application de circuit muni d'un réseau de contre-réaction énergétique. Cependant, l'emploi de contre-réaction dans le domaine des radiofréquences peut être problématique, parce que ces réseaux provoquent des rotations de phase incontrôlables lorsque le taux de contre-réaction est précisément trop élevé. Le montage à double contre-réaction surmonte cette difficulté en utilisant plusieurs réseaux de contre-réaction à taux réduit.

Dans le circuit décrit par la figure 13.13, les transistors Q_1 et Q_2 travaillent tous deux comme amplificateurs de tension à faible gain, puisque leurs résistances d'émetteur ne sont pas découplées en alternatif. La résistance R_6 constitue un premier réseau de contre-réaction, mais uniquement pour le transistor Q_1 , puisque le transistor Q_2 se comporte comme un suiveur de tension dans la boucle extrémité gauche de R_6 - base Q_1 - collecteur Q_1 = base Q_2 - émetteur Q_2 - extrémité droite de R_6 . Lorsque le gain de Q_1 a été défini par le rapport de R_6 / R_1 , R_4 est choisi pour fixer le gain en boucle ouverte de Q_2 , par le rapport R_4 / R_5 . Finalement, une contre-réaction supplémentaire est appliquée à l'émetteur de Q_1 par R_7 pour réduire le gain de l'ensemble à la valeur désirée.

Le montage à double contre-réaction peut être considéré comme un module d'amplification extrêmement stable et facile à mettre au point. Il permet de réaliser des amplificateurs possédant une bande passante de quelque 300 MHz avec des gains de l'ordre de 10 à 20 dB par module. Ceux-ci peuvent ensuite être connectés en cascade afin d'obtenir un gain total plus important.

Dans la section 13.11, nous discuterons des techniques utilisées pour la réalisation d'amplificateurs à

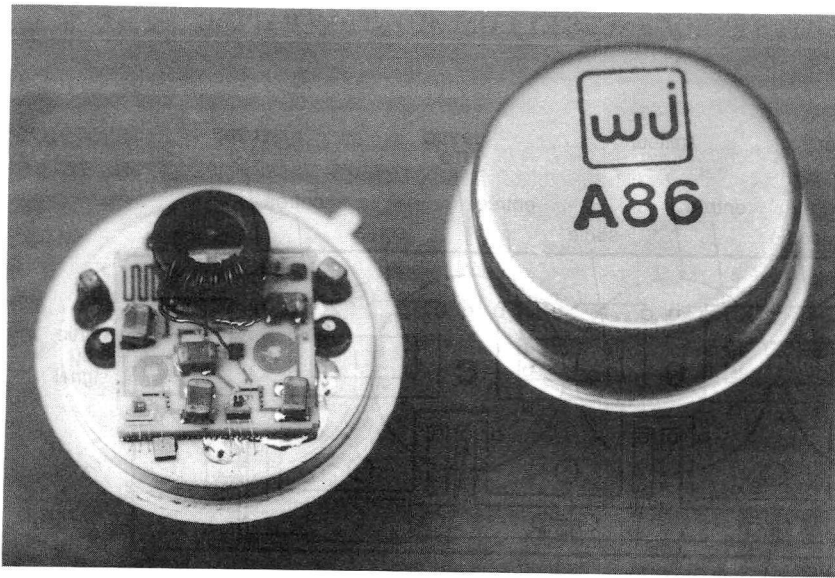
bande étroite et à circuits accordés, par opposition aux amplificateurs à large bande dont nous vous avons entretenu jusqu'à présent. Ces amplificateurs sont surtout très intéressants dans le domaine des radiofréquences, là où le signal utile est souvent confiné dans une bande passante relativement étroite.

13.8 ◇ Amplificateurs modulaires

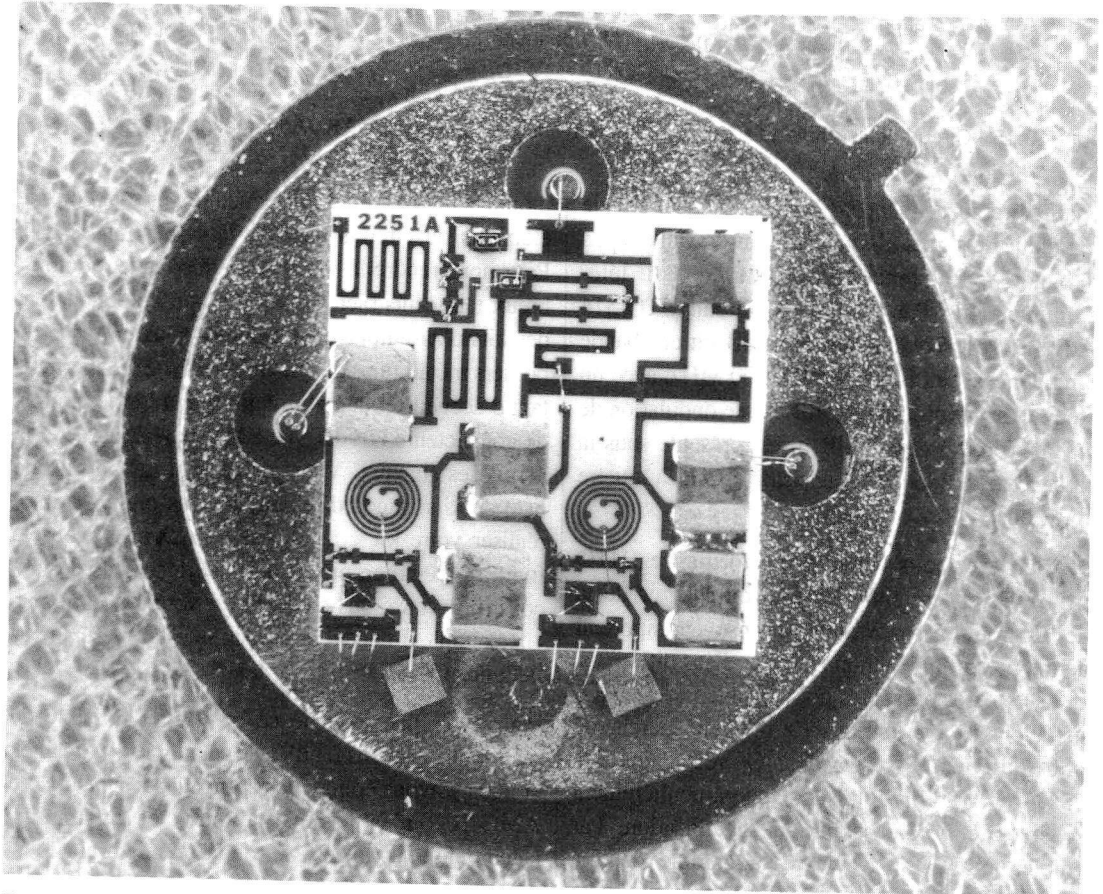
En fonction de ce qui a été dit précédemment à propos d'amplificateurs hautes fréquences, chaque projet de réalisation dans ce domaine de fréquences semblerait devoir demander un formidable effort de conception, une somme énorme de calculs et bon nombre de montages d'essais. Heureusement, il existe des modules d'amplificateurs complets, le plus souvent fournis sous forme de boîtiers étanches munis de toutes les connexions nécessaires, disponibles auprès de nombreux fournisseurs fiables, et proposant des variantes de configurations aptes à satisfaire tous les besoins de n'importe quel utilisateur. Pratiquement, chaque sous-ensemble d'une application en radiofréquences peut être obtenu sous forme de module, qu'il s'agisse d'oscillateurs, de mélangeurs, de modulateurs, d'atténuateurs contrôlés en tension, d'amplificateurs ou de répartiteurs de puissance, de circulateurs, de circuits hybrides, de coupleurs directionnels, etc. Nous décrirons quelques-uns de ces sous-ensembles dans la section 13.12.

Sous sa forme la plus simple, un module d'amplification hautes fréquences apparaît sous la forme d'un circuit hybride sur film mince, proposant du gain sur une large bande de fréquences, monté dans un boîtier du type transistor à quatre pattes ou sur une pastille destinée à la technique de circuits utilisant les composants pour montage en surface (CMS ou SMD (*Surface Mounted Devices* en anglais)) : reportez-vous à la photographie de la figure 13.14.

Deux des pattes forment les connexions d'entrée et de sortie sous les impédances traditionnelles de 50 ou 75 Ω , tandis que les deux autres servent de connexions d'alimentation et de masse. Il existe des dizaines de modèles d'amplificateurs, disponibles sous différentes options, qu'ils soient spécialement conçus pour leur faible apport de bruit, leur bande passante très large ou leur amplification en puissance.



A

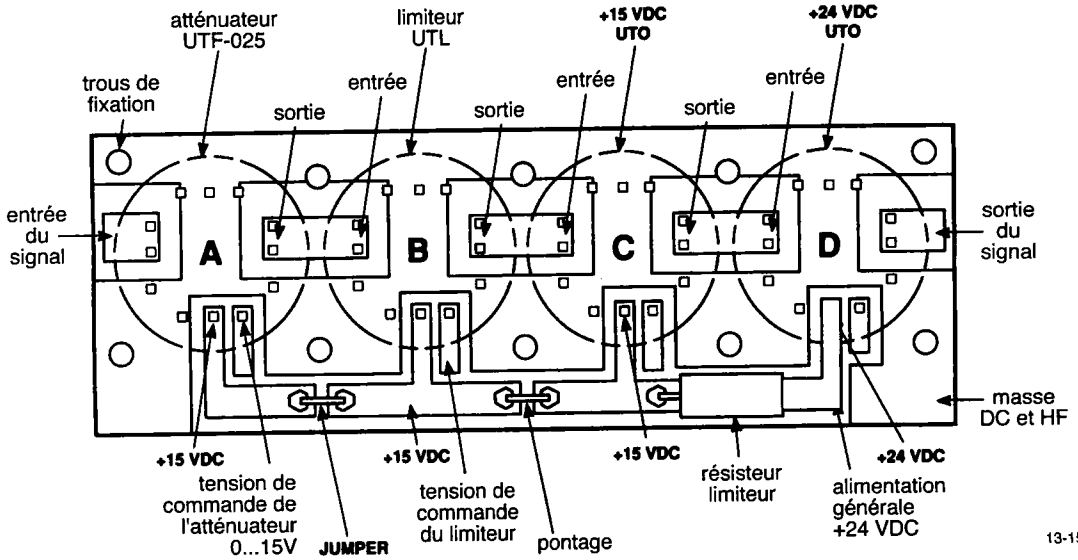


B

Figure 13.14 -

A. Module d'amplification de 10 à 200 MHz.

B. Détail de la fabrication d'un circuit hybride sur substrat de céramique, montrant les condensateurs miniatures, les résisteurs et les bobines en film mince, les transistors et les liaisons aux broches du boîtier.



13-15

Figure 13.15 - Circuit d'assemblage Microstrip (en *strip-lines*) pour modules RF. (Advantek, Inc.)

Certains circuits peuvent être conçus pour leur grande dynamique de signal d'entrée ou pour travailler dans une bande de fréquences propre à un type de télécommunications. Par exemple, le circuit UTO-514 d'Advantek possède un gain de 15 dB sur une bande de fréquences s'étendant de 30 à 200 MHz, avec un facteur de bruit inférieur à 2 dB et une ondulation de gain inférieure à $\pm 0,75$ dB. Il est présenté sous la forme d'un boîtier de transistor TO-8 à quatre connexions.

La série de circuits à hautes performances UTO d'Advantek et les amplificateurs modulaires de la série A produits par Watkins-Johnson comportent chacune presque une centaine de modèles différents, avec des bandes passantes pouvant atteindre 2 GHz. Nous avons trouvé que la série meilleur marché de circuits du type GPD de Advantek, tout comme la série EA de Watkins-Johnson, était particulièrement abordable de prix et commode d'utilisation. Par exemple, le GPD-201 couvre la gamme de 5 à 200 MHz en offrant au moins 30 dB de gain avec un facteur de bruit typique de 3,5 dB au prix de 29 US\$.

Ces amplificateurs peuvent être utilisés individuellement ou comme composants d'un assemblage en

montage hybride plus conséquent ou encore comme éléments de circuits en *strip-line* (Section 13.21). Pour nous rendre la vie encore plus facile, de nombreux fabricants bien inspirés proposent également des kits d'assemblage de modules sous la forme de boîtiers métalliques de quelque 5 x 5 x 2 cm, permettant d'accueillir quatre modules individuels et munis de connecteurs HF du type SMA pour l'entrée et la sortie des signaux. Vous pouvez choisir parmi une liste de kits standardisés ou, si vous préférez, faire réaliser votre kit « à la carte ». Advantek vous le fournira même en pièces détachées, si vous désirez construire votre sous-ensemble de vos propres mains. Un exemple d'une telle réalisation est représenté par la figure 13.15.

Pour avoir une idée de ce qu'il était possible de réaliser, nous avons feuilleté le catalogue d'Advantek et nous y avons épinglé les composants suivants. Le AMG-1020 n'est pas mal du tout, c'est un amplificateur à faible bruit (2,7 dB de facteur de bruit) fournissant un gain de 35 dB sur une bande de fréquences s'étendant de 50 à 1000 MHz. Si vous avez besoin d'une bande de fréquences encore plus large, vous pourrez choisir le UTC-20211 qui balaye la gamme

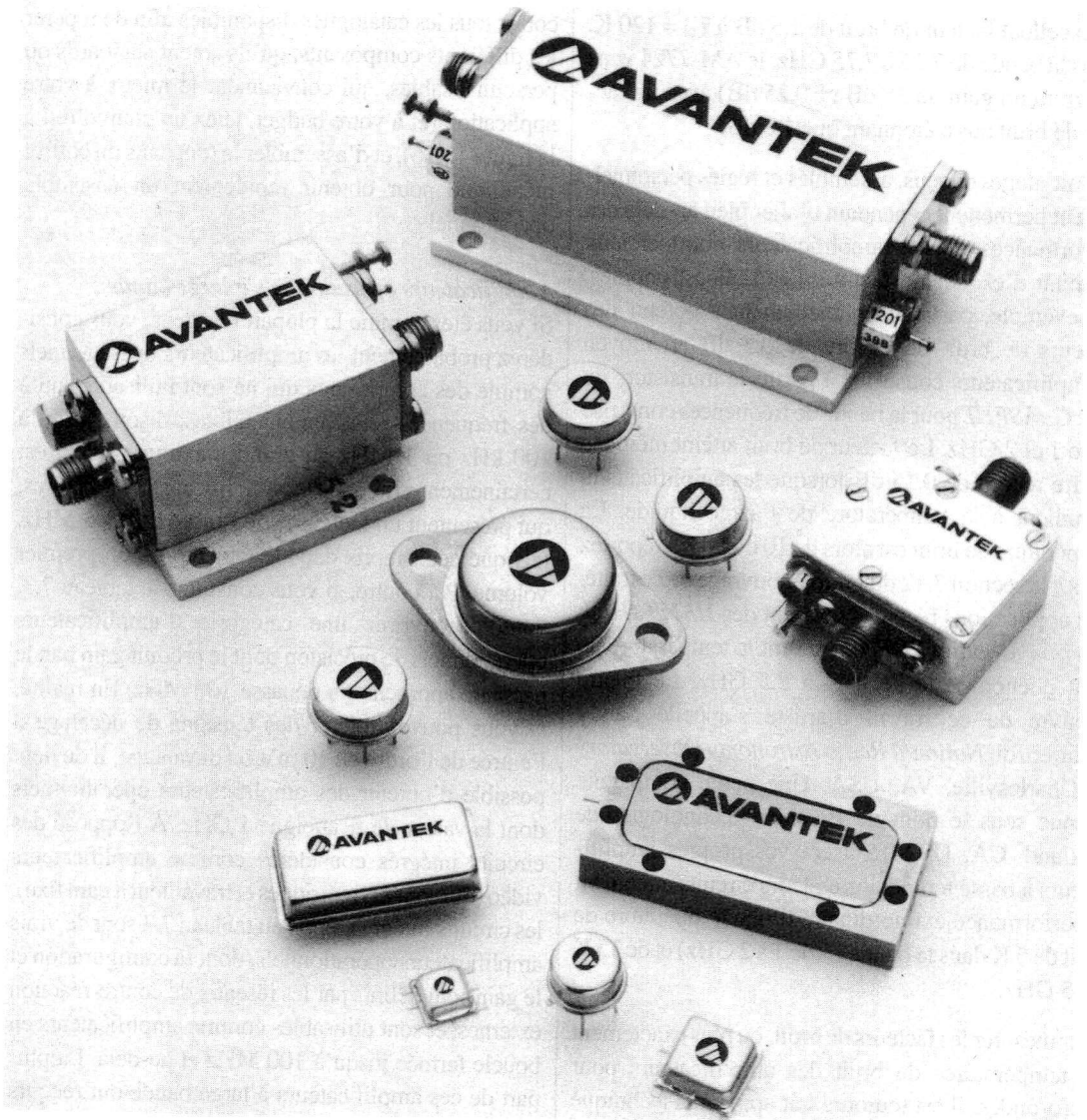


Figure 13.16 - Les modules de radiofréquences sont disponibles avec connecteurs ou avec broches de passage pour montage sur châssis ou sur circuit imprimé. (Avantek, Inc.)

de 10 à 2000 MHz avec un facteur de bruit de 5 dB et un gain de 26 dB. Des circuits utilisant des transistors du type *GaAsFET* et la technologie *HEMT* permettent de réaliser des amplificateurs ayant une bande passante de 18 GHz, sinon davantage.

Les amplificateurs destinés à l'utilisation dans une bande de fréquences restreinte peuvent être optimisés dans le but d'obtenir un très faible facteur de bruit ; des amplificateurs d'excellente qualité peuvent être obtenus pour l'utilisation en bandes de radiocommunications. Par exemple, si vous désirez donner une

nouvelle jeunesse à votre vieux récepteur de satellites, le AM-4285 d'Advantek vous fournira 50 dB ($\pm 0,5$ dB) de gain sur la bande de 3,7 à 4,2 GHz, avec un excellent facteur de bruit de 1,5 dB à $T_N = 120$ K. Dans la bande de 7,25 à 7,75 GHz, le AM-7724 vous délivrera un gain de 35 dB ($\pm 0,25$ dB) avec un facteur de bruit aussi étonnant que 1,8 dB.

Les montages conçus, assemblés et réglés personnellement permettent cependant d'aller bien au-delà des performances de ces amplificateurs commerciaux pourtant d'excellente facture. Les radioastronomes, par exemple, parviennent facilement à obtenir des facteurs de bruit de l'ordre de 0,7 dB au moyen d'amplificateurs construits à partir de transistors du type *GaASFET* pour la bande de fréquences comprise entre 1 et 2 GHz. Le facteur de bruit atteint même le chiffre record de 0,15 dB lorsque les amplificateurs travaillent à la température de l'azote liquide. La température de bruit est alors de 10 ou 50 K ; reportez vous à la section 7.12 du premier ouvrage de ce traité. Des applications récentes utilisant des *HEMT* (*High Electron Mobility FET*) ont atteint la température de bruit phénoménale de 8 K à 8,5 GHz. Le maître d'œuvre de ce travail d'artiste s'appelle Sandy Weinreb, du *National Radio Astronomy Observatory* de Charlottesville, VA, USA. Une petite compagnie connue sous le nom de Berkshire Technologies de Oakland, CA, USA réalisera vos propres amplificateurs à basse température ; leurs circuits atteignent la performance extraordinaire d'une température de bruit de 5 K dans la bande L (de 1 à 2 GHz) et de 15 K à 8,5 GHz.

Pour mesurer les facteurs de bruit, ou plus exactement les températures de bruit des amplificateurs pour micro-ondes, il est toujours fait appel à la technique de la résistance chaude et froide. Voyez la section 7.12 du volume 1 de ce traité pour en savoir davantage sur cette méthode de mesure pour le moins originale.

La concurrence est sévère sur le marché des amplificateurs modulaires, tout comme sur celui de tous les autres composants RF présentés sous forme de modules. Voici quelques-uns des principaux fournisseurs, retenus parmi ceux qui proposent des gammes complètes de produits : Aerrech / TRW, Advantek, Aydin Vector, Hewlett-Packard, Narda, Scientific

Communication, et Watkins-Johnson. En pratique, lorsque vous déciderez de réaliser un système RF au moyen de modules préfabriqués, il suffira de parcourir tous les catalogues disponibles afin de repérer les différents composants, qu'ils soient standards ou personnalisables, qui conviennent le mieux à votre application (et à votre budget, jetez un coup d'œil à la figure 13.16), et d'assembler le tout dans un coffret métallique pour obtenir rapidement un ensemble opérationnel.

Amplificateurs opérationnels à large bande

Si vous êtes comme la plupart des gens, vous considérez probablement les amplificateurs opérationnels comme des composants qui ne sont utilisables qu'à des fréquences relativement faibles, disons jusqu'à 100 kHz ou 1 MHz au grand maximum. Cela est certainement vrai pour les amplificateurs ordinaires, qui présentent un facteur f_T de l'ordre de 1 à 5 MHz, tels que ceux repris dans le tableau 4.1 du premier volume. Par contre, si vous consultez le tableau 7.3, vous découvrirez une catégorie d'amplificateurs opérationnels de précision dont le produit gain bande passante approche ou dépasse 100 MHz. En réalité, si vous pouvez tolérer des tensions de décalage à l'entrée de l'ordre de 10 mV ou davantage, il devient possible d'obtenir des amplificateurs opérationnels dont la valeur de f_T atteigne 1 GHz. À l'opposé des circuits intégrés considérés comme amplificateurs vidéo (qui sont asymétriques et travaillent à gain fixe), les circuits intégrés repris au tableau 7.3 sont de vrais amplificateurs opérationnels, dont la configuration et le gain sont définis par les réseaux de contre-réaction externes, et sont utilisables comme amplificateurs en boucle fermée jusqu'à 100 MHz et au-delà. La plupart de ces amplificateurs à large bande ont recours au procédé dit du transistor PNP vertical pour obtenir de bonnes performances. Ils présentent cependant deux différences fondamentales par rapport aux amplificateurs traditionnels : dans la plupart des cas, vous constaterez que ces circuits présentent des impédances d'entrées dissymétriques, et qu'ils sont conçus pour être contrôlés par une contre-réaction en courant plutôt qu'en tension. Le tableau 13.2 complète l'information du tableau 7.3 à propos de cette écurie de bêtes de course.

Tableau 13.1 - Transistors RF

type	Pâtes										commentaires			
	boîtier	$T_c = 25^\circ\text{C}$ (W)	V_{CE} (V)	V_{CBO}^a (V)	I_C max (A)	I_C typ (mA)	C_{cb} à 10 V (pF)	f_r (MHz)	à I_C (mA)	gain en puissance (dB)		à f (MHz)	puissance de sortie (W)	à f (MHz)
2N3375	TO-60	12	40	65	1,5	250	12	550	120	6	175	10	100	bon marché, facile à utiliser
2N3553	TO-39	7	40	65	1,0	250	7	600	100	15	175	7	100	bon marché, d'usage courant
2N3866	TO-39	5	30	55	0,4	50	3	900	40	15	400	1 ^m	400	oscillateur
2N4427	TO-39	2	20	40	0,4	50	4	800	50	15	175	1 ^m	175	
2N5016	TO-60	30	30	65	4,5	500	25	600	500	8	400	30	100	
2N5109	TO-39	2,5	20	40	0,4	60	3	1500	70	15	200	-	-	faible bruit, d'usage courant
2N5179	TO-72	12	20	20	0,05	70	0,7	1500	10	20	200	0,02	500	faible bruit, $r_{bC_{cb}} = 7$ ps
2N5994	radial ^k	35	30	65	5	-	70	-	-	10	100	35	175	puissance en VHF
2N6267	radial ^k	20	50	50	1,5	-	13	-	-	10	2000	10	2000	puissance en micro-ondes
2N6603	radial ^k	0,5	15	25	0,03	80	0,5	5500	10	16	1000	-	-	petits signaux en micro-ondes
2N6679	radial ^k	0,9	20	30	0,07	100	0,3	-	-	11	4000	0,07	4000	
MRF931	radial ^k	0,05	5	10	0,005	70	0,25	0,4 ^b	3000	1	12	-	-	alimentation par piles, télémesures
NE981	radial ^k	0,3	6	10	0,03	100	0,4	7000	20	14	1000	0,01	7000	fabricant : NEC
MRF571	radial ^k	1	10	20	0,07	100	0,7	8000	50	15	1000	0,1	1000	faible bruit, bon marché
MRF941	radial ^k	0,4	10	20	0,05	100	0,2	8000	15	13	2000	-	-	faible bruit
MRF951	radial ^k	1	10	20	0,1	100	0,3	7500	30	13	2000	-	-	faible bruit
MRF9331	radial ^k	0,05	8	15	0,001	80	0,5	0,2 ^b	5000	1	20	-	-	très faible puissance
AT41485	radial ^k	0,5	12	20	0,06	150	0,2	8000	25	12	2000	0,1	2000	faible bruit, de Avantek
AT42085	radial ^k	0,5	12	20	0,08	150	0,3	8000	35	10	4000	0,1	4000	faible bruit, de Avantek
AT64020	radial ^k	3	20	40	0,2	50	-	-	-	10	2000	0,5	4000	Avantek

^{a)} puisque la jonction base-collecteur peut être polarisée en inverse à près de deux fois la tension d'alimentation lorsque la tension collecteur passe par son maximum (oscillateurs), la tension V_{CBO} est souvent le facteur prépondérant.

^{b)} $V_{CB} = 1$ V. ^{m)} minimum. ^{x)} voir figure 13.48, boîtier pour ligne triplaque (stripeline).

Tableau 13.2 - Amplificateurs opérationnels à large bande

type	V _{alcat}		alimentation		nécessaire	existe en	capacité d'entrée	bande passante		taux de montée	temps d'établissement à 1%	temps de montée à petits signaux	courant de sortie	V _{sortie} (crête)		nombre de charges vidéo	sortie en classe A ?	limitation de courant ?	commentaires	
	max	min	V _{dm}	I _{dm}				-3 dB	à fort signal ^d					e _n	G = 10					50 Ω
AH0010	20	20 ^f	±18	5	-	X	-	30	-	24	1500	100 ^k	-	100	5	10	3	-	-	tampon
CLC110	8	50	±7	15	-	X	1,6	730	-	800	5	0,4	70	3	4	2	2	-	-	tampon
CLC400	6	25	±7	15	25	X	0,5	2,7 ^f	200	50	700	10	1,6	70	3	4	2	-	-	0,1% en 15 ns
SL541	5	25	+12; -6	16	-	X	-	150	100	-	175	50	-	6,5	-	-	-	X	-	-
VA707	6	1,1	±6	7	-	X	3	12 ^g	20	5,6	105	150 ^k	9	±50	±2,7	±4	5	-	X	pas de compensation si G _v > 12 ^h
MSK737	11	0,25	±18	37	-	-	-	65 ^g	200	50	2800	35	-	±120	±6	±12	10	-	-	précision, faible b
MSK738	0,1	0,06	±18	37	-	-	3	4 ^g	200	50	3200	25	2,5	±120	±6	±12	10	-	-	précision, FET
MSK739	0,03 ⁱ	75pA ⁱ	±18	25	-	-	-	200	-	30	5500	8	-	±120	±6	±12	10	-	-	précision
AD844A	0,4	0,3	±18	7	0,3	X	2	2	67	43	10 2000	70 ^k	-	±50	±2,5	±7,5	5	-	X	0,01% en 80 ns
AD846A	0,2	0,5	±18	5	15	X	2	2	46	31	40 ⁱ	450	-	50	5	10	3	-	X	précision
1467	0,1	25	±16	35	-	X	2	-	150	60	10 300	10	40	±10	-	-	-	-	-	tampon
EL2003	40	25	±15	10	-	X	-	110	-	10 ⁱ	1000	-	-	6	12	2	2	-	X	bonne fiche technique
EL2020C	10	15	±18	9	40	-	-	7	60	40	500	50	6	±30	±1,5	±5	3	-	-	bonne fiche technique
EL2022	2,5	20	±20	18	15	-	1,3	2	165	78	1900	22 ^k	2,1	±100	±5	±11	5	-	E	bonne fiche technique
SL2541	10 ⁱ	20	+12; -5	25	-	X	3,5	800 ^h	220	40	1400	30	1,6	15	-	-	-	X	-	-
CA3450	15	0,35	±7	30	-	X	-	200	-	10 ⁱ	400	35	-	75	±4	-	6	-	-	-
AD5639S	3	13	±8	14	-	X	-	4 ^g	220	-	82 600	12	-	15	-	+2,3	1	X	-	pas de compensation si G _v > 12 ^h
LM6364	6	5	±18	5	-	X	3	8	20	4,5	300	100 ^k	-	±30	±1,5	±5	3	-	-	pas de compensation si G _v > 12 ^h
AD9610	1	50	±18	21	15	-	2	0,7 ^g	100	95	3500	18 ^k	3,5	±50	±2,5	±8	5	-	-	-
AD9611	3	5	±6	74	5	-	3	1	280	270	1900	13	1,4	±50	±2,5	±3	5	-	-	-
9826	20	50	±15	15	-	-	2	20	200	10	30 1000	10	-	100	±2,5	±7,5	-	X	-	hybride
SL9699	15	18	+12; -5	35	-	X	-	400	200	-	1300	24	-	±50 ⁱ	-	-	-	X	-	pilote pour convertisseur A/N

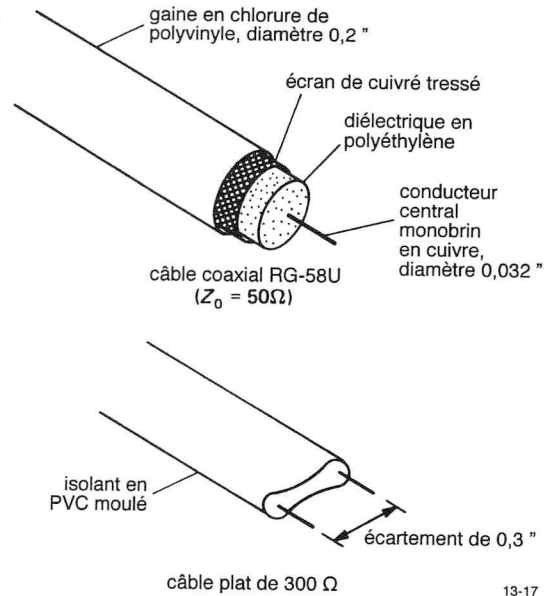
^{a)} voir notes du tableau 4.1. ^{b)} courant d'entrée (µA) si modète à contre-réaction en courant. ^{c)} nV / √Hz à 10 kHz. ^{d)} excursion maximale en sortie. ^{e)} nombre de charges vidéo (Z = 75 Ω + 75 Ω). ^{f)} E = externe. ^{g)} G_v = +2 (Z_{entrée} = 50 Ω). ^{h)} excursion de ±3 V. ⁱ⁾ typique, pour toutes températures. ^{j)} 0,1%. ^{k)} programmable. ^{m)} min / max. ⁿ⁾ µVeff, de 10 Hz à 100 kHz. ^{o)} au-dessus de 5 MHz. ^{p)} le VA706 permet G_v > 3. ^{q)} 0,5 MHz. ^{r)} le VA706 permet G_v = 1; le 6365 demande G_v > 25. ^{s)} typique.

CIRCUITS EN RADIOFRÉQUENCES

13.9 Lignes de transmission

Afin de pouvoir nous attaquer au sujet des circuits de communication proprement dits, un détour dans le domaine -très intéressant- des lignes de transmission ne sera certainement pas inutile. Il en a déjà été question dans le volume 1 de cet ouvrage, en relation avec les transmissions de données entre circuits numériques, où les notions d'impédance de ligne et d'impédance de charge ont déjà été introduites. Les lignes de transmission jouent un rôle primordial dans les circuits de radiofréquences, où elles sont utilisées pour absorber de l'énergie HF en un point afin de l'amener à un autre point d'un montage ou d'un système, lequel se termine le plus souvent par une antenne d'émission. Les lignes de transmission représentent l'une des exceptions les plus importantes au principe général énoncé au premier chapitre du premier tome de ce traité, disant qu'une source de signal idéal doit avoir une impédance faible par rapport à la charge qu'elle doit piloter et, réciproquement, qu'une charge doit présenter une impédance élevée par rapport à l'impédance de sortie de la source prévue pour l'alimenter. La règle équivalente en ce qui concerne les lignes de transmission s'énonce tout autrement : elle stipule que la charge doit présenter la même impédance que la ligne qui l'alimente, et que, dans la mesure du possible, l'impédance de la source doit aussi être égale à celle de la ligne qui y est connectée. Lorsque ces conditions sont remplies, c'est-à-dire lorsque l'impédance de la charge est adaptée à celle de la ligne, et lorsque l'impédance de la ligne est adaptée à celle de la source, il est alors question d'une *adaptation parfaite* des impédances du système de transmission.

Les lignes de transmission pour des signaux de fréquences jusqu'à environ 1000 MHz se présentent principalement sous deux formes physiques distinctes : les conducteurs parallèles et les câbles coaxiaux. Un exemple typique de ligne de transmission parallèle est le câble plat en plastique moulé, bon marché, d'une impédance caractéristique de 300 Ω , utilisé pour relier une antenne à un récepteur de télévision.



13-17

Figure 13.17

Le câble coaxial est, quant à lui, largement utilisé en petites longueurs terminées par des connecteurs BNC pour, par exemple, relier entre eux différents équipements électroniques (figure 13.17).

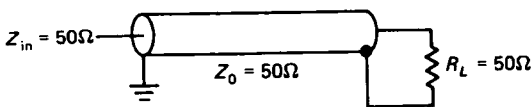
Dans le domaine de la très haute fréquence, il est fait appel à ce que les anglo-saxons appellent la technique des *strip-lines*, qui ne sont en fait que des lignes de transmission parallèles faisant partie intégrante d'un circuit imprimé ; tandis que si l'on approche le domaine des micro-ondes, disons à partir de 2 GHz, les circuits « physiques » traditionnels et les lignes de transmission disparaissent au profit de cavités de résonance et de guides d'ondes. Si l'on oublie cette extrémité de la bande de fréquences actuellement transmissibles, le câble coaxial demeure probablement le meilleur choix de ligne de transmission en ce qui concerne les applications dans le domaine des radiofréquences. Comparé à une ligne de transmission parallèle, le câble coaxial est beaucoup plus robuste et présente en outre l'énorme avantage d'être complètement blindé : si les impédances terminales sont bien adaptées, aucune énergie ne sera absorbée ni émise par la liaison.

Impédance caractéristique et adaptation

Une ligne de transmission, quelle que soit sa forme, possède une impédance caractéristique, symbolisée par Z_0 , qui représente le rapport entre la tension et le courant d'une onde se propageant le long d'une ligne adaptée. Pour une ligne sans pertes, Z_0 est purement résistif et vaut la racine carrée de L/C , où L et C représentent respectivement le coefficient de self-induction et la capacité de la ligne par unité de longueur. Les impédances caractéristiques des câbles coaxiaux courants varient entre 50 et 100 Ω , tandis que les lignes de transmission à conducteurs parallèles présentent une gamme d'impédances caractéristiques d'environ 300 à 1000 Ω .

Lorsque les lignes sont utilisées pour la transmission de hautes fréquences ou d'impulsions à temps de montée très courts, il devient très important d'adapter l'impédance de la charge à celle de la ligne, pour éviter toute réflexion de l'onde émise depuis la charge vers la source. Les points importants sont les suivants :

- a) Une ligne de transmission connectée à une charge de valeur égale à son impédance caractéristique (donc une résistance pure) transmettra une impulsion d'énergie à cette charge sans qu'il y ait réflexion. En d'autres termes, toute l'énergie émise par la source sera absorbée par la charge.
- b) Dans ces conditions d'adaptation, à quelque fréquence que ce soit, l'impédance vue à l'entrée de la ligne est égale à l'impédance caractéristique de cette ligne.



toute la puissance parvient à la charge

13-18

Figure 13.18

Cela peut paraître surprenant au premier abord, puisqu'en basses fréquences, le premier réflexe serait de considérer un morceau de câble coaxial comme une capacité de faible valeur ou, ce qui revient au même, comme une réactance relativement importante. Ainsi

donc, en basses fréquences, c'est-à-dire lorsque les longueurs d'onde sont beaucoup plus grandes que les longueurs de câbles, il n'est pas nécessaire de procéder à l'adaptation des impédances de source et de charge : il suffit que la source de signal puisse s'accommoder d'une charge capacitive, de l'ordre de 30 pF par mètre de liaison. Mais si un câble est chargé par une résistance égale à son impédance caractéristique, magiquement, il se transforme en résistance pure à toutes les fréquences.

Lignes non adaptées

Une ligne de transmission mal adaptée peut avoir quelques propriétés intéressantes, sinon utiles ! Une ligne terminée par un court-circuit produit une onde réfléchie de polarité opposée ; le délai de propagation de cette onde réfléchie est déterminé par la longueur électrique de la ligne. En effet, la vitesse de propagation d'une onde électrique le long d'un câble coaxial vaut à peu près les deux tiers de la vitesse de la lumière ; ce ralentissement est dû à la présence d'un diélectrique solide à la place du vide, et le rapport entre ces deux vitesses est appelé coefficient de vélocité, symbolisé par la lettre grecque ν : (ν).

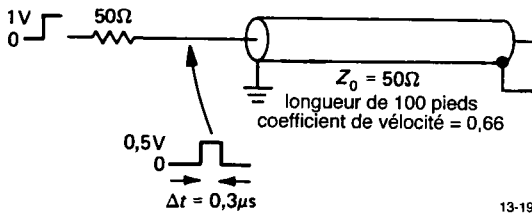
Dans le cas d'un câble court-circuité, la tension à l'extrémité du câble doit obligatoirement être égale à zéro ; le câble doit donc produire une onde de polarité opposée à cette extrémité pour forcer cette condition. Dans l'exemple représenté à la figure 13.19, il en résulte à l'entrée du câble coaxial une impulsion positive dont la durée est d'environ 300 ns.

[N.d.T. : Et dont l'amplitude vaut 0,5 V, puisque le résisteur et l'impédance d'entrée du câble forment un diviseur par deux.]

D'une manière similaire, un câble coaxial à l'extrémité ouverte devra créer à cette extrémité une onde propre à forcer la condition de courant nul, et donc générer une onde de la même polarité que l'onde incidente. Cette onde réfléchie vers la source provoquera à cet endroit un signal en forme d'escalier, dont la longueur de la marche sera aussi égale à 300 ns.

La propriété du câble coaxial court-circuité est parfois exploitée pour créer une impulsion de très courte durée à partir d'un flanc montant ou descendant. Ce

flanc est appliqué au câble à travers une résistance égale à Z_0 , l'autre extrémité du câble étant court-circuitée. Comme vous pouvez le constater dans l'exemple précité, la forme d'onde à l'entrée du câble est une impulsion dont la durée est égale au temps de trajet aller et retour du flanc appliqué, puisque c'est l'onde réfléchie qui ramène la tension d'entrée à zéro.



13-19

Figure 13.19 - Production d'impulsion au moyen d'une ligne de transmission en court-circuit (flanc de retour inversé).

Les lignes de transmission qui sont connectées sur un résisteur R différent de Z_0 produisent également des réflexions, mais dans une moindre mesure. L'onde réfléchie est inversée si R est inférieure à Z_0 , et garde la même polarité si R est supérieure à Z_0 . Le rapport de l'amplitude de l'onde réfléchie à l'amplitude de l'onde incidente est donné par

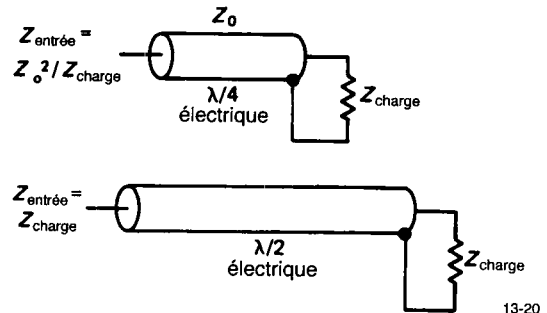
$$A_r / A_i = (R - Z_0) / (R + Z_0)$$

Lignes de transmission en radiofréquences

En ce qui concerne le domaine des fréquences radio, une ligne de transmission dont l'extrémité est adaptée est vue comme une impédance égale à Z_0 , qui peut être considérée comme une résistance pure si les pertes de la ligne sont négligées. Dans ces conditions, la ligne de transmission porte bien son nom : elle transmet toute l'énergie appliquée à son entrée à la charge placée à son extrémité, et cela reste vrai quelles que soient la longueur de la ligne et la fréquence de travail.

C'est au moment où les lignes sont mal adaptées qu'il peut à nouveau se passer quelque chose d'intéressant dans le comportement des lignes de transmission en radiofréquences.

Dès lors que, pour une longueur donnée de câble mal adapté, l'onde réfléchie parvient à l'entrée avec une phase différente de celle du signal appliqué, et que cette différence de phase varie en fonction de la fréquence appliquée, il devient possible de transformer cette constatation en disant que l'impédance vue à l'entrée d'un câble dépend à la fois du taux de désadaptation et de la longueur électrique de la ligne, exprimée en fractions de longueur d'onde.



13-20

Figure 13.20

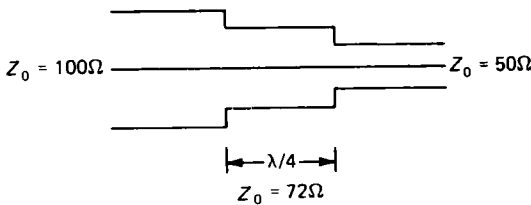
Par exemple, une ligne qui possède un nombre impair de quarts de longueur d'onde et qui comporte une impédance Z_{load} à son extrémité présente une impédance d'entrée égale à Z_0^2 / Z_{load} . Si la charge est résistive, l'impédance d'entrée le sera également.

D'un autre côté, une ligne de transmission comportant un nombre entier de demi-longueurs d'ondes présentera une impédance d'entrée égale à son impédance de charge (figure 13.20).

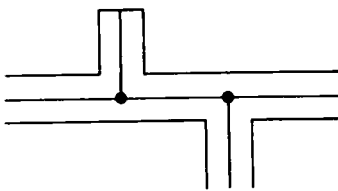
La présence d'ondes réfléchies sur une ligne de transmission n'est pas nécessairement néfaste. Pour le travail à une fréquence unique ou dans une bande de fréquences très étroite, une ligne (pas trop) mal adaptée peut être compensée par un coupleur de ligne pour présenter à son entrée une impédance résistive acceptable par la source qui la pilote ; si la désadaptation est légère, le supplément de pertes qui résultera de la présence de tensions et de courants plus importants sur la ligne pour transmettre la même quantité de puissance pourra être considéré comme négligeable.

Une ligne mal adaptée possède des propriétés différentes à des fréquences différentes. Le fameux dia-

gramme de Smith peut être utilisé pour déterminer les conditions d'impédance de lignes, de désadaptation et les taux d'ondes stationnaires dans toutes les circonstances possibles et imaginables. Le taux d'ondes stationnaires, TOS ou SWR pour *Standing Wave Ratio* en anglais, est une mesure qui permet de déterminer l'amplitude de la puissance réfléchie (et donc indésirable) par la charge vers la source. L'instrument permettant de visualiser cette donnée, le TOS-mètre, est d'une grande utilité dans le cas de travail sur plusieurs fréquences ou sur un système à large bande. En règle générale, il faudra s'efforcer de terminer toute ligne de transmission sur son impédance caractéristique, au moins à l'extrémité réceptrice de signal.



A. adaptation par section de quart de longueur d'onde



B. brins d'adaptation

13-21

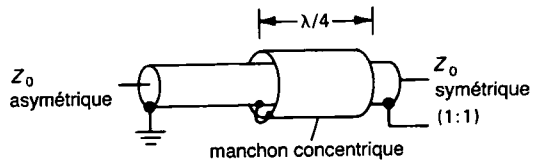
Figure 13.21

13.10 ♦ Stubs, baluns et transformateurs

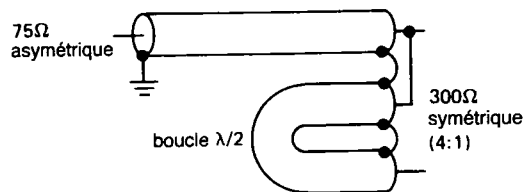
Il existe plusieurs applications intéressantes de lignes de transmission qui exploitent les propriétés de sections de lignes mal adaptées ou qui utilisent des sections de lignes de manière assez originale. La plus simple consiste en l'adaptateur d'impédance en quart de longueur d'onde, qui utilise la relation $Z_{in} = Z_0^2 / Z_{load}$; cette formule peut être modifiée pour apparaître sous la forme : $Z_0 = (Z_{in} Z_{load})^{1/2}$. En d'autres termes, une section d'un quart de longueur d'onde peut être utilisée pour réaliser l'adaptation entre deux lignes d'impédance quelconque, pourvu

que l'impédance caractéristique de cette section ait la valeur appropriée.

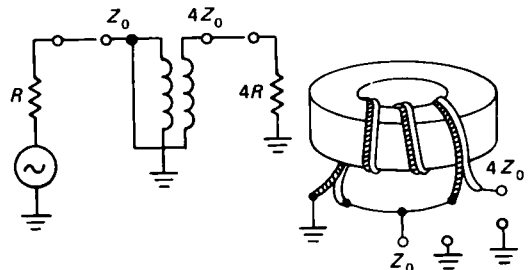
D'une manière similaire, on peut utiliser un petit morceau de ligne de transmission (un *stub*) pour « ajuster » une charge mal adaptée en le plaçant simplement en parallèle ou en série avec cette ligne et en choisissant soigneusement (grâce au diagramme de Smith) la longueur de ce *stub*, l'état de son extrémité ouverte ou fermée, ainsi que sa position précise le long de la ligne de transmission. Dans ce type d'applications, le *stub* fonctionne davantage comme un élément de circuit (capacitif ou inductif) plutôt que comme une ligne de transmission à proprement parler. Par ailleurs, il est courant, dans les circuits traitant des signaux à longueur d'onde ultracourte, d'utiliser des fragments de lignes de transmission comme éléments du schéma (figure 13.21).



A. balun à bande passante étroite



B. balun à bande passante étroite



C. transformateur 4:1 asymétrique à ligne de transmission

13-22

Figure 13.22 - Transformateurs à lignes de transmission.

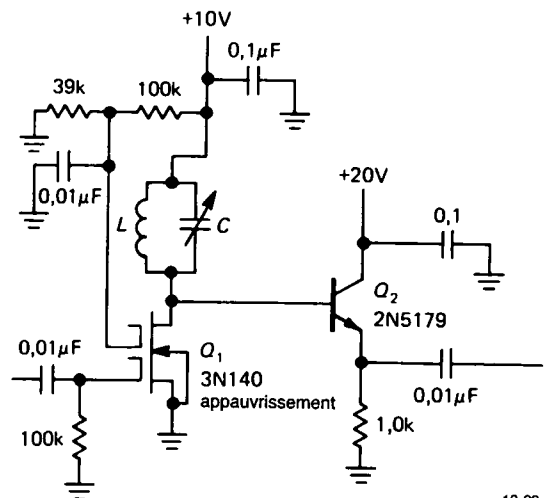
Des transformateurs dont les enroulements sont interconnectés d'une manière bien précise ou des sections de lignes de transmission assemblées selon un certain schéma peuvent être utilisés pour réaliser des circuits *baluns*. Un circuit *balun* (de *balanced to unbalanced*) est un montage qui permet d'adapter une charge à impédance symétrique (une antenne dipôle) à une ligne de transmission à impédance asymétrique (un câble coaxial) ou inversement. Certaines configurations permettent de transformer également (ou seulement) la valeur de l'impédance ; les rapports de 1 : 1 ou 1 : 4 étant les plus utiles pour passer par exemple de 75 Ω à 300 Ω. Le plus bel élément construit à partir de sections de lignes de transmission est probablement le transformateur d'impédances à large bande et à lignes de transmission. Ces accessoires consistent en quelques tours de câble coaxial miniature ou de fils torsadés bobinés sur un tore de ferrite et convenablement reliés entre eux. Ils évitent les limitations en hautes fréquences des transformateurs traditionnels (provoquées par l'apparition d'un circuit résonnant formé par les capacités parasites et les inductances de câblage) parce que les enroulements sont disposés de telle sorte que ces inductances et capacités parasites se comportent entre elles comme des lignes de transmission, sans résonance apparente. Ceux-ci peuvent fournir différents rapports de transformations associés à d'excellentes qualités de largeur de bande, comme par exemple moins de 1 dB de perte sur une gamme de fréquences s'étendant de 100 kHz à 500 MHz, caractéristiques qui ne peuvent pas être atteintes au moyen de simples bobines couplées. Ces transformateurs à ligne de transmission peuvent être obtenus comme simples modules chez, entre autres, Vari-L Co et Mini-Circuits. La figure 13.22 présente quelques exemples de *baluns* dont un transformateur d'impédances à ligne de transmission symétrique simulée par deux fils bobinés côte à côte.

13.11 Amplificateurs accordés

Dans le domaine des radiofréquences, les circuits destinés aux systèmes de communications ou aux applications limitées à une bande de fréquences étroite font généralement fait appel à des circuits accordés à self et condensateurs en guise de charge

de collecteur ou de drain. Ceci procure plusieurs avantages :

- gain plus important par étage, puisque la charge représente une impédance élevée à la fréquence du signal ($G_V = g_m Z_{load}$), tout en autorisant n'importe quel courant de polarisation ;
- élimination des effets des charges indésirables dues aux capacités parasites, puisque le réseau *LC* les absorbe en les faisant participer à la capacité totale du circuit,
- liaison entre étages facilitée, puisque les circuits *LC* peuvent être munis de prises intermédiaires aussi bien dans la branche inductive que capacitive et incorporer de la sorte la fonction d'autotransformateur d'impédance, parfois exécutée sous la forme bien connue du filtre en Pi,
- élimination du bruit et des signaux hors-bande par l'action sélective du circuit accordé.



13-23

Figure 13.23 - Amplificateur sélectif à transistor MOSFET à double porte polarisé en mode cascode, suivi d'un étage tampon en émetteur-suiveur.

Exemples de circuits accordés

Nous parlerons des amplificateurs hautes-fréquences à circuits accordés *LC* dans leur contexte d'utilisation lorsque nous aborderons les circuits de communication. Pour le moment, nous voudrions simplement essayer d'illustrer l'utilisation de circuits accordés dans les oscillateurs et les étages d'amplification. La

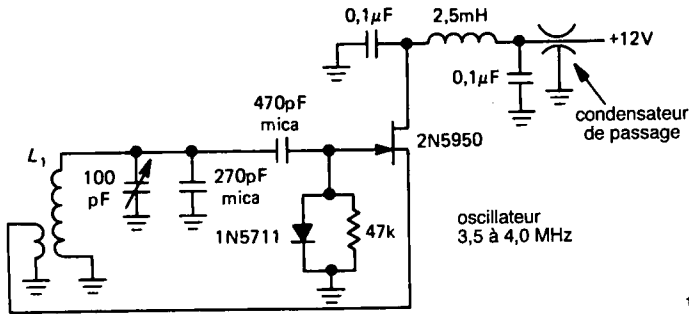
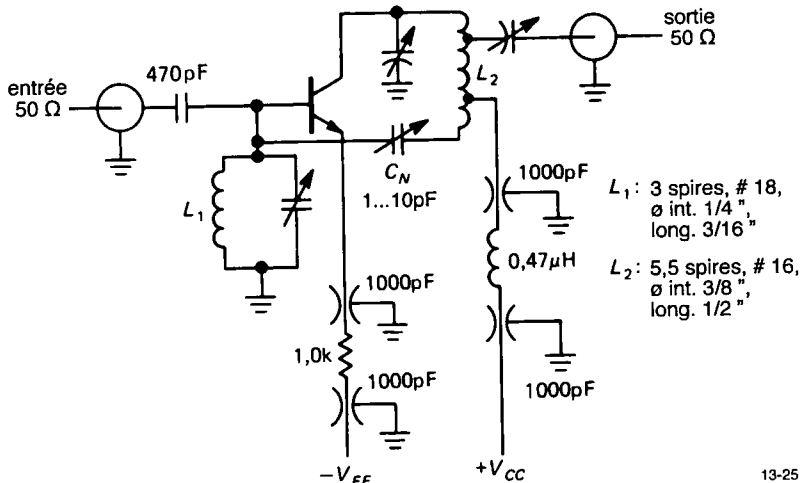


Figure 13.24 - Oscillateur LC à transistor JFET.

13-24

figure 13.23 représente un circuit classique d'amplificateur à circuit accordé. Un transistor MOSFET à double porte et à appauvrissement est utilisé pour éliminer les problèmes dus à l'effet Miller, puisque le circuit d'entrée n'est pas accordé. En fixant le potentiel de la première grille à celui de la masse, le courant de drain est égal à I_{DSS} . Le circuit accordé parallèle LC fixe la fréquence centrale d'amplification, avec isolation de la charge par l'étage tampon Q_2 . Puisque la tension continue de drain du FET est fixée à +10 V par le réseau LC, l'émetteur-suiveur a besoin d'une tension de collecteur plus importante. Ce genre de circuit présente un gain relativement élevé à la fréquence de résonance, principalement limité par le facteur Q du circuit accordé et par la charge représentée par l'étage émetteur-suiveur.

Un circuit accordé ajustable réalisé avec soin, tel que celui représenté par la figure 13.24, est utilisé pour définir la fréquence de travail d'un oscillateur. Il est désigné par l'abréviation VFO pour *Variable Frequency Oscillator*; il est utilisé comme élément de réglage dans certains émetteurs ou récepteurs, ou comme générateur de signal haute fréquence. Dans ce circuit, un transistor JFET fournit le gain en puissance nécessaire à l'entretien de l'oscillation; la réaction positive s'effectue par un enroulement auxiliaire parcouru par le courant de source et couplé à la bobine L_1 . Cet enroulement comporte moins de spires que L_1 , provoquant ainsi l'apparition d'une tension plus élevée à la grille du JFET pour assurer l'entretien de l'oscillation. En ajoutant une diode à capacité variable (une varicap), vous pouvez



13-25

Figure 13.25 - Amplificateur sélectif (200 MHz) avec condensateur de neutralisation.

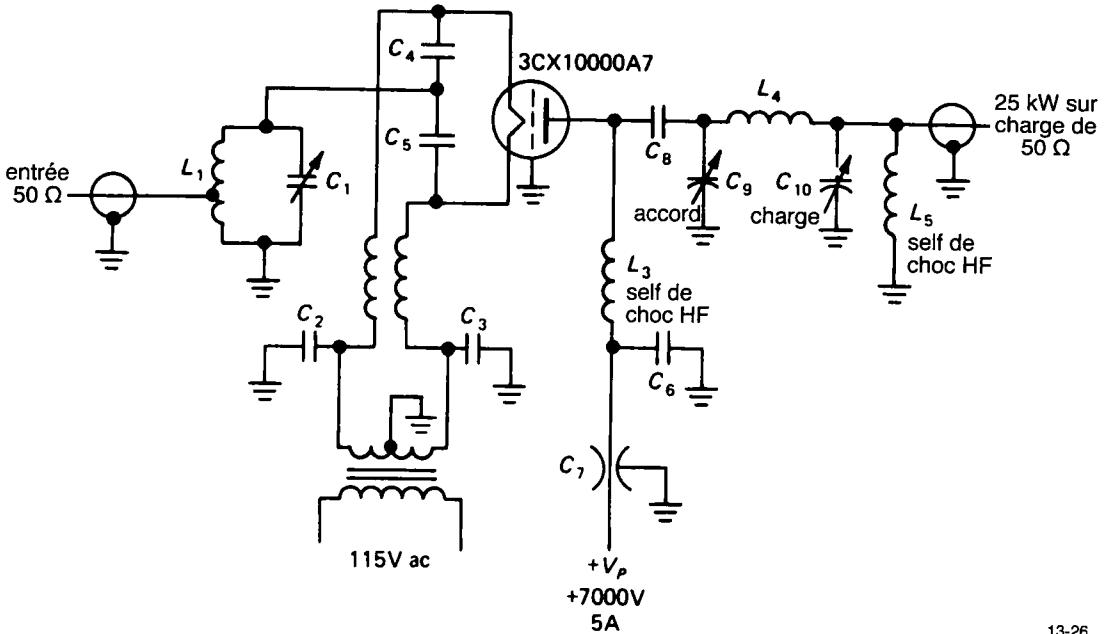


Figure 13.26 - Amplificateur de puissance (25 kW) avec triode montée en grille à la masse.

13-26

rendre cet oscillateur réglable en tension : c'est maintenant d'un VCO qu'il s'agit, VCO provenant de Voltage Controlled Oscillator. Remarquez la présence d'un condensateur de passage et d'un ensemble bobine / condensateur de découplage dans la ligne positive de l'alimentation : dans les circuits de radiofréquences, c'est une protection systématiquement mise en place afin d'éviter les couplages intempestifs entre parties de circuits par les lignes d'alimentation.

Le circuit de la figure 13.25 est un amplificateur à transistor monté en émetteur commun destiné à travailler à une fréquence de 200 MHz. Ce circuit illustre également l'utilisation d'un circuit de neutralisation, une technique qui consiste à annuler un couplage capacitif des signaux d'entrée et de sortie par l'injection d'un courant en opposition de phase. Le condensateur C_N est le condensateur de neutralisation, piloté par le point le plus bas (sur le dessin) de l'enroulement L_2 faisant partie du circuit accordé de collecteur. En effet, comme ce point est situé de l'autre côté du point d'alimentation, les tensions y sont en opposition de phase par rapport à celles présentes sur le collecteur du transistor, à l'autre extrémité de la bobine du circuit LC. Une autre prise sur cette bobine faisant partie du circuit accordé per-

met d'adapter l'impédance de la ligne à l'impédance de collecteur requise à l'obtention d'un facteur de qualité donné au circuit LC : c'est une méthode à la fois simple et infaillible.

Le dernier circuit (figure 13.26) est un amplificateur hautes-fréquences de 25 kW de puissance, utilisant une triode montée avec grille à la masse et polarisation nulle. Les tubes à vide sont toujours utilisés pour les amplificateurs de puissance en hautes fréquences, parce qu'aucun semi-conducteur ne peut rivaliser avec eux : par exemple, la triode de puissance 8973 peut délivrer 1,5 MW à 50 MHz. Excusez du peu. Le montage en grille à la masse ne requiert aucune neutralisation. Le circuit de sortie est un transformateur d'impédance en Pi, alimenté par la capacité de blocage en continu C_8 . Le réseau en Pi est constitué par les condensateurs C_9 et C_{10} associés à la bobine L_4 , dont les valeurs ont été calculées afin de satisfaire aux conditions d'adaptation d'impédance, de fréquence de résonance et de facteur de qualité du circuit de sortie. (Le facteur de qualité, désigné par la lettre Q , est une indication de l'étroitesse de la bande passante d'un circuit accordé ; reportez-vous à la section 1.22 du tome 1 de ce traité). La self de choc L_5 ne sert à rien, si ce n'est à éviter l'apparition de la

haute tension continue en sortie en cas de perçage du condensateur C_8 ; et la self de choc L_3 dans le circuit d'anode est utilisée pour appliquer la tension d'alimentation tout en permettant les excursions de tension à haute fréquence à l'anode de la triode.

13.12 Sous-ensembles de circuits radiofréquences

En radiofréquences, vous rencontrez plusieurs types ou groupes de circuits spécialisés qui n'ont aucun équivalent dans le domaine des basses fréquences. Avant de commencer à parler des circuits de communication en hautes fréquences, nous allons en examiner quelques-uns, car ils sont très répandus pour produire et détecter des signaux radiofréquences.

Oscillateurs

Si la stabilité en fréquence n'a pas d'importance, un simple oscillateur LC du genre de celui qui vient d'être décrit permettra d'obtenir un signal à haute fréquence ajustable sur au moins une octave en faisant varier la valeur de C ou de L . Dans ce dernier cas, ces oscillateurs sont parfois appelés *PTO*, pour *Permeability Tuned Oscillator*. Si les différents composants du montage ont été bien sélectionnés et si le montage mécanique a été réalisé avec soin, de tels oscillateurs peuvent arriver à des dérives inférieures à quelques parties par million (ppm) sur un intervalle de plusieurs heures et peuvent donner entière satisfaction pour l'utilisation dans les récepteurs ou les applications où la stabilité en fréquence n'est pas critique. Les oscillateurs LC peuvent être conçus pour des fréquences débutant dans le domaine de l'audio et se terminant à quelques centaines de mégahertz.

Il en est des oscillateurs comme des amplificateurs dont nous avons parlé à la section 13.8 : ces circuits existent également sous forme de modules d'excellente qualité disponibles sur le marché. Les modules d'oscillateurs variables utilisent une commande de fréquence en tension parce qu'ils emploient des varicaps pour ajuster la fréquence d'oscillation d'un réseau LC . Un oscillateur variable très « science fiction » pour des fréquences de l'ordre du gigahertz utilise une sphère en yttrium, fer et garnet (*YIG*) comme cavité de résonance ajustable par champ magnétique. Les oscillateurs du type *YIG* délivrent un signal très pur et présentent une bonne linéarité entre

le signal de commande et la fréquence de sortie. Une nouvelle méthode de fabrication d'oscillateurs bon marché et de bonne stabilité pour la gamme des gigahertz consiste à utiliser une sorte de « pilule » diélectrique résonnante comme élément de réaction dans un oscillateur à transistor *GaAsFET* ou bipolaire. Les oscillateurs utilisant cette méthode de « stabilisation diélectrique » sont simples, stables et produisent un signal à faible bruit.

Par contre, lorsque la stabilité en fréquence est importante, on n'a pas encore trouvé mieux que les oscillateurs dont la fréquence de travail est fixée par un cristal de quartz. Même avec un quartz acheté dans le dernier des souks, vous pourrez obtenir une stabilité globale en fréquence de l'ordre de quelques parties par million, avec des coefficients de température égaux ou inférieurs à 1 ppm / degré. Un oscillateur à quartz compensé en température (désigné par *TCXO*, acronyme de *Temperature Compensated Crystal Oscillator*), qui utilise de petites capacités au coefficient de température calibré pour compenser la variation en fréquence du quartz, peut arriver à une stabilité en température globale meilleure que 1 ppm sur une gamme de températures de 0 à 50°C. Le nec plus ultra des performances est obtenu avec des oscillateurs dont le quartz est maintenu à température constante dans un four miniature ; la dérive en fréquence en est alors réduite à quelques parties par milliard pour l'éternité...

Même les horloges « atomiques » au césium ou au rubidium utilisent un oscillateur de très haute stabilité à quartz ; leurs circuits sont équipés d'une correction de fréquence permettant d'ajuster leur signal de sortie à la fréquence d'une transition atomique bien déterminée.

Les oscillateurs à quartz sont disponibles dans le commerce pour des fréquences de 10 kHz jusqu'à environ 100 MHz, dans toutes les exécutions que nous venons de mentionner. Il existe même des oscillateurs à quartz présentés sous la forme de petits boîtiers DIP ou TO-5 (comme les transistors), avec sortie de signal aux niveaux logiques. Leur fréquence d'oscillation peut parfois être très légèrement modifiée par l'application d'un signal de commande approprié.

Pour pouvoir marier gamme de fréquences et haute stabilité, la meilleure solution est de se tourner vers les montages synthétiseurs de fréquences. Ceux-ci permettent d'obtenir de très larges gammes de fréquences à partir d'une simple source à haute stabilité, généralement un oscillateur à quartz de 10 MHz. Un synthétiseur piloté par un oscillateur au rubidium (stabilité de quelques parties par 10^{-12}) ferait vraiment un bel appareil...

Mélangeurs / Modulateurs

Un circuit qui permet d'obtenir le produit mathématique de deux formes d'ondes analogiques est utilisé dans bon nombre d'applications radiofréquences et est appelé, suivant l'usage qu'il en est fait, modulateur, mélangeur, détecteur de phase ou détecteur synchrone. Nous verrons brièvement que la forme de modulateur la plus simple consiste en un modulateur d'amplitude (AM), dans lequel le signal de la *porteuse* à haute fréquence est modulé en amplitude proportionnellement à un *signal modulant* de plus basse fréquence. Il est évident qu'un circuit multiplieur sera tout désigné pour remplir cette fonction. Un multiplieur peut également être utilisé pour réaliser un circuit de commande de gain variable tout simplement en appliquant une tension continue à l'une des entrées. Il existe deux circuits intégrés bien pratiques pour faire ce travail : les MC1495 et MC1496.

Un mélangeur est un circuit qui, à partir de deux signaux d'entrée, crée un signal de sortie comportant les fréquences somme et différence de ces signaux.

À partir de la relation trigonométrique :

$$\begin{aligned} \cos \omega_1 t \cos \omega_2 t \\ = \frac{1}{2} \cos (\omega_1 + \omega_2) t + \frac{1}{2} \cos (\omega_1 - \omega_2) t \end{aligned}$$

il apparaît qu'un *multiplieur quatre-quadrants*, c'est-à-dire un circuit capable de multiplier deux signaux de n'importe quelle polarité, n'est rien d'autre qu'un mélangeur ! Si vous appliquez deux signaux de fréquences f_1 et f_2 , vous obtiendrez un signal de sortie comportant les fréquences $f_1 + f_2$ et $f_1 - f_2$. Un signal à la fréquence f_0 mélangé avec une bande de fréquences commençant près de zéro et limitée à la fréquence maximale f_{\max} produira deux bandes de fréquences symétriques par rapport à f_0 , s'étendant de

$f_0 - f_{\max}$ à $f_0 + f_{\max}$ (Ceci correspond au spectre d'un signal modulé en amplitude, voyez la section 13.15).

Il n'est pas nécessaire d'utiliser un circuit multiplieur analogique de précision pour mélanger deux signaux. En réalité, n'importe quelle combinaison non linéaire de deux signaux produira les fréquences somme et différence. Si, par exemple, nous élevons au carré la somme de deux signaux (*loi quadratique*) comme ceci :

$$(\cos \omega_1 t + \cos \omega_2 t)^2$$

nous obtenons le résultat suivant :

$$\begin{aligned} = 1 + \frac{1}{2} \cos 2\omega_1 t + \frac{1}{2} \cos 2\omega_2 t \\ + \cos(\omega_1 + \omega_2) t + \cos(\omega_1 - \omega_2) t \end{aligned}$$

C'est à peu près le type de non-linéarité qui est obtenu en appliquant deux signaux de faible d'amplitude à une diode polarisée dans le sens passant. Remarquez que dans ce cas vous obtiendrez également, en même temps que les fréquences somme et différence, des signaux aux fréquences harmoniques des signaux individuels. Le terme « modulateur équilibré » est utilisé pour désigner un circuit qui produit à sa sortie *uniquement* les fréquences somme et différence, sans aucune trace de signaux d'entrées ni d'harmoniques. Le multiplieur quatre-quadrants est un modulateur équilibré, mais la diode polarisée dans le sens passant ne l'est pas.

Voici quelques méthodes utilisées pour réaliser des mélangeurs :

- circuits non linéaires simples à transistors ou à diodes, le plus souvent à diodes Schottky ;
- transistors *FET* à double porte, où chaque porte reçoit l'un des signaux ;
- circuits intégrés multiplieurs, tels que les MC1495, MC1496, SL640 ou AD630 ;
- mélangeurs équilibrés construits à partir de transformateurs et de réseaux de diodes, habituellement disponibles sous la forme de mélangeurs à double équilibrage (*Double Balanced Mixers*). La série bien connue de modulateurs à double équilibrage M1 de Watkins-Johnson est représentative de ce type de circuits, elle couvre une gamme de fréquences jusqu'à 4000 MHz avec réjection des signaux d'entrée de 20 à 50 dB ; il existe aussi un

modèle bon marché, le SBL-1 de Mini-Circuits Labs, qui couvre les fréquences de 1 à 50 MHz. Les mélangeurs sont largement utilisés pour produire des signaux radiofréquences à tous les niveaux ; ils permettent de déplacer un spectre de fréquences vers le haut ou vers le bas sans l'altérer. Nous verrons brièvement comment ils fonctionnent.

Les équations précédentes nous montrent que le modulateur à loi quadratique simple délivre un signal d'amplitudes égales pour les fréquences somme et différence. Dans certaines applications radiofréquences, comme par exemple le récepteur superhétérodyne, où les mélangeurs sont souvent utilisés pour décaler les bandes de fréquences, il s'avère parfois nécessaire de supprimer l'un ou l'autre des produits du mélange. Nous verrons à la section 13.16 comment fabriquer un autre type de mélangeur : le mélangeur à *réjection de bande ou de fréquence-image*.

Multiplieurs de fréquences

Il s'agit maintenant de circuits non linéaires utilisés pour obtenir un signal de sortie dont la fréquence soit un multiple de la fréquence du signal d'entrée. Ils sont particulièrement pratiques lorsqu'un signal d'excellente stabilité est requis à très haute fréquence, au-delà des fréquences accessibles à de bons oscillateurs à quartz. La méthode la plus couramment utilisée consiste à polariser un étage d'amplification dans une zone de travail à forte non-linéarité et à lui associer un circuit *LC* accordé sur l'un des multiples de la fréquence d'entrée ; ceci est réalisable au moyen de diodes *tunnel*, et de transistors bipolaires ou à effet de champ. Un circuit multiplieur tel que le MC1496 peut être efficacement utilisé comme doubleur pour les radiofréquences basses en appliquant le signal simultanément à ses deux entrées, formant ainsi le carré du signal d'entrée ; et puisque le carré d'un sinus n'est constitué que d'un signal sinusoïdal à fréquence double, le résultat recherché est obtenu directement. Des doubleurs de fréquences utilisant des mélangeurs équilibrés sont disponibles sur le marché sous forme de modules ; ils sont à très large bande, comme par exemple le FD25 de Watkins-Johnson qui accepte des fréquences d'entrée de 5 à 2400 MHz, en garantissant

une bonne réjection de la fréquence d'entrée (la fondamentale) et des harmoniques indésirables, typiquement de l'ordre de 30 dB. Des composants spéciaux comme des diodes *SNAP* ou des varicaps sont également utilisés dans les multiplieurs. En règle générale, un circuit multiplieur de fréquences doit comporter un circuit de sortie accordé ou doit être suivi par des amplificateurs accordés, car l'application de lois non linéaires à un signal d'entrée s'accompagne toujours de la création de nombreuses harmoniques de ce signal.

Atténuateurs, hybrides et circulateurs

Voici à présent une série de circuits assez étonnants, qui sont utilisés pour commander l'amplitude et le sens de propagation de signaux radiofréquences entre différents modules de circuits. Ils sont d'exécution modulaire, tous formés de lignes de transmission ou de guides d'ondes à large bande destinés à être insérés entre montages à impédance fixe, généralement 50 Ω, et largement disponibles sur le marché.

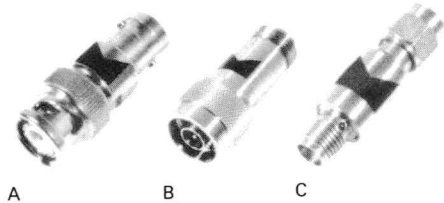


Figure 13.27 - Atténuateurs fixes. (Photographies de Merrimac Industries, Inc.)

- A. BNC
- B. Type N
- C. SMA

Le plus simple d'entre eux est l'atténuateur, utilisé pour réduire l'amplitude d'un signal. Ils se présentent sous la forme d'atténuateurs calibrés avec précision commandés par bouton ou sous la forme d'atténuateurs actifs commandés en tension. Ces derniers ne sont en fait que des mélangeurs équilibrés où la tension de commande sert de signal pour l'une des entrées. Les atténuateurs fixes (figure 13.27) sont pratiques pour réduire le niveau de certains signaux entre composants, par exemple lorsque vous réalisez

un système en radiofréquences à partir de modules qui travaillent tous sous l'impédance de 50Ω ; ils diminuent également les désadaptations d'impédance qui pourraient se présenter.

Un hybride, également connu sous les noms de « piège à rats », T magique, coupleur 3 dB ou iso-T, consiste en un assemblage ingénieux de lignes de transmission à quatre accès. Un signal appliqué à l'un des accès se retrouve sur les deux positions les plus proches, avec des rotations de phase bien définies (généralement 0° et 180°). Un hybride dont l'un des accès est terminé par son impédance caractéristique forme un répartiteur de puissance à trois voies. Ces répartiteurs peuvent être mis en cascade pour former un système de distribution à plusieurs sorties. Un proche cousin de l'hybride est le coupleur directionnel. C'est un connecteur à trois points qui prélève une petite partie du signal passant dans un sens déterminé entre les deux accès principaux et dérive cet échantillon vers le troisième accès ; idéalement, ce troisième accès ne délivre aucun signal lorsque le signal principal se déplace dans la direction opposée.

Les composants les plus extraordinaires de cette rubrique ne sont certainement les circulateurs et les isolateurs. Ils recourent à des composants ferrites spéciaux et à des champs magnétiques pour réaliser l'impossible : quelque chose qui ne transmette l'onde que dans une seule direction. L'isolateur possède deux accès et n'autorise la transmission du signal que dans un seul sens. Le circulateur peut être assimilé à une distribution en anneau : il comporte au moins trois accès ; tout signal appliqué à l'un des accès se transmettant toujours dans la même direction, seulement et uniquement à l'accès le plus proche.

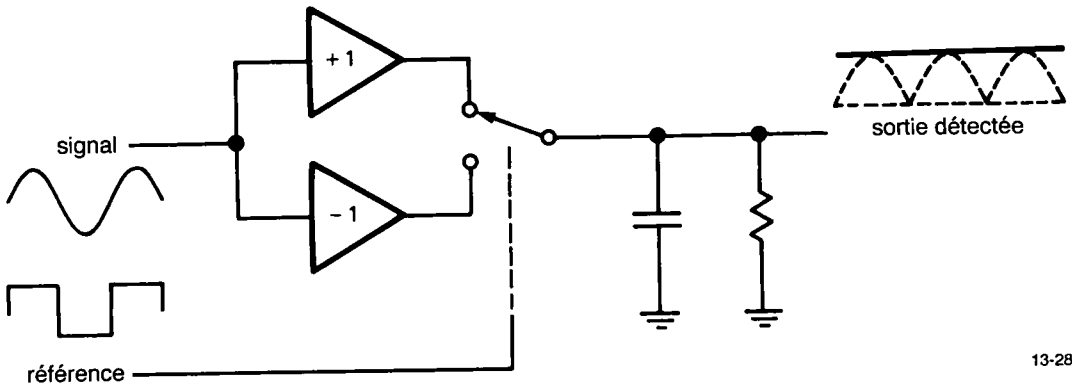
Filtres

Comme vous pourrez le constater, la sélection de fréquences est souvent nécessaire lors de la conception de système en radiofréquences. L'amplificateur comportant un simple circuit accordé *LC* permet de se faire une bonne idée de ce qu'est la sélectivité, puisque la concavité de la courbe de réponse peut être ajustée par le facteur de qualité *Q* du circuit accordé, ce dernier dépendant bien sûr des pertes propres à la bobine et au condensateur, mais également de la

charge totale constituées par les circuits associés. Des facteurs de qualité valant plusieurs centaines peuvent être facilement obtenus. Aux très hautes fréquences, les réseaux *LC* physiques sont remplacés par des pistes de circuits imprimés (la technique des *strip-lines*) ; dans le domaine des micro-ondes, il est fait appel aux résonateurs à cavité, mais le principe des raisonnements reste toujours le même. Le cas échéant, des circuits accordés peuvent également être utilisés pour éliminer une fréquence indésirable.

Dans les applications pour lesquelles un filtre presque idéal est requis -entendez par là atténuation de passage faible, bande passante étroite à faible ondulation et flancs très raides, un filtre de qualité supérieure peut être réalisé par l'assemblage de résonateurs mécaniques ou piézo-électriques (à céramique ou cristaux de quartz). Il existe dans le commerce des filtres à quartz répondant aux courbes de Lattice, du huitième ou de seizième ordre, dont la fréquence centrale peut se situer entre 1 et 50 MHz et dont la bande passante peut s'étendre de quelques centaines de hertz à plusieurs kilohertz. Ces filtres sont extrêmement importants pour la définition de la sélectivité des récepteurs et lors de la mise en œuvre de certains types de modulation de signaux. Récemment, les filtres à ondes acoustiques de surface ou *SAW* (*SAW* est l'acronyme de *Surface Acoustic Wave*) sont devenus populaires et bon marché ; ceux-ci peuvent également avoir des caractéristiques de bande passante très rigoureuses (pertes d'insertion faibles et flancs raides). Ces caractéristiques exhaustives sont habituellement chiffrées par un « facteur de forme », qui est le rapport entre la bande passante à -3 dB et la bande passante à -40 dB ; des valeurs aussi faibles que 1,1 peuvent être atteintes pour des filtres d'excellente qualité. Les filtres *SAW* sont utilisés, par exemple, dans les récepteurs de télévision et dans les réseaux de télévision câblée afin de limiter la bande passante reçue.

Évidemment, dans les situations où une bande passante aussi rigoureusement définie n'est pas nécessaire, les filtres peuvent être conçus à partir de réseaux *LC* mis en série. L'appendice H donne quelques exemples de filtres passe-haut et passe-bas à réseaux *LC*.



13-28

Figure 13.28 – Détecteur synchrone (également appelé détecteur « homodyne »).

Détecteurs

La dernière étape dans l'extraction de l'information véhiculée par un signal radiofréquence modulé implique l'existence de circuits de détection, chargés de dépouiller la porteuse du message qu'elle contient. Chaque forme de modulation (*AM*, *SSB*, *FM*, etc.) requiert un détecteur de type différent et nous allons nous intéresser à ce point important avant d'aborder les principes de la radiocommunication.

13.13 Mesure de la tension ou de la puissance ?

Comme nous le verrons d'ici peu, la détection d'un signal *AM* consiste simplement en l'obtention d'une tension proportionnelle à l'amplitude instantanée de la tension RF véhiculant l'information. Cependant, dans beaucoup d'autres applications (la radioastronomie, les mesures de radiofréquences en laboratoire, le calibrage de générateurs de signaux, la conception de filtres, la surveillance électronique, etc.), il est important de pouvoir mesurer la puissance plutôt que l'amplitude du signal radiofréquence concerné. Avant d'aborder le chapitre des communications - nous finirons bien par y arriver, faisons un tour d'horizon des différents circuits et méthodes de détection ou de démodulation.

Redressement du signal

Dans la section 1.30, nous avons appris comment utiliser une simple diode pour obtenir une tension de sortie proportionnelle à l'amplitude d'un signal. Puis-

que le coude de la caractéristique de la diode est relativement « doux » et que le décalage en tension est de l'ordre de 0,6 V, nous avons montré qu'il y avait moyen de compenser cette chute de tension directe par l'adjonction d'une seconde diode au circuit. Dans la section 4.18, nous avons de plus montré comment circonvier la non-linéarité et la chute de tension directe de la diode en l'incluant dans la boucle de contre-réaction d'un amplificateur, obtenant de la sorte un redresseur de précision ou un circuit de mesure de valeur absolue.

Chacun de ces montages a ses problèmes. La diode de détection toute simple présente l'avantage de pouvoir travailler sur une gamme énorme de fréquences (jusqu'au gigahertz, en la sélectionnant correctement), mais elle n'est pas linéaire pour les faibles niveaux. L'utilisation de diodes Schottky « *hot carrier* » ou diodes de Schottky à porteurs chauds constitue un premier remède à ce défaut, puisque leurs chutes de tension directe sont plus faibles. La situation peut être considérablement améliorée en amplifiant le signal avant redressement (cette méthode est utilisée, par exemple, dans le détecteur de niveau à amplificateur et diode UTD-1000 de Advantek), mais cela limite la dynamique du signal d'entrée, à cause de la saturation de l'amplificateur (le circuit précité possède une dynamique de 30 dB et travaille de 10 à 4000 MHz). Le redresseur actif, au contraire, possède une excellente linéarité mais n'est efficace qu'à des fréquences relativement faibles, similaires à celles de la plupart des amplificateurs opérationnels. Il est bien

sûr possible d'utiliser des amplificateurs rapides (section 13.8) pour améliorer cette situation, mais vous serez toujours limités à des fréquences approchant 10 MHz.

[N.d.T. : Les diodes à barrière de Schottky sont surnommées à porteurs chauds parce que les porteurs majoritaires, des électrons arrachés au substrat, y assurent la conduction. Par rapport aux porteurs minoritaires, les premiers demandent moins d'énergie pour franchir la barrière (seuil plus faible) et ont une durée de vie plus courte (recouvrement plus rapide).]

Détecteur synchrone (homodyne)

La *détection synchrone*, également appelée détection homodyne, est une méthode de détection intéressante parce qu'elle allie vitesse, précision et large dynamique (Figure 13.28). Dans cette méthode, la sortie est redressée par inversion à chaque demi-période du signal incident. Ceci requiert évidemment un signal de commande parfaitement propre et à la fréquence exacte du signal à redresser ; il peut provenir d'une source extérieure ou être reconstitué par le système au moyen d'une boucle à asservissement de phase

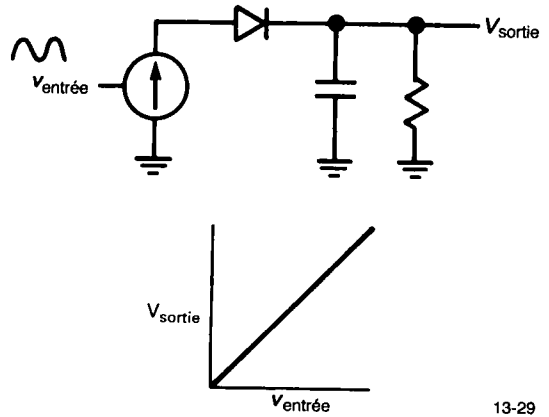
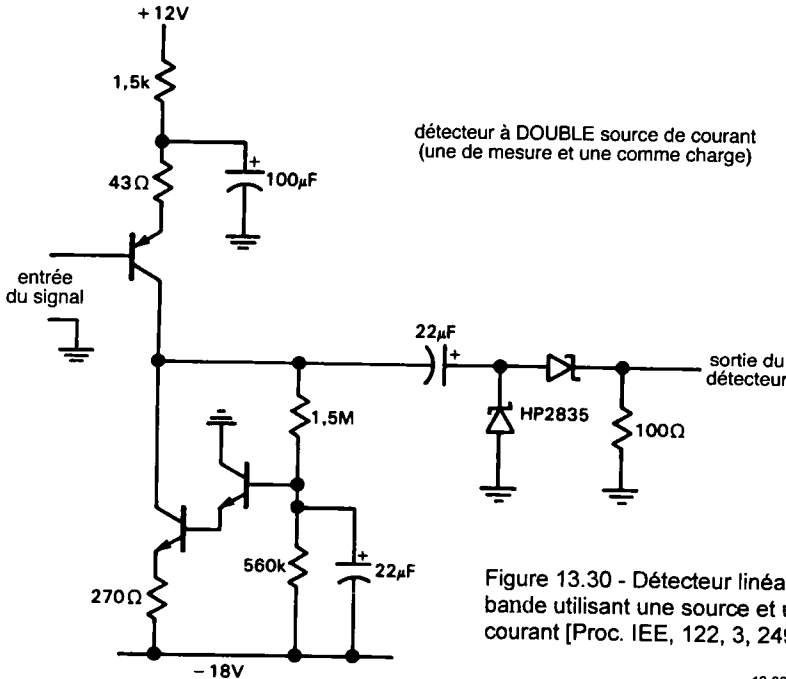


Figure 13.29

13-29

(section 9.27). La détection synchrone travaille correctement jusqu'à des fréquences de quelques mégahertz, au moins ; le gros désavantage réside dans la nécessité de disposer d'une référence de commande cohérente. Nous retrouverons le même circuit dans la section 15.15, en guise de *détecteur de phase*, forme sous laquelle il apparaît d'ailleurs brièvement à la section 9.27.



détecteur à DOUBLE source de courant (une de mesure et une comme charge)

Figure 13.30 - Détecteur linéaire à large bande utilisant une source et un drain de courant [Proc. IEE, 122, 3, 249 (1975)].

13-30

Commande par source de courant

Une autre solution au problème que pose la non-linéarité du redresseur à diode consiste à piloter le circuit de redressement par un *courant* plutôt que par une tension ; le signal obtenu est alors appliqué à un résisteur, afin de produire une tension de sortie proportionnelle au signal incident (figure 13.29).

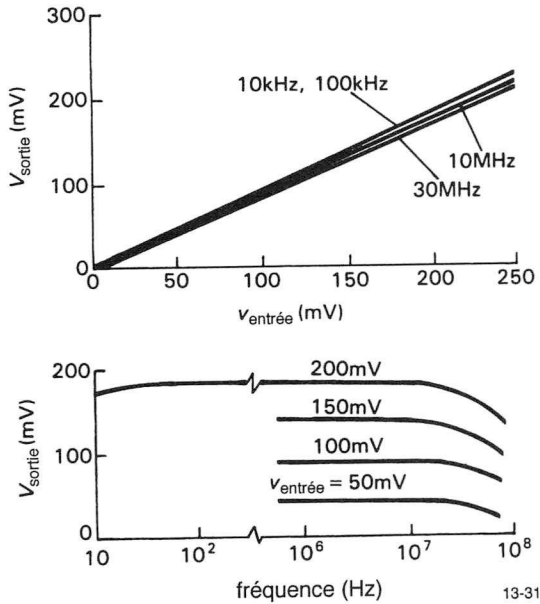


Figure 13.31 - Résultats obtenus par le détecteur de la figure 13.30.

Le schéma de la figure 13.30 est un bon exemple d'application pratique comportant une *source de courant* commandée en tension par le signal d'entrée (le transistor PNP) dont la charge de collecteur est simulée par un *drain de courant* réalisé au moyen des transistors NPN montés en pseudo-Darlington ; les performances du montage sont reprises en figure 13.31. Il est possible d'interpréter le fonctionnement de ce circuit d'une autre manière. Lorsqu'il n'y a pas de signal d'entrée, le transistor amplificateur (le transistor PNP) est isolé du résisteur de $100\ \Omega$ puisque les diodes présentent une très grande impédance lorsqu'elles ne conduisent pas, produisant ainsi un gain en tension énorme par la présence d'une source de courant comme résisteur de charge (les transistors NPN) ; en conséquence, un tout petit

signal d'entrée suffira à rendre les diodes passantes et à provoquer l'apparition du signal sur le résisteur de charge. Dès cet instant, la gain en tension G_V chute à $R_L / (R_E + r_e)$, voisin de l'unité et ne présentant aucun risque de saturation. Avec un transistor à large bande et des diodes rapides, ce genre de circuit fonctionnera jusqu'à 100 MHz, sinon davantage.

Détecteur à compensation inhérente de seuil

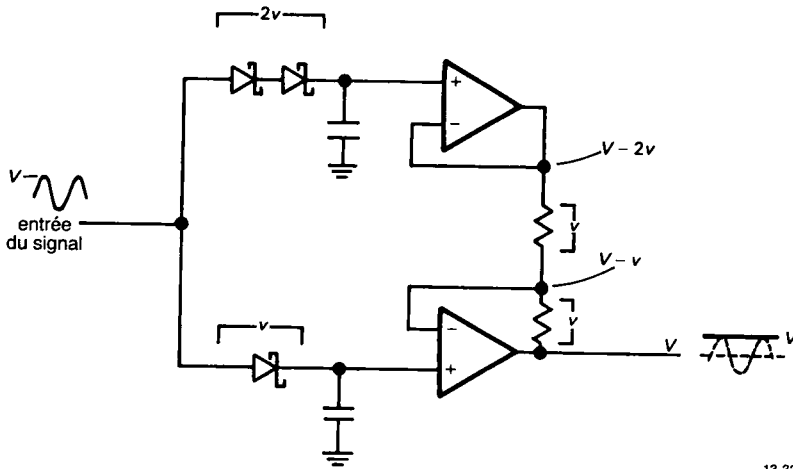
Les ingénieurs de Hewlett-Packard ont inventé un circuit génial, publié dans leur journal d'octobre 1980. Nous vous le présentons en figure 13.32. Ce détecteur, également appelé détecteur à compensation de seuil après détection, utilise des diodes Schottky appariées dans une disposition telle que chaque diode voie le même signal. Et comme les amplificateurs opérationnels travaillent sur le signal détecté et donc en basses fréquences, la bande passante n'est limitée que par les caractéristiques des diodes du circuit. S'ils étaient espagnols, les auteurs de cette trouvaille mériteraient les oreilles ET la queue !

Redresseur à poursuite ou comparaison de tension

La figure 13.33 nous expose une autre idée géniale : éliminer les défauts de linéarité et les décalages en tension des diodes en utilisant un signal créé localement, détecté par un circuit identique à celui du signal incident, pour annuler les erreurs sans les connaître ! La contre-réaction par la sortie de l'amplificateur opérationnel ajuste le niveau de sortie du mélangeur jusqu'à ce que les deux signaux redressés soient identiques. La fréquence de l'oscillateur local est choisie suffisamment faible pour que le signal issu du mélangeur puisse être mesuré correctement par un redresseur de précision à amplificateur opérationnel. Un circuit de ce type, calculé avec soin, présentera un fonctionnement linéaire depuis quelques millivolts et jusqu'au gigahertz.

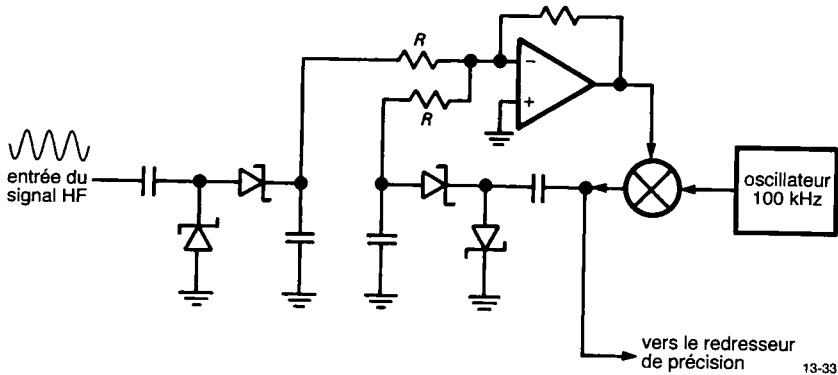
Détection de puissance

Les circuits précédents étaient tous destinés à mesurer l'*amplitude* de signaux hautes fréquences. Dans certaines circonstances cependant, il peut être nécessaire de connaître la *puissance* du signal hautes fréquences. Évidemment, lorsqu'il s'agit d'ondes sinusoïdales, il



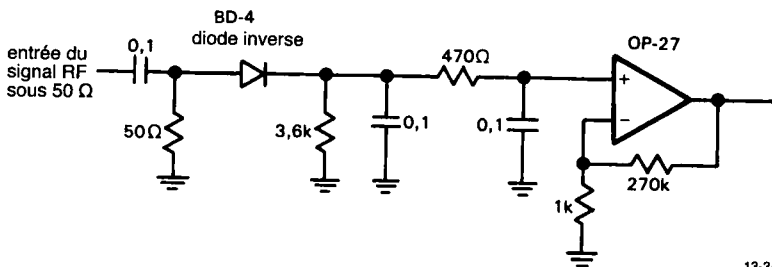
13-32

Figure 13.32 - Détecteur à diodes à compensation inhérente de seuil (circuit Hewlett-Packard). Les différentes chutes de tension indiquées sur le schéma permettent de comprendre son fonctionnement.



13-33

Figure 13.33 - Redresseur à poursuite de tension.



13-34

Figure 13.34 - Redresseur à loi quadratique utilisant une diode inverse ou *back diode* (Alan Rogers, Haystack Observatory).

est facile de calculer la puissance à partir de la tension mesurée au moyen de la formule $P = V_{eff}^2 / R_{charge}$. Mais lorsqu'il s'agit d'ondes non-sinusoïdales, une mesure de la puissance vraie ne peut être obtenue qu'en calculant la valeur moyenne du carré des tensions instantanées constituant la forme du signal à mesurer. Dans le langage des mesures en radiofréquences, nous dirons que vous aurez besoin d'un « détecteur à loi quadratique ».

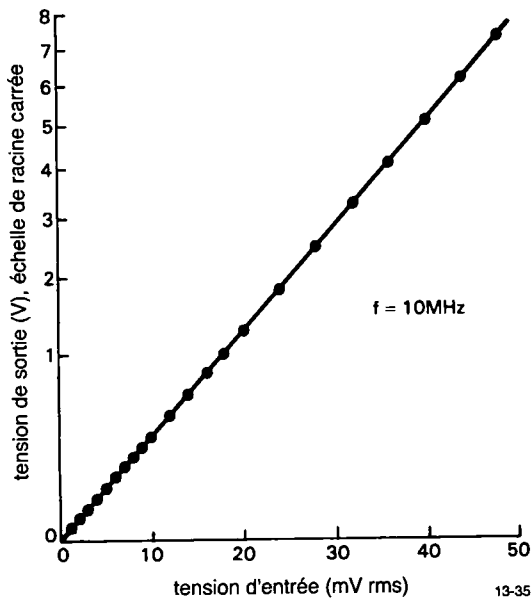


Figure 13.35 - Courbe de réponse du détecteur de la figure 13.34.

De nombreuses méthodes sont disponibles. Pour les signaux de fréquences basses ou moyennes, il y a moyen de se tirer d'embaras en utilisant des blocs de fonctions intégrées, comme par exemple le convertisseur monolithique RMS-DC du type AD637 de Analog Devices. Ce genre de circuit utilise la loi exponentielle de la caractéristique d'une diode associée à des boucles de contre-réaction pour aboutir au carré du signal d'entrée. Ce premier résultat est débarrassé de ses composantes hautes fréquences pour être ensuite appliqué à un circuit de racine carrée de conception similaire. Ces circuits offrent, en plus d'une bande passante raisonnable, une très bonne

dynamique ainsi qu'une excellente linéarité. Le circuit AD637 cité plus haut offre une bande passante de 8 MHz à signal d'entrée maximum, une gamme dynamique de 60 dB et seulement 0,02% d'erreur de linéarité. Il dispose en outre d'une sortie logarithmique.

La limite supérieure de la fréquence d'utilisation (quelques mégahertz) de ces circuits de conversion RMS-DC par loi quadratique et racine carrée provient de la dégradation des bandes passantes des circuits de contre-réaction. Heureusement, il existe d'autres méthodes qui peuvent venir à votre secours. La figure 13.34 représente un détecteur à loi quadratique qui n'utilise qu'une simple diode inverse (*back diode*), celle-ci n'est rien d'autre qu'une diode tunnel (section 1.6) employée dans le sens où l'effet tunnel n'apparaît pas, et où la chute de tension directe est égale à zéro. Nous avons obtenu ce circuit du *Hays-tack Observatory* et avons été stupéfié par son extraordinaire linéarité en puissance : voyez vous même en figure 13.35 !

Une autre méthode de loi quadratique qui, vu son âge, est aussi respectable qu'intéressante, consiste en la méthode dite *bolométrique*, dans laquelle le signal d'entrée (éventuellement amplifié) est utilisé pour alimenter une résistance chauffante, dont la température est ensuite mesurée. Puisque la puissance dissipée dans la résistance est précisément proportionnelle à V^2 , cette méthode est, par nature, de loi strictement quadratique. Un exemple de module bolométrique est le LT1088 de Linear Technology. Il utilise deux résistances chauffantes identiques, chacune des résistances étant associée à l'une des diodes d'une paire appariée, utilisée pour la mesure de température. Le signal d'entrée est appliqué à l'une des résistances, et un signal de commande est appliqué à la résistance de référence pour maintenir les deux diodes à température identique ; et c'est la tension de commande de la résistance de référence qui fait office de signal de sortie (figure 13.36).

La technique bolométrique est intrinsèquement à large bande et respecte la loi quadratique avec précision. Sa gamme dynamique est malheureusement limitée, parce qu'il est difficile de mesurer de microscopiques quantités de chaleur, et qu'il est facile de

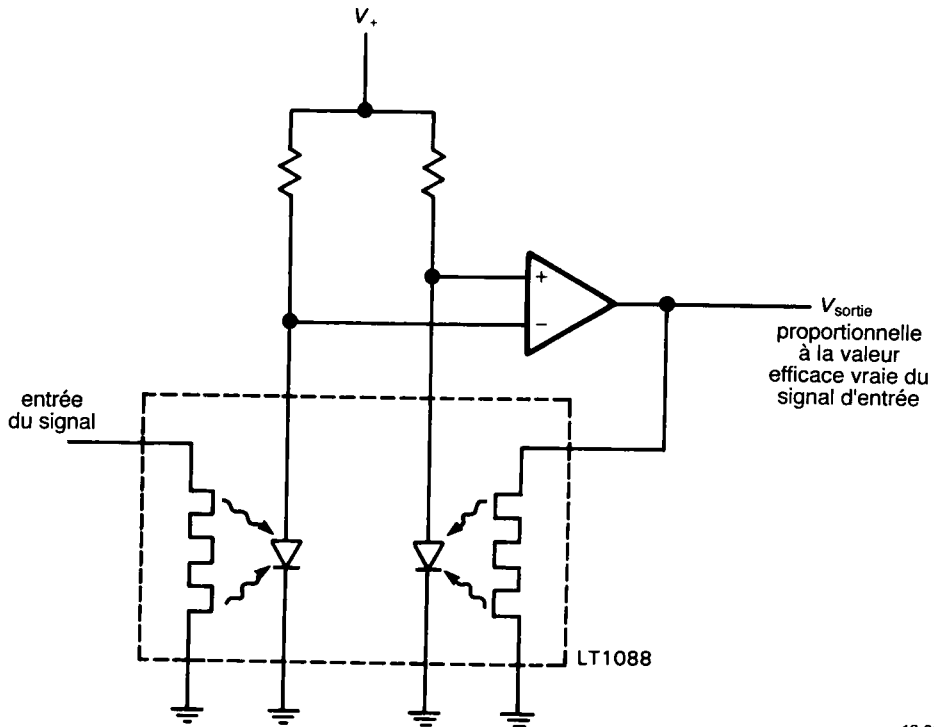


Figure 13.36 - Schéma de principe du détecteur de valeur efficace vraie LT1088.

13-36

les balayer par de macroscopiques apports de calories ! L'exemple cité précédemment, le LT1088, est capable de mesurer depuis le continu jusqu'à 300 MHz, mais il ne dispose que de 25 dB de gamme dynamique. En réalisant les chambres bolométriques avec soin, il est possible d'étendre la largeur de bande jusqu'aux très hautes fréquences et d'accroître la dynamique de mesure. La série de wattmètres bolométriques 432-438 de Hewlett-Packard couvre les fréquences de 100 kHz à 50 GHz, en utilisant un jeu de capteurs bolométriques interchangeable. Ceci permet de couvrir la gamme de +44 dBm (25 W) à -70 dBm (100 pW), soit une dynamique totale de 114 dBm (ou un facteur de $2,5 \times 10^{11}$ en puissance), bien que chaque bolomètre n'ait qu'une dynamique propre d'au plus 50 dB.

COMMUNICATIONS

RADIOFRÉQUENCES : AM

Puisque les techniques de radiofréquences trouvent leur plus grand champ d'application dans les communications, il est important de comprendre comment

un signal peut être modulé et démodulé, ou, en d'autres termes, comment les radiofréquences sont utilisées pour transmettre l'information d'un endroit à un autre. Imaginez votre sentiment si, après avoir suivi un cours d'électronique, quelqu'un vous demandait comment fonctionne un récepteur de radio, et que vous ne puissiez pas répondre ?

13.14 Quelques concepts de communications

Dans la théorie des communications, nous parlons d'un « canal » de communication comme d'un moyen de transporter l'information d'un point A en un point B. Par exemple, le canal peut être un câble, ou une liaison en fibres optiques. Dans le domaine des radiocommunications, le canal devient le spectre des fréquences électromagnétiques qui, grossièrement défini, s'étend des très basses fréquences (*VLF, Very Low Frequencies*) de quelques kilohertz jusqu'aux ondes courtes (ces dernières couvrent le domaine de quelques mégahertz à quelques dizaines de mégahertz) en passant par les ondes longues et moyennes, puis aux très hautes fréquences (*VHF, Very High Frequencies*) et aux ultra hautes fréquences (*UHF,*

Ultra High Frequencies) qui atteignent plusieurs centaines de mégahertz, enfin à la région des micro-ondes qui commence aux alentours du gigahertz.

Un signal, de parole par exemple, est envoyé sur un canal de radiofréquences où il module une radiofréquence « porteuse ». Il est important de comprendre pourquoi on préfère moduler une porteuse, plutôt que d'effectuer la transmission de la parole directement sous forme d'onde électromagnétique. Voici deux des raisons fondamentales de ce choix.

La première est la suivante. Si l'information était transmise dans sa bande de fréquences propre sous forme d'onde radio (dans ce cas, la partie VLF du spectre), il suffirait de deux signaux de parole pour qu'ils se recouvrent et se mélangent l'un à l'autre. Donc, en codant l'information sur des porteuses confinées dans des parties distinctes du spectre, il devient possible de réaliser un « multiplex de fréquences » entre les signaux, et donc de transmettre de nombreux canaux simultanément.

La seconde raison à présent. Certaines longueurs d'ondes sont plus faciles à produire et se déplacent plus aisément que d'autres. Par exemple, les signaux émis à des fréquences comprises entre 5 et 30 MHz peuvent faire le tour de la terre par réflexions multiples sur les couches de l'ionosphère, tandis que dans le domaine des micro-ondes, des antennes de dimensions réduites peuvent émettre un faisceau très étroit. En conséquence, les gammes de la HF (les ondes courtes) seront utilisées pour les communications à longue distance ; tandis que les micro-ondes le seront pour les communications en visibilité directe, par exemple entre les répéteurs de télévision ou pour les équipements de radar.

Il existe plusieurs méthodes de modulation d'une onde porteuse. En termes généraux, disons que toutes ces méthodes possèdent en commun la propriété suivante : le signal modulé occupe une largeur de bande au moins comparable à la largeur de bande du signal modulant, autrement dit de la quantité et / ou de la qualité de l'information à émettre. Une transmission de signaux audio en haute fidélité occupera un spectre d'environ 20 à 40 kHz, indépendamment de la fré-

quence porteuse choisie. Une porteuse parfaitement sinusoïdale non modulée est d'une bande passante nulle, et ne transmet aucune information. Une transmission à faible taux d'information comme la télégraphie n'occupe qu'une tranche étroite du spectre, de l'ordre de 50 à 100 Hz, tandis que la transmission d'une image de télévision occupe un spectre de plusieurs mégahertz. Pour être complets, nous devons également faire remarquer que la quantité d'informations transmissible par un canal d'une largeur donnée s'accroît en même temps que le rapport signal / bruit de ce canal (SNR est l'aéronyme de *Signal to Noise Ratio*). Des procédés tels que la « compression de fréquence » tirent avantage du fait que la « capacité d'un canal » est égale à sa bande passante multipliée par $\log_2(1 + SNR)$.

13.15 Modulation d'amplitude

Commençons par la méthode de modulation la plus simple (AM), et jetons un coup d'œil à son spectre de fréquences et aux moyens de détection. Imaginez une simple porteuse, $\cos \omega_c t$, dont l'amplitude est modifiée par un signal modulant de fréquence beaucoup plus faible, $\cos \omega_m t$, comme indiqué par la formule suivante :

$$\text{signal} = (1 + m \cos \omega_m t) \cos \omega_c t$$

où m , l'indice de modulation, est d'une valeur comprise entre 0 et 1. En développant le produit, vous obtenez

$$\text{signal} = \cos \omega_c t + \frac{1}{2} m \cos(\omega_c + \omega_m) t + \frac{1}{2} m \cos(\omega_c - \omega_m) t$$

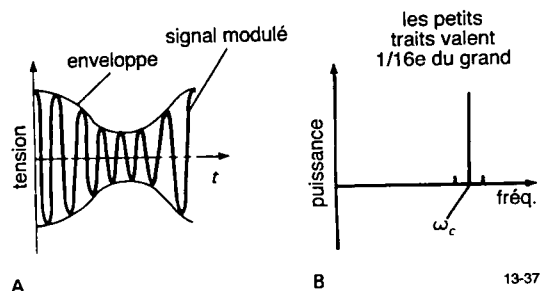


Figure 13.37 - Modulation d'amplitude.

Cela signifie que la porteuse modulée contient de la puissance émise à la fréquence ω_c et aux fréquences ω_m émises de part et d'autre de ω_c .

La figure 13.37 représente le signal et son spectre. Dans notre cas, l'indice de modulation (m) est de 0,5, c'est-à-dire 50 %, et les deux « bandes latérales » ne contiennent chacune que $1 / 16^{\text{ème}}$ de la puissance contenue dans la porteuse.

Si le signal modulant est une forme d'onde complexe [$f(t)$] quelconque, comme de la parole, la forme d'onde modulée en amplitude est définie par la formule

$$\text{signal} = [A + f(t)] \cos \omega_c t$$

où la constante A est choisie suffisamment élevée pour que $A + f(t)$ ne soit jamais négatif. Le spectre qui en résulte apparaît simplement comme deux bandes latérales symétriques par rapport à la porteuse (figure 13.38).

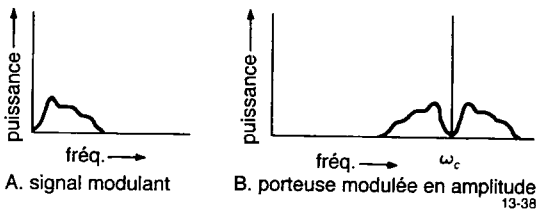


Figure 13.38 - Spectre résultant de la modulation AM d'une porteuse par un signal de parole.

Modulation et détection AM

Il est facile de produire une porteuse modulée en amplitude. N'importe quelle technique de commande linéaire de l'amplitude d'un signal par l'intermédiaire d'une tension est utilisable. Les circuits les plus ordinaires font varier la tension d'alimentation de l'étage de sortie, auquel cas la modulation n'a lieu qu'en cet endroit ; ou mieux, utilisent un circuit multiplieur du genre MC1496. Lorsque la modulation est appliquée à un étage à faible niveau, tous les étages suivants doivent assurer une amplification strictement linéaire. Remarquez qu'en AM le signal modulant doit être limité de manière à ce que l'indice de modulation ne dépasse pas 1 ou 100 % ou, autrement dit, à ce que

le terme $A + f(t)$ ne devienne jamais négatif ; si cette condition est dépassée, il y a inversion de phase de la porteuse ou surmodulation : voyez les différents diagrammes de la figure 13.39.

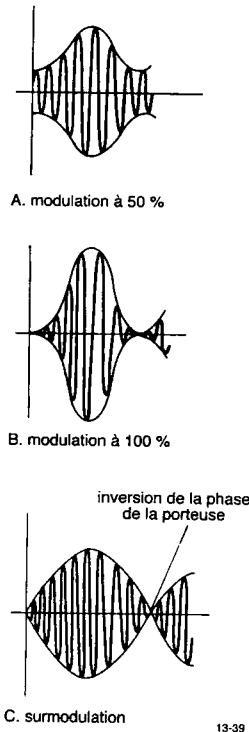
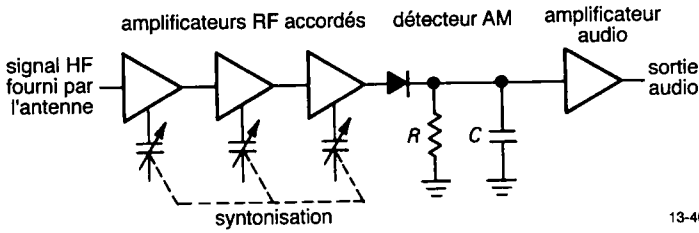


Figure 13.39

Le récepteur AM le plus simple consiste en plusieurs étages d'amplificateurs radiofréquences à circuits accordés suivis par un détecteur à diodes (figure 13.40).

Les étages d'amplification procurent la sélectivité nécessaire à la réjection des fréquences voisines et amplifient le signal d'entrée, parfois de l'ordre du microvolt, jusqu'à un niveau acceptable pour le détecteur. Ce dernier redresse simplement la porteuse haute fréquence et récupère l'enveloppe du signal par l'adjonction d'un filtre passe-bas. Ce filtre est chargé



13-40

Figure 13.40

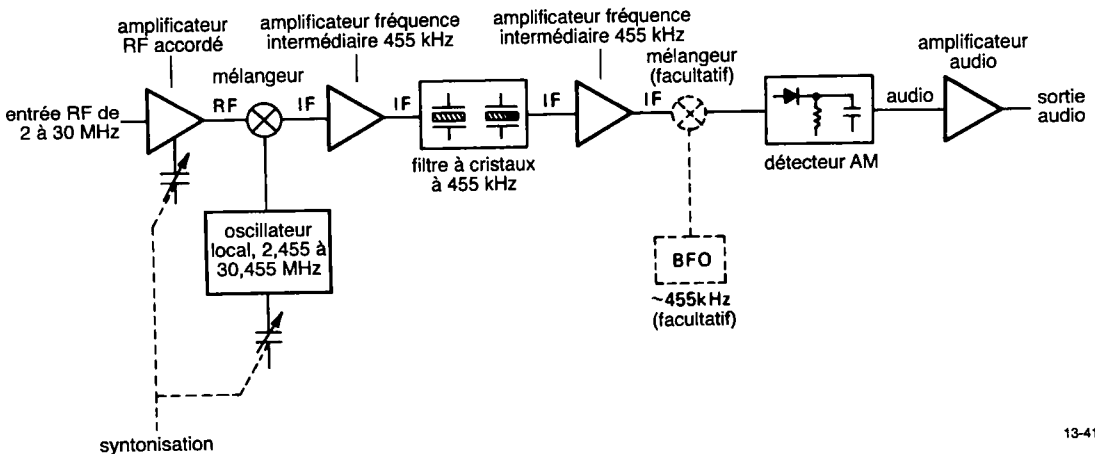
d'absorber la porteuse haute fréquence redressée et de laisser passer le signal audiofréquences sans l'atténuer. Comme vous pourrez le constater, ce schéma très simple laisse beaucoup à désirer ; ce n'est en fait qu'un récepteur à cristal amélioré.

13.16 Récepteur superhétérodyne

Un récepteur constitué d'une série d'amplificateurs HF accordés n'est pas souhaitable pour plusieurs raisons. En premier lieu, pour accorder tous les amplificateurs sur la même fréquence, il faudrait soit autant de bras que Çiva et une extraordinaire coordination, soit un ensemble de circuits LC accordés simultanément possédant d'excellentes qualités de poursuite. Ensuite, puisque la sélectivité en fréquence est déterminée globalement par l'ensemble des réponses individuelles de chaque amplificateur, la forme de la bande passante dépend de la précision avec laquelle chacun des amplificateurs individuels est accordé ; de

plus, les amplificateurs individuels ne peuvent pas avoir une courbe de réponse aussi raide qu'il le serait nécessaire, puisqu'alors le réglage d'ensemble deviendrait quasiment impossible. Et comme le signal reçu peut être à n'importe quelle fréquence dans la bande de réception des amplificateurs, il n'est pas possible de tirer parti de filtres de Lattice à quartz pour obtenir une courbe de réponse plate avec flancs raides de chaque côté, alors que c'est exactement ce à quoi il faudrait arriver.

Une belle solution à ces problèmes est le récepteur superhétérodyne (le « super » des radioamateurs) dont le schéma de principe est représenté en figure 13.41. Le signal de réception est amplifié par un seul étage d'amplificateur haute fréquence accordé, mélangé avec celui d'un oscillateur local réglable (OL) pour produire un signal à une fréquence intermédiaire fixe (FI), dans ce cas de 455 kHz. À



13-41

Figure 13.41 Récepteur superhétérodyne.

partir de là, le récepteur ne consiste plus qu'en une série d'amplificateurs, tous accordés sur cette fréquence intermédiaire fixe, montés en chaîne avec divers éléments sélectifs tels que filtres à quartz ou mécaniques, et avec, en fin de chaîne, un détecteur et un amplificateur audiofréquence. Le fait de modifier la fréquence de l'oscillateur local règle le récepteur sur une autre station, puisqu'il faudra une autre fréquence d'entrée pour retomber, après mélange, dans la bande passante fixe des étages de la fréquence intermédiaire. L'accord de l'amplificateur HF à l'entrée du récepteur (*front-end HF amplifier*) doit suivre la variation de fréquence de l'oscillateur local, mais le parallélisme n'est pas critique. Les buts de cet étage sont les suivants :

- a) améliorer la sensibilité par un étage à faible amplification avant d'attaquer le mélangeur, et
- b) supprimer les signaux de la fréquence image ; dans ce cas, des signaux dont la fréquence serait décalée de 455 kHz au-dessus de celle de l'oscillateur local (rappelez-vous qu'un mélangeur produit des signaux de somme et de différence).

[Rendons à César ce qui appartient à César: le principe du récepteur à hétérodyne, qui a extraordinairement simplifié la syntonisation des récepteurs radio, a été découvert en 1918 par un ingénieur américain du nom de Edwin H. Armstrong (1890-1954).]

En conclusion, nous pouvons donc dire que le formidable, le super récepteur à hétérodyne d'Armstrong, communément appelé récepteur superhétérodyne, est un récepteur qui utilise un oscillateur local et un mélangeur pour réaliser UN SEUL changement de fréquence afin de déplacer les signaux d'entrée à fréquences variables vers une fréquence intermédiaire fixe dont les circuits apportent la majeure partie du gain et de la sélectivité.

Le « super » à toutes les sauces

D'autres particularités sont souvent ajoutées aux récepteurs superhétérodynes. Notre exemple représente un oscillateur à fréquence de battement (*BFO* ou *Beat Frequency Oscillator*) ; il peut être utilisé pour la détection de signaux qui ne sont pas modulés en AM, comme la télégraphie, la téléphonie à porteuse supprimée ou la modulation par décalage en fré-

quence. Il peut même être équipé pour la détection AM par le montage appelé « détecteur homodyne » ou « synchrone ».

Les récepteurs hétérodynes ont souvent plus d'un étage de mélange, et ils sont alors appelés récepteurs à conversions multiples.

[Ceux-ci mériteraient vraiment l'appellation de superhétérodyne !]

En utilisant une première fréquence intermédiaire élevée, la réjection d'image est améliorée parce que la fréquence du signal perturbateur possible est beaucoup plus éloignée du signal utile (deux fois la valeur de la fréquence intermédiaire) et donc mieux éliminée par le ou les étages d'amplification HF d'entrée. De plus, si la seconde fréquence intermédiaire utilisée est plus basse, la mise en œuvre de filtres à quartz au facteur de forme beaucoup plus élevé sera facilitée, car ainsi la réjection des fréquences proches du signal utile est améliorée. Une troisième fréquence intermédiaire est parfois ajoutée pour permettre l'utilisation de filtres réjecteurs (*notch*) dans le domaine de l'audio, de filtres des type céramique ou mécanique en basses fréquences, ou de détecteurs de produit.

Récemment, un nouveau procédé de détection est devenu populaire : la conversion directe en sens inverse.

[N.d.T. : ' *beg your pardon ?* Rien de vraiment nouveau sous le soleil .]

Il s'agit de la conversion du signal incident vers une fréquence intermédiaire plus élevée (les anglophones parlent de *up-converters*), au moyen d'un étage d'entrée sous la forme d'un mélangeur équilibré, suivi de filtres à quartz pour une fréquence intermédiaire d'environ 40 MHz et d'un circuit de détection, sans autre étage de mélange. Un tel schéma de conversion directe présente de meilleures performances dans le cas de proximité de signaux fortement perturbateurs ; il est devenu facile à réaliser depuis l'apparition sur le marché de bons filtres de Lattice à quartz en VHF et de bons mélangeurs équilibrés à large bande, faible distorsion et faible facteur de bruit.

Mélangeurs à réjection d'image

Le récepteur superhétérodyne a besoin d'un étage d'entrée (*front-end*) à amplification HF sélective pour supprimer la bande de fréquences-images, qui est séparée de la bande de signaux HF utiles par un écart de fréquence égal à deux fois la valeur de la fréquence intermédiaire. L'amplificateur HF idéal devrait être assez sélectif pour supprimer la bande image ; de manière plus réaliste, nous dirons que sa réponse aux signaux dans la bande image doit être beaucoup plus faible que sa réponse aux signaux dans la bande utile. Il doit également être accordé de manière telle que sa bande passante soit maintenue à un écart constant (de la valeur de la fréquence intermédiaire) de la fréquence de l'oscillateur local, puisque ce dernier est utilisé pour syntoniser le récepteur.

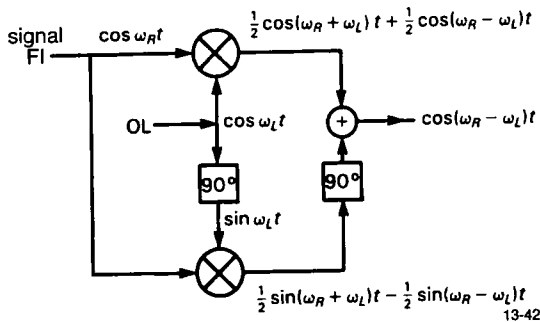


Figure 13.42 - Mélangeur à réjection d'image.

Il existe une autre méthode pour supprimer (théoriquement) toute réponse aux fréquences-images, sans devoir utiliser d'étage d'entrée sélectif. Reportez-vous à la figure 13.42, qui représente un mélangeur à réjection d'image. Vous commencez par deux mélangeurs, pilotés en quadrature par deux oscillateurs locaux (dans ce contexte, on parle de quadrature lorsque deux fréquences identiques sont décalées de 90 degrés) ; vous ajoutez un second déphaseur sur le chemin de sortie du mélangeur qui reçoit déjà un signal déphasé puis additionnez les deux fréquences intermédiaires pour n'obtenir que le signal de différence.

[N.d.T. : Le mélangeur du bas réalise un produit cosinus-sinus, ce qui crée l'apparition principalement du terme en $\sin(\omega_R + \omega_L)t$. Le déphasage sui-

vant permet d'obtenir la fonction complémentaire avec changement de signe, ce qui provoque l'annulation du terme en $\cos(\omega_R + \omega_L)t$ issu du mélangeur du haut et aboutit au résultat final.]

Lorsque la phase du deuxième déphaseur est inversée (-90° au lieu de $+90^\circ$), le circuit délivre le signal de somme plutôt que le signal de différence : il intervertit la bande utile et la bande image. En pratique, vous pourrez utiliser des circuits hybrides à quatre accès en quadrature (les fameux « T magiques ») pour obtenir les décalages de phase, en n'oubliant pas de charger les sorties non utilisées par leur impédance caractéristique. Si vous assemblez un mélangeur à réjection d'images à partir d'éléments standards à large bande, vous obtiendrez probablement une réjection de la bande image de l'ordre de 20 dB, avec possibilité de travail sur une ou deux octaves de fréquences. Il est parfois nécessaire de pouvoir se déplacer rapidement en fréquence (faculté appelée agilité en fréquence ou *frequency agility*) sans recourir à un amplificateur HF à accord variable ; dans cette circonstance, un mélangeur à réjection d'image est exactement ce dont vous avez besoin.

Subtilité de raisonnement intéressante. Comme nous l'avons remarqué dans la section 13.12, un mélangeur peut être considéré comme un modulateur ou vice versa. Le langage que vous utilisez pour le décrire dépend de la fonction que vous lui réservez : soit déplacer une « bande de base » d'informations à basses fréquences vers une zone de hautes fréquences, auquel cas vous l'appellerez un « modulateur » ; soit déplacer l'information contenue dans une portense HF modulée vers une bande de base BF ou, puisque nous venons d'en parler, vers une bande de fréquence intermédiaire que vous démodulerez pour récupérer l'information originale, auquel cas il sera question de « mélangeur ». Si vous continuez à transformer les définitions de la même façon, ce que nous appelions la bande image peut devenir la seconde bande latérale. Nos deux méthodes de réjection de l'image (amplificateur d'entrée accordé et mélangeur à réjection d'image) apparaissent comme les deux méthodes classiques de modulation en bande latérale unique, nommément les méthodes par filtrage et par *phasing* ou déphasage. Tout ceci prendra plus de signification

lorsque vous aurez lu la section suivante ; ne vous en faites pas si un voile de ténèbres a soudainement obscurci votre horizon, mais nous n'avons pas pu résister à l'envie de vous donner cette explication afin de mieux introduire la modulation en *BLU*.

TECHNIQUES DE MODULATION AVANCÉES

13.17 ◊ Bande latérale unique

Un simple coup d'œil au spectre d'une modulation *AM* permet de comprendre que les choses peuvent être améliorées. La plus grosse partie de la puissance, exactement 67 % à 100 % de modulation, est utilisée par la porteuse qui ne véhicule aucune information. Cela veut dire aussi que le rendement de l'*AM* ne dépassera jamais 33 %, et cela uniquement lorsque l'indice de modulation sera égal à 100. De plus, en raison du rapport élevé entre valeur de pointe et valeur moyenne des signaux de parole, l'indice de modulation d'un signal *AM* contenant de la parole sera généralement beaucoup plus faible que 100 %, bien que des techniques de compression de ces signaux puissent être utilisées pour obtenir plus de puissance dans les bandes latérales. Et enfin, les deux bandes latérales symétriques, en transportant la même information, obligent le signal à occuper une largeur de bande deux fois plus grande que nécessaire.

Avec un petit peu d'astuce, il est possible de éliminer la porteuse : un mélangeur équilibré fait l'affaire, puisque répondant à la loi $\cos A \times \cos B = 0,5 \times [\cos(A + B) + \cos(A - B)]$, il crée ce que l'on appelle une modulation à double bande latérale et porteuse supprimée (*Double Side Band Suppressed Carrier* ou *DSBSC*).

[N.d.T. : Puisque la fréquence de la porteuse, qu'elle soit désignée par *A* ou *B*, n'apparaît pas dans le signal de sortie. La moitié du travail est terminée ; il ne reste plus qu'à supprimer l'une des bandes latérales.]

C'est exactement ce qui est obtenu lorsque le signal audio multiplie directement la porteuse, sans être préalablement polarisé pour faire en sorte que le signal modulant soit toujours positif, comme en modulation *AM* traditionnelle. Dans la seconde for-

mule du point 13.15, cela revient à rendre le terme *A* égal à zéro. Il est également possible d'utiliser directement la méthode du déphasage (*phasing*) pour obtenir un premier signal *BLU* de mauvaise qualité. Ensuite, en faisant suivre l'un ou l'autre montage de filtres à quartz à flancs raides, la bande latérale indésirable (dans le premier cas) ou résiduelle (dans le second) sera éliminée de manière à obtenir un signal *BLU* clair et net. Nous sommes à présent parvenus à un mode de communication de parole à très haut rendement, largement utilisé par les radioamateurs et d'autres utilisateurs commerciaux pour l'établissement de communications (radio) téléphoniques à longue distance et en hautes fréquences. Maintenant, si vous ne dites rien, rien n'est émis ; dès que vous élevez la voix, l'émetteur fonctionne à pleine puissance et à rendement maximum. Pour recevoir un signal *BLU*, la porteuse supprimée doit être reconstituée et ajoutée au signal reçu ; le récepteur doit alors être équipé d'un oscillateur à fréquence de battement (*BFO*) et d'un détecteur de produit, tels qu'ils sont représentés en pointillé dans le schéma de la figure 13.41.

◊ Spectres de modulation

La figure 13.43 schématise les spectres d'émission des différents modes de modulation en amplitude (*AM* ordinaire, *DSBSC* et *SSB* ou *BLU*) d'une porteuse par une bande de base constituée de fréquences vocales. Lors de transmissions en *BLU*, n'importe quelle bande latérale peut être émise. Remarquez que la transmission en *BLU* équivaut au déplacement du spectre audio vers les hautes fréquences d'une quantité égale à f_c , sans inversion du spectre audio en bande latérale supérieure, et avec inversion du spectre en bande latérale inférieure : l'une est le reflet de l'autre. Lorsqu'un signal de *BLU* est reçu, l'oscillateur à fréquence de battement (*BFO*) et le mélangeur font en sorte que le spectre de hautes fréquences soit ramené dans la bande audio. Si l'accord du *BFO* n'est pas correct, toutes les basses fréquences seront décalées d'une valeur égale à l'erreur de l'accord, donnant la voix de Donald Duck à votre interlocuteur ! Ceci nous permet de tirer deux conclusions concernant la transmission en *BLU* : le réglage du *BFO* doit être fin pour pouvoir restituer les voix correctement, et les

liers, en relation directe avec l'amplitude du signal à transmettre.

[N.d.T. : Ne confondez pas le sigle de la modulation par position d'impulsions *PPM* en lettres majuscules, avec l'unité de tolérance d'une grandeur numérique *ppm* en lettres minuscules qui signifie, en anglais comme en français, « parties par million » !]

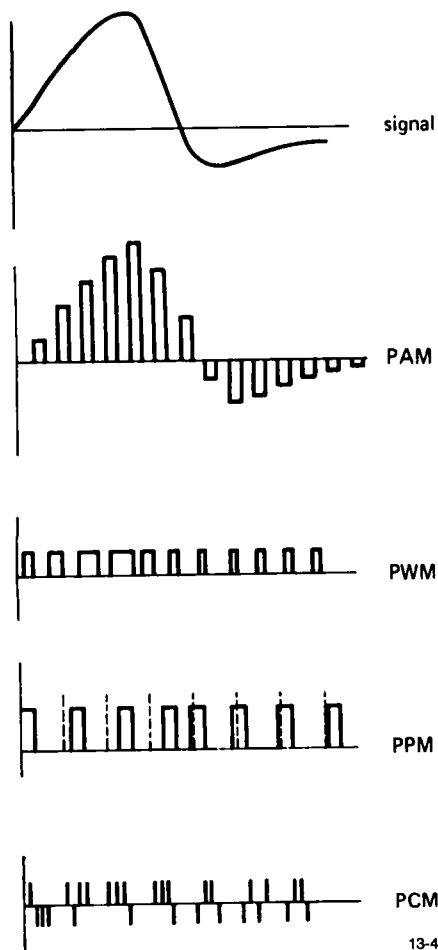


Figure 13.46 - Exemples de modulations en impulsions

◇ Modulation par impulsions codées

Finalement, dans la modulation par impulsions codées (*PCM* de *Pulse Code Modulation*), la valeur instantanée de l'amplitude d'un signal est convertie en un nombre binaire et est transmise en série comme un chapelet de bits. Le flux de bits représenté par l'illustration correspond à la quantification de seize niveaux sur quatre bits codés selon la technique du

décalage binaire. Il représente les variations +1, -7, +8, -1, +3, +14, -1, ..., 0, -1, +3, -1. Le zéro est simulé par les quatre bits bizarres du « paquet » numéro 13. Cette « image » est reconnue par le récepteur, elle doit être ajoutée à l'émission pour éviter que de trop nombreuses valeurs nulles (des « blancs » dans la transmission) ne provoquent une perte de synchronisation des circuits de récupération du signal d'horloge lors du décodage du signal reçu. La *PCM* convient par excellence aux transmissions sans erreur sur des canaux à fort signal de bruit. Aussi longtemps que les « 1 » et les « 0 » pourront être identifiés sans ambiguïté, le signal numérique correct ou si nécessaire une réplique de l'original reconstituée par les circuits de récupération d'erreurs seront transmis vers le répéteur suivant ou vers les circuits de décodage du récepteur final. En effet, la *PCM* est particulièrement utile pour les communications à très longue distance comme par exemple la téléphonie intercontinentale où de très nombreux répéteurs sont utilisés afin de régénérer le signal tout au long de la transmission. Avec n'importe quel type de modulation linéaire (*SSB*, *AM* ou *FM*), le bruit accumulé entre chaque étape ne peut jamais être supprimé ; mais avec la modulation *PCM*, le signal numérique peut arriver intact à la station terminale, puisque la moindre erreur est immédiatement corrigée par les répéteurs en cours de trajet.

Il existe bien sûr plusieurs variantes de *PCM*, connues sous le nom générique (et redondant) de *PCM codées* dans lesquelles des méthodes autres que l'envoi de simples séries binaires sont utilisées pour coder les différents échantillons ; par exemple, des salves d'une fréquence parmi seize pourraient être utilisées pour transmettre le signal précédent. La modulation par impulsions codées est d'un usage routinier dans la transmission de données télémétriques entre les véhicules spatiaux et les stations terrestres qui les contrôlent parce qu'elle permet l'échange de données numériques sans erreur ; et sa très haute fiabilité la désigne tout particulièrement pour la transmission d'images depuis les satellites partis en exploration aux confins de notre système solaire. Elle est également utilisée pour le codage du son numérique des disques audio-numériques ou « compact-discs » ; chaque canal du signal stéréo étant échantillonné et

converti en nombre binaire de seize bits à la vitesse de 44100 échantillons par seconde. Dans toute application *PCM*, la vitesse de transfert des bits ne doit pas être trop élevée afin de garantir une très faible probabilité d'erreur dans la reconnaissance des données. En général, pour un canal précis, cette contrainte limite la transmission d'informations à une cadence beaucoup plus faible que celle qui pourrait être atteinte au moyen de techniques analogiques de modulation.

◊ TRUCS ET ASTUCES EN RADIOFRÉQUENCES

Au cours de ce chapitre, nous allons essayer d'apporter quelque lumière sur les raisons d'être ainsi que sur certains aspects de circuit utilisés en radiofréquences. En quelques lignes, il ne sera malheureusement pas possible d'aborder la conception ou la construction de circuits avec autant de détails que nous avons essayé de le faire dans les chapitres précédents ; cela serait même superflu dans un livre destiné à une large introduction aux circuits électroniques. En gardant cette philosophie à l'esprit, nous aimerions vous décrire quelques-unes des techniques couramment utilisées en radiofréquences. Dans la majorité des cas, elles visent à réduire les capacités et les inductances parasites ; elles concernent souvent des montages où les dimensions deviennent comparables aux longueurs d'ondes mises en jeu. Nous n'avons pas voulu rechercher une présentation ordonnée de ces trucs et astuces ; lisez simplement ce qui suit comme un ensemble d'idées exposées en vrac.

13.21 ◊ Techniques d'assemblage

Les selfs de choc, petites inductances de valeurs comprises entre quelques microhenrys et quelques millihenrys, sont utilisées intensivement en tant qu'éléments de blocage de haute fréquence. Les tensions en provenance des alimentations seront généralement appliquées aux circuits électroniques protégés par un boîtier blindé (après leur transit par un réseau self de choc / condensateur) au moyen de condensateurs de passage, associant de la sorte un point de fixation à un découplage de la ligne extérieure en alternatif. Une autre protection contre les oscillations indésirables consiste à utiliser des perles

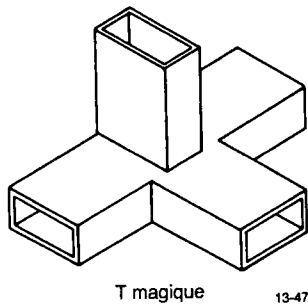
de ferrite sur les connexions des transistors, des *FET*, etc. Celles-ci sont utilisées parce que les selfs de choc ont tendance à provoquer des oscillations intempestives, étant donné qu'elles se transforment aisément en circuits oscillants en *UHF* sur leur propre capacité parasite. Enfiler quelques perles ici et là sur les fils de base et de collecteur des transistors introduit de petites inductances sans pertes en série avec les diverses connexions et annule les oscillations parasites. Si vous avez de la chance, ça marche !

Les bobines jouent un rôle prépondérant dans les circuits hautes fréquences. Il suffit d'ouvrir n'importe quel appareil pour voir une foule de bobinages à air ou sur noyau à visser, ou encore de petits transformateurs en boîtiers métalliques pour les fréquences intermédiaires. La famille des petits condensateurs ajustables est également très bien représentée !

Comme vous l'aviez certainement deviné, la majorité des circuits HF sont montés dans des enceintes blindées, elles-mêmes subdivisées par de petites cloisons destinées à isoler les différentes fonctions d'un schéma et éviter les dysfonctionnements par couplages parasites entre les sous-ensembles. D'habitude, il est fait appel à des circuits imprimés à double face, dont l'une des faces est utilisée comme plan de masse. Une autre possibilité consiste à fixer le circuit à proximité directe d'un écran ou d'une surface quelconque mise à la masse. Toutes les connexions de masse doivent être fermement assurées en HF : pas question de circuits brinquebalants dans le boîtier ! Il ne faut pas hésiter à souder les écrans sur toute leur longueur, ni à utiliser trois vis là où deux suffiraient pour faire tenir une cloison.

Lorsque vous construisez des circuits à (très) hautes fréquences, il est absolument essentiel de garder les connexions aussi courtes que possible. Lors de l'exécution de certains montages plus ou moins volants, il faut vraiment couper les connexions au ras du corps des composants : (ils prennent un fameux coup de chaleur lors du soudage, mais semblent généralement y survivre). En *VHF* et en *UHF*, les montages comportent souvent des condensateurs céramiques en forme de « puces », qui sont soudés directement sur les pistes du circuit, sans aucun fil de liaison. Faites attention lorsque vous choisissez d'utiliser des

condensateurs conventionnels, parce que leur inductance série interne peut conduire à l'apparition de circuits oscillants, même à des fréquences de l'ordre du mégahertz. L'utilisation de bandes larges sur les circuits imprimés ou de bandes métalliques pour les interconnexions en UHF est préférable à celle de fil ordinaire : cela permet de réduire les inductances parasites des liaisons. N'oubliez pas qu'à ces fréquences, vous entrez dans le domaine des (micro)strip-lines, où chaque connexion devient une ligne de transmission avec son impédance caractéristique et son impédance de charge. Des bandes de feuilles métalliques peuvent vraiment être utilisées pour réaliser des circuits accordés ; voici, par exemple, les spécifications d'une bobine destinée à la fréquence de 440 MHz, publié dans le « handbook » des radioamateurs : "L1 à L3 : bande de laiton de 1/4 x 2 5/8 pouces, une extrémité soudée au boîtier, l'autre au condensateur ; prises intermédiaires d'entrée et de sortie à 1/2 pouce compté à partir du point de masse". Dans le domaine des micro-ondes, ces techniques évoluent vers les guides d'ondes et les cavités de résonance, et débouchent sur des assemblages bien étranges que sont les circulateurs ou les « T magiques », comme celui représenté par la figure 13.47.



T magique 13-47

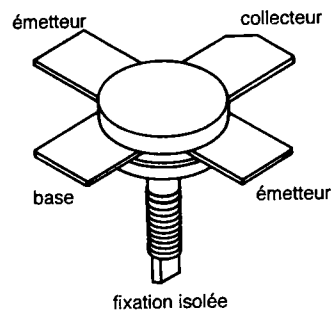
Figure 13.47

Un aspect de la conception en radiofréquences qui surprend toujours les débutants est l'utilisation de nombreux instruments de mesure et d'outils dont le plus important est sans nul doute... la pince coupante. Vous verrez des générateurs à balayage de fréquences (des appareils qui émettent un signal balayant sans cesse un spectre de fréquences donné), des *grip-dip*

(utilisés pour détecter les résonances), des ponts de mesure d'ondes stationnaires, des analyseurs de spectre et toute une série de montages expérimentaux. À ces fréquences, il est quasiment impossible de tout prévoir ; il faut pas mal d'essais, d'erreurs et beaucoup d'expérience avant d'obtenir un circuit qui fonctionne correctement.

13.22 ◊ Amplificateurs et composants HF peu ordinaires

Les composants habituels comme les transistors bipolaires ou les *FET* sont utilisés en hautes fréquences, quoique bien souvent sous des incarnations quelque peu différentes. Les transistors destinés à l'utilisation en *VHF* et au-delà sont fournis dans d'étranges boîtiers, avec des connexions sous forme de petites bandes de métal placées en étoile autour d'une perle de plastique pour le soudage aux circuits imprimés ou aux *striplines*, comme celui représenté par la figure 13.48. Il existe également des composants ou des circuits qui n'ont aucun équivalent en basses fréquences : voyez plutôt ce qui suit.



13-48

Figure 13.48

◆ Amplificateurs paramétriques

Ces circuits amplifient un signal en faisant varier l'un des paramètres d'un circuit accordé. Une analogie mécanique peut consister en un pendule constitué d'une masse suspendue à l'extrémité d'une longueur de fil. Imaginez à présent que le mouvement représente le signal de sortie. Vous pouvez provoquer l'oscillation en balançant doucement l'extrémité du fil à la fréquence de résonance ; ceci ressemble à un

amplificateur ordinaire, avec un transistor ou n'importe quel autre composant actif fournissant l'énergie pour maintenir l'oscillation. Mais il y a une autre méthode, totalement différente, pour entretenir l'oscillation du pendule : il suffit de déplacer l'extrémité du fil de haut en bas (ce qui revient à varier la longueur du brin oscillant, un des paramètres du système) à deux fois la fréquence de résonance du pendule. Essayez ! (Figure 13.49) Le pendule est très proche de l'amplificateur paramétrique de Adler. Dans cet amplificateur, vous pouvez faire varier la capacité d'un circuit accordé en utilisant une varicap (capacité commandée en tension) en la pilotant par une « pompe » de signal, comme celle qui fait monter et descendre l'extrémité du fil du pendule. Pour une fréquence d'entrée donnée, le gain variera en fonction de la fréquence d'accord du circuit LC : il sera élevé pour une fréquence d'accord proche de la fréquence d'entrée, et il diminuera lorsque la fréquence d'accord s'éloignera de celle du signal appliqué. Puisque la fréquence d'accord dépend de la valeur de la varicap, il y a bien variation de gain en fonction de variation d'un paramètre du circuit : la valeur du condensateur du réseau LC . Les amplificateurs paramétriques sont utilisés pour l'amplification à faible bruit. Dans l'exemple précédent, le transistor peut être polarisé pour les meilleures conditions de bruit, le gain étant contrôlé par un paramètre totalement indépendant.



Figure 13.49 - Cette méthode d'entretien du mouvement pendulaire constitue une bonne analogie du fonctionnement des amplificateurs paramétriques.

[N.d.T. : Il existe également des amplificateurs qui peuvent être qualifiés de paramétriques en basses fréquences. Imaginez, par exemple, le schéma de principe d'un amplificateur opérationnel monté en

gain de +3. Insérez la jonction drain-source d'un *FET* entre le pied de la petite résistance de contre-réaction et la masse. Vous obtiendrez un amplificateur dont le gain sera variable entre + 2,9999...9 ($r_{ds(on)}$ tend vers 0) et + 1,0000...1 ($r_{ds(off)}$ tend vers ∞) en fonction de la tension appliquée à la grille du transistor. Ici aussi, une tension de commande fait varier un gain en agissant sur l'un des paramètres du circuit ; dans ce cas, une *résistance* du réseau de contre-réaction.]

♦ Masers

Le terme *MASER* est l'acronyme de *Microwave Amplification by Stimulated Emission of Radiation*, ou amplification de micro-ondes par émission de radiation stimulée. Ces « choses » sont typiquement des amplificateurs moléculaires ou atomiques, difficiles à mettre en œuvre et à utiliser, mais constituent la gamme d'amplificateurs les moins bruyants qui soient.

♦ GaAsFETs

Les derniers-nés en matière d'amplificateurs simples pour micro-ondes. Les performances sont comparables à celles d'amplificateurs paramétriques, sans leurs fioritures. Les transistors *GaAsFET* (transistors à effet de champ à l'arséniure de gallium) actuellement disponibles sur le marché peuvent fournir un gain de 28 dB à 10 GHz accompagné d'un facteur de bruit de 2 dB. Le tout dernier cri dans la catégorie des *GaAsFET* à faible bruit est le *HEMT* (transistor à effet de champ et électrons à haute mobilité), qui peut afficher un facteur de bruit de 0,12 dB ($TN = 8$ K) à 8,5 GHz dans un amplificateur expérimental à très basse température.

♦ Klystrons et tubes à onde progressive

Les klystrons et les tubes à ondes progressives (*TWT* est l'acronyme de *Travelling Wave Tube*) sont des amplificateurs à tubes à vide qui utilisent des effets de temps de transit à l'intérieur des tubes. Une version connue sous le nom de klystron reflex fonctionne en oscillateur en faisant rebondir son faisceau d'électrons entre ses électrodes. Il existe certains klystrons qui peuvent délivrer une puissance continue de 0,5 MW à 2 000 MHz.

♦ *Magnétrons*

Le cœur des radars et des fours à micro-ondes ; un tube oscillateur de forte puissance constitué de nombreuses cavités résonnantes et fonctionnant dans un champ magnétique puissant destiné à forcer les électrons à tourner en spirale entre les cavités.

♦ *Diodes Gunn, diodes IMPATT, diodes PIN*

Ces composants spéciaux sont abondamment utilisés en UHF et pour les micro-ondes. Les diodes *Gunn* sont utilisées comme oscillateurs à faible puissance dans la gamme de 5 à 100 GHz, délivrant une puissance de l'ordre de 100 mW. Les diodes *IMPATT* sont similaires aux klystrons, avec des possibilités de quelques watts à quelques gigahertz. Les diodes *PIN* se comportent comme des résisteurs commandés en tension et sont utilisées pour commuter des signaux en micro-ondes en tout ou rien, en se transformant en court-circuit placé au travers d'un guide d'ondes. Les diodes *PIN* peuvent aussi être utilisées comme atténuateurs ou éléments de commutation à de plus faibles radiofréquences. Un leader dans ce domaine est Unitrode Corp. (Lexington, MA, USA) dont le « Catalogue et manuel pour concepteurs utilisant les diodes *PIN* » est absolument indispensable.

♦ *Varicaps et diodes SNAP*

Les varicaps sont des diodes polarisées en sens inverse et utilisées comme capacités variables pour l'accord de réseaux *LC*, ou dans les amplificateurs paramétriques. Leur comportement non linéaire permet également de les utiliser pour produire des harmoniques, par exemple dans des multiplieurs de fréquence. Les diodes *SNAP* sont utilisées dans le même but ; elles présentent en outre des temps de commutation inférieurs à la picoseconde.

♦ *Diodes Schottky et diodes inverses (back diodes)*

Nous avons déjà rencontré les diodes Schottky dans des applications nécessitant des diodes rapides à faible chute de tension directe. Elles sont également utilisées comme mélangeurs, tout comme les diodes inverses, variantes des diodes à avalanche (*tunnel diodes*). Reportez-vous à la section 13.13 pour une belle application de diode inverse : un détecteur à loi quadratique.

COMMUTATION À HAUTE VITESSE

Les effets qui limitent les performances des amplificateurs linéaires à hautes fréquences sont exactement les mêmes que ceux qui définissent les performances de vitesse des circuits numériques à commutation rapide : la combinaison de la capacité de jonction et de la capacité de contre-réaction, avec l'effet Miller qu'elle produit ; ainsi que l'association des capacités parasites avec les impédances de source et de charges bien définies. La plupart de ces problèmes n'affectent pas directement la conception des circuits, puisqu'ils ont été traités au niveau de la conception des circuits intégrés eux-mêmes. Le malheureux ingénieur qui voudrait réaliser un circuit numérique à partir de transistors discrets aurait toutes les peines du monde à approcher les performances de simples circuits *TTL*.

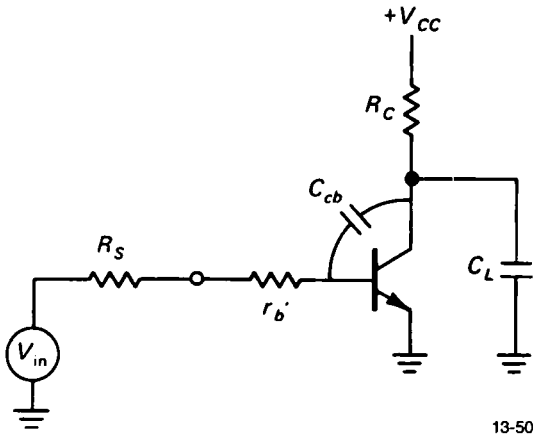
Néanmoins, il se rencontre quand même pas mal de situations dans lesquelles il faut savoir comment concevoir des circuits de commutation rapides. Par exemple, lorsqu'à partir d'une sortie numérique, il faut piloter une charge extérieure sous haute tension ou à fort courant, ou encore une charge connectée à une alimentation de polarité opposée, il n'est pas difficile de perdre un facteur 100 en vitesse de commutation si le circuit de liaison n'a pas été calculé avec tout le soin requis. De plus, il peut très bien arriver qu'il n'existe pas de circuit numérique qui remplisse une fonction recherchée ; auquel cas il ne reste plus qu'à creuser ses propres idées...

Nous allons commencer cette section par un modèle simplifié de transistor mais cependant bien utile pour le calcul des circuits. Nous allons l'appliquer à quelques exemples afin d'en exposer l'utilisation et permettre de comprendre combien le choix d'un transistor peut être important. Nous concluons en illustrant la méthode de conception de circuits de commutation par la description d'un circuit à haute vitesse à transistors, destiné à être utilisé comme préamplificateur/discriminateur pour tube photomultiplicateur.

13.23 Modèle de transistor et équations

La figure 13.50 représente un interrupteur à transistor saturé utilisé en tant qu'inverseur, piloté par une source d'impulsions à temps de montée et de descente

extrêmement courts. R_s représente l'impédance de la source, r_b la résistance de diffusion intrinsèque de la base du transistor, relativement faible (de l'ordre de 5Ω) ; C_{cb} est la capacité de contre-réaction, d'une importance capitale, et R_C est le résistor de charge mis en parallèle avec la capacité de charge C_L . Les effets d'une charge totalement définie peuvent être inclus au schéma en remplaçant V_{CC} par une source de tension accompagnée de sa résistance interne r_{int} , et en remplaçant ensuite R_C par l'équivalent de Thévenin de R_C , r_{int} et C_L . La capacité collecteur-émetteur du transistor a été incorporée à C_L , et C_{be} a été ignoré, parce que C_{cb} constitue l'élément dominant par l'effet Miller qui lui est associé.

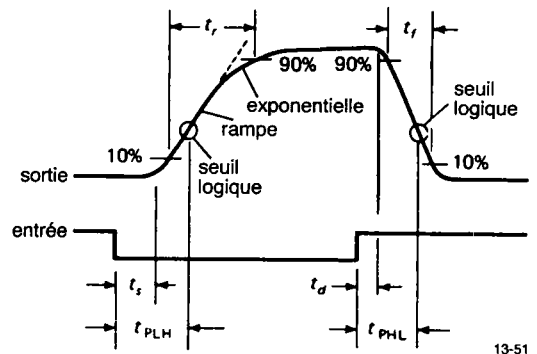


13-50

Figure 13.50

La figure 13.51 représente une forme de signal de sortie typique de ce circuit lorsqu'il est commandé par une impulsion d'entrée négative. Le temps de montée, t_r , est généralement défini comme le temps nécessaire au signal pour varier de 10 à 90 % de sa valeur finale, avec une définition équivalente, mais inversée, pour le temps de descente de ce signal. Remarquez tout spécialement le temps de stockage t_s relativement long, nécessaire au transistor pour quitter la zone de saturation, comparativement au temps de délai nettement plus court, t_d , nécessaire au transistor pour entrer en conduction. Tous ces intervalles de temps sont définis par convention pour être compris entre les points à 10 et 90 % de l'amplitude du signal. Beaucoup plus utiles lors de la conception de circuits numériques, les temps de propagation définis par t_{PLH}

et t_{PHL} sont les intervalles de temps comptés entre une transition logique à l'entrée et le basculement au-delà du niveau logique prévu en sortie, aussi bien pour le flanc ascendant que le flanc descendant des impulsions. D'autres symboles sont également utilisés ; vous pourrez rencontrer, par exemple, t_{pd1} ou t_{pr} pour ce que nous avons appelé t_{PLH} .



13-51

Figure 13.51 – Paramètres de l'onde de commutation d'un transistor fonctionnant comme interrupteur.

Commençons par utiliser notre modèle pour estimer les temps de montée et de descente d'un circuit donné. En cours de calcul, vous serez même amenés à comprendre pourquoi il arrive que la fin du flanc montant de la forme de l'onde de sortie se termine par une exponentielle.

◇ Estimation du temps de montée

Après que le signal d'entrée soit retombé au niveau BAS et que le temps t_s soit écoulé (nous en reparlerons plus tard), la tension de collecteur commence à croître. Deux choses limitent la vitesse (le taux) de cette croissance ; ce sont :

- le résistor R_C qui, en association avec les condensateurs C_L et C_{cb} , crée une constante de temps produisant une montée en tension exponentielle vers V_{CC} ; et
- une conséquence de ce premier point : si le taux de montée en tension est suffisamment élevé, l'apparition d'un courant de charge du condensateur C_{cb} , capable d'amener la jonction base-émetteur du transistor à l'état de conduction par la tension

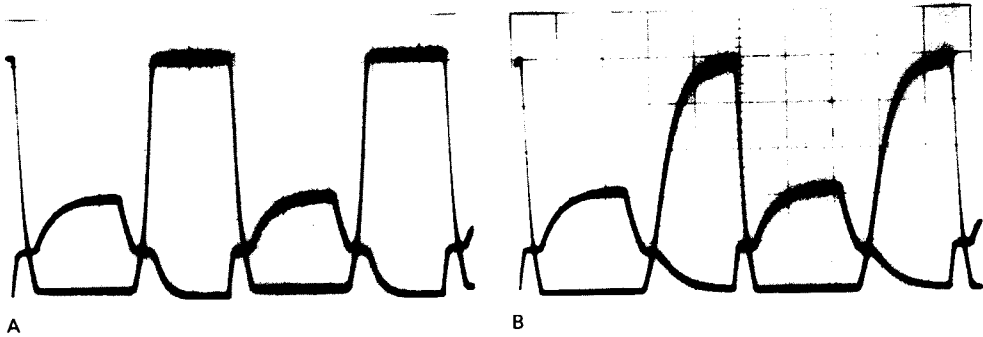


Figure 13.52 - Oscillogrammes mettant en évidence l'effet Miller dynamique sur les formes d'onde de grille (rabattement) et de drain (forme intégrale ou exponentielle) du transistor *MOSFET* de la figure 13.53 commandé en commutation à 6 kHz par une source à l'impédance beaucoup trop élevée (100 kΩ). Échelle verticale : 2 V / div.

A. Résisteur de drain de 10 kΩ.
 B. Résisteur de drain de 100 kΩ.

développée aux bornes de l'impédance de source formée par $R_s + r_b$, conduction ralentissant à son tour par contre-réaction le taux de montée de la tension de collecteur. Le comportement du circuit pendant ce laps de temps est assimilable à celui d'un amplificateur opérationnel monté en intégrateur ; le signal de sortie présent au collecteur du transistor est une rampe de tension au lieu d'un segment d'exponentielle. En général, et selon bien sûr la valeur des composants et les paramètres du transistor, la forme d'onde au collecteur du transistor débute par une rampe et se termine par une exponentielle comme expliqué sous a).

Les oscillogrammes représentés par la photographie de la figure 13.52 illustrent ces effets sur le schéma de la figure 13.53. Mais ici, plutôt que d'utiliser un transistor NPN, nous avons eu recours à un transistor *MOSFET* canal N à enrichissement. Le comportement est similaire, mais les tensions de commande de grille beaucoup plus élevées rendent les courbes plus représentatives des phénomènes à observer. De plus, les *MOSFET* n'ayant ni temps de stockage, ni temps de délai, ni courant continu d'entrée, les formes d'ondes relevées à l'oscilloscope deviennent beaucoup plus simples à interpréter. Le circuit est représenté par la figure 13.53, avec un résisteur de source choisi intentionnellement de valeur très élevée. Remarquez l'influence de la capacité de contre-réaction qui contrecarre chaque variation de la tension de grille à l'instant où celle-ci atteint le seuil de basculement du transistor de l'état conducteur à l'état bloqué et inversement. Remarquez également que le flanc montant du signal de drain se transforme en une exponentielle lorsque le résisteur de drain R_D est de valeur plus élevée.

Voici une méthode simple pour estimer le fonctionnement du circuit à transistor bipolaire .

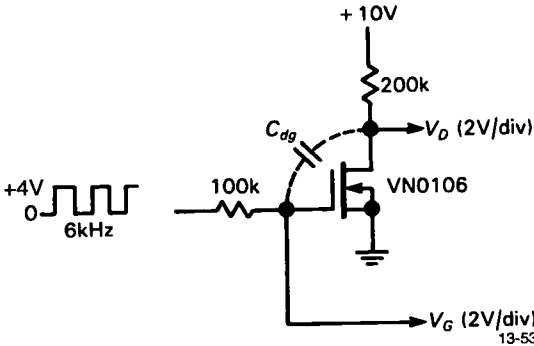


Figure 13.53

[N.d.T. :

1) Il est supposé, *a priori*, que tout flanc montant commence par une phase "intégration".

2) Dans le schéma de la figure 13.50 et pour le raisonnement suivant, le courant de base du transistor à l'instant de la commutation s'écoule *uniquement* à travers r'_b et R_s ; le symbole du transistor proprement dit ne consomme rien.

3) La première équation s'obtient en appliquant la formule fondamentale $C \times dV_c = I_c \times dt$ au circuit série $C_{cb} / (r'_b + R_s)$ puisque le courant de charge du condensateur est constant pendant la phase "intégration" du fonctionnement du transistor.

4) Examinez soigneusement la deuxième formule avant de lire ce qui suit. Pour établir cette formule, les auteurs ont tenu le raisonnement (génial) suivant. Pendant la phase "intégration", le résistor R_C fournit trois courants : le courant de charge (constant) de C_{cb} , le courant de charge (constant) de C_L et le courant (quelconque) du collecteur du transistor. La phase "intégration" s'arrêtera lorsque le transistor cessera de fonctionner, c'est-à-dire lorsque son courant de collecteur deviendra nul parce que la tension de collecteur V_X sera devenue telle que la chute de tension $V_{CC} - V_X$ aux bornes du résistor R_C ne permettra plus de fournir *que* le courant de charge des condensateurs C_{cb} et C_L . Ce qui s'écrit une première fois $(V_{CC} - V_X) / R_C$ égale...la valeur de la parenthèse ! Pas simple du tout, il fallait y penser et cela méritait bien un petit mot d'explication.]

1) Calculez le taux de montée de la tension de collecteur pendant l'intervalle de temps où le transistor se comporte comme un intégrateur, au moyen de la formule

$$\frac{dV_c}{dt} = \frac{V_{BE} - V_{\text{entrée (BAS)}}}{C_{cb} (R_s + r'_b)}$$

2) Calculez la tension de collecteur V_X à laquelle la forme d'onde de sortie se transforme de rampe en exponentielle, au moyen de la formule

$$V_X = V_{CC} - \left(\frac{V_{BE} - V_{\text{entrée (BAS)}}}{R_s + r'_b} + C_L \frac{dV_c}{dt} \right) R_C$$

Ceci vous permet de déterminer la forme d'onde de la tension de collecteur et les temps de montée en mode intégrateur et/ou exponentiel, comme cela va être démontré dans l'exemple suivant. En effet, si la valeur obtenue pour V_X est négative, cela signifie que la forme d'onde de sortie est purement exponentielle ; la composante capacitive de la charge domine, et le transistor n'est jamais maintenu en conduction par le courant de charge de la capacité de contre-réaction. Le terme r'_b est généralement négligeable.

Exercice 13.1

Démontrez les deux formules précédentes. Suggestion : à partir de la seconde formule, définissez le courant de base nécessaire pour amener le transistor en conduction en fonction du courant de collecteur disponible dont vous soustrayez le courant nécessaire à la charge de la capacité C_L .

Estimation du temps de descente

Un court laps de temps après que l'entrée soit passée au niveau HAUT, la tension de collecteur commence à descendre, le transistor va entrer en saturation. La formule suivante, qui définit le courant de collecteur, n'est pas aussi barbare qu'elle n'en a l'air : elle ne fait que comptabiliser les courants de base et les multiplier par le gain du transistor :

$$I_c = \left(\frac{V_{\text{entrée (HAUT)}} - V_{BE}}{R_s + r'_b} + C_{cb} \frac{dV_c}{dt} \right) h_{fe}$$

$$= \frac{V_{CC} - V_c}{R_C} - (C_L + C_{cb}) \frac{dV_c}{dt}$$

Si la première formule s'écrit en fonction des composantes du courant de base multipliées par h_{fe} , la seconde exprime également I_c comme étant le courant absorbé à travers le résistor R_C , auquel a été ajouté le courant nécessaire à la décharge de C_{cb} . N'oubliez pas que dV_c / dt est négatif, ce qui rend le dernier terme de cette équation globalement positif. En liaison avec la petite note du traducteur concernant le paragraphe précédent, c'est maintenant le transistor qui *absorbe* trois courants : son courant de collecteur et les courants de décharge des deux condensateurs

C_{cb} et C_L . En manipulant les deux formules, nous obtenons

$$-\frac{dV_c}{dt} = \frac{1}{C_L + (h_{fe} + 1) C_{cb}} \times \left(\frac{V_{\text{entrée}} (\text{HAUT}) - V_{BE}}{R_s + r_b} h_{fe} - \frac{V_{cc} - V_c}{R_c} \right)$$

où le premier terme de la parenthèse peut être appelé $h_{fe} \times I_{\text{commande}}$ et le second I_{R_c} . Vous êtes à présent autorisés à appliquer ces formules à quelques circuits ; cela vous permettra d'estimer les valeurs de temps de montée et de descente et de comparer les influences des capacités parasite et de charge. Mais avant de continuer, un petit mot à propos des temps de délai et de stockage.

◇ Temps de stockage et de délai

En général, les temps de délai sont très courts. La principale raison d'être de ce délai provient du temps nécessaire à la charge de la capacité C_{be} jusqu'à la tension de base V_{BE} amenant le transistor au début de la conduction, il peut être exprimé par une constante de temps dont la valeur est approximativement égale à :

$$T \approx (R_s + r_b) (C_{cb} + C_{be})$$

Lorsque les transistors doivent travailler à très très haute vitesse, les temps de transit, c'est-à-dire les temps mis par les électrons pour franchir une jonction par exemple, peuvent également devenir prépondérants.

Les temps de stockage sont une autre histoire. Un transistor saturé possède des charges stockées dans sa région de base, et même après que la tension de commande de base sera retournée à un potentiel proche de la masse (ou même légèrement négatif), un temps relativement long est encore nécessaire pour que les porteurs minoritaires injectés en excès par l'émetteur puissent être dégagés de la région de base par le courant de collecteur. Les transistors diffèrent largement par leurs temps de stockage ; il peut être diminué en limitant la surcharge de courant de base habituellement utilisée pour arriver à et maintenir la saturation, et en polarisant la base en sens inverse pour « extraire » le courant de base au moment où le

transistor doit passer à l'état ouvert. L'équation relative au temps de stockage t_s rassemble tous ces paramètres :

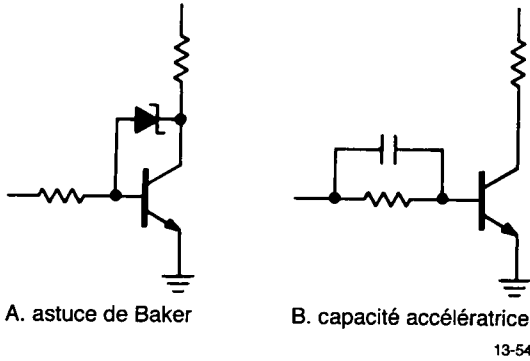
$$t_s = K \ln \frac{I_B (\text{ON}) - I_B (\text{OFF})}{\frac{I_C}{h_{FE}} - I_B (\text{OFF})}$$

où le terme $-I_B(\text{OFF})$ représente le courant d'« extraction » ou le courant de base inverse de la capacité C_{be} . La constante K tient compte d'une « durée de vie » des porteurs minoritaires, qui peut être largement réduite par un dopage à l'or. Cependant, un tel dopage réduit le gain en courant h_{fe} du transistor et augmente le courant de fuite de la jonction collecteur-base. Cela explique les bonnes performances en vitesse des circuits *TTL*, de même que leur faible tension de claquage (7 V).

Les temps de stockage peuvent atteindre plusieurs centaines de nanosecondes ; ils sont typiquement d'un ordre de grandeur plus long que les temps de délai. Le transistor passe-partout du type 2N3904, par exemple, présente un temps de délai maximum de 35 ns et un temps de stockage de 200 ns sous des conditions de test normalisées, incluant une polarisation négative de la base égale à deux chutes de tension directe.

Il peut arriver que les temps de stockage présentent un obstacle insurmontable à la concrétisation d'une application en commutation à très haute vitesse. Heureusement, il existe quand même quelques remèdes pour circonvenir ce problème. La solution radicale est d'éviter toute saturation, et il y a moyen d'y parvenir ! La solution ? Toute simple – quand on la connaît, a été découverte par Mr Baker. Il s'agit de placer une diode *Schottky* comme indiqué sur la figure 13.54, entre la base et le collecteur du transistor. Dès que la tension collecteur chute à $V_{BE} - V_{\text{Schottky}}$, le courant de base en excès est dérivé vers la masse à travers cette diode et la jonction collecteur-émetteur, interdisant toute entrée en saturation du transistor ainsi protégé. Les circuits intégrés de la famille *TTL-Schottky* ont recours à cette astuce. Une petite capacité « accélératrice » (de 25 à 100 pF) placée en parallèle sur le résistor de commande de base est une autre bonne idée à ne pas négliger, puisqu'elle peut réduire le temps de stockage en produisant une impulsion négative

tive extrayant les charges de la base au moment du blocage, et réduire le temps de délai en provoquant l'injection d'un courant de base supplémentaire au moment de l'entrée en conduction du transistor. Cette méthode est également illustrée par la figure 13.54.



13-54

Figure 13.54

13.24 Outils informatiques de modélisation

Il est évident que la conception à l'aide de composants discrets de circuits comportant simultanément des amplificateurs en hautes fréquences et de la logique à commutation à haute vitesse devient rapidement un sujet très complexe, surtout lorsque tous les effets des capacités et des inductions parasites doivent être pris en ligne de compte. Nos modèles simplifiés permettent de comprendre intuitivement le comportement des circuits, mais ils risquent fort de faillir à la tâche lorsqu'il s'agira d'obtenir le maximum des performances d'un amplificateur travaillant dans la gamme des gigahertz. La méthode traditionnelle utilise des assemblages de modèles plus sophistiqués, amenant leur lot de calculs compliqués et de migrations garanties !

Un nouvel outil de travail agréable à utiliser est maintenant mis à la disposition des concepteurs. Il s'agit de programmes informatiques destinés à la modélisation analogique des circuits, dont le plus connu est probablement le programme *SPICE* ou ses différentes versions commerciales. Le programme *SPICE*, lancé par L. W. Nagel, simule le fonctionnement de votre prototype en utilisant une banque de données contenant de nombreux modèles de composants sophistiqués. Il permet de prévoir le gain, la distorsion, le facteur de bruit, la bande passante, etc.

Vous pouvez lui demander de reconstituer une forme d'onde (courant ou tension) en n'importe quel point du circuit : l'ordinateur se transforme en oscilloscope virtuel ! Vous pouvez triturer votre projet, essayer des capacités accélératrices, incorporer des astuces de configurations ou de composants, et ainsi de suite. En réalité, une bonne modélisation vous permettra même d'évaluer les effets des tolérances des composants par des calculs de situations *worst-case* (littéralement, le pire des cas ; étude d'une situation où toutes les tolérances des composants et des signaux vont à l'encontre du bon fonctionnement d'un circuit) ou des traitements statistiques du style « Monte Carlo ». Certains programmes sont également capables de réaliser une étude de « sensibilité », permettant de désigner les composants affectant le plus les performances d'un montage.

Les programmes de modélisation sur ordinateur, comme par exemple *IsSpice* de Intusoft ou *PSPICE* de Microsim, sont bon marché et peuvent être utilisés aussi bien sur les ordinateurs personnels que sur des équipements informatiques complexes. La plupart d'entre eux acceptent des « listes de réseaux » issues de programmes de capture de schémas (Section 12.8). Les programmes de modélisation ne sont pas limités aux seules hautes fréquences ; ils peuvent être utilisés pour des circuits comprenant des amplificateurs opérationnels, des circuits numériques, pour concevoir les circuits intégrés et même les enceintes acoustiques ! Bien que les programmes *SPICE* dominent le marché, il en existe au moins une dizaine d'autres en compétition, orientés vers différents domaines bien spécifiques.

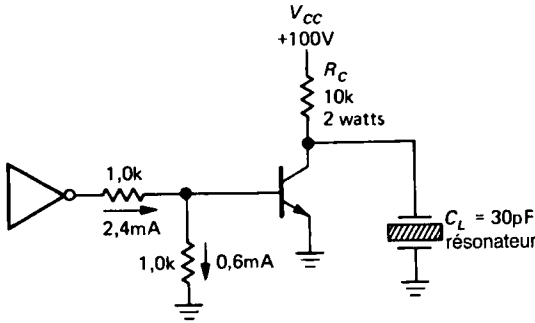
◊ QUELQUES EXEMPLES DE CIRCUITS DE COMMUTATION À HAUTE VITESSE

Dans cette section, nous analyserons les performances de quelques circuits simples, en nous basant sur les méthodes exposées précédemment.

13.25 ◊ Commande en haute tension

Commençons par le circuit de la figure 13.55. Il s'agit d'un simple étage inverseur destiné à commander un cristal piézo-électrique par des impulsions de 100 V, initialement produites par de la logique *TTL*. La sortie

TTL est couplée à la base du transistor par un diviseur à résisteurs ; les valeurs équivalentes de la tension de commande et de la résistance de source sont données dans la colonne « commande de base » de la figure 13.55. Lors des calculs, nous ignorerons n_b qui est faible devant la résistance de source de 500 Ω.



	sortie TTL		commande de base			2N5965
	V _{sortie}	Z _{sortie}	V _{entrée}	R _{source}		C _{cb} (10V) = 2,7pF
Haut	+3,0V @ 30Ω		1,5V	500Ω		h _{fe} (1MHz) = 100
Bas	0,2V @ 10Ω		0,1V	500Ω		<small>13-55</small>

Figure 13.55

◇ Temps de montée

[N.d.T. : Les calculs sont effectués sur base de V_{BE} = 0,7 V et les résultats sont arrondis.]

Nous commençons par calculer le taux de montée de la tension collecteur en supposant que le transistor puisse fonctionner en intégrateur au début du flanc montant :

$$\frac{dV_c}{dt} = \frac{V_{BE} - V_{\text{entrée (BAS)}}}{C_{cb} R_s} \approx 450 \text{ V}/\mu\text{s}$$

Ce qui nous permet d'estimer le temps de montée entre 10 et 90 % :

$$t_r = \frac{0,8 V_{cc}}{dV_c / dt} \approx 180 \text{ ns}$$

Calculons à présent la valeur de la tension de collecteur à laquelle la croissance passerait du mode intégrateur au mode exponentiel :

$$V_X = V_{cc} - R_c \left(\frac{V_{BE} - V_{\text{entrée (BAS)}}}{R_s} + C_L \frac{dV_c}{dt} \right)$$

$$\approx - 50 \text{ V}$$

La valeur négative nous indique que la croissance de la tension de collecteur sera du type exponentiel tout au long du flanc montant, le courant de contre-réaction $C_{cb} \times dV_c / dt$ étant insuffisant pour amener la base en conduction, en raison de la faible impédance de sortie équivalente de la source de signal commandant la base du transistor. La constante de temps du collecteur est égale à $R_c \times (C_L + C_{cb})$ soit 0,33 μs, avec un temps de montée entre 10 et 90 % égal à 2,2 fois la constante de temps ou 0,73 μs. Il est clair que c'est la combinaison du résistor de collecteur R_c et de la capacité de la charge C_L qui détermine le temps de montée.

Temps de descente

Pour analyser le temps de descente, nous utilisons la formule définie précédemment pour trouver

$$-\frac{dV_c}{dt} = \frac{1}{C_L + (h_{fe} + 1) C_{cb}}$$

$$\times \left[h_{fe} \left(\frac{V_{\text{entrée (HAUT)}} - V_{BE}}{R_s} \right) - \frac{V_{cc} - V_c}{R_c} \right]$$

$$\approx 530 \text{ V}/\mu\text{s}$$

$$t_f = \frac{0,8 V_{cc}}{dV_c / dt} \approx 0,15 \mu\text{s}$$

Le dernier terme dépend de V_c, mais est négligeable par rapport au premier terme de l'accolade. Si tel n'était pas le cas, il faudrait évaluer t_f à plusieurs valeurs de tension de collecteur pour reconstituer une bonne image (par tronçons) de la forme d'onde du signal de descente. Il faut maintenant remarquer que le temps de descente calculé correspond à une fréquence d'environ 3 MHz, ce qui signifie que la valeur de h_{fe} = 100 est réaliste puisque le transistor possède une f_T de 300 MHz. Si les temps de montée et de descente venaient à correspondre à une fréquence de transition beaucoup plus élevée que celle initialement prévue pour le transistor, il faudrait recommencer le calcul de ces temps en utilisant un nouveau h_{fe}, plus faible, pour obtenir une meilleure estimation des temps de transition. Normalement, ce procédé

d'approximations successives devrait déjà donner un résultat valable dès le second essai.

[N.d.T. :

- 1) $f = 1 / (2 \times t_f)$ par excès, on assimilant le flanc descendant à une demi-sinusoïde.
- 2) Le calcul est considéré comme valable lorsque le produit de la fréquence estimée à partir du temps de descente par le gain h_{fe} utilisé dans le calcul approche la valeur de f_T du transistor sélectionné.]

◊ *Forme du signal*

La forme du signal de collecteur de ce circuit est représentée par la figure 13.56. La forme du flanc montant est définie par la charge de la capacité du cristal à travers le résistor de collecteur, tandis que l'allure du flanc descendant est dominée par la combinaison de la capacité de contre-réaction et de la résistance de source. Du point de vue –au sens exact de l'expression– de la base du transistor, la tension de collecteur tombe à une vitesse telle que le courant « pompé » par la capacité de contre-réaction pour se décharger est presque suffisant pour absorber tout le courant fourni par le diviseur à résisteurs et l'empêcher de commander l'entrée en conduction du transistor. Remarquez que nous avons supposé a priori que la forme d'onde de la sortie TTL était beaucoup plus raide que celle de notre circuit. En acceptant comme typiques des temps de montée et de descente de 5 ns, notre calcul constitue une bonne approximation.

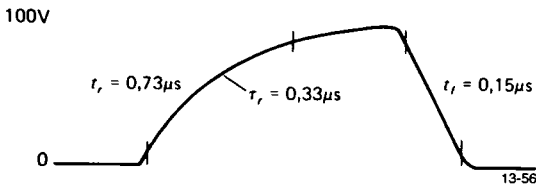


Figure 13.56

13.26 ◊ Commande de bus à collecteur ouvert

Supposons que nous voulions commander un bus TTL à collecteur ouvert par la sortie d'un circuit NMOS. Ceci est réalisable par l'interposition d'un étage inverseur à transistor NPN, comme représenté en figure 13.57. Les résisteurs de base sont obligatoirement de valeurs importantes à cause du faible courant disponible à la sortie d'un circuit NMOS alimenté en + 5 V (voir la section 9.9). Nous avons choisi deux transistors bien connus pour illustrer cet exemple, afin de mettre en évidence les effets de paramètres tels que les capacités de contre-réaction C_{cb} .

Le calcul commence par l'estimation des temps de montée. Nous avons appliqué la même méthode que précédemment, et avons obtenu les valeurs suivantes pour le fonctionnement partiel en mode intégrateur :

	2N5137	2N4124
dV_c/dt	8,5 / μ s	76 V / μ s
t_r	470 ns	53 ns

Le point de passage du fonctionnement d'intégrateur en exponentiel a été calculé pour obtenir :

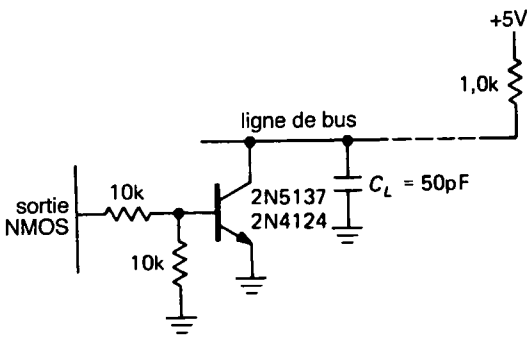
	2N5137	2N4124
V_x	4,4 V	1,1 V
constante de temps	66 ns	52 ns

Et le calcul des flancs descendants a donné :

	2N5137	2N4124
dV_c/dt	-11 V / μ s	-78 V / μ s
t_f	360 ns	51 ns

◊ *Choix du transistor*

La situation est telle qu'elle apparaît en figure 13.58. Le moins bon résultat obtenu par le 2N5137 est entièrement dû aux effets de la capacité de contre-réaction, aggravés dans cet exemple par la présence de résistances de source relativement élevées. D'un autre côté, les temps de transition calculés pour le 2N4124 sont un peu trop optimistes, parce qu'ils correspondent à une fréquence de 10 MHz à laquelle le gain h_{fe} est d'une valeur légèrement plus faible que celle utilisée dans les calculs.



sortie NMOS		commande de base	
V_{sortie}	Z_{sortie}	$V_{\text{entrée}}$	R_{source}
Haut	+3,5 @ 1k Ω	1,7V	5,5k
Bas	0,0V @ 200 Ω	0,0V	5,1k

	2N5137	2N4124
C_{cb} (10V)	16pF	1,8pF
h_{fe} (1MHz)	100	100

Figure 13.57

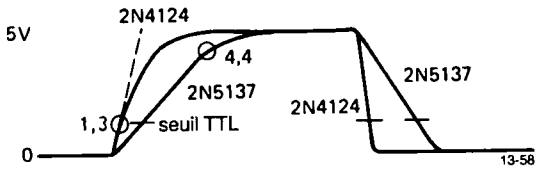


Figure 13.58

Il est intéressant de calculer le temps que mettent les signaux pour parvenir au niveau de basculement *TTL* de 1,3 V, paramètre applicable à tout système *TTL* dont les portes sont commandées par des signaux de bus. En ne tenant pas compte des temps de stockage ni de délai, nous avons calculé et réuni les différentes durées nécessaires au franchissement du seuil de basculement dans le tableau ci-dessous :

	2N5137		2N4124	
	calcul	mesure	calcul	mesure
ascendant (t_{PLH})	150 ns	130 ns	17 ns	30 ns
descendant (t_{PHL})	340 ns	360 ns	47 ns	52 ns

Les temps de montée et de descente que nous avons mesurés se rapprochent assez bien des prédictions de notre modèle fort simplifié, à l'exception du temps de montée du 2N4124. Dans le cas qui nous occupe, plusieurs raisons plausibles peuvent justifier le fait d'avoir calculé un temps de montée trop court. Mais la principale cause d'erreur vient certainement du calcul qui a fait appel à une valeur de h_{fe} correspondant à une fréquence de 10 MHz, alors qu'un temps de montée de 17 ns implique une fréquence un peu plus élevée, et donc une valeur de h_{fe} plus faible. Il faut quand même signaler, aussi bien pour notre décharge qu'en toute objectivité, que la mesure *a posteriori* du transistor utilisé a donné une capacité C_{cb} de 3 pF à 2 V et de 2,2 pF à 10 V au lieu des 1,8 pF annoncés. Le calcul n'était quand même pas si mauvais ! Dans la même foulée, et assez curieusement, le 2N5137 que nous avons utilisé présentait une capacité C_{cb} nettement plus faible (5 pF) que celle annoncée par les spécifications ; ici, nous avons dû ajouter une petite capacité extérieure pour ramener le transistor dans les normes prévues pour notre calcul. Ceci provient probablement d'une amélioration du procédé de fabrication, appliquée après la publication des caractéristiques du composant.

Exercice 13.2

Vérifiez les chiffres avancés pour dV_c / dt (flancs montants et descendants), ainsi que les valeurs de V_{χ} .

◊ Tirage à + 3 volts

Notez que les temps requis pour atteindre le niveau *TTL* opposé sont plus longs à partir d'un état haut que d'un état bas, bien que les taux de montée et de descente (dans le cas du circuit à 2N4124) soient presque les mêmes. Ceci provient du fait que les seuils de niveaux haut et bas en *TTL* ne sont pas positionnés de manière symétrique par rapport au + 5 V et à la masse, obligeant la tension de collecteur à parcourir une plus grande plage de tension lorsqu'elle doit commuter vers le niveau bas. Pour cette raison, les lignes de bus utilisés en *TTL* sont souvent terminées par un diviseur à résisteurs tel qu'il est représenté en figure 13.59, ou connectées par un résisteur de charge à une tension auxiliaire de + 3 V.

[N.d.T. : Une astuce pour obtenir cette tension auxiliaire à peu de frais consiste à intercaler un résistor en série avec deux diodes entre le positif d'alimentation et la masse de manière à définir un point à un potentiel intermédiaire de 3,3 V ($2 \times 1,65$ V) qu'il faudra vigoureusement découpler par un condensateur au tantale associé à un condensateur à film interdigital avant de s'en servir comme point d'alimentation des résistors terminaux des lignes des bus.]

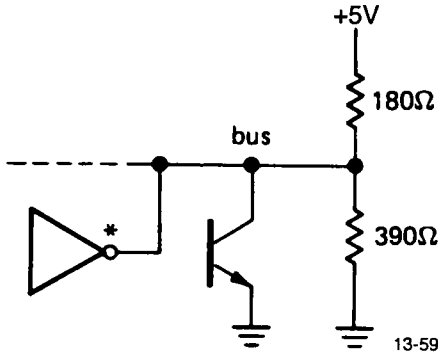


Figure 13.59

Exercice 13.3

Calculez les temps de montée et de descente ainsi que les délais de propagation des seuils pour un transistor 2N4124 pilotant le bus précédemment décrit, en tenant compte d'une charge capacitive de 100 pF. Dessinez les formes d'ondes obtenues.

13.27 ◊ Exemple : préamplificateur pour tube photomultiplicateur

Comme nous le décrivons au chapitre 15, un tube appelé tube photomultiplicateur (*PMT* ou *Photo Multiplier Tube*) est un détecteur de lumière extrêmement utile, associant forte sensibilité à grande vitesse. Les photomultiplicateurs sont également utilisés dans des applications où la quantité à mesurer directement n'est pas de la lumière, mais comme faisant partie d'un système de détection de particules à haute énergie (rayons bêta ou gamma), où un cristal de scintillation émet des paquets de photons en réponse à un bombardement par ces particules ou rayonnements. Pour tirer parti des propriétés du tube photomultiplicateur, il est nécessaire d'utiliser un discriminateur de charge électrique à haute vitesse, c'est-à-dire un circuit capable de produire une impulsion de niveau

logique lorsqu'une impulsion de charge électrique appliquée à l'entrée du montage dépasse un certain niveau correspondant à l'impact d'une particule de lumière (un photon) au tube photomultiplicateur.

La figure 13.60 représente un circuit préamplificateur / discriminateur ultra-rapide pour tube photomultiplicateur qui illustre l'application des techniques de hautes fréquences et de commutation à haute vitesse discutées au cours de ce chapitre. Le signal de sortie du tube photomultiplicateur consiste en de minuscules impulsions négatives de charge dont la largeur est de l'ordre de 10 à 20 ns.

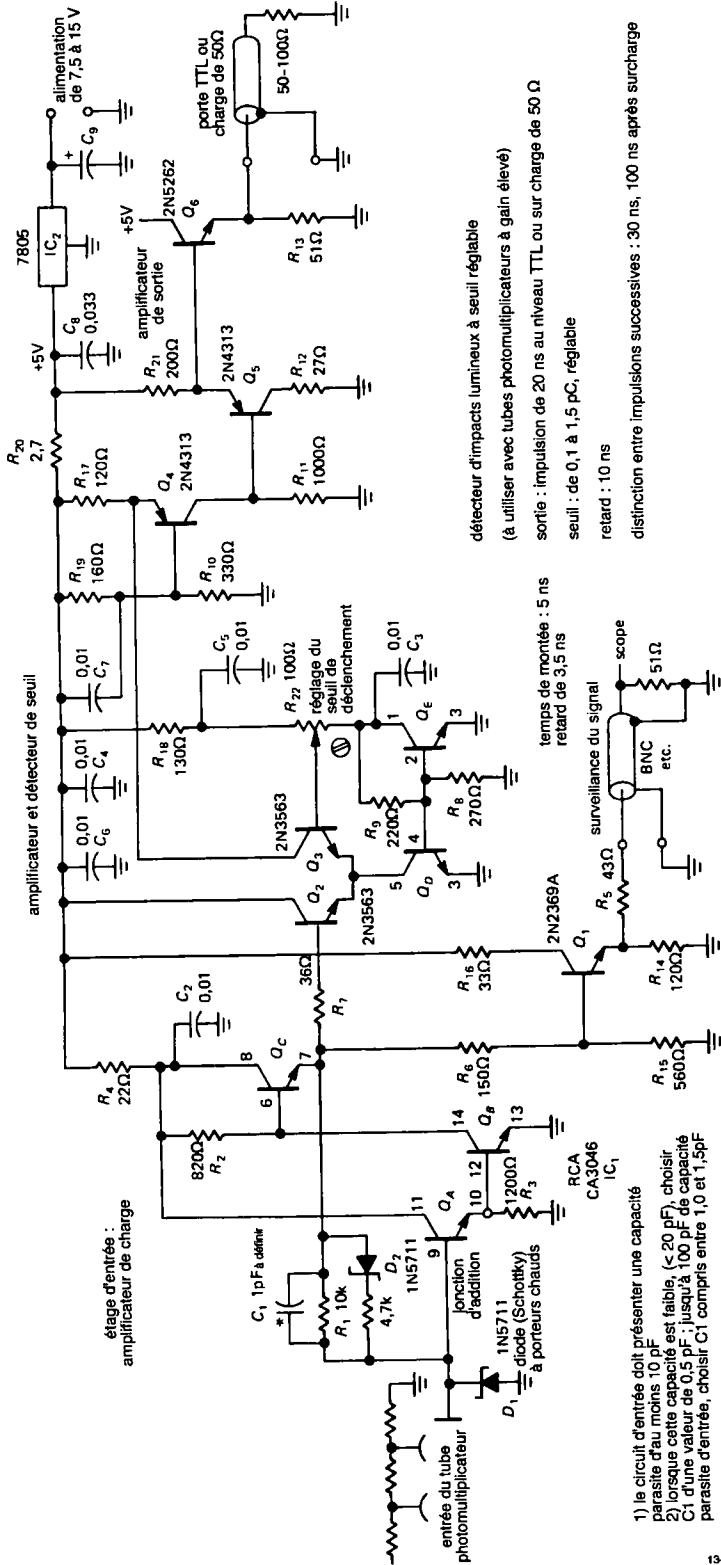
[N.d.T. : L'impact d'un photon provoque un accroissement du courant de plaque du tube, dont la cathode est polarisée négativement par rapport à la masse. Par exemple, le symbole de masse associé à la chaîne de résistors dessinée à l'extrême-gauche du schéma correspond au positif d'alimentation pour le tube *PMT*.]

Les impulsions les plus larges correspondent à la détection de photons (les *quanta* de lumière), mais il apparaît également toute une série de petites impulsions qui proviennent du bruit propre au tube photomultiplicateur ; celles-ci devront être supprimées par le discriminateur.

◊ Description du circuit

Le circuit débute par un amplificateur inverseur formé par les transistors Q_A à Q_C , avec contre-réaction de courant et de charge par R_1 et C_1 . L'émetteur-suiveur Q_A à l'entrée du circuit présente une faible impédance de commande de l'étage amplificateur en tension Q_B , afin de réduire l'influence de la capacité de contre-réaction C_{cb} de ce transistor. L'émetteur-suiveur Q_C en sortie du bloc d'amplification présente une faible impédance de sortie pour la suite du montage, tout en permettant à Q_B de conserver un gain en tension raisonnable. Le signal disponible en ce point est une petite impulsion positive correspondant à l'impulsion de charge négative fournie par le *PMT* ; la contre-réaction en continu stabilise la tension de sortie de Q_C à environ $+2 V_{BE}$ par rapport à la masse. Q_1 est polarisé comme un émetteur-suiveur en classe A, il permet de disposer, sous faible impédance, d'un point de surveillance des impulsions amplifiées du photo-

Figure 13.60 - Amplificateur/détecteur ultra-rapide d'impacts lumineux à seuil réglable pour tubes photomultiplicateurs à gain élevé.



détecteur d'impacts lumineux à seuil réglable
(à utiliser avec tubes photomultiplicateurs à gain élevé)
sortie : impulsion de 20 ns au niveau TTL ou sur charge de 50 Ω
seuil : de 0,1 à 1,5 pC, réglable
retard : 10 ns
distinction entre impulsions successives : 30 ns, 100 ns après surcharge

temps de montée : 5 ns
retard de 0,5 ns

- 1) le circuit d'entrée doit présenter une capacité parasite d'au moins 10 pF
- 2) lorsque cette capacité est faible (< 20 pF), choisir C_1 d'une valeur de 0,5 pF ; jusqu'à 100 pF de capacité parasite d'entrée, choisir C_1 compris entre 1,0 et 1,5 pF

multiplicateur avant qu'elles ne soient traitées par le discriminateur.

L'amplificateur différentiel constitué par les transistors Q_2 et Q_3 forme le discriminateur ; le seuil de basculement est fixé par le curseur du potentiomètre R_{22} dont le potentiel de point froid est déterminé par une diode ajustable simulée par le transistor Q_E . Cette méthode permet de compenser les fluctuations en température de la tension $2 \times V_{BE}$ à l'entrée de l'amplificateur parce que les transistors Q_A à Q_E font tous partie du même circuit intégré : le réseau monolithique de transistors CA3046 de RCA.

Q_4 forme un montage cascode inversé en combinaison avec Q_3 , pour produire un décalage des niveaux DC sans rien sacrifier aux qualités de vitesse du circuit. Celui-ci est complété par deux étages émetteurs-suiveurs supplémentaires, réalisés à partir de transistors de polarités opposées afin d'annuler les décalages de tensions base-émetteur.

Cette réalisation présente plusieurs points dignes d'intérêt. Pour obtenir de bonnes performances de vitesse, le courant de repos des transistors a été choisi relativement élevé : la paire différentielle $Q_2 - Q_3$ utilise un courant d'émetteurs de 11 mA, Q_5 fonctionne à 20 mA ; et l'étage de sortie doit fournir un courant de 120 mA pour commander une charge de 50Ω . Remarquez que la base du second transistor du montage cascode (Q_4) est découplée en alternatif vers le positif d'alimentation et non vers la masse, parce que le signal d'entrée à l'émetteur lui est appliqué par rapport à ce positif d'alimentation aux bornes du résistor R_{17} de 120Ω . La source de courant dans le circuit d'émetteurs du discriminateur est un miroir du courant de Q_E , configuration idéale puisque Q_E est déjà utilisé pour la référence de tension par diode ajustable pour la base de Q_3 . D_1 et D_2 améliorent la résistance aux surcharges du circuit. Bien que cela complique le montage, cette protection serait plus efficace encore si l'anode de la diode de limitation D_1 était reliée au collecteur de Q_E (découplé vers la masse), en fixant une limite plus serrée aux excursions négatives (en surcharge) à l'entrée de l'étage amplificateur.

◇ Performances

La figure 13.61 est un dessin de la forme et de la durée des impulsions de sortie en fonction de la taille des impulsions d'entrée, mesurées en tant que quantités de charge. Les impulsions de sortie sont allongées par de fortes surcharges d'entrée, mais les performances globales du circuit sont vraiment bonnes par rapport aux standards de mesure habituels des préamplificateurs pour photomultiplicateurs.

CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES

13.28 Idées de circuits

La figure 13.62 présente quelques idées de circuits à large bande

EXERCICES COMPLÉMENTAIRES

- 1) Comme premier problème, nous vous proposons de reprendre en détail tout le calcul du comportement en hautes fréquences du circuit de la figure 13.10, calcul dont les résultats sont brièvement résumés à la section 13.5.
- a) Calculez tout d'abord la fréquence de coupure de l'ensemble étage de commande / étage de sortie schématisé par la figure 13.12. Faites attention, vous calculez des impédances complexes ! N'hésitez pas à écrire à l'un des auteurs si vous découvrez une erreur.
- b) Vérifiez maintenant les fréquences de coupure de tous les autres étages, afin de vous assurer qu'elles sont toutes bien supérieures au point de -3 dB à environ 180 MHz calculé pour l'étage de sortie et son étage de commande. Vérifiez tout spécialement les fréquences de coupure suivantes : l'impédance de sortie (à l'émetteur) de Q_1 pilotant une charge capacitive (voyez la figure 13.11) ; la sortie de Q_2 pilotant une charge capacitive légèrement différente (parce que le collecteur de Q_4 n'est pas à la masse en alternatif) ; les émetteurs de Q_1 et de Q_4 attaquant une charge capacitive : le collecteur de Q_4 pilotant une charge capacitive.

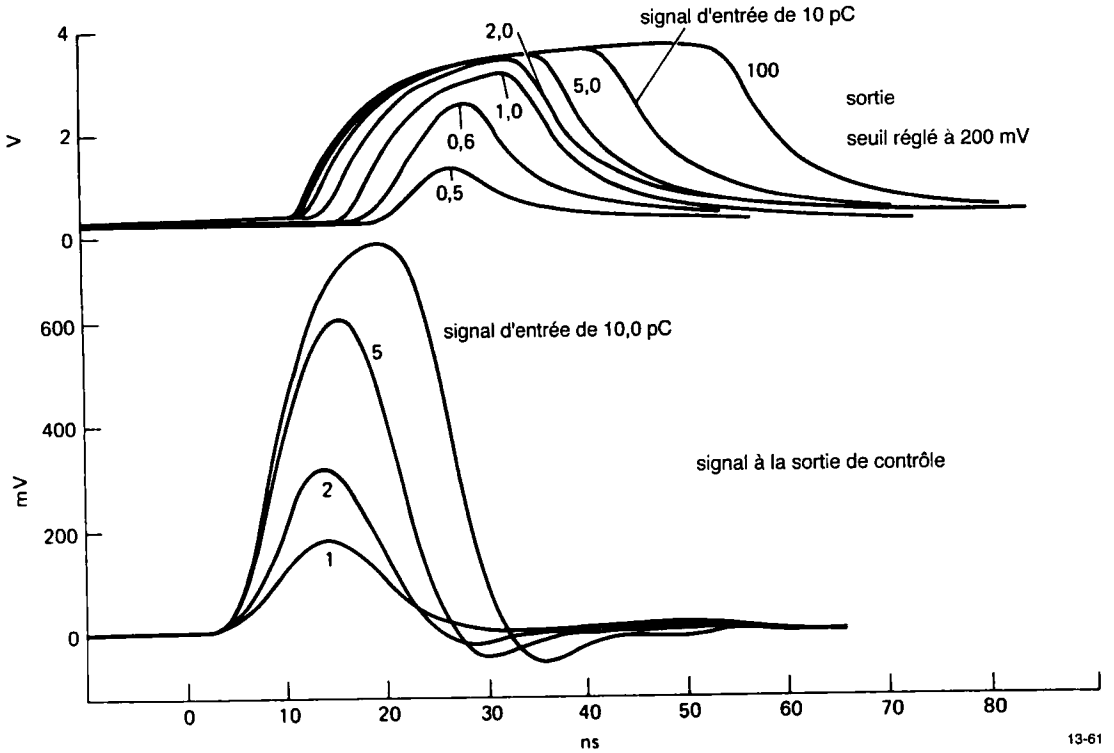


Figure 13.61 – Courbes de réponse du détecteur de photons de la figure 13.60

Idées de circuits

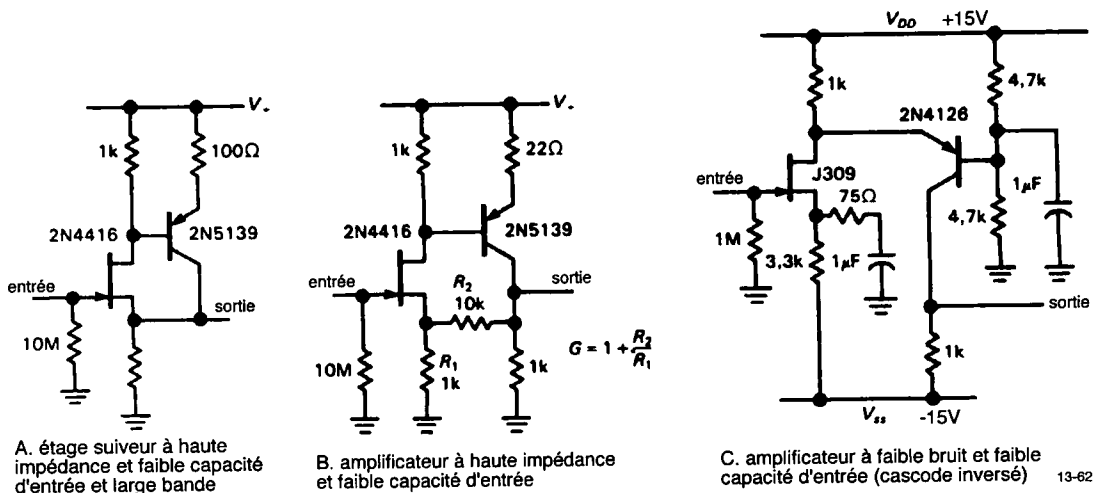
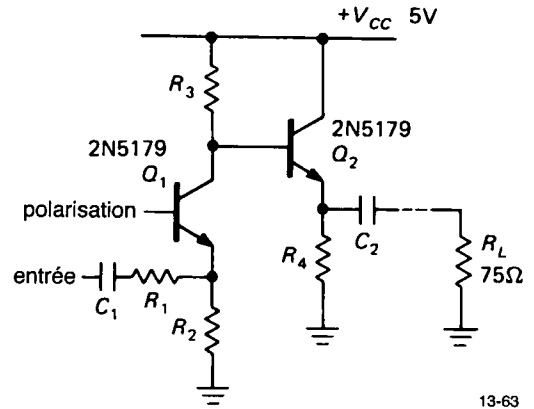


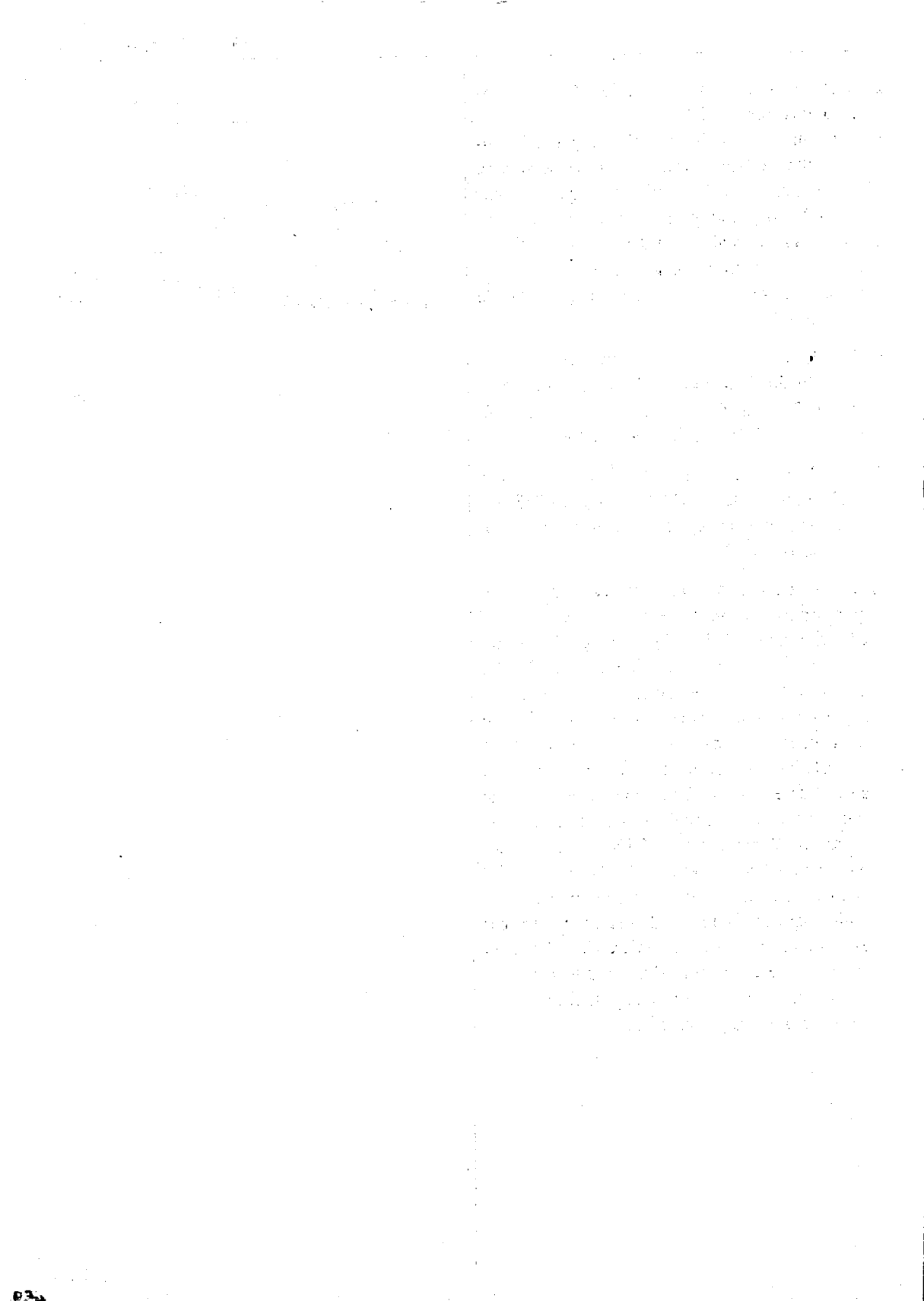
Figure 13.62

- 2) Quelle est l'impédance vue à l'entrée d'une longueur de câble coaxial :
- en circuit ouvert à l'extrémité, d'un quart de longueur d'onde électrique à la fréquence de mesure.
 - en court-circuit à l'extrémité, d'un quart de longueur d'onde électrique à la fréquence de mesure.
 - comme en (a), mais d'une demi-longueur d'onde électrique à la fréquence de mesure.
 - comme en (b), mais d'une demi-longueur d'onde électrique ?
- 3) Calculez en détail les temps de montée et de descente du circuit de commande haute tension de la figure 13.55, les résultats des calculs sont résumés à la section 13.25. Utilisez $V_{BE} = 0,7 \text{ V}$.
- 4) Calculez les temps de montée et de descente pour le circuit pilote de bus TTL de la figure 13.57 ; les résultats se trouvent également à la section 13.25. Utilisez $V_{BE} = 0,7 \text{ V}$.
- 5) Concevez un amplificateur vidéo possédant un gain de positif de cinq fois et dont la bande passante est d'au moins 20 MHz. L'impédance d'entrée doit être de 75Ω , et la sortie doit être capable de commander une charge de 75Ω en délivrant un signal de 1 V crête à crête. Une méthode originale permettant d'obtenir du gain sans inversion consiste à utiliser un montage en base commune suivi d'un émetteur suiveur, comme le suggère la figure 13.63. Si ce circuit vous plaît, terminez le calcul en définissant les conditions de fonctionnement en continu, les valeurs de résistances et les circuits de polarisation. Vous pouvez également utiliser une configuration différente, comme par exemple un étage d'entrée différentiel pilotant un transistor cascode suivi d'un émetteur-suiveur. Remarquez que le gain doit être positif, sans peine d'obtenir une image en ... négatif !



13-63

Figure 13.63



14 CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION

INTRODUCTION

Des appareils de mesure portables et légers, des sondes qui se promènent au fond de l'océan, des modems numériques qui s'alimentent à partir du courant de maintien de la ligne téléphonique : voilà quelques-unes des applications qui peuvent –ou qui doivent– faire appel aux techniques de conception de circuits électroniques à faible consommation d'énergie. Dans de tels instruments, vous trouverez des variantes de montages utilisés dans tous les domaines d'application qui ont déjà été évoqués dans ce Traité : les alimentations stabilisées, les circuits linéaires à transistors comme à circuits intégrés, les circuits numériques presque toujours réalisés en technologie *CMOS*, les circuits de communication entre numérique et analogique et, de plus en plus, des microprocesseurs de commande, à la complexité toujours croissante. Nous avons certes déjà parlé de la consommation d'énergie et de ses inséparables compromis vitesse/puissance (notamment lors de la comparaison de familles de circuits logiques), mais il n'en reste pas moins que la conception d'instruments électroniques à faible consommation de puissance nécessite l'emploi de techniques spéciales ainsi que le respect de certains critères de sécurité ou de fiabilité d'utilisation. L'ampleur du sujet mérite qu'un chapitre entier lui soit consacré.

Ce chapitre s'ouvre sur un tour d'horizon des applications pour lesquelles il est souhaitable ou impératif que la consommation d'énergie soit de faible niveau. Il y a bien sûr les applications amusantes, du genre de l'émetteur-qui-surveille-le-sanglier ; mais il existe en réalité de nombreuses circonstances de mesure où le fonctionnement d'un équipement sur batterie est préférable parce que plus adéquat ou plus pratique, bien que la tension du secteur puisse parfaitement être utilisée. Nous examinerons ensuite les différentes sources d'énergie qui peuvent être utilisées pour l'alimentation de circuits électroniques de faible puissance : il sera tout d'abord question des sources

omniprésentes mais irrécupérables que sont les piles alcalines, au lithium, au mercure ou à l'argent, puis nous nous tournerons vers les cellules rechargeables telles que les accumulateurs au cadmium/nickel, au plomb/acide ou à électrolytique gélifié. Impitoyables, nous avons harcelé les fabricants de piles et d'accumulateurs pour obtenir les dernières caractéristiques techniques de leurs produits ; nous avons ainsi récolté quantité d'informations qui nous ont permis de comparer les capacités d'énergie, les caractéristiques de décharge, les effets de la température, les vitesses de décharge, les conditions de conservation, etc. Nous pourrions vous apporter une aide efficace dans la recherche de la pile ou de la batterie la mieux appropriée à votre application.

Les piles et les accumulateurs ne constituent pas la seule source d'énergie pour les applications à faible consommation d'énergie : nous parlerons également de ces petits boîtiers en plastique noir fournis avec la plupart des équipements électroniques de consommation courante (radios, calculatrices ou autres baladeurs). Il ne faut pas dénigrer systématiquement ces petits modules d'alimentation par le secteur : remarquablement bon marché, ils existent sous la forme de simples transformateurs, d'alimentations en tension continue non régulée (transformateur avec redresseur et condensateur de lissage), ou même d'alimentations en tension continue régulée complètes, qui permettent le plus souvent d'obtenir différentes valeurs de la tension de sortie et de les utiliser avec plusieurs équipements. Les cellules solaires sont pratiques pour certaines applications ; nous en parlerons aussi. Pour terminer, nous évoquerons l'utilisation par un équipement portable ou auxiliaire du courant fourni par l'équipement fixe auquel il est connecté, comme par exemple le « pompage » d'un courant inférieur au courant de maintien à travers la bobine d'un relais ou inférieur au courant d'activation d'une sonnerie de porte, ou encore l'utilisation du courant de maintien d'une ligne téléphonique pour l'alimentation d'un

modem ou d'autres circuits électroniques à faible consommation d'énergie.

Nous parlerons ensuite de la conception de circuits à faible consommation d'énergie avec un niveau de détail et selon un ordre de présentation identiques à ceux adoptés tout au long de cet ouvrage : nous commencerons par les régulateurs et les références, nous continuerons avec les circuits linéaires à transistors et à circuits intégrés, les circuits numériques et les techniques de conversion, pour finalement aboutir aux microprocesseurs et aux mémoires. Il existe de plus certaines techniques qui n'ont aucune équivalence dans la conception de circuits ordinaires, comme celle de la commutation d'alimentation, où un circuit de configuration traditionnelle devient un circuit à faible consommation par l'application de la tension d'alimentation pendant de très brefs intervalles de temps ; citons, par exemple, l'alimentation à intervalles réguliers d'un système d'enregistrement de données, qui pourrait être appliquée pendant 200 ms toutes les 60 secondes, uniquement pendant le temps d'exécution des mesures et de transmission des résultats. Nous décrivons quelques-unes de ces astuces, et nous vous expliquerons comment déjouer les curieux pièges qui attendent les non-initiés.

Ce chapitre se fermera sur le conditionnement des appareils, y compris de ces petits boîtiers en plastique très largement répandus, munis d'un couvercle arrière amovible qui permet un accès aisé au compartiment réservé aux piles ou aux accumulateurs.

Vous pouvez sauter ce chapitre lors de la première lecture de cet ouvrage.

14.1 Faible puissance : quand et pourquoi ?

Nous avons rassemblé sous ce titre toutes les raisons qui pourraient vous inciter à utiliser les techniques de la faible consommation d'énergie lors de la conception d'un nouveau circuit. Elles sont exposées sans suite logique.

Mobilité

Vous ne pouvez pas l'emporter n'importe où s'il faut qu'il soit toujours raccordé à une prise du secteur.

« Lui », c'est un dictaphone, une calculatrice, un chronomètre, un appareil d'assistance auditive, un poste de radio ou un multimètre numérique. Cela pourrait également être un instrument de mesure portatif de votre cru, comme par exemple un petit émetteur pour étudier la migration et les moeurs des phoques. Puisque la capacité des piles est limitée, vous devez maintenir la consommation de l'émetteur à un faible niveau pour obtenir une longévité acceptable de l'équipement sans devoir utiliser des piles d'un poids et d'un volume excessifs. Un multimètre numérique qui fonctionne pendant 1000 heures sur une simple pile de 9 V aura la préférence sur un modèle équivalent qui ne fonctionne que 100 heures avec quatre piles de type D. Un émetteur portatif pour l'étude de la migration des animaux ne vaut rien si des piles neuves sont épuisées en deux jours de fonctionnement continu. Première conclusion : la faible consommation d'énergie est un critère à respecter souverainement lors de la conception d'un circuit pour équipement mobile. Dans le cas particulier d'instruments de très petites dimensions (une montre bracelet, par exemple), la minuscule quantité d'énergie disponible dans la petite pile de la montre impose la réalisation des circuits électroniques en techniques de micropuissance, avec une consommation totale de courant limitée à quelques menus microampères.

Isolation

Les instruments alimentés par le secteur ne conviennent pas toujours pour effectuer certains types de mesures flottantes sur des lignes soumises à un potentiel relativement élevé. C'est le cas, par exemple, si vous désirez mesurer le courant de quelques microampères résultant du faisceau de particules chargées à la borne +100 kV d'un accélérateur de particules. Il ne sera pas possible d'effectuer la mesure en découplant les bornes du microampèremètre de la masse du circuit à mesurer (comme dans la figure 4.79), parce que le transformateur de puissance de l'alimentation en haute tension produira à la borne haute tension, par le couplage capacitif entre ses enroulements et la connexion de masse du système, un courant de fuite à 50 Hz non négligeable (d'autres effets de fuite de haute tension comme l'effet Corona peuvent également

ment introduire des courants transitoires supplémentaires dans la connexion de masse). Si vous essayez de construire un instrument alimenté par le secteur pour mesurer ce courant, supposons en utilisant un amplificateur différentiel connecté aux bornes d'un résistor de précision placé en série avec le fil d'alimentation de haute tension, l'alimentation de votre appareil de mesure aura besoin d'un transformateur spécial capable de présenter une tension d'isolation ou de claquage supérieure à 100 kV entre ses enroulements (*insulation breakdown voltage*) puisque l'enroulement primaire sera à un potentiel voisin de la terre pendant que les circuits de mesure (circuits intégrés, affichage,...) se promèneront aux alentours de 100 000 V ! Un tel transformateur est pratiquement impossible à trouver, ce montage représente l'occasion idéale de mise au point d'un équipement alimenté par piles, par accumulateurs ou —mieux encore— par cellules solaires activées par l'éclairage ambiant ou par une source de lumière indépendante (si vous aimez travailler dans l'obscurité). Une telle réalisation sera intrinsèquement isolée de la terre et de la haute tension.

Dans l'exemple précédent, un équipement de mesure alimenté par le secteur serait susceptible de créer une autre difficulté, liée cette fois au transformateur de l'appareil de mesure lui-même. Indépendamment de son critère d'isolation à 100 kV, ce transformateur pourrait introduire, sur le circuit mesuré, un ronflement à 50 Hz dû au couplage capacitif et aux courants de fuite entre ses enroulements. Lors de la conception de cet hypothétique transformateur, il faudrait de plus veiller à limiter ces capacités parasites et ces courants de fuite entre enroulements. Ce problème de ronflement à 50 Hz introduit par le transformateur peut aussi surgir dans les circuits conventionnels qui traitent de signaux de très faible niveau, comme par exemple des signaux faibles dans le domaine des audiofréquences. Ce genre de difficulté peut généralement être résolu par une conception soignée des circuits, mais l'avantage procuré par un étage de préamplification alimenté par pile ou par batterie est indiscutable.

Peu d'énergie disponible

Les modems, les circuits d'envoi des impulsions de numérotation des téléphones et les systèmes d'acquisition de données à distance qui transmettent leurs résultats sur une ligne téléphonique sont quelques exemples de circuits qui peuvent être conçus pour être alimentés par le courant de maintien de la ligne téléphonique elle-même. Une alimentation de téléphone se présente comme une source de tension d'environ 48 V continus associée à une résistance interne comprise entre 400 Ω et 2000 Ω selon la longueur de la ligne entre le point de raccordement et le central téléphonique ; l'impédance caractéristique de la ligne est généralement de 600 Ω dans la bande de fréquences de parole. Lorsque vous introduisez un groupe de composants en série avec le téléphone (généralement une diode zener de 5,6 V, shuntée par un condensateur de 1000 μF , destinée à alimenter un petit convertisseur continu-continu à isolation galvanique) pour récupérer une fraction de l'énergie disponible, il faut vous assurer que le courant de ligne soit toujours supérieur à 20 mA afin que le central téléphonique comprenne que vous êtes toujours en position « décroché » et maintienne la connexion. Vérifiez également que le central téléphonique n'inverse pas la polarité de votre ligne lorsque la communication s'établit ; si tel est le cas, il suffit de placer un pont de Graetz en série avec la ligne : un fil du central et un fil du téléphone aux bornes « \approx » du redresseur, diode zener et condensateur aux bornes « + » et « - » pour que tout rentre dans l'ordre. De la même manière, des thermostats « intelligents » pour systèmes de chauffage central utilisent un ou plusieurs accumulateurs au nickel/cadmium pour leur alimentation continue ; ces accumulateurs sont rechargés en dérivant un courant plus faible que le courant de maintien à travers la bobine du relais de commande de chauffe lorsque le contact de thermostat est ouvert. La tension disponible est généralement de 24 V alternatifs et la résistance de source est celle de la bobine du relais, de quelques centaines d'ohms.

Cette astuce qui consiste à alimenter votre circuit au moyen des courants de signalisation ou de non fonctionnement d'une application peut être utilisée chaque fois qu'une source de basse tension alternative ou continue et qu'un contact de relais intermittent sont à

Tableau 14.0 - Liste des fabricants

AD	Analog Devices	HO	Honeywell	RC	GE / RCA
AL	Analog Linear Devices	HS	Hybrid Systems	RO	Rockwell
AM	Analog Micro Devices	ID	Integrated Devices Technology	SG	Silicon General
AN	Analogic	IL	GE / Intersil	SI	Siliconix
AP	Apex	IN	Intel	SN	Signetics
BB	Burr Brown	IR	International Rectifier	SO	Sony
BT	Brooktree	KE	M.S. Kennedy Corp	ST	Supertex
CL	Comlinear	LT	Linear Technology Corp	TI	Texas Instruments
CR	Crystal Semiconductor	MA	Maxim	TM	Telmos
CY	Cypress	MN	Micro Networks	TO	Toshiba
DA	Datel	MO	Motorola	TP	Teledyne Philbrick
EL	Elantec	MP	Micro Power Systems	TQ	TriQuint
FA	Fairchild (National)	NE	NEC	TR	TRW
FE	Ferranti	NS	National Semiconductor	TS	Teledyne Semiconductor
GE	General Electric	OE	Optical Electronics Inc	VT	VTC
GI	General Instrument	PL	Plessey	XI	Xicor
HA	Harris	PM	Precision Monolithics	XR	Exar
HI	Hitachi	RA	Raytheon	ZI	Zilog

vosre disposition. Un autre procédé de récupération d'énergie à partir de courants de signalisation s'applique aux capteurs industriels à boucle de courant, qui emploient un courant continu compris entre 4 et 20 mA (parfois de 10 à 50 mA) pour transmettre des mesures analogiques dans un système de transmission de données à deux fils. Les capteurs prévus pour ce genre de télémessure acceptent généralement une chute de tension de 5 à 10 V, ce qui donne l'occasion d'alimenter l'électronique de mesure associée au capteur à partir du courant du signal lui-même.

Dans ces conditions, vous récupérez une puissance équivalente à quelques milliampères, disponibles sous une tension de quelques volts, souvent suffisante pour alimenter des circuits à faible consommation relativement complexes. Les systèmes de commande de processus, par exemple, s'accommodent très bien avec des sous-ensembles de mesure à faible consommation alimentés par les liaisons de transmission de données ; cette méthode évite la prolifération d'alimentations auxiliaires par le secteur en chaque point de mesure du procédé.

Un dernier exemple de source d'énergie autonome, mais qui n'autorise que quelques milliwatts de consommation, est celui de l'utilisation de cellules solaires pour l'alimentation d'instruments ou pour le maintien de la charge de leurs batteries. Certaines montres-bracelets ou calculatrices de poche bon marché utilisent ce procédé. Les premières présentent l'avantage de rester scellées, les secondes celui de rester bon marché.

Pas d'énergie disponible

Le fonctionnement sur batteries ou sur piles devient vraiment essentiel... lorsqu'il n'y a pas ou plus d'autre possibilité ! Citons par exemple le cas de l'océanographie, où il peut être nécessaire de déployer un réseau de sondes sur le fond de l'océan pour enregistrer six mois durant des données sur la salinité de l'eau, la vitesse des courants, le taux de sédimentation, la pression et la température ; ou encore celui des études environnementales où la télémessure de polluants dans des endroits inaccessibles est nécessaire. Dans ces applications, il est généralement demandé aux équipements de fonctionner à partir de plusieurs jeux de piles pendant de nombreux

mois ; lors de la conception (soignée) des équipements de mesure, il sera impérieux de faire appel aux techniques de l'électronique à faible consommation.

Réduire les pertes par échauffement

Les circuits numériques conçus en technologie ECL ou Schottky peuvent facilement dissiper 10 W par carte de circuit imprimé ; un appareil qui comporte plusieurs cartes de ce genre doit presque toujours être muni d'un système de refroidissement forcé. À l'opposé, la famille plus récente de circuits logiques rapides en technologie CMOS (les circuits dont les numéros commencent par 74AC ou 74ACT) présente des performances comparables à celles des circuits Schottky avec une consommation d'énergie négligeable en régime statique et une consommation de puissance fortement réduite en régime dynamique (reportez-vous aux figures 8.18 et 9.2). Ceux-ci permettent l'utilisation d'alimentations de plus petite taille, de boîtiers étanches qui protègent les circuits des poussières et de l'humidité (puisqu'il ne faut plus de ventilateur) et garantissent à long terme une meilleure fiabilité des équipements.

[N.d.T. : *MTBF* vient de *Mean Time Between Failures*. Ce « temps moyen avant la panne » est le résultat d'une estimation statistique effectuée par le constructeur du taux ou risque de défaillance d'un équipement et permet, par exemple, de comparer la fiabilité de deux appareils similaires de provenances différentes ou de juger de la qualité d'un matériel. Celui destiné à l'aéronautique, comme par exemple l'électronique de pilotage automatique des lanceurs, doit posséder un *MTBF* de plusieurs années même s'il ne doit fonctionner que quelques minutes avant d'être détruit.]

Fonctionnement sans interruption

Une interruption momentanée de la tension d'alimentation déclenche presque toujours un processus de remise à zéro des circuits ou des équipements basés sur les microprocesseurs, avec tous les inconvénients que cela comporte : perte des dernières données si celles-ci n'avaient pas été sauvegardées ou dégâts matériels presque certains aux disques durs ou aux disquettes lorsqu'une séquence de lecture ou d'écriture s'exécutait au moment de l'interruption. La

meilleure solution consiste à installer une alimentation de secours à autonomie réduite mais à démarrage instantané (une *UPS* ou *Uninterruptible Power Supply*). L'équipement de Monsieur Tout-Le-Monde prend généralement la forme d'un onduleur (un convertisseur continu-alternatif) qui délivre une tension de 220 V à 50 Hz à partir d'une petite batterie de 12 V, démarre dans les millisecondes qui suivent l'interruption de la tension du secteur, possède un circuit d'avertissement et une autonomie suffisante pour permettre à l'utilisateur de sauvegarder les derniers états d'un système. Il existe également des onduleurs à usage industriel ou hospitalier qui peuvent délivrer plusieurs kilowatts et assurer l'approvisionnement continu en énergie des systèmes essentiels (salle d'opération, ...) pendant la phase de démarrage de groupes électrogènes. Les grosses unités sont chères et encombrantes ; il existe cependant des modèles compacts alimentés par un jeu de cellules à gel au plomb/acide (nous en parlerons au paragraphe 14.2) qui permettent d'alimenter des systèmes dont la consommation d'énergie ne dépasse pas 1 kW à la tension nominale du secteur. Il existe également de petites unités de maintien de la tension d'alimentation à hacheur pour les systèmes à faible consommation de puissance ; la sauvegarde directe par accumulateur (comme dans la figure 1.83) est pratique et constitue une bonne raison de concevoir des circuits à faible consommation.

SOURCES D'ÉNERGIE

14.2 Piles et accumulateurs

Le Guide Complet des Piles (*Comprehensive Battery Guide*) de Duracell répertorie 133 modèles de piles actuellement disponibles et décrit des piles au zinc/carbone, alcalines au manganèse, au lithium, au mercure, à l'argent, au zinc/air ou au cadmium/nickel. Il contient également des informations sur certains modèles de piles spéciales comme par exemple les piles au Li/FeS₂, au Li/MnO₂, au Li/SO₂, au Li/SOCl₂ et les piles au « lithium à l'état solide ». D'autres fabricants peuvent fournir des accumulateurs scellés au plomb/acide ou

à électrolytique gélifié. Pour les applications vraiment originales, vous pourrez utiliser les piles à combustible ou des générateurs thermiques à énergie nucléaire. Que sont toutes ces piles et ces accumulateurs ? Comment choisir la meilleure source d'énergie pour votre dernière invention, portable comme il se doit ?

La liste précédente se subdivise en deux catégories de sources d'énergie, que la littérature anglo-saxonne qualifie de « batteries primaires » et de « batteries secondaires ». Dans la langue de Molière, nous préférons parler de « piles » pour les premières et d'« accumulateurs » pour les secondes. Les piles sont des sources d'énergie à usage unique ; entendez par là qu'elles n'ont pas été conçues pour être rechargées. Par contre, les accumulateurs au plomb/acide, au cadmium/nickel et à électrolytique gélifié de la liste précédente ont été conçus pour être rechargés, typiquement de 200 à 1000 fois. Il faut observer de nombreux critères de sélection et consentir presque autant de compromis avant de décider du choix d'une pile pour l'alimentation d'un équipement : les matières premières utilisées, le prix, la densité d'énergie, la durée de conservation, le maintien de la tension en cours de décharge, les variations de résistance interne, le courant maximum disponible, la gamme de température et, bien évidemment, la disponibilité. Lorsque vous aurez sélectionné la catégorie de pile qui convient le mieux à votre application, il ne restera plus qu'à définir le modèle de cette catégorie ou la combinaison de différents modèles qu'il faudra utiliser pour disposer de toute l'énergie nécessaire à l'alimentation de votre équipement pendant le laps de temps prévu.

Heureusement, il est assez facile d'éliminer la plupart des piles du catalogue si vous suivez notre première suggestion : *Éliminez les piles difficiles à trouver*. Lorsque des piles sont d'un approvisionnement malaisé, il y a beaucoup de chances que celles que vous parviendrez à dénicher ne soient plus de première fraîcheur ! Dans la plupart des cas, il est préférable de se limiter aux piles disponibles au supermarché le plus proche ou vendues par le photographe du coin : leurs stocks sont constamment réassortis, vous ne risquez pas de revenir les mains vides ou avec des piles à moitié déchargées, même si cela vous coûte

une légère perte d'optimisation de votre circuit. Nous recommandons tout particulièrement l'utilisation de piles largement disponibles pour tous les montages électroniques à vocation de « bien de consommation ». Étant nous-mêmes consommateurs, nous évitons d'acheter ces merveilles qui utilisent des piles chères et introuvables, comme par exemple les premiers détecteurs de fumée, qui utilisaient des piles au mercure de 11,2 V.

◇ Les piles

Allons-y pour les détails. Le tableau 14.1 compare les caractéristiques des différentes piles ou batteries primaires, tandis que le tableau 14.2 et la figure 14.1 reprennent les données réelles des piles les plus connues.

La pile sèche (*Dry Cell*) d'aspect vieillot avec un chat sur l'emballage est une pile Leclanché. L'intérieur de cette pile est aussi primitif que vous pouvez l'imaginer, avec une tige de carbone plongée dans une mixture cathodique composée de dioxyde de manganèse, de carbone, et d'un électrolyte composé de chlorures de zinc et d'ammoniaque. Cette pile comporte un séparateur cylindrique formé de pâte à papier tandis que le boîtier en zinc remplit la fonction d'anode. Le dessus du cylindre est scellé par un bouchon de goudron et de cire susceptible de ventiler le corps de la pile pour évacuer une éventuelle surpression. Ces piles sont les moins chères que vous puissiez acheter, mais leur qualité est à l'image de leur prix. Ces piles présentent deux points faibles importants : primo, la tension chute et la résistance interne augmente continuellement au fur et à mesure de l'usure de la pile ; secundo, la capacité de la pile décroît énormément lorsqu'elle est utilisée à fort courant.

Les piles sèches de forte capacité (*Heavy Duty*) sont similaires, elles contiennent simplement davantage de chlorure de zinc ; leur conception mécanique a été adaptée en conséquence pour supporter une plus forte production de gaz. Bien que la quantité d'énergie totale de ces piles soit à peine supérieure à celle des piles sèches ordinaires, leur fonctionnement est nettement antérieur puisqu'elles peuvent délivrer toute leur capacité d'énergie même lorsqu'elles sont utilisées à fort courant. Par exemple, une pile Leclanché

Tableau 14.1 - Piles ou batteries primaires.

Modèle	Avantages	Inconvénients
Carbone-Zinc (Leclanché) pile sèche ordinaire	la moins chère largement disponible	la plus faible densité d'énergie (60 à 120 mWh / cm ³) courbe de décharge oblique mauvaises performances à fort courant l'impédance croît avec la décharge mauvaises performances à faible température
Carbone-Zinc (chlorure de zinc) pile sèche à forte capacité	moins chère que l'alcaline meilleure que Leclanché à fort courant et faible température	faible densité d'énergie (120 à 150 mWh / cm ³) courbe de décharge oblique
Alcaline au manganèse pile sèche dite « alcaline »	prix modéré meilleure que la pile au chlorure de zinc à fort courant et faible température maintient une faible impédance en cours de décharge densité d'énergie moyenne (215 mWh / cm ³) largement disponible	courbe de décharge oblique
Mercure	forte densité d'énergie (430 mWh / cm ³) courbe de décharge horizontale bonne à haute température bonne conservation impédance constante et faible tension en circuit ouvert 1,35 V 1 %	chère mauvaise à basse température (< 0 °C)
Oxyde d'argent	forte densité d'énergie (370 mWh / cm ³) courbe de décharge horizontale bonne à haute et basse températures (jusqu'à - 20 °C) excellente conservation	chère
Oxyhalogénure de lithium	forte densité d'énergie (490 mWh / cm ³) la plus forte densité d'énergie par unité de poids courbe de décharge horizontale excellente à haute et basse températures (jusqu'à - 55 °C) conservation extraordinaire (5 à 10 ans à 70 °C) légère forte tension par élément (3,0 V)	chère
Lithium solide	forte densité d'énergie (360 à 490 mWh / cm ³) excellente à haute et basse températures (+ 120 °C à - 40 °C) conservation incroyable (plus de 20 ans à 70 °C) légère	chère uniquement pour faibles courants

14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION

Tableau 14.2 - Caractéristiques des piles

modèle	R _{int.} (Ω)	V _{co} (V)	capacité ^a en décharge			dimensions (mm)	poids (g)	connexion ^b	commentaires
			continue (mAh)	jusqu'à 1 V / élément à (mA)	à (mA)				
9 V									
Leclanché	35	9	300	1	160	10 16,5 x 25,4 x 48,3	35	S	
Forte capacité	35	9	400	1	180	10 "	40	S	
Alcaline	2	9	500	1	470	10 "	55	S	280 mAh à 100 mA
Lithium	18	9	1000	25	950	80 "	38	S	Kodak Li-MnO ₂
Alcaline 1,5 V									
D	0,1	1,5	10000	10	8000	100 33,0 x 55,9	125	B	4000 mAh à 1 A
C	0,2	1,5	4500	10	3200	100 25,4 x 45,7	64	B	
AA	0,4	1,5	1400	10	1000	100 14,0 x 48,3	22	B	
AAA	0,6	1,5	600	10	400	100 10,2 x 43,2	12	B	
Mercure									
625	-	1,35	250 ^c	1	250 ^c	10 15,7 x 6,1	4	B	
675	10	1,35	190 ^c	0,2	-	- 16,3 x 5,3	2,6	B	
431	-	11,2	1000 ^c	25	-	- 25,4 x 73,7	115	S	
Oxyde d'argent									
76	10	1,55	180	1	-	- 11,7 x 5,3	2,2	B	
Oxyhalogénure de lithium									
D	-	3,9	14000 ^d	175	10500 ^d	350 33,0 x 58,4	113	B,T	SOCl ₂ /BrCl
D	-	3,95	14000 ^d	175	12000 ^d	1000 "	110	B,T	SO ₂ Cl ₂ /Cl ₂
D	-	3,5	9500 ^d	175	8500 ^d	1000 "	120	B,T	SOCl ₂
Lithium solide									
	-	4,0	350 ^d	1μA	175 ^d	0,1 30,5 x 5,8	16	T	haute impédance
NiCd									
D	0,009	1,3	4000 ^c	800	3500 ^c	4000 33,0 x 58,4	130	B	Saft/Powerasonic
9V	0,84	8,1	100 ^c	10		16,5 x 25,4 x 48,3	35	S	
Plomb									
D	0,006	2,0	2500 ^e	25	2000 ^e	1000 33 x 66	180	T	

^a) voir figure 14.1 pour les courbes de décharge. ^b) B - bouton ; S - clip ; T - à souder. ^c) jusqu'à 0,9 V / élément.

^d) jusqu'à 2,5 V / élément. ^e) jusqu'à 1,75 V / élément.

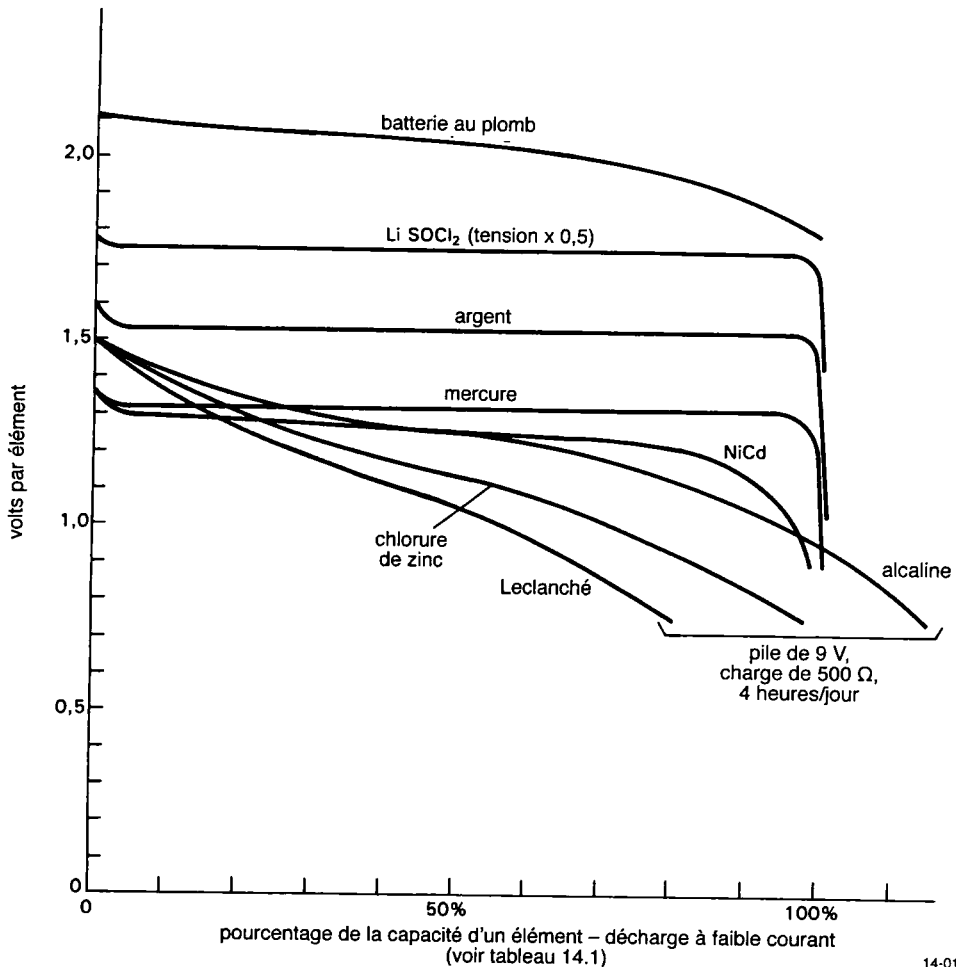


Figure 14.1 - Courbes de décharge des piles et des accumulateurs. (Les différentes courbes de ce chapitre résultent de l'adaptation d'informations fournies par Arco Solar, Duracell, Electrochem Industries, Eveready, Gates, Kodak, Powerersonic, Solavolt et Yuasa.)

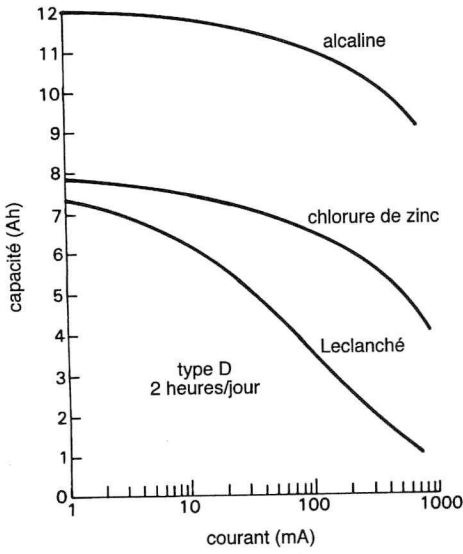
14-01

de type D délivrera 4,2 Ah (ampère-heure) dans une charge de 150 Ω , 1,2 Ah dans une charge de 15 Ω et 0,15 Ah dans une charge de 1,5 Ω ; dans les mêmes conditions, une pile équivalente du modèle *Heavy Duty* (encore appelé pile au chlorure de zinc) délivrera quant à elle des capacités de 5,6 Ah, de 5,4 Ah et de 1,4 Ah. Ce modèle de pile présente également une plus faible chute de la capacité totale lorsqu'il est utilisé à basse température.

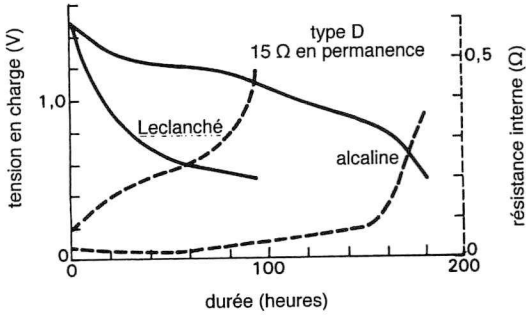
La pile alcaline au manganèse, généralement vendue sous l'appellation de « alcaline », est encore meilleure pour les décharges à fort courant et l'utilisation à basse température. Physiquement, elle est la copie inverse de la pile zinc/carbone, puisque l'anode

(négative) composée de poudre de zinc et l'électrolyte d'hydroxyde de potassium se trouvent au centre, entourés par la cathode (positive) formée de carbone et de dioxyde de manganèse. À titre de comparaison avec les chiffres cités plus haut, sachez qu'une pile alcaline délivrera 10 Ah dans une charge de 150 Ω , 8 Ah dans une charge de 15 Ω et 4 Ah dans une charge de 1,5 Ω . Par sa composition chimique particulière, une pile alcaline possède une résistance interne faible qui croît lentement au cours de la décharge lorsqu'elle est comparée à la croissance de résistance interne beaucoup plus rapide des deux autres types de piles au zinc/carbone. Les piles alcalines ont une plus grande durée de conservation que les piles Leclanché

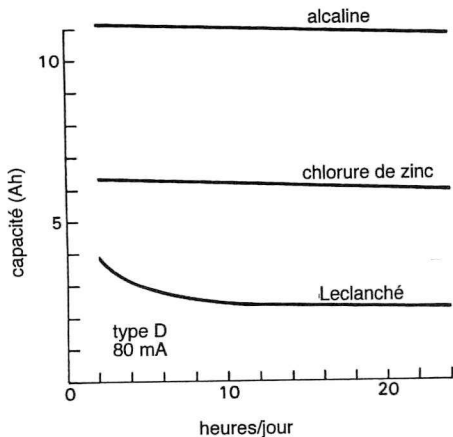
14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION



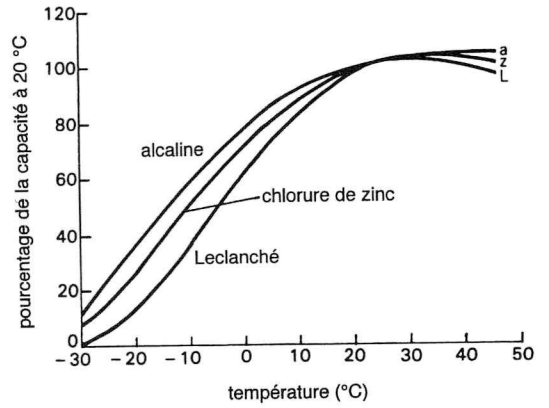
A. Capacité d'une pile de type D en fonction du courant de décharge



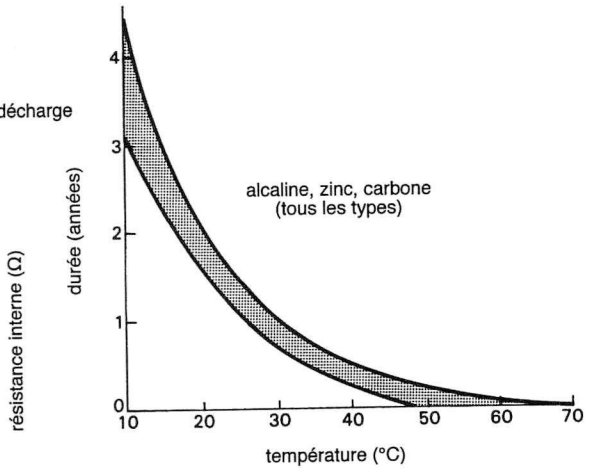
B. Tension et résistance interne d'une pile de type D pendant la décharge



C. Capacité d'une pile de type D en fonction du rapport cyclique



D. Capacité d'une pile de type D en fonction de la température



E. durée de conservation (perte de 10 % de la capacité) en fonction de la température

Figure 14.2 - Comparaison des performances des « piles sèches » au zinc/carbone, zinc/chlorure et zinc/manganèse.

ou au chlorure de zinc. Comme la figure 14.1 peut le suggérer, la courbe de la tension de sortie en charge en fonction du pourcentage de décharge des trois types de piles au carbone vous permet d'estimer facilement le taux d'usure d'une pile en cours d'utilisation. La figure 14.2 permet de comparer les performances des trois modèles de piles sèches.

Les piles au mercure, à l'oxyde d'argent et au lithium constituent le fer de lance de l'industrie de la fabrication de piles ; elles possèdent des performances vraiment supérieures à celles des piles alcalines et au zinc/carbone. La pile au mercure consiste en une anode de zinc amalgamé, une cathode de carbone et d'oxyde de mercure et un électrolyte d'hydroxyde de potassium ou de sodium. Elle est excellente à deux points de vue : la stabilité de la tension de sortie hors charge (1,35 V, stable à 1 %), et la régularité de la courbe (bien « plate ») de la tension de sortie au cours de la décharge, reportez-vous à la figure 14.1. Cette pile fonctionne correctement jusqu'à 60 °C, mais ses performances sont sérieusement dégradées en dessous de -10 °C.

Les piles à l'oxyde d'argent sont similaires aux piles à mercure ; l'oxyde d'argent remplace simplement l'oxyde de mercure. Elles possèdent également une courbe de décharge très plate, leur tension de sortie est plus élevée (1,66 V) et elles fonctionnent mieux aux basses températures (jusqu'à -20 °C).

Les piles au lithium sont les dernières nées de la technologie disponibles dans le commerce ; il en existe plusieurs modèles qui diffèrent par leur composition chimique. Elles possèdent la plus haute densité d'énergie par unité de poids, les meilleures performances en basses et hautes températures ainsi qu'une durée de conservation extraordinaire à toutes les températures. Par exemple, une pile au lithium/chlorure de thionyl (Li/SOCl₂) du format D délivrera plus du triple de l'énergie d'une pile alcaline de même format (10 Ah sous 3,5 V). La gamme de température de fonctionnement des piles au lithium s'étend de -50 °C à +70 °C, avec 50 % de leur capacité à température ambiante de -40 °C, une température à laquelle toutes les autres piles cessent complètement de fonctionner (comparez les diagrammes de la figure 14.3).

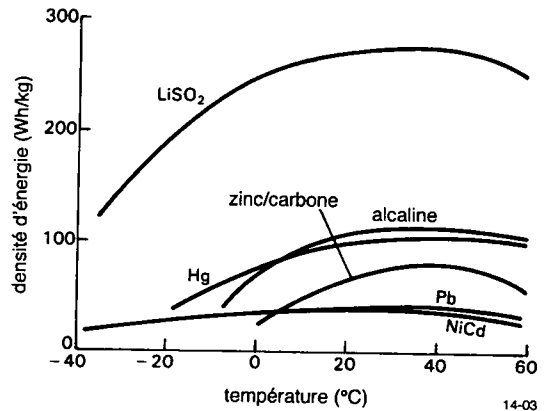


Figure 14.3 - Densité d'énergie des piles et des accumulateurs en fonction de la température.

Les piles au lithium ont une durée de conservation de 5 à 20 ans à température ambiante et peuvent être stockées pendant 1 à 2 ans à une température de 70 °C, température à laquelle toutes les autres piles sont cuites, au propre comme au figuré ! Leur courbe de décharge est plate ; leur longue durée de conservation et leur tension de 3 à 3,5 V les désignent tout spécialement pour assurer la sauvegarde du contenu de mémoires RAM en technologie CMOS.

Les différentes compositions de piles au lithium présentent quelques particularités qui leur sont propres. Ainsi, les piles au lithium/chlorure de thionyl ont tendance à développer un endormissement (*passivation*) des électrodes qui élève considérablement la résistance interne du composant. Ce phénomène peut être annulé en faisant fonctionner momentanément la pile à fort courant. Les piles au lithium/dioxyde de soufre ont été impliquées dans plusieurs explosions :

DANGER !

Plusieurs incidents sont survenus au cours desquels des piles au lithium/dioxyde de soufre ont explosé, provoquant dans certains cas des dommages corporels graves. Puisque nous vous avons averti, nous ne pourrions pas être tenus pour responsables de quelque dégât que ce soit si une telle mésaventure vous survenait à cause de l'utilisation de piles au lithium, de quelque modèle que ce soit.

◇ Accumulateurs

Deux possibilités s'offrent à vous pour alimenter un équipement électronique à partir d'un accumulateur ou d'une batterie d'accumulateurs :

- a) les accumulateurs au cadmium/nickel (« *Nicad* »),
- b) les accumulateurs scellés au plomb/acide.

Ils contiennent moins d'énergie que les piles (voyez le tableau 14.2), mais ils sont rechargeables. Les accumulateurs *Nicad* délivrent une tension de 1,2 V par cellule et sont disponibles dans les capacités comprises entre 100 mAh et 5 Ah ; ils fonctionnent entre -20°C et +45 °C. Les accumulateurs au plomb/acide délivrent 2 V par cellule et sont généralement conçus pour des capacités comprises entre 1 et 20 Ah ; ils fonctionnent entre -65 et +65 °C. Les deux modèles possèdent des courbes de décharge relativement plates. Les accumulateurs au plomb/acide possèdent un faible taux de perte de charge ; certains prétendent qu'ils peuvent conserver les deux tiers de leur charge après un an de stockage à la température ambiante, mais notre expérience nous amène à rester sceptiques.

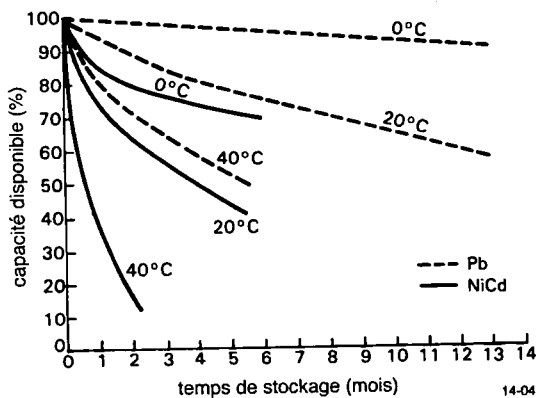


Figure 14.4 - Courbes de rétention de charge des accumulateurs.

Les accumulateurs *Nicad* conservent moins bien la charge emmagasinée ; ils en perdent environ la moitié après quatre mois de stockage, chiffres que nous acceptons beaucoup plus volontiers ! (reportez-vous à la figure 14.4) Un accumulateur *Nicad* de type D fournit 5 Ah sous 1,2 V tandis qu'un accumulateur

plomb/acide de type D délivre 2,5 Ah sous 2 V ; une pile alcaline comparable fournira 10 Ah sous 1,5 V.

Les accumulateurs *Nicad* comme les accumulateurs scellés au plomb/acide peuvent supporter entre 250 et 1000 cycles de charge/décharge (plus s'ils ne sont que partiellement déchargés au cours de chaque cycle ; moins s'ils sont complètement déchargés ou s'ils sont chargés et déchargés à trop fort courant). Les cellules *Nicad* peuvent avoir une durée de vie de 2 à 4 ans lorsqu'elles sont maintenues à un courant de charge permanent et constant (voir ci-dessous) ; la durée de vie pour des cellules comparables au plomb/acide scellées maintenues à une tension « flottante » constante peut atteindre 5 à 10 ans.

Il est intéressant de signaler que ces accumulateurs sont vraiment scellés ; ils ne laisseront s'échapper aucune goutte de produits chimiques mystérieux ou dangereux. Le nom de plomb/acide fait immédiatement penser aux batteries de voitures aux bornes encroûtées de sels et corrodées par l'acide. Cette image ne s'applique pas aux batteries scellées, qui sont vraiment propres. Vous pouvez les retourner dans tous les sens et les utiliser dans n'importe quelle position, elles ne suintent pas ni ne perdent aucun liquide ; elles sont d'ailleurs d'un aspect assez engageant. Croyez-en notre expérience : vous pouvez les utiliser lors de la conception de vrais instruments d'électronique sans craindre de voir vos circuits imprimés disparaître sous une croûte de cristaux blanchâtres ou de constater que le fond de votre superbe boîtier est complètement souillé par des petites mares de liquides nauséabonds.

Les accumulateurs ont la vie courte s'ils ne sont pas chargés correctement ; les procédures sont différentes pour les accumulateurs *Nicad* et les accumulateurs au plomb. Par convention, le taux de charge est désigné en termes de la capacité en ampères-heures de l'accumulateur ; par exemple, charger à "C/10" définit une charge à courant constant égal au dixième de la capacité en ampères-heures de la cellule complètement chargée. La cellule *Nicad* de type D dont nous parlions quelques lignes plus haut serait chargée à un courant de 500 mA.

◆ *Nickel/cadmium*

Les accumulateurs au cadmium/nickel ont été conçus pour être chargés à courant constant et pour supporter un courant de charge permanent égal à $C / 10$. Pour tenir compte des rendements des cycles de charge et de décharge, ils doivent être chargés à ce courant constant pendant 14 heures afin de garantir une récupération de la pleine capacité ; cela revient aussi à dire que les accumulateurs doivent être chargés à 140 % pour fonctionner correctement.

Bien que la surcharge permanente des accumulateurs *Nicad* due au courant de $C/10$ soit autorisée, il est quand même préférable, lorsque l'accumulateur a atteint sa charge maximale, de commuter vers un courant de maintien de valeur plus faible, typiquement compris entre $C/30$ et $C/50$. D'un autre côté, les accumulateurs *Nicad* possèdent la particularité « amusante » de présenter un effet de « mémoire », si bien qu'un courant de maintien trop réduit risque de ne pas restaurer la pleine capacité d'un accumulateur fortement déchargé. Il faut savoir ménager la chèvre et le chou : nous recommanderons d'utiliser un courant de maintien voisin de $C/20$.

Certaines applications ne vous permettent pas d'attendre un jour complet pour recharger les accumulateurs *Nicad* à leur pleine capacité. La documentation des fabricants autorise la recharge rapide de cellules normales à des courants compris entre $C/3$ et $C/10$, à condition de ne pas y recourir trop longtemps : une recharge à $C/3$ pendant trois jours est une limite à ne pas dépasser. Il faut prendre garde au fait que dans ces conditions de recharge, il peut y avoir émission d'un excès de gaz ; alors qu'en conditions normales d'utilisation (à $C/10$ ou moins), l'oxygène émanant des réactions chimiques de l'accumulateur a le temps de se combiner à nouveau aux autres constituants de la cellule et ne provoque pas de surpression. Certains modèles d'accumulateurs au nickel / cadmium sont prévus pour une « charge rapide » comprise entre $C/1$ et $C/3$; ils nécessitent l'utilisation de chargeurs spéciaux qui détectent la condition de pleine charge des cellules par une mesure de leur température (l'élévation rapide de température en fin de charge est due à la composition chimique particulière de ces cellules). À l'inverse des batteries au plomb/acide, il

n'est jamais possible de déterminer avec certitude l'état de charge d'un accumulateur *Nicad* par la mesure de la tension à ses bornes, parce que celle-ci varie selon les cycles de charge/décharge, dépend de la température et du courant choisi pour le maintien de la charge. Les accumulateurs *Nicad* ne devraient pas être chargés par une source de tension constante ni maintenus « flottants » à une tension fixe.

Il existe de nombreux fabricants de chargeurs pour accumulateurs *Nicad*, y compris les fabricants d'accumulateurs eux-mêmes. Ces appareils vous permettent de charger tous les modèles courants d'accumulateurs, depuis le type D jusqu'au modèle 9 V, en passant par les modèles C et AA.

L'usage des accumulateurs *Nicad* ne va pas sans certains inconvénients : votre calculette rechargeable rend l'âme au moment précis où l'inspecteur des impôts sonne à votre porte...

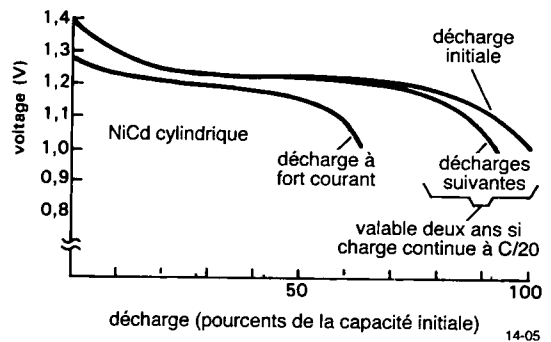


Figure 14.5 - Une cellule *Nicad* peut retrouver son efficacité par un cycle de décharge complète.

Comme vous pouvez le constater sur le graphique de la figure 14.5, les cellules *Nicad* possèdent un effet de « mémoire » ; la première décharge après une longue période de charge à, par exemple, $C / 20$ risque fort d'être de courte durée. Les cellules *Nicad* ne supportent pas les inversions de polarité. Si vous essayez d'en charger plusieurs en même temps en les connectant en série sur un chargeur d'origine quelconque, vérifiez tout d'abord que la tension de sortie à vide de ce chargeur est bien supérieure à la tension résiduelle

présente aux bornes de la chaîne d'accumulateurs. Dans le cas contraire, l'une des cellules au moins sera polarisée en sens inverse et sera endommagée ; pour la même raison, il est vivement déconseillé de connecter des cellules *Nicad* partiellement chargées en parallèle. Vous trouverez toujours des gens pour vanter les mérites de procédés douteux comme la décharge complète des cellules à intervalles réguliers ou de thérapies de choc du genre de la décharge d'un gros condensateur électrolytique sur une cellule *Nicad* moribonde. Bien que nous soyons sceptiques sur l'efficacité de ce dernier remède, la décharge périodique complète des cellules *Nicad* est importante pour leur santé.

♦ *Plomb/acide*

Ces accumulateurs manifestent une grande souplesse d'utilisation : ils peuvent être chargés par une source de tension limitée en courant, par un courant constant ou par un système qui combine ces deux procédés. Le procédé de charge au moyen d'une source de tension limitée en courant consiste à appliquer une tension fixe d'une valeur typiquement comprise entre 2,3 et 2,6 V par cellule de la batterie d'accumulateurs. La batterie absorbe tout d'abord un courant important (limité à deux fois C) qui diminue au fur et à mesure de la charge des éléments. Lorsque la charge est terminée, le courant peut être annulé ou maintenu à une valeur faible afin d'assurer une charge complète et permanente de l'accumulateur. Le choix d'une tension de charge plus élevée permettra de charger la batterie plus rapidement si le chargeur est capable de délivrer un courant plus important ; ce gain de temps s'obtiendra malheureusement au détriment de la durée de vie des cellules. Une conception très simple de chargeur de batterie consiste à utiliser un circuit régulateur intégré tripode du type 317 pour fournir une tension fixe avec limitation de courant. La charge de la batterie peut être maintenue indéfiniment en appliquant une tension « flottante » comprise entre 2,3 et 2,4 V par élément (ce qui correspond à un courant de maintien compris entre C / 1000 et C / 500). La figure 14.6 permet d'estimer la durée de vie d'un accumulateur en fonction de la température d'utilisation et de la tension « flottante » choisie.

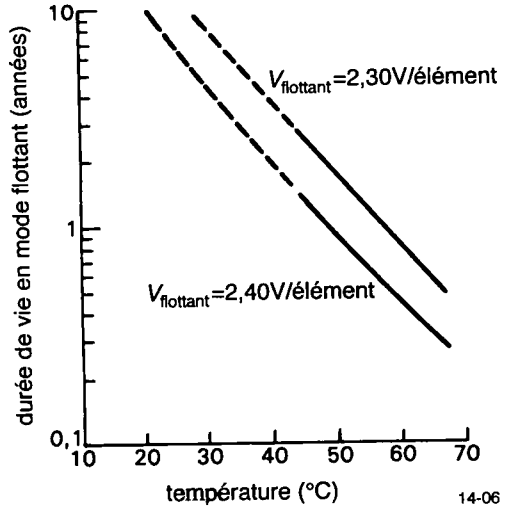


Figure 14.6 - Une tension flottante excessive réduit la durée de vie des accumulateurs au plomb/acide.

Notez que les tensions et les courants de charge sont légèrement dépendants de la température et devront être ajustés en fonction d'un coefficient de $-4 \text{ mV} / ^\circ\text{C}$ si les accumulateurs doivent fonctionner sur toute la gamme de températures d'utilisation.

La charge par courant constant (qui n'est pas souvent utilisée) consiste simplement à fournir un courant constant compris entre C / 5 et C / 10 aux cellules de l'accumulateur. La tension de la batterie augmente graduellement au cours de la charge, puis très rapidement lorsque l'accumulateur est complètement chargé. Lorsque ce point est atteint (typiquement défini par une tension de 2,5 V par cellule), il faut réduire le courant à une valeur voisine de C / 500 pour conserver indéfiniment la charge de l'accumulateur. Les accumulateurs au plomb/acide scellés peuvent être utilisés pendant huit à dix ans lorsqu'ils sont maintenus en charge par un courant de C / 500.

Un bon principe de chargeur de batterie peut être défini comme une « technique en deux temps » et est représenté par la figure 14.7. Après l'application d'un premier courant de charge I_{TR} , vous commencez une phase de « charge à fond » par l'application d'un courant constant intense I_{max} jusqu'à l'apparition de la tension de surcharge V_{OC} (« OC » de *OverCharge*).

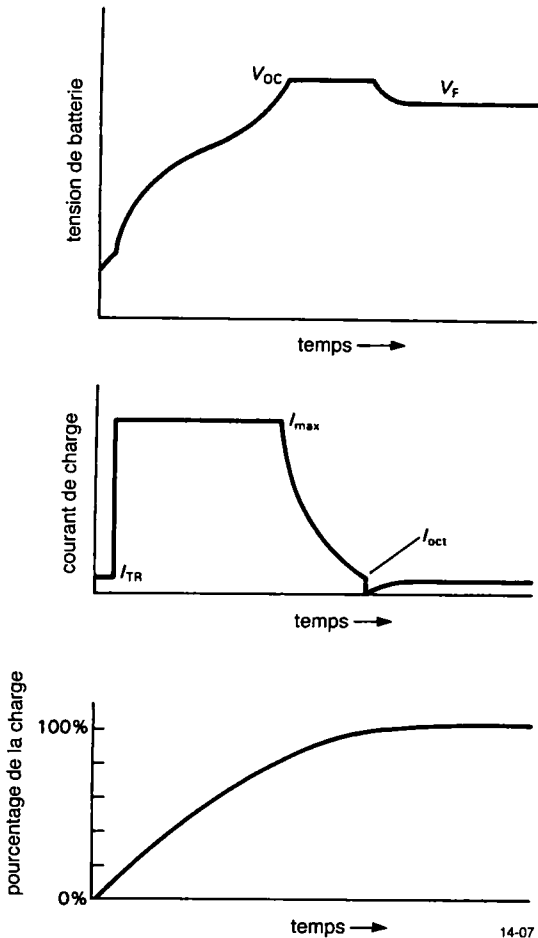


Figure 14.7 - Cycle de charge ou de recharge idéal des accumulateurs au plomb/acide (principe du « deux-temps »).

[N.d.T. : L'indice « TR » de l'abréviation I_{TR} provient du mot « trickle » qui signifie « ruisseler » et rend bien l'image d'un déversement « en douceur » d'une première quantité d'énergie dans les accumulateurs.]

À partir de cet instant, vous commutez en mode de charge à tension constante, d'une valeur égale à V_{OC} , et vous surveillez le courant (décroissant) de la charge pour détecter le moment où il atteint la valeur du « courant de transition de charge » I_{OCT} [« OCT » de *OverCharge Transition (current)*]. Il ne reste plus qu'à passer en mode de « tension flottante » en appliquant une tension V_F inférieure à V_{OC} . Pour une batterie d'accumulateurs de 12 V / 2,5 Ah, les valeurs

typiques seront de $I_{max} = 0,5$ A, $V_{OC} = 14,8$ V, $I_{OCT} = 0,05$ A et $V_F = 14$ V.

Cette procédure de charge peut paraître compliquée, elle permet néanmoins de recharger rapidement une batterie complètement vidée sans l'endommager. Unitrode a conçu un circuit intégré spécialisé pour cette tâche (le UC3906). Il suffit de préciser quatre paramètres au moyen de simples résisteurs pour qu'il prenne toutes les opérations en charge. Il comporte même une source de tension de référence interne qui possède le coefficient de température nécessaire à la commande de chargeurs pour batteries au plomb/acide. Un ou plusieurs transistors de puissance *pnp* permettront de débiter le courant nécessaire à la charge des accumulateurs.

Disponibilité des piles et recommandations

Nous vous l'avons déjà recommandé au début de ce chapitre : si vous avez l'intention de concevoir un nouvel équipement alimenté par piles, choisissez un modèle de piles disponible partout ! Les places de tête au hit-parade des piles sont toujours occupées par les piles « pour transistors » de 9 V. Elles sont connues sous l'appellation générique de NEDA 1604 ; cette famille digne des Jackson est constituée par la 1604 (Leclanché), la 1604D (*Heavy Duty*), la 1604A (alcaline), la 1604M (au mercure), la 1604LC (au lithium) et la 1604NC (au nickel/cadmium). Vous pouvez acheter des piles de 9 V alcalines dans pratiquement n'importe quel magasin ou supermarché partout dans le monde. Les amplificateurs opérationnels fonctionnent correctement lorsqu'ils sont alimentés en ± 9 V ; il est également possible d'utiliser une alimentation de $\pm 4,5$ V si vous fabriquez un « point de masse virtuelle » à la moitié de la tension de la pile à l'aide d'un diviseur à résisteurs et d'un amplificateur suiveur de tension, comme dans le montage représenté en figure 14.8 (nous en parlerons davantage dans un prochain paragraphe de ce chapitre).

Plusieurs fabricants proposent à prix intéressant de beaux petits boîtiers en plastique pour l'instrumentation qui comportent opportunément un compartiment pour piles intégré, ce qui facilitera l'installation du montage dans son boîtier. Prévoyez de préférence un fonctionnement de votre instrument

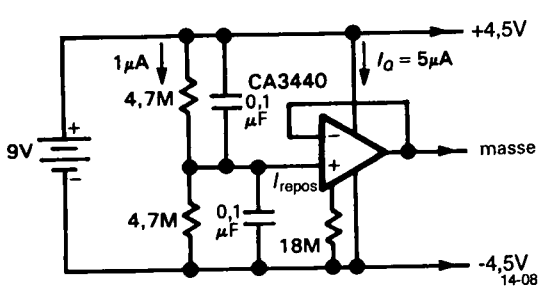


Figure 14.8 - ...ou comment obtenir une alimentation symétrique à partir d'une seule pile.

sur piles alcalines plutôt que sur piles au zinc/carbone puisqu'elles sont de meilleure qualité. La société Kodak a mis au point une nouvelle pile au lithium de 9 V qui semble promise à un bel avenir ! Baptisée "Ultralife", elle possède une capacité de 1000 mAh, une durée de vie de 10 ans avec rétention de 80 % de la capacité d'énergie et une courbe de décharge plate. Celle-ci est représentée à la figure 14.9, conjointement aux courbes de décharge d'autres types de piles de 9 V.

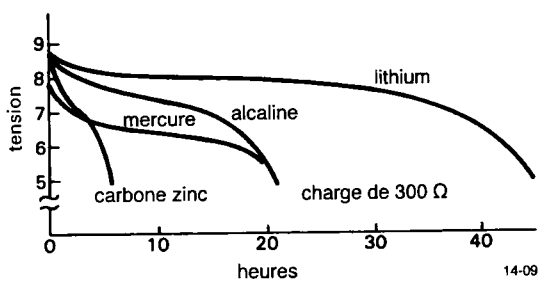


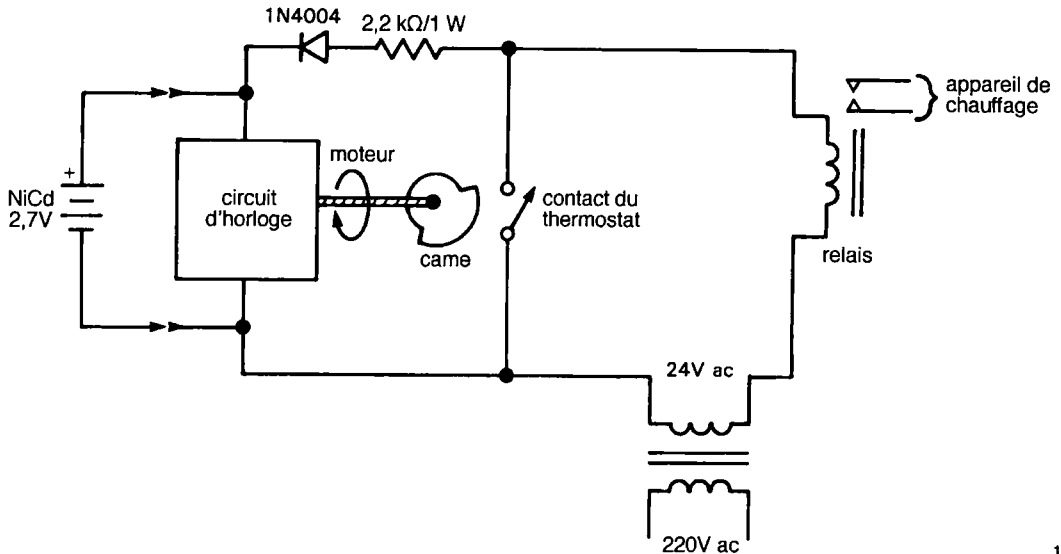
Figure 14.9 - Courbes de décharges de piles de 9 V ; la courbe désignée par « lithium » représente la pile "Ultralife" de Kodak.

Les ingénieurs de Kodak ont eu la bonne idée d'utiliser trois cellules au lieu de deux ; cette astuce permet d'obtenir une tension aux bornes proches de 9 V qui autorise le remplacement direct des piles alcalines de même tension. Nos mesures préliminaires sur quelques prototypes ont cependant démontré la présence d'une résistance interne relativement élevée.

Les piles alcalines habituelles des modèles AA, C et D contiennent une plus grande quantité d'énergie (et incidemment une plus faible résistance interne) que les 500 mAh de la pile 1604A (3, 9 et 20 fois plus, respectivement), et elles sont tout aussi faciles à trouver. Elles sont cependant moins pratiques à utiliser : elles sont plus difficiles à maintenir en place, et il n'est pas évident d'obtenir un contact fiable entre plusieurs piles placées en série dans le même compartiment. Qui n'a pas remarqué qu'une lampe torche anémique trouve soudain un regain d'énergie lorsque qu'on la secoue vigoureusement ! Ce problème de fiabilité résulte de la tendance des contacts de certains types de piles (alcalines, au mercure) à se couvrir de cristaux blanchâtres. La littérature américaine –qui ne manque pas d'humour– parle d'un phénomène de *salting*, terme qui signifie littéralement « salaison »...

Les accumulateurs *Nicad* sont également disponibles dans les formats de piles standards (AA, C, D et 9 V), quoique parfois plus difficiles à trouver. Ils sont utilisables pour les applications qui valent la peine de concevoir un procédé d'alimentation portable rechargeable. Vous n'obtiendrez cependant que 25 à 50 % de la capacité d'énergie de piles de format équivalent ; de plus, chaque cellule ne délivrera que 1,2 V au lieu de 1,5 V.

Les piles au lithium sont disponibles dans les mêmes formats ; elles délivrent 3 V ou plus par élément. La plupart des fabricants peuvent les fournir équipées de pattes de soudage qui permettent d'obtenir une liaison fiable au circuit à alimenter ; cette option se justifie par la très longue durée de vie de ce genre de piles et par leur excellente capacité de rétention de charge. Ces piles sont également disponibles sous forme de boutons munis de pattes de soudage ; elles sont principalement destinées à l'alimentation de sauvegarde des mémoires volatiles en technologie *CMOS* (*memory back-up*) ou à l'alimentation des horloges de bureau. Pour ses piles de 9 V au lithium, Kodak a imaginé d'améliorer le système de connexion par broches en leur appliquant une métallisation dorée pour obtenir un meilleur contact avec le connecteur de liaison. Rappelez-vous notre avertissement à pro-



14-10

Figure 14.10 - Thermostat sans pile.

pos de l'utilisation des piles au lithium et du risque d'explosion de ces composants.

Même si vous vous limitez aux piles disponibles dans la dernière des oasis du Sahara, il sera toujours possible de se rendre chez un photographe pour acheter les piles « bouton » au mercure, à l'argent ou au lithium (oasis = touristes = photos = ...). De prime abord, elles sont destinées aux caméras, aux appareils photo ou aux calculatrices. Mais la pile au mercure du type 625 bien connu, à peine plus grande qu'un bouton de boléro, peut très bien offrir sa capacité de 250 mAh à une autre application : la vôtre ! Un autre modèle courant, le type 76, est une pile à l'oxyde d'argent de format plus petit mais de capacité équivalente au modèle 625. Elle est concurrencée par une pile originale : une pile au lithium de 3 V (la NEDA 5008L), de même diamètre et de hauteur double, destinée à remplacer directement deux cellules de 1,5 V placées l'une au-dessus de l'autre. Cette tension de 3 V vous permet déjà d'utiliser des circuits logiques en technologie CMOS, des amplificateurs opérationnels pour basse tension du genre LM10, la série de circuits intégrés ICL7610, les éléments de la série à usages multiples *LinCMOS* de Texas Instruments, comme les amplificateurs opérationnels TLC251/254 ou les comparateurs TLC372/4, TLC339/393 ou TLC3702/4.

Si la source d'énergie utilisée pour votre application doit être rechargeable et doit également délivrer des pointes de courant importantes, vous devrez vous tourner vers les batteries scellées au plomb/acide ou vers toute autre source d'énergie plus originale. Dans ce dernier cas, la meilleure solution consiste à prendre contact avec les fabricants ou leurs revendeurs. Recherchez des noms tels que Gates, Powersonic et Yuasa si vous avez besoin de batteries au plomb/acide ; si vous préférez les piles, tournez-vous vers Duracell et Eveready qui dominent ce marché. Tous ces fournisseurs peuvent vous aider par la documentation aussi volumineuse que précieuse qu'ils ont éditée sur leurs produits ; ils peuvent également vous faire parvenir la liste de leurs revendeurs ou distributeurs agréés.

Dans les paragraphes suivants, nous discuterons d'autres sources d'énergie pour les équipements à faible consommation, comme les modules d'alimentation par le secteur, les cellules solaires et les courants de signalisation. Il n'est pas inutile de rappeler que toutes ces sources d'énergie peuvent être utilisées pour charger des accumulateurs. Citons comme exemple certains thermostats qui coupent l'alimentation de la chaudière d'un chauffage central pendant la nuit et régulent la température pendant la journée. Ils utilisent un ou plusieurs accumulateurs au

14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION

cadmium/nickel pour leur alimentation continue ; ces accumulateurs sont rechargés en dérivant un courant plus faible que le courant de maintien à travers la bobine du relais de commande de chauffe lorsque le contact de thermostat est ouvert. La tension disponible est généralement de 24 V alternatifs et la résistance de source est celle de la bobine du relais, de quelques centaines d'ohms : cette idée géniale est exposée par la figure 14.10.

Le tableau 14.3 rassemble nos avis sur les mérites respectifs de différents types de piles.

	Alcaline 9V	Alcaline 1,5V	Mercure	Oxyde d'argent	Oxy/halogénure de lithium
Propriétés					
Bon marché	X	X	-	-	-
Disponible	X	X	-	-	-
Large gamme °C	-	-	-	-	X
Tension stable	-	-	X	X	X
Contacts fiables	X	-	-	-	X
OK à fort courant	X	X	-	-	X
Conservation	-	-	-	-	X
Miniature	-	-	X	X	X
Applications					
Circuits linéaires	X	-	-	-	-
CMOS faible tension	-	X	X	X	X
CMOS série 4000	X	-	-	-	X
Maintien CMOS	-	-	-	-	X

14.3 Modules d'alimentation par le secteur

Des calculatrices, des modems, des baladeurs, des répertoires téléphoniques électroniques, des petits instruments de mesure : de plus en plus d'appareils à faible consommation d'énergie sont fournis avec un petit bloc en plastique noir qui n'est rien d'autre qu'un module d'alimentation par le secteur. La figure 14.11 présente un échantillon de modules fabriqués par Ault.

Le module qui accompagne l'appareil que vous venez d'acheter ne fournit généralement que la ou les tensions nécessaires à celui-ci. Ce genre d'accessoire existe cependant en une large variété de tensions et de

courants de sortie ; il est possible d'en obtenir à prix très intéressant lorsque vous les achetez par grande quantité. Quelques grosses sociétés de vente de produits électroniques au détail possèdent un stock de quelques types de modules d'alimentation ; elles peuvent vous fournir, par exemple, des modules d'alimentation de 9 V / 500 mA non régulés pour le prix incroyable de quelques dizaines de francs.

Les modules d'alimentation par le secteur représentent une bonne solution lorsque vous devez alimenter de petits instruments qui requièrent davantage de puissance et dont le coût d'utilisation sur piles deviendrait rapidement prohibitif. Ils sont également utiles pour les appareils équipés de batteries qui doivent être maintenues en permanence à leur charge maximale. Ce procédé revient moins cher que l'utilisation de circuits d'alimentation réalisés en éléments discrets ou à l'aide de modules d'alimentation spécialisés. Le bénéfice n'est pas seulement financier, jugez plutôt :

1) Vous gagnez du poids.

2) Vous gagnez de la place.

3) La tension du secteur ne pénètre plus dans l'appareil.

4) La chaleur produite par le transformateur est dégagée en dehors de l'appareil.

5) Les champs magnétiques produits par le transformateur sont éloignés des circuits.

6) Les champs électriques produits par les impulsions du courant de charge des condensateurs de lissage sont également éloignés des circuits.

Les modules sont généralement conformes aux normes de sécurité relatives aux équipements alimentés par le secteur ; ceci est important lorsque vous désirez commercialiser un appareil : puisqu'il n'est pas directement alimenté par le secteur, vous échapperez à la longue procédure des tests de conformité.

Les modules d'alimentation par le secteur peuvent être classés en trois catégories : les transformateurs abaisseurs de tension, les alimentations à sortie filtrée non régulée et les alimentations complètes à régulation linéaire ou à découpage. Chacune de ces catégories comporte une vaste gamme de tensions et de courants de sortie ; certaines alimentations régulées délivrent même les tensions et courants très utiles de

+5 V / 1 A et ± 15 V / 250 mA. Elles possèdent les fonctions habituelles des régulations par circuits intégrés : limitation du courant de sortie avec ou sans annulation de la tension en cas de surcharge (le système *fold-back*), protection thermique et éventuellement réseau de protection contre les surtensions du secteur. Les petits modèles sont prévus pour être enfichés dans une prise du secteur ; les modules plus puissants sont munis de deux cordons de liaison, ils peuvent de la sorte être posés sur un bureau ou laissés sur le sol, à bonne distance des appareils qu'ils doivent alimenter. Avertissement non négligeable : la standardisation des connexions des tensions continues n'est pas toujours respectée ou varie selon l'origine du produit. **Mesurez** les tensions de sortie, prenez bonne note de la **polarité** des connecteurs et vérifiez la valeur des courants de **court-circuit**. Ce serait vraiment dommage d'endommager un appareil parce que le module d'alimentation ne convient pas. Soyez prudents !

14.4 ◇ Cellules solaires

La combinaison de cellules solaires et d'accumulateurs au plomb/acide ou au cadmium/nickel constitue une bonne solution pour l'alimentation d'équipements de puissance modérée qui doivent fonctionner longtemps dans des endroits d'accès difficile (les bouées météorologiques) ou impossible (les satellites de télécommunication). Si nous reprenons l'exemple de la bouée météo qui doit transmettre ses informations à intervalles réguliers en consommant une puissance moyenne de 1 W, vous devrez prévoir un radeau pour les **500 piles** alcalines de type D nécessaires à l'alimentation de la bouée en énergie pendant **1 an** ! Ce ne serait pas la meilleure solution...

Un soleil radieux dans un ciel tout bleu sous des latitudes beaucoup plus clémentes que les nôtres met à disposition, au niveau du sol, un kilowatt d'énergie par mètre carré. Chez nous, en fonction du cycle des saisons et de notre latitude moyenne, la puissance journalière moyenne apportée par l'astre du jour s'échelonne entre 100 W / m² (en janvier) et 250 W / m² (en juillet). Ne soyons pas trop optimistes et admettons que les cellules solaires ont un rendement de 10 % : la puissance récupérable par un sys-



Figure 14.11 - Quelques modules d'alimentation par le secteur fabriqués par Ault.

tème de cellules solaires correctement exploité se situera entre 10 et 25 W / m². En 1986, un jeu de cellules solaires de bonne qualité installé, en plein soleil, coûtait la bagatelle de 800 US\$, et permettait de fournir 100 W à une charge correctement adaptée.

Pour pouvoir profiter de l'énergie solaire 24 heures sur 24, il faut l'emmagasiner dans des accumulateurs. La meilleure solution pour le stockage de cette énergie consiste à utiliser un banc de batteries au plomb/acide : celles-ci ont en effet une plus longue durée de vie et possèdent une plus large gamme de température de fonctionnement que les accumulateurs *Nicad*. Les cellules au plomb/acide ont un rendement typiquement compris entre 70 et 80 % ; lorsque tous les facteurs (y compris le temps) sont considérés, la moyenne de la puissance journalière récupérable sous nos latitudes s'élève à 8 W par mètre carré en hiver et 20 W par mètre carré en été.

Les batteries d'accumulateurs ne sont pas nécessaires pour alimenter les équipements à faible consommation qui ne doivent fonctionner qu'en pleine lumière. Les calculatrices en technologie *CMOS* à afficheurs à cristaux liquides alimentées par cellules solaires font la joie des écologistes et de tous ceux qui détestent les piles pour les nuisances qu'elles créent ou les contraintes qu'elles imposent.

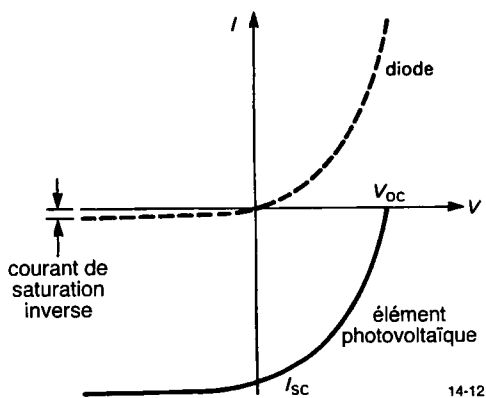


Figure 14.12 - La courbe de la tension de sortie en fonction du courant d'une cellule solaire n'est rien d'autre que la courbe V / I d'une diode déplacée vers le bas.

◊ Caractéristique tension/courant

Les cellules solaires au silicium possèdent une caractéristique tension/courant à la fois simple et très pratique. Il apparaît tout d'abord que la tension en circuit ouvert est pratiquement indépendante du niveau de lumière et qu'elle vaut environ 0,5 V par cellule ; les mesures montrent ensuite que la caractéristique tension/courant n'est rien d'autre qu'une caractéristique de diode déplacée vers le bas, comme le représente très bien le graphique de la figure 14.12.

Les panneaux solaires consistent généralement en un assemblage de 36 cellules connectées en série qui délivrent une tension en circuit ouvert voisine de 18 V. La tension aux bornes du panneau reste presque constante jusqu'à ce que le courant atteigne une valeur maximale à partir de laquelle les cellules solaires se transforment progressivement en sources de courant constant lorsque l'impédance de charge continue à être diminuée. Le courant maximum est proportionnel au niveau de lumière ; toutes ces informations se regroupent sous la forme d'un jeu de courbes caractéristiques semblables à celles reproduites par la figure 14.13.

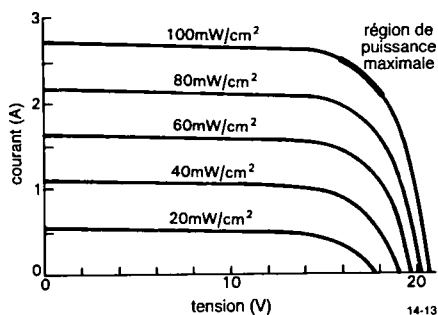
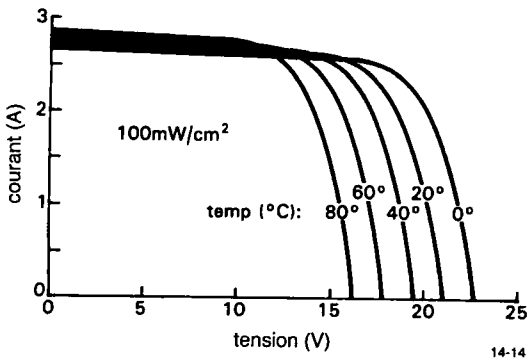


Figure 14.13 - Courbes caractéristiques de la cellule MSVM4011 de Solavolt en fonction de l'éclairement.

Les cellules solaires fonctionnent mieux lorsqu'elles sont froides parce que la tension de sortie en circuit ouvert chute lorsque la température augmente (reportez-vous au graphique de la figure 14.14) ; un tel comportement peut justifier l'étude de l'installation de films de blocage des composantes infrarouges du rayonnement solaire et de l'évacuation de la chaleur par convection naturelle lorsque le niveau d'ensoleillement est tel que le rendement de l'installation commence à diminuer.



14-14

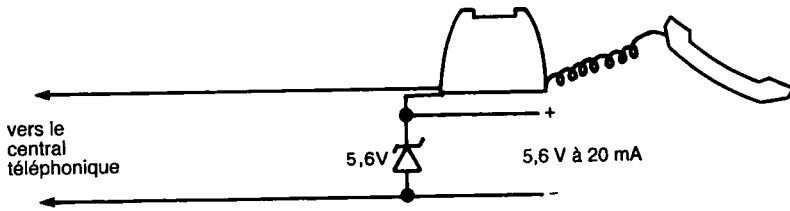
Figure 14.14 - Courbes caractéristiques de la cellule MSVM4011 de Solavoit en fonction de la température.

Pour un niveau de lumière donné, le transfert de puissance entre une cellule et la charge qui y est connectée est maximum lorsque le point de fonctionnement possède un produit $V \times I$ maximum ou, en d'autres termes, lorsque le point de fonctionnement sur l'une des courbes de la figure 14.13 est tangent à une hyperbole de même produit $V \times I$ tracée dans le même système d'axes. La zone de meilleur fonctionnement correspond grosso modo au coude de la courbe V/I ; elle est identifiée par un trait gras sur l'une des courbes de cette figure. Puisque l'impédance de charge optimale (qui correspond au point du coude tangent à une hyperbole) change rapidement en fonction de l'éclairement, il ne faut pas espérer maintenir une adaptation parfaite de cette impédance de charge pour tous les niveaux de lumière incidente. En triturant quelque peu la loi d'Ohm, il est assez facile de déduire qu'idéalement, l'impédance de charge devrait croître en proportion inverse du niveau de lumière ou, exprimé en d'autres termes, que la charge devrait absorber un courant proportionnel au niveau de lumière sous une tension relativement constante. Pour les applications à faibles besoins en énergie, il n'est pas strictement indispensable que la charge soit adaptée au niveau de lumière ambiante ; il suffit que les circuits soient correctement alimentés en tension dans les conditions normales de fonctionnement. C'est le cas, par exemple, des petites calculatrices en technologie *CMOS* alimentées par cellules solaires qui consomment si peu de courant qu'il faut presque les utiliser dans l'obscurité pour que leur

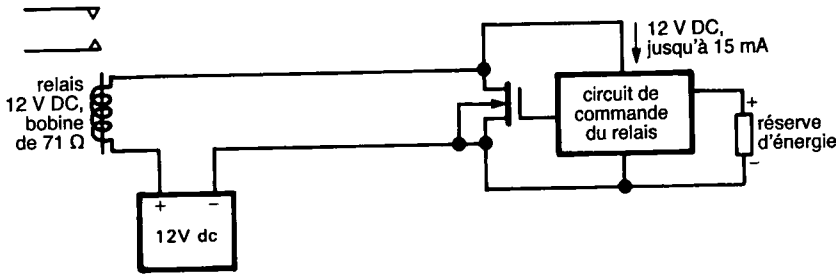
alimentation commence à faire défaut. Il est possible d'alimenter des circuits *CMOS* directement à partir de quelques cellules découplées par un ou plusieurs condensateurs au tantale sans utiliser de régulateur de tension pour deux motifs qui se complètent : d'une part, la tension de sortie des cellules solaires est à peu près indépendante du niveau d'éclairement et d'autre part, les circuits de la série *CMOS 74C/4000B* « haute tension » possèdent une gamme de tensions d'utilisation qui s'étend de 3 V à 18 V. Un petit module tel que le Solarex SX-2 délivre 290 mA sous 8,5 V en pleine lumière et présente une tension à vide de 11 V. Vous pouvez l'utiliser pour alimenter directement (sans régulateur !) des circuits *CMOS* « haute tension » ou avec régulateur +5 V pour n'importe quelle famille de circuits numériques utilisant cette tension d'alimentation.

Nous venons d'évoquer la difficulté d'obtenir en permanence une impédance de charge adaptée à la puissance disponible aux bornes des cellules solaires. La situation est loin d'être catastrophique ! En effet, pour les applications qui utilisent des accumulateurs pour la constitution d'une réserve d'énergie, il est intéressant de remarquer que la courbe V/I des cellules solaires correspond assez bien aux exigences de la charge des accumulateurs au plomb/acide. Une cellule solaire fournira un courant presque constant à un accumulateur complètement déchargé, en évoluant vers une source de tension de charge « flottante » au fur et à mesure que la tension aux bornes de l'accumulateur augmentera en raison de la charge accumulée. Le coefficient de température de la tension en circuit ouvert ($-0,5\%$ ou $-2,5\text{ mV}/^\circ\text{C}$) est proche du coefficient de température recommandé pour la tension de charge flottante des accumulateurs au plomb/acide ($-0,18\%$ ou $-4\text{ mV}/^\circ\text{C}$). Certains fabricants n'ont pas hésité à construire des modules solaires destinés à charger directement des accumulateurs au plomb/acide ; Arco, par exemple, commercialise un module M65 qui peut délivrer 2,9 A sous 14,5 V. La méthode la plus souvent rencontrée pour l'adaptation des paramètres des cellules solaires aux caractéristiques de courant de charge et de tension flottante des accumulateurs au plomb/acide consiste à utiliser un circuit de régulation shunt ou série spécialement conçu pour cette application. La plupart des

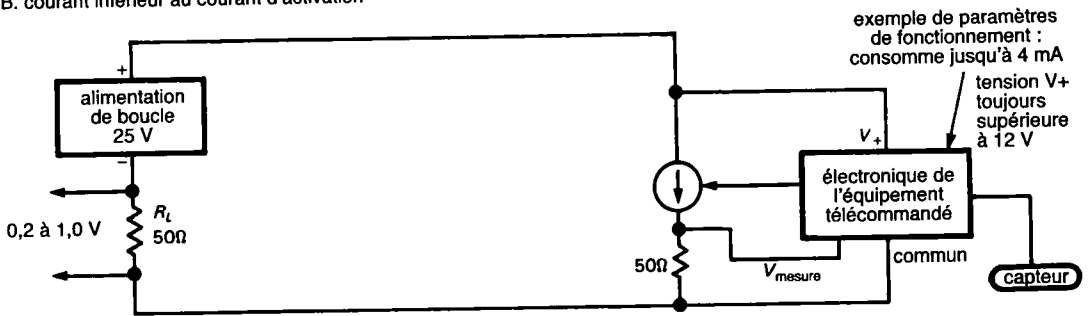
14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION



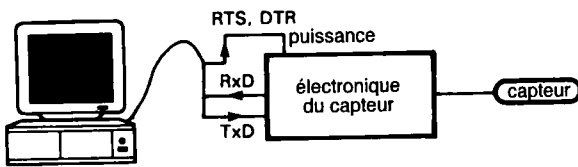
A. courant du maintien d'un téléphone : 100 mW disponibles



B. courant inférieur au courant d'activation



C. courant d'une boucle de surveillance : 4 à 20 mA



D. impulsions de signalisation d'un interface RS-232

Figure 14.15 - Quatre schémas de principe pour l'alimentation de circuits de micropuissance à partir des courants de signalisation.

14-15

modules solaires sont construits pour fournir une tension de sortie de 20 V en circuit ouvert et utilisent un module de régulation spécialisé pour la charge d'accumulateurs de 12 V. Ces régulateurs commutent de la « charge à fond » vers la charge par « tension flottante » avec coefficient de température approprié et assurent la déconnexion de la charge utile lorsque la tension de l'accumulateur chute en dessous d'un seuil déterminé. Ces équipements sont disponibles en tensions de sortie multiples de 12 V (24 V, 36 V, 48 V, etc.) et peuvent être complétés par des accessoires tels que convertisseurs continu/alternatif (pour obtenir

220 V à 50 Hz, par exemple), ventilateurs ou réfrigérateurs alimentés en continu, etc.

Pour terminer ce paragraphe consacré aux cellules solaires, voici quelques noms de référence parmi les plus gros fabricants de systèmes ou de modules connus aux États-Unis : Arco Solar (Chatsworth, CA), Mobil Solar (Waltham, MA), Solarex (Rockville, MD) et Solavolt (Phoenix, AZ).

14.5 Courants de signalisation

N'oubliez pas cette possibilité : il y a souvent moyen d'utiliser les courants de signalisation pour alimenter des circuits de micropuissance. Voici les quatre sources d'énergie auxiliaire les plus importantes ; elles sont représentées par la figure 14.15 :

- 1) le courant continu de maintien d'une ligne téléphonique lorsque le poste (ou le modem) est en service ;
- 2) la tension continue ou alternative disponible aux bornes du contact d'un relais lorsque ce dernier est ouvert ;
- 3) le courant continu de 4 à 20 mA utilisé dans les boucles de capteurs industriels ;
- 4) et les courants de signalisation bipolaires (*handshaking*) des accès série du type RS-232C/D (RTS, DTS, etc.).

Dans les deux premiers cas, la source de puissance n'est disponible que pendant une certaine partie de temps : le courant de ligne disparaît lorsque le téléphone est raccroché et le contact du relais se transforme en *court-circuit* lorsqu'il est activé par le circuit de commande. Si vous avez besoin de puissance en permanence, vous devez utiliser des accumulateurs pour emmagasiner le surplus d'énergie lorsque celle-ci est disponible. Trois possibilités de stockage s'offrent à vous. Les deux premières sont connues, elles consistent à utiliser des accumulateurs au plomb/acide ou au nickel/cadmium ; la troisième est assez originale et ne s'applique qu'aux systèmes à très faible consommation : utiliser des condensateurs à « double couche » (*double-layer capacitors*) de très forte valeur (jusqu'à 5 farads !) tels que ceux qui servent à protéger le contenu des mémoires volatiles en technologie *CMOS*.

Chacune de ces sources de puissance présente des limites assez strictes aux perturbations que l'on peut introduire, qu'il s'agisse de la chute de tension supplémentaire induite dans la boucle d'une ligne téléphonique ou du courant maximal consommé en permanence à travers l'enroulement d'un relais au repos. Au cours des prochains paragraphes, nous décrirons leurs différentes caractéristiques ; nous agrémenterons cet exposé de quelques suggestions d'utilisation « parasite » d'une source de puissance pour le moins inhabituelle.

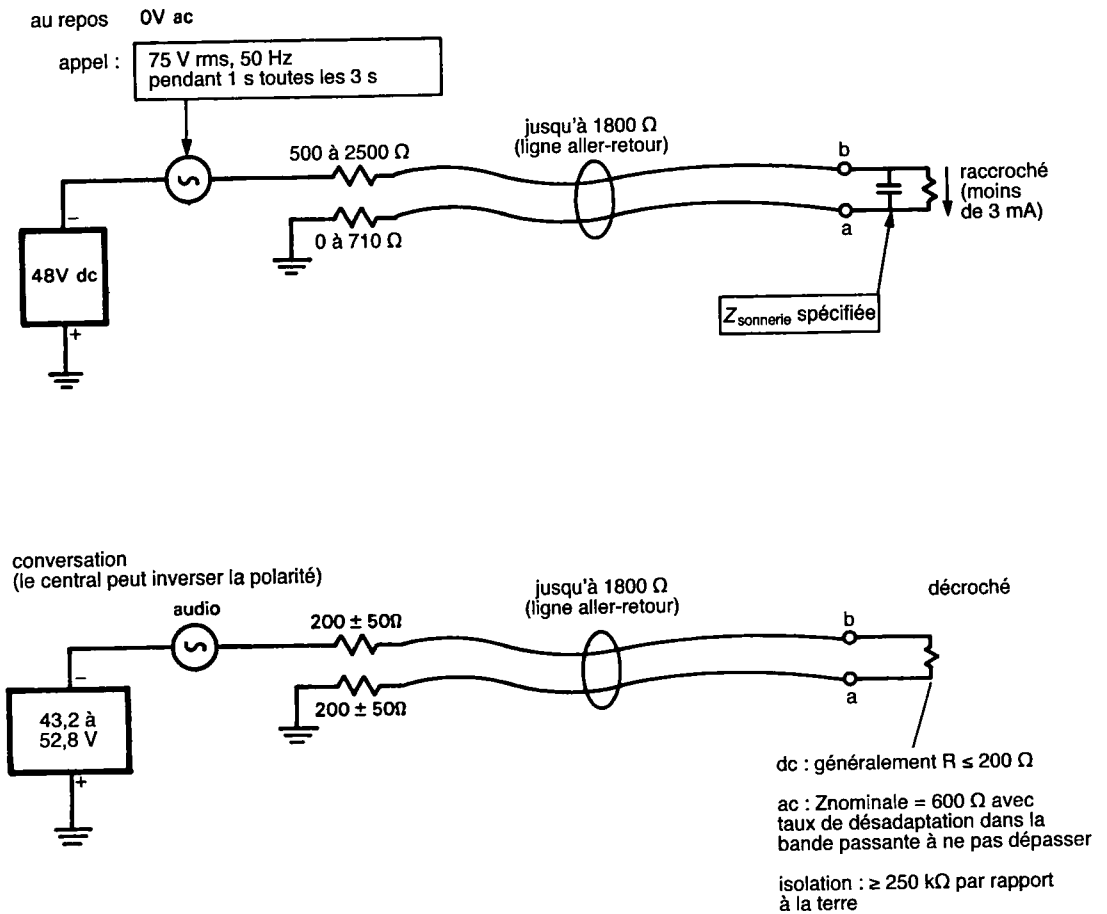
◇ Puissance extraite d'une ligne téléphonique

Avant d'essayer de récupérer quelques milliwatts d'une ligne téléphonique, il est important de bien saisir le fonctionnement de ce système de transmission. Notre description sera basée sur un exemple type de liaison établie entre un central et un abonné, tel qu'il est représenté par la figure 14.16.

Une ligne téléphonique peut prendre plusieurs états qui sont fonction de ce que vous êtes en train de faire avec votre téléphone, et des signaux émis par le central en réponse aux commandes que vous lui envoyez. Au cours des étapes successives de l'établissement d'une communication, le central téléphonique applique différentes tensions continues ou alternatives aux deux fils de la ligne désignés par « a » (*tip*) et « b » (*ring*). À l'état de repos (*idle state*), c'est-à-dire lorsque le téléphone est raccroché (*on-hook state*), le central applique une tension de -46 V ($\pm 6\text{ V}$) continue en série avec une résistance comprise entre 500 et 2500 Ω au fil « b » et relie le fil « a » à la masse à travers une résistance comprise entre 0 et 710 Ω . La résistance totale de la ligne entre le central et l'abonné peut atteindre 1300 Ω ; elle correspond à un éloignement maximum de 4 miles ou 6,5 km à raison d'une résistance de 200 Ω / km de ligne, tandis que la capacité répartie sur la même unité de longueur se situe aux environs de 240 nF. Lorsque vous décrochez (*off-hook state*), le central passe en mode de « numérotation » (*dialing*) : il envoie une tonalité d'invitation à numéroté, applique une tension continue comprise entre -43 et -79 V au fil « b » en série avec une résistance de 200 Ω ($\pm 50\text{ }\Omega$) et relie le fil « a » à la masse à travers une résistance de la même valeur. Lorsque la communication avec le poste appelé est établie, les valeurs des tensions et des impédances ne changent plus, mais le central peut inverser la polarité de la ligne à l'instant où le correspondant décroche.

[N.d.T. : Cette inversion de polarité est utilisée sur les lignes susceptibles de recevoir un poste à prépaiement : elle commande l'encaissement de la première pièce de monnaie ou le grillage d'une unité de télécarte. Elle est sans effet sur la qualité de la communication ; les circuits électroniques du combiné sont (normalement) protégés parce qu'ils sont placés en aval d'un simple pont de Graetz alimenté par les fils

14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION



14-16

Figure 14.16 - Les différents états et modes de fonctionnement d'une liaison téléphonique.

« a » et « b » (deux diodes sont *toujours* passantes tandis que les deux autres sont *toujours* bloquées).]

Est-il nécessaire d'ajouter qu'en mode de communication, quelques centaines de millivolts de signal à audiofréquences sont superposés aux tensions continues ? L'établissement d'une conversation entre personnes distantes est la vocation première d'un appareil téléphonique !

La ligne téléphonique peut encore prendre deux autres états. Lorsque le central vous appelle (*ringing mode*), il le fait en superposant une tension alternative de 86 V efficaces (à 20 Hz et à ± 2 V) à la tension de -46 V présente sur le fil « b » à l'état de repos. Une tonalité d'appel entrant conforme à la spécification officielle aura une durée de deux secondes répétée

toutes les six secondes. La société des téléphones peut également effectuer des tests sur la ligne téléphonique (*test mode*) pour vérifier si ses équipements fonctionnent correctement ou pour détecter des interruptions ou des courts-circuits de lignes. Lorsque le téléphone est raccroché, les tensions continues appliquées peuvent être comprises entre -165 et +202 V tandis que la tension alternative peut atteindre 45 V efficaces ; ces tensions peuvent être présentes entre les trois paires constituées par les fils « a », « b » et la terre ; lorsque l'appareil téléphonique est décroché, la tension continue peut être de -54 V fournis à travers une impédance de source aussi faible que 10 Ω . La société définit également une gamme de « pointes de haute tension » induites par les décharges électrostatiques (éclairs entre nuages ou foudre à bonne

distance) et susceptibles de parvenir jusqu'à votre appareil. Les spécifications parlent de quelques milliers de volts, capables de fournir quelques centaines d'ampères ; les équipements reliés aux lignes téléphoniques sont supposés être équipés de suppresseurs de transitoires (éclateurs et varistances) suffisamment résistants pour survivre à de telles décharges. Ces spécifications parlent aussi de « pointes de très haute tension » provoquées par une chute de la foudre à courte distance. Les chiffres annoncés sont de 10 kV et 1000 A ; on espère que personne ne sera blessé si l'équipement est complètement détruit, parce que les spécifications recommandent que l'appareil ne projette pas de débris, ne prenne pas feu et n'électrocute personne...

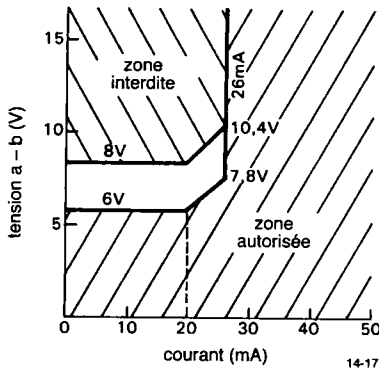


Figure 14.17 - Conditions de charge acceptables par un appareil téléphonique décroché. La zone qui n'est pas hachurée devient disponible une seconde après que le courant de ligne se soit établi (adapté de la publication 47001 de la référence technique de Bell System).

Les charges admissibles par une ligne téléphonique sont spécifiées par un *REN*, acronyme de *Ringer Equivalent Number* ou « nombre de sonneries équivalentes ». L'appareil téléphonique classique possède un *REN* égal à 1.0A, ce qui correspond à :

1) en position raccroché, une résistance en continu de 50 M Ω et une impédance en alternatif qui reste supérieure à une courbe d'impédance spécifiée en fonction de la fréquence (satisfaisante si $|Z| > 125$ k Ω de 4 Hz à 3,2 kHz, bien qu'elle puisse être beaucoup plus faible pour d'autres fréquences),

2) en position décroché, une caractéristique en continu qui se trouve dans la région acceptable représentée par la figure 14.17 (ou qui mesure 200 Ω ou moins), et

3) en position décroché, une impédance en alternatif qui soit proche de 600 Ω dans la bande de fréquences comprises entre 200 Hz et 3,2 kHz (ceci est également spécifié en termes de réflexion : lorsque l'impédance de source est de 600 Ω , le signal réfléchi par l'appareil téléphonique doit être atténué d'au moins 3,5 dB dans la bande de fréquences comprises entre 200 Hz et 3,2 kHz et d'au moins 7 dB dans la bande de fréquences comprises entre 500 Hz et 2,5 kHz).

Les charges connectées à une ligne téléphonique doivent être isolées de la terre (50 M Ω en position raccroché ; 250 k Ω en position décroché). Le nombre *REN* maximum autorisé est de 5.0A, ce qui correspond à un niveau d'impédance en position raccroché équivalent au cinquième des chiffres cités ci-dessus.

[N.d.T. : les centraux téléphoniques américains sont capables d'alimenter les sonneries de cinq téléphones connectés en parallèle à l'extrémité d'une ligne de longueur maximale ; la qualité de la communication ne sera bonne que si *un seul* combiné est décroché, puisqu'il faut préserver les impédances en alternatif.]

Au vu de toutes ces spécifications, il apparaît évident que l'abonné n'est pas supposé récupérer de la puissance lorsque le combiné est décroché, et que la « résistance en continu de 50 M Ω » correspond davantage à la résistance de fuite du condensateur qui alimente le circuit de sonnerie en alternatif et le découple de la tension continue des états de repos et de communication (50 M Ω correspondent à un courant de fuite de 1 μ A sous 50 V). Néanmoins, si vous choisissez correctement les composants et si vous soignez la conception de l'application, il sera possible de maintenir à l'état de veille des circuits *CMOS* (analogiques ou numériques) qui ne consomment que quelques microampères : il suffira de les « réveiller » lorsque la ligne passera, par votre application, à l'état équivalent d'un combiné décroché. Pour vous prémunir des chutes de tension et vous protéger des transitoires qui apparaissent lors de la

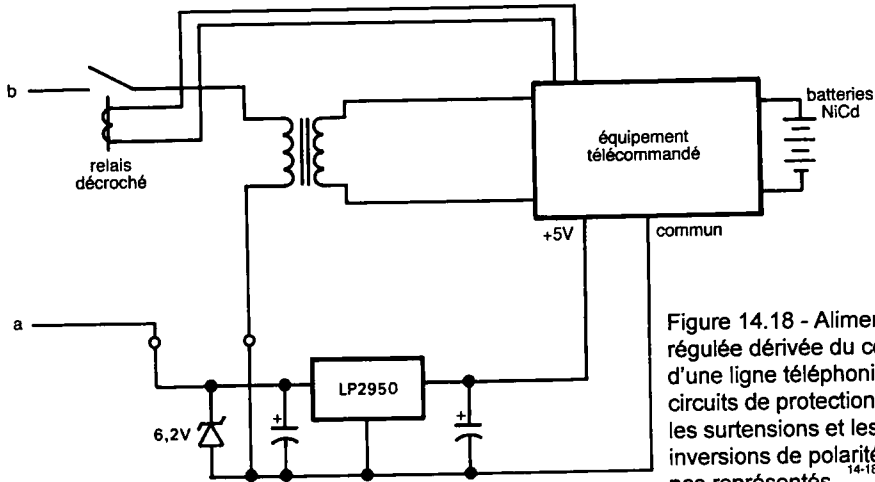


Figure 14.18 - Alimentation régulée dérivée du courant d'une ligne téléphonique. Les circuits de protection contre les surtensions et les inversions de polarité ne sont pas représentés.

numérotation (principalement par impulsions), utilisez des condensateurs au tantale et, pourquoi pas, un condensateur à double couche du même modèle que ceux utilisés pour la protection du contenu des mémoires volatiles CMOS, disponibles en petit boîtier et d'une capacité pouvant atteindre 5 farads.

[N.d.T. : Ces condensateurs possèdent une « résistance série » relativement importante et ne conviennent que pour la constitution d'une réserve d'énergie ; y associer des condensateurs au tantale (par exemple 100 + 10 + 1 μ F) permet d'améliorer considérablement la réponse aux sollicitations brutales de courant tout en conservant l'avantage d'un encombrement réduit.]

La tension de 5,6 V s'établira aux bornes de la diode zener dès que le combiné sera décroché ; dans les circonstances les plus défavorables, le courant de ligne vaudra :

$$\frac{43 - 5,6}{2 \times 250 + 1300 + 200} \frac{[V]}{[\Omega]} = 18,7 \text{ mA}$$

Comparée au diagramme de la figure 14.17, cette valeur de courant est légèrement inférieure au courant minimum de « prise de ligne » de 20 mA. Il faudra espérer que le central auquel le poste est raccordé soit de bonne composition, et qu'il accepte d'envoyer la tonalité d'invitation à numéroté malgré ce courant trop faible. Si tout fonctionne correctement, la puis-

sance instantanée disponible sera de 5,6 V x 18,7 mA ou grosso modo 100 mW. Elle pourra être stockée sur condensateurs ou emmagasinée dans des accumulateurs ; avec un régulateur de micropuissance tel que le LP2950 (courant de repos de 80 μ A et chute de tension d'insertion de 0,4 V à courant de charge de 100 mA), il sera possible d'alimenter des circuits numériques par une tension de 5 V régulés, comme dans le montage de la figure 14.18.

[N.d.T. : Si vous pouvez sacrifier quelques pour-cents supplémentaires de cette puissance, vous pouvez l'utiliser pour alimenter un petit convertisseur continu-continu à oscillateur LC avec bobine à noyau de ferrite, calculé pour une fréquence située bien au-delà de la bande passante téléphonique. Un enroulement supplémentaire et un redresseur à diodes Schottky vous permettront d'obtenir une tension continue d'une autre valeur galvaniquement isolée de la ligne ; ce procédé garantit une immunité presque totale aux tensions de mode commun et aux parasites véhiculés par la ligne téléphonique. Le seul couplage reste dû aux capacités parasites entre enroulements primaires et secondaire ; dans les cas les plus critiques, il peut être éliminé par l'interposition d'un écran relié à une bonne prise de terre.]

Si vous êtes certain de l'utilisation régulière de l'appareil téléphonique, vous pouvez récupérer

l'énergie excédentaire pour charger des accumulateurs, même si votre application n'est pas mise en service à chaque décrochage. Un calcul très simple montre qu'une utilisation journalière moyenne de 1 heure permet de consommer près de 1 mA en continu dans les plus mauvaises conditions de raccordement de l'appareil, ce qui est plutôt énorme compte tenu des besoins en courant de circuits CMOS en régime statique !

Avertissement : Avant de concevoir un quelconque circuit destiné à être alimenté par une ligne téléphonique, soyez certain de pouvoir obtenir les spécifications correctes et complètes du type de central par lequel votre montage sera alimenté. Toutes les valeurs numériques mentionnées dans ce chapitre constituent un bon reflet de la réalité mais doivent être considérées comme purement exemplatives. Soyez certain d'être conforme aux normes d'utilisation et de sécurité ; votre équipement doit être soumis à des tests et à des procédures d'agrément par la compagnie des téléphones si son usage n'est pas strictement limité à un emploi sur des lignes privées.

◊ Circuits à relais

Rappelez-vous le fonctionnement du circuit de thermostat sans pile de la figure 14.10 : cet appareil coupe le chauffage pendant la nuit et le rallume une demi-heure avant que vous ne sautiez du lit. La puissance utilisée par l'horloge est très faible et est extraite du circuit du relais sans que celui-ci soit enclenché par le courant consommé. La plupart des électro-aimants pour commandes mécaniques et des relais de « gros » calibres ont besoin d'un courant de bobine de 100 mA (ou davantage) sous une tension de 24 V alternatifs. Ils peuvent sans problème être parcourus par un courant égal au dixième de leur courant nominal, sans qu'ils ne s'échauffent ni ne s'enclenchent. Pour alimenter un équipement auxiliaire, vous disposez ainsi, à travers une impédance de source égale à l'impédance de la bobine du relais, d'un courant de l'ordre de 10 mA sous une tension alternative légèrement inférieure à 24 V. En fonction de la consommation de votre équipement, prévoyez des condensateurs à double couche ou des accumulateurs au cadmium/nickel pour constituer une réserve puisque la source d'énergie disparaît lorsque le contact est

fermé pour activer la bobine de l'électro-aimant ou du relais de puissance.

Boucles de courant utilisées dans l'industrie

Dans l'environnement industriel, il existe des systèmes de signalisation par boucles de courant dans lesquels un capteur (par exemple, un thermocouple dont nous avons parlé au paragraphe 15.1) émet sa mesure en la convertissant en un courant qui n'est rien d'autre que le courant d'alimentation de l'électronique qui y est associée, puisque la liaison s'effectue en deux fils. L'alimentation de la boucle en tension continue s'effectue généralement du côté du récepteur du signal (voyez en figure 14.15C). Deux systèmes basés sur le même principe sont utilisés ; l'un fait varier le courant entre 4 et 20 mA pour la transmission des valeurs de la mesure entre zéro et pleine échelle, tandis que l'autre fait varier le courant de boucle entre 10 et 50 mA pour le même résultat. Le procédé à 4-20 mA est le plus employé et utilise généralement une tension d'alimentation de 24 V continus (quoique parfois plus élevée). Dans une industrie, ce ne sont pas les points d'alimentation par le secteur qui manquent ; c'est davantage par souci de simplicité (par exemple, pour ne pas devoir installer de nombreuses alimentations auxiliaires de faible puissance) que l'on cherchera à alimenter les circuits électroniques associés aux capteurs par le courant de transmission des mesures appelé courant de signalisation.

Il est possible de dévier une partie de la puissance disponible dans la boucle pour alimenter d'autres circuits électroniques associés au capteur. Les spécifications des modules de mesure pour boucles de courant disponibles dans le commerce stipulent généralement que le récepteur de données doit posséder une résistance de charge maximale R_s et une tension d'alimentation continue minimale V_s telle que $(V_s - 12 \text{ V}) / R_s$ soit égal au courant de pleine échelle. En d'autres termes, le module disposera toujours d'une tension d'alimentation minimale de 12 V lorsqu'il commandera le courant de boucle maximum. D'un autre côté, le module doit pouvoir continuer à fonctionner lorsqu'il doit émettre un courant de boucle correspondant à une valeur minimum. Ces deux contraintes réunies permettent de définir une

tension minimale de 12 V et un courant minimum de 4 mA pour le fonctionnement de votre équipement. En fonction de la valeur instantanée du paramètre mesuré, vous disposerez toujours de plus de tension ou de plus de courant, mais il ne faut pas y compter et s'en tenir aux minima absolus. Si vous avez vraiment besoin de davantage d'énergie, il peut être possible de diminuer la résistance de charge de la source de tension continue pour disposer de marges de manœuvre plus importantes, à condition toutefois de vérifier que le capteur utilisé est capable de supporter une tension plus importante lorsqu'il émet un courant minimum et que votre application consomme peu. Le schéma représenté par la figure 14.15C n'est qu'une ébauche de circuit ; il en existe une foule d'autres, beaucoup plus compliqués, que vous rencontrerez certainement si vous vous tournez vers la conception de circuits en micropuissance pour boucles de courant.

Signaux de l'accès série RS-232C/D

La spécification des signaux bipolaires de contrôle et de données de l'interface série RS-232C/D fait mention d'une puissance de commande relativement importante (reportez-vous au paragraphe 10.19) ; vous pourrez très bien utiliser l'un des signaux de contrôle (ou un signal de données !) pour alimenter un équipement en micropuissance. Cette spécification stipule qu'une sortie doit être capable d'anéer une tension de ± 5 V à ± 15 V sur une charge équivalente à une résistance de 3 k Ω à 7 k Ω . Les circuits de sortie des interfaces RS-232C/D possèdent généralement une impédance de quelques centaines d'ohms et peuvent commander un courant compris entre 5 et 15 mA. Il existe deux méthodes pour s'alimenter en « parasite » sur ces lignes de signaux. La première relève du logiciel : il faut faire en sorte que l'une des lignes ne soit pas utilisée et maintenue en permanence à un niveau haut. La seconde est purement matérielle : redresser le signal d'une ou plusieurs lignes au moyen de diodes, si nécessaire à faible seuil (Schottky). Il est évidemment possible d'utiliser ces astuces pour les deux polarités du signal, ce qui permet, en se limitant aux courants maximum autorisés, d'obtenir des tensions d'alimentations symétriques de ± 5 V à ± 15 V ! Rappelez-vous que les signaux de

commande (RTS, DTS, etc.) sont « vrais » à l'état haut et que les signaux de données le sont à l'état bas.

En général, les points d'alimentation par la tension du secteur ne manquent pas dans un local où se trouvent des ordinateurs ; il n'y a rien de vraiment miraculeux à extraire de la puissance du connecteur D à 25 contacts d'une liaison RS-232C/D. Ce procédé constitue cependant une méthode élégante d'alimentation pour un simple circuit de raccrochage/déaccrochage commandé par un accès série d'ordinateur. Votre revendeur de matériel informatique dispose probablement de cartes d'interface pour réseaux ou de modems qui fonctionnent selon le principe de l'alimentation de périphériques par les lignes de données ou de contrôle.

COMMUTATION DES ALIMENTATIONS ET RÉGULATEURS POUR MICROPUISSANCE

14.6 Commutation des alimentations

Vous pouvez mettre au régime vos microprocesseurs habituels, vos régulateurs et vos autres montages gourmands en puissance et les faire travailler dans des applications de micropuissance. Il suffit qu'au moment de la conception des circuits, un système ait été prévu pour couper l'alimentation ou pour mettre en veille tout ou partie du montage. La plupart du temps, la majorité des circuits de l'application ne consommeront que peu ou pas de courant ; ce n'est qu'au moment d'une sollicitation quelconque que de l'énergie sera dépensée utilement. L'enregistreur de données océanographiques que nous avons déjà évoqué pourra, par exemple, effectuer une salve d'observations (température, pression, salinité, vitesse du courant, etc.) pendant une dizaine de secondes toutes les heures et fonctionner pendant six mois sans renouvellement de sa réserve d'énergie. Seule l'horloge en temps réel a besoin d'être alimentée en permanence tandis que les circuits analogiques, les convertisseurs et les microprocesseurs sont mis hors service ; le processus d'acquisition et d'enregistrement des données ne doit fonctionner qu'une fois par heure et la transmission des informations peut ne s'effectuer qu'une seule fois par jour.

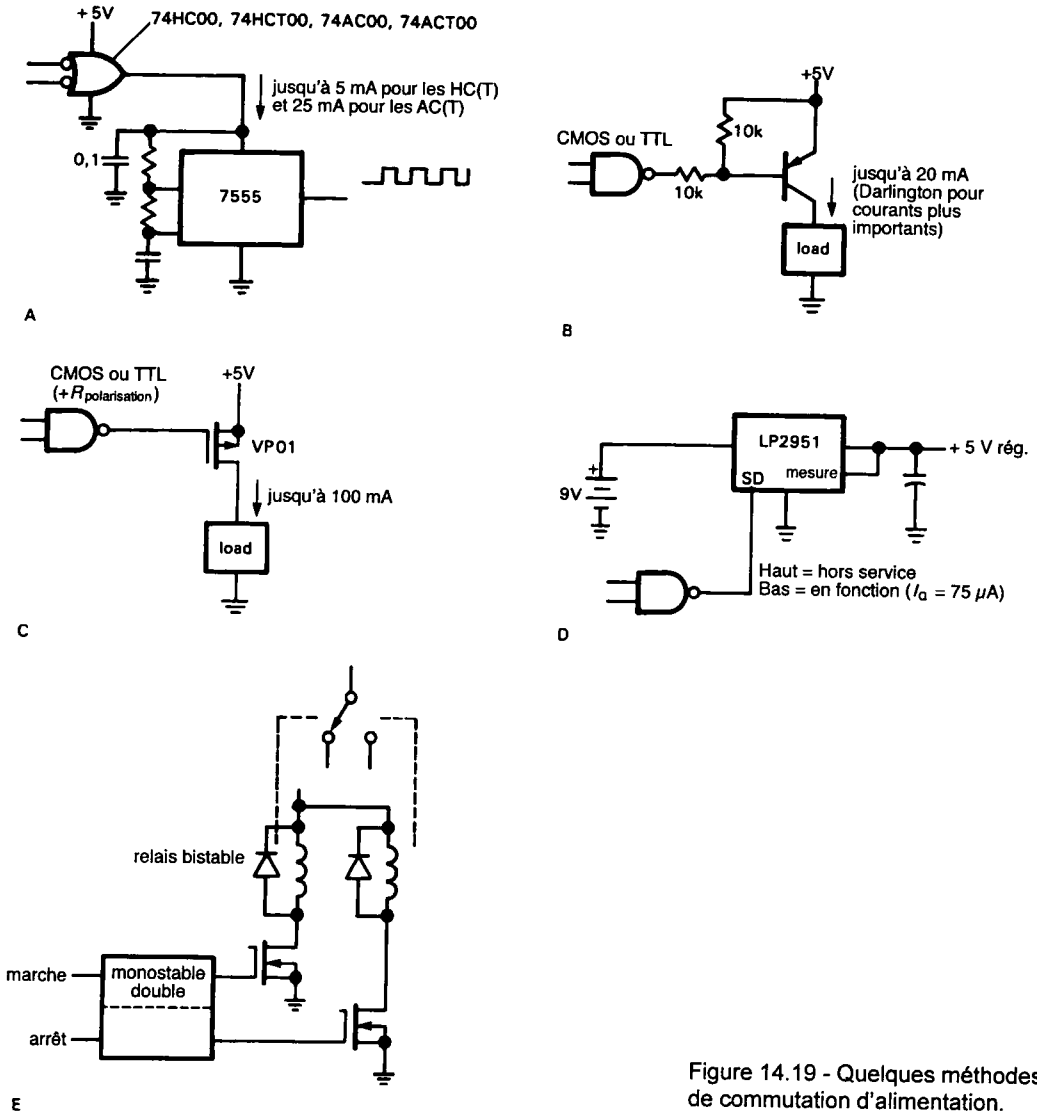


Figure 14.19 - Quelques méthodes de commutation d'alimentation.

14-19

Même si vous faites de votre mieux pour utiliser les techniques des circuits de micropuissance, il se peut que vous soyez quand même obligé d'utiliser des circuits à forte consommation de courant, comme par exemple des capteurs à haute vitesse. Vous pouvez avoir besoin de circuits numériques *LSI* spécialisés, d'amplificateurs opérationnels, de filtres ou d'autres circuits qui n'existent pas en versions à faible consommation. La seule solution pour continuer à consommer peu d'énergie consiste à couper

l'alimentation de ces portions du montage et de ne les activer que le temps strictement nécessaire.

Cette philosophie de coupure des alimentations constitue la forme la plus simple de conception de montages à faible consommation d'énergie ; elle présente l'avantage de pouvoir être appliquée à tous les circuits de conception traditionnelle, sans sélection particulière de composants spécialisés. Il faut simplement veiller à ce que les circuits « démarrent » progressivement : un montage linéaire, par exemple, ne devrait pas présenter d'états intermédiaires gênants,

14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION

comme des transistors forcés en saturation ou des condensateurs au tantale polarisés en sens inverse ; à propos de condensateurs, n'oubliez pas que la coupure des alimentations fait perdre toutes les charges emmagasinées, veillez donc à ne pas les choisir de valeur inutilement élevée et utilisez autant que possible le couplage en continu. Les circuits numériques doivent être munis d'un système de remise à zéro à la mise sous tension ; ils ne doivent jamais produire d'impulsions aléatoires lorsqu'ils quittent l'état de veille ; un microprocesseur sera redémarré par une séquence de « démarrage à froid » ou *cold boot*. Le même genre de précautions s'impose lors des séquences de coupure des alimentations ; il ne faut pas, par exemple, que l'émetteur de données ait, tel un poisson sur la berge d'un étang, des derniers soubresauts de HF et vienne ainsi réenclencher un récepteur automatique qui attend, lui aussi, pour se mettre en état de consommation minimum ou pour passer à une autre fréquence de réception.

La figure 14.19 présente quelques procédés de coupure des alimentations.

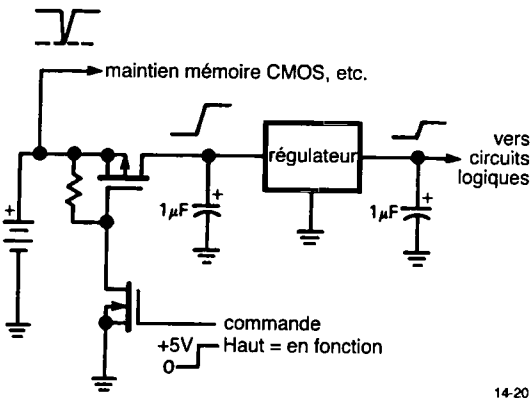
- A) Si le composant dont l'alimentation doit être interrompue consomme moins de 5 mA, il peut être relié directement à la sortie d'un circuit numérique de technologie CMOS. Les circuits des familles HC/HCT n'occasionnent qu'une perte de 0,5 V de la tension d'alimentation lorsqu'ils fournissent un courant de 5 mA ; plusieurs sorties peuvent être connectées en parallèle si le montage a besoin de plus de courant. Pour éviter la multiplication des circuits, vous pourrez également utiliser les circuits des familles CMOS AC/ACT, dont les sorties sont capables de fournir un courant de 24 mA directement.
- B) Utilisez un transistor de puissance monté en interrupteur saturé (pas en émetteur suiveur) pour réduire la perte de tension : sélectionnez un transistor *pnp* pour les lignes d'alimentations positives et un transistor *nnp* pour les interruptions d'alimentations négatives. Le courant de commande de base, généralement choisi assez important pour garantir la saturation du transistor, représente une perte sèche du point de vue de l'économie d'énergie. Il sera probablement plus faible que la consommation du circuit commandé ;

choisissez néanmoins des transistors à gain élevé ou utilisez les montages de Darlington ou de Benoteau.

- C) Utilisez un transistor MOSFET au lieu d'un transistor bipolaire. Comme dans le montage précédent, il sera utilisé en interrupteur et non en suiveur de tension (transistor à canal *p* pour une alimentation positive, à canal *n* pour une alimentation négative). Les transistors MOSFET sont faciles à piloter et ne consomment aucun courant par leur électrode de commande.
- D) La plupart des régulateurs de basse puissance possèdent une entrée de mise en veille (*shutdown input*) qui permet d'obtenir une très faible consommation du courant lorsque le régulateur est au repos (reportez-vous au paragraphe 7 de ce chapitre). Il est facile de réaliser des commutations d'alimentation en utilisant ces circuits.
- E) Utilisez un relais, de préférence *bistable*. Il en existe de différents modèles, tant en boîtiers plastique (DIP) qu'en boîtiers métalliques. La solution du relais est avantageuse à plusieurs points de vue : aucune chute de tension, forte capacité de surcharge, possibilité inhérente de commuter les deux polarités d'alimentation ou les tensions alternatives. De plus, les relais bistables se passent de courant de maintien. Pensez à placer une diode sur la bobine du relais pour protéger le circuit de commande des pointes de tension de commutation de la bobine (reportez-vous à la figure 1.95 du premier tome de ce Traité) ; protégez éventuellement les contacts des extra-courants de rupture par la mise en parallèle d'un petit réseau RC série.
- [N.d.T. : Le *nec plus ultra*, lors de l'utilisation de (nombreux) relais *bistables* et d'*accumulateurs*, consiste à ajouter une ligne de « récupération » connectée au pôle positif des accumulateurs à travers une petite inductance à air et des diodes de protection des circuits de commande du type Schottky. Cette ligne reçoit le pôle positif d'un petit condensateur de découplage ainsi que les cathodes de toutes les diodes et renvoie l'énergie de démagnétisation des relais vers la batterie, plutôt que de la laisser se dissiper par effet Joule et par rayonnement électromagnétique. Il n'y a pas de petits profits lorsque les circuits doivent travailler à l'économie maximale !]

Limitation de courant

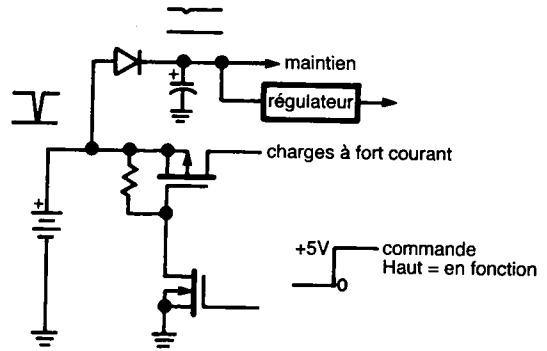
Il est essentiel de limiter le courant d'enclenchement d'un circuit mis en service par une alimentation commutée. La forte pointe de courant qui résulte de la connexion de piles ou d'accumulateurs découplés par un condensateur à une charge également découplée par condensateur peut détruire l'interrupteur, même si celui-ci est constitué par un petit relais mécanique qui risque fort d'être mis hors service par soudage de ses contacts. De plus, des pertes de données dans les mémoires volatiles ou des changements de niveaux dans les circuits numériques maintenus en état de veille peuvent être provoqués par la disparition momentanée de la tension d'alimentation pendant la période transitoire provoquée par la pointe de courant due à l'enclenchement de l'interrupteur électronique ou mécanique (suivez l'évolution des tensions en figure 14.20).



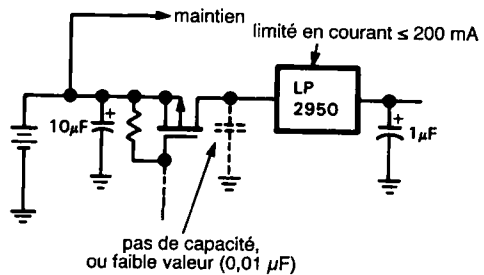
14-20

Figure 14.20 - Le courant d'enclenchement peut provoquer la disparition momentanée de la tension de l'alimentation de sauvegarde.

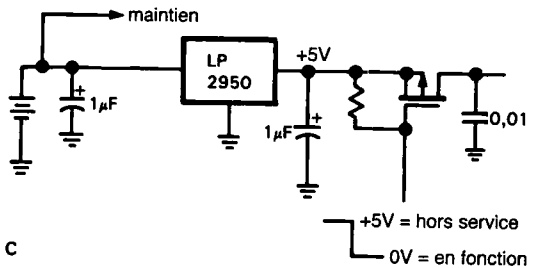
La figure 14.21 propose quatre solutions de circuits destinés à supprimer ou à absorber la chute de tension provoquée par le courant d'enclenchement des circuits à forte consommation. Le schéma 14.21A peut être utilisé lorsque l'interrupteur est capable de supporter le courant d'enclenchement des circuits principaux ; la tension de sauvegarde est protégée de la transitoire négative par une diode et un condensateur de lissage. Une autre possibilité consiste à appliquer la tension aux circuits à travers un régulateur monté en limiteur de courant, en n'utilisant qu'une petite



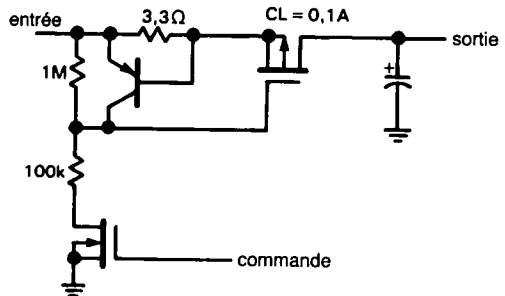
A



B



C



D

14-21

Figure 14.21 - Quatre remèdes contre les transitoires dues au courant d'enclenchement.

capacité de découplage d'entrée, comme l'illustre le schéma 14.21B. Il est également possible de placer

l'interrupteur après un circuit intégré monté en régulateur de tension, comme dans la figure 14.21C, mais cette solution présente le désavantage de dégrader les performances du stabilisateur puisque la résistance R_{ON} du transistor *MOSFET* n'est pas prise en compte (et par conséquent pas compensée) par la régulation. La quatrième (et probablement la meilleure) solution consiste à placer un interrupteur limité en courant entre la source d'énergie et un régulateur de tension ; elle est ébauchée par le schéma de la figure 14.21D, où le courant est limité à 150 mA pour éviter une variation brutale trop importante de la tension des accumulateurs ou des piles.

14.7 Régulateurs pour circuits de micropuissance

Récemment encore, il était assez difficile de trouver des circuits intégrés régulateurs de tension à très faible courant de repos et capable de fournir un courant de sortie relativement important. Il n'y avait que deux possibilités :

- acheter le circuit intégré *ICL7663/4* d'Intersil
- inventer un circuit !

La situation s'est heureusement améliorée, ce qui nous permet de vous présenter les types de circuits les plus utilisés :

ICL7663/4* et *MAX663/4/6 (Fournisseur : Intersil, seconde source : principalement Maxim). Ces circuits sont des régulateurs à plusieurs broches pour tensions positives et négatives qui fonctionnent entre 1,5 et 16 V et présentent un courant de repos maximal de 10 μ A. Voilà pour la bonne nouvelle. La mauvaise, c'est qu'ils sont lents, à cause d'amplificateurs internes aux performances dégénérées (volontairement, pour obtenir un faible courant de repos) et à cause des nombreux condensateurs de découplage également intégrés ; de plus, ils ne peuvent être utilisés que pour un courant de charge de quelques milliampères. Ces circuits sont réalisés en technologie *CMOS*, ce qui leur permet d'améliorer quelque peu leurs performances lorsque la tension d'entrée est plus importante. Par exemple, lorsqu'ils sont alimentés en +9 V, leur impédance de sortie typique vaut 70 Ω .

LP2950/1 (Fournisseur : National Semiconductor). Le premier de ces circuits est un régulateur à trois broches et à tension de sortie fixe de +5 V ; le second

est un modèle à huit broches dont la tension de sortie peut être réglée. Le courant de repos est de 80 μ A lorsque le courant de charge est nul et atteint 8 mA lorsque le courant de charge s'élève à 100 mA. Ils utilisent un transistor de régulation du type *pnp* pour obtenir une faible tension d'insertion (*dropout voltage*) : maximum 80 mV à 100 μ A et 450 mV à 100 mA de courant de charge. Leur conception est telle que le courant de repos n'augmente pas lorsque la tension d'entrée devient trop faible et ne permet plus de maintenir la tension d'insertion minimale (ce qui est pourtant un défaut habituel des régulateurs à transistors bipolaires qui utilisent le principe de la transconductance). Cette caractéristique est particulièrement utile pour les applications alimentées par accumulateurs ou par piles qui peuvent continuer à fonctionner lorsque la source de tension devient trop faible. Le modèle 2951 inclut une entrée de commande de mise en veille et une sortie de détection de tension d'insertion minimale.

LT1020 (Fournisseur : Linear Technology). Ce circuit à plusieurs broches est un régulateur de tension positive réglable. Son courant de repos est de 40 μ A, la tension de sortie peut être ajustée entre 2,5 et 35 V tandis que le courant maximum de sortie peut atteindre 125 mA. Le transistor *pnp* de régulation permet d'obtenir de faibles chutes de tensions d'insertion : typiquement 20 mV à 100 μ A de courant de charge, et typiquement 500 mV à 125 mA. Ce circuit possède également une entrée de commande de mise en veille et une sortie de détection de tension d'insertion minimale.

TLC580C (Fournisseur : Texas Instruments). Ce circuit travaille différemment des circuits précédents, puisqu'il s'agit cette fois d'un double régulateur de tensions positives pour micropuissance à découpage, dont le courant de repos est de 140 μ A et qui permet de délivrer des tensions de sortie comprises entre 2,5 et 24 V. Il possède les avantages principaux des circuits de régulation par découpage : un excellent rendement (jusqu'à 80 %) dans une gamme de tensions d'entrée donnée, ainsi que la possibilité d'obtenir une tension de sortie plus élevée que la tension d'entrée.

Famille des *MAX630* (Fournisseur : Maxim). Cette famille est constituée de régulateurs de micropuis-

sance à découpage et présente une large gamme d'options. Le MAX630 est un régulateur éleveur de tension réglable à découpage (se dit en anglais *step-up regulator*), c'est un régulateur dont la tension de sortie V_{sortie} est supérieure à la tension d'entrée $V_{\text{entrée}}$ et peut être réglée entre 2 et 18 V. Le MAX634 est un régulateur inverseur de tension, qui fournit une tension de sortie négative à partir d'une tension d'entrée positive. Les circuits MAX631/2/3 sont des régulateurs éleveurs de tension à tension de sortie fixe (respectivement 5, 12 et 15 V), tandis que les circuits MAX635/6/7 sont leurs équivalents en régulateurs inverseurs. Le circuit MAX638 est un régulateur abaisseur de tension (*step-down regulator*) positive réglable ($V_{\text{sortie}} < V_{\text{entrée}}$). Tous ces circuits peuvent délivrer un courant de quelques centaines de milliam-pères, possèdent un courant de repos voisin de 100 μA et un rendement proche de 80 %.

Famille des MAX644 (Fournisseur : Maxim). Ces régulateurs à découpage pour micropuissance ont été conçus pour fournir une tension de +5 V à partir d'une ou deux piles. Cette disposition ingénieuse fait appel à deux circuits de convertisseurs éleveurs de tension. Le premier fonctionne en permanence ; il produit une tension de 12 V continus destinée à alimenter les circuits *CMOS* du second convertisseur ainsi qu'un courant limité à 0,5 mA sous une tension de sortie de +5 V. Le second convertisseur fonctionne sur commande ; il est capable de délivrer un courant de 50 mA sous la même tension de +5 V. En mode de veille (lorsque le premier convertisseur est le seul à fonctionner), le courant de repos s'élève à 80 μA . La tension nominale d'entrée des circuits MAX644 est de 1,5 V ; ils peuvent fonctionner à partir d'une tension aussi faible que 0,9 V.

D'autres régulateurs dits « à faible puissance » (*low-power regulators*) comme les 78L05, LM330, LM317L ou les LM2930/1 se rencontrent plus souvent dans les montages électroniques. Ces circuits sont caractérisés par un courant de repos de quelques milliampères et conviennent mieux pour les équipements qui disposent d'une petite source d'énergie extérieure, comme le courant de maintien d'une ligne téléphonique ou le courant fourni par des cellules solaires. Ne négligez pas la possibilité d'utiliser une référence de tension de micropuissance au lieu d'un

régulateur, si la tension qu'elle produit correspond à vos besoins. Par exemple, la référence de tension REF-043 de PMI est un circuit à trois broches qui délivre une tension de référence de 2,5 V, possède un courant de repos de 250 μA ainsi que d'excellentes caractéristiques de fonctionnement. Le tableau 14.4 (qui reprend également les circuits mentionnés ci-dessus) présente les caractéristiques les plus importantes des régulateurs de micropuissance les plus courants.

Sources de tensions négatives

À l'exception des circuits ICL7664 et MAX664, tous les régulateurs linéaires pour circuits de micropuissance délivrent une tension de sortie positive (bien que le LT1020, capable de fournir 35 V, puisse être utilisé pour fabriquer une alimentation double). Même si l'on exclut les circuits 664 de médiocres performances, pas mal de possibilités se présentent lorsqu'il est nécessaire de fabriquer des tensions d'alimentation négatives. Citons, par exemple,

- un circuit convertisseur de tension à capacité commutée (*flying capacitor converter*), comme le 7662 ;
- une réalisation personnelle en composants discrets de circuit à condensateur commuté par des transistors de puissance complémentaires de technologie *MOS* ;
- un convertisseur de tension conçu à partir d'un oscillateur à circuit intégré *CMOS* comme le 7555 (c'est la version *CMOS* du 555) ou à partir de n'importe quelle sortie de porte logique en *CMOS* qui délivre une forme d'onde rectangulaire ;
- une alimentation à découpage qui utilise une bobine pour le stockage de l'énergie ;
- ou une alimentation à tension de sortie positive et un amplificateur opérationnel pour simuler un point de masse à n'importe quelle tension située dans l'intervalle de tension de sortie du régulateur.

Voyons tout cela plus en détail.

1) Le circuit 7662 (ainsi que son prédécesseur, le 7660) est un circuit intégré *CMOS* introduit par Intersil et largement distribué (reportez-vous au paragraphe 6.22 du premier tome de ce Traité ou consultez la liste des fournisseurs du tableau 14.0). Il comporte un oscillateur et des interrupteurs *CMOS* (le schéma se trouve à la figure 6.58) ; à

Tableau 14.4 - Régulateurs pour circuits à faible consommation

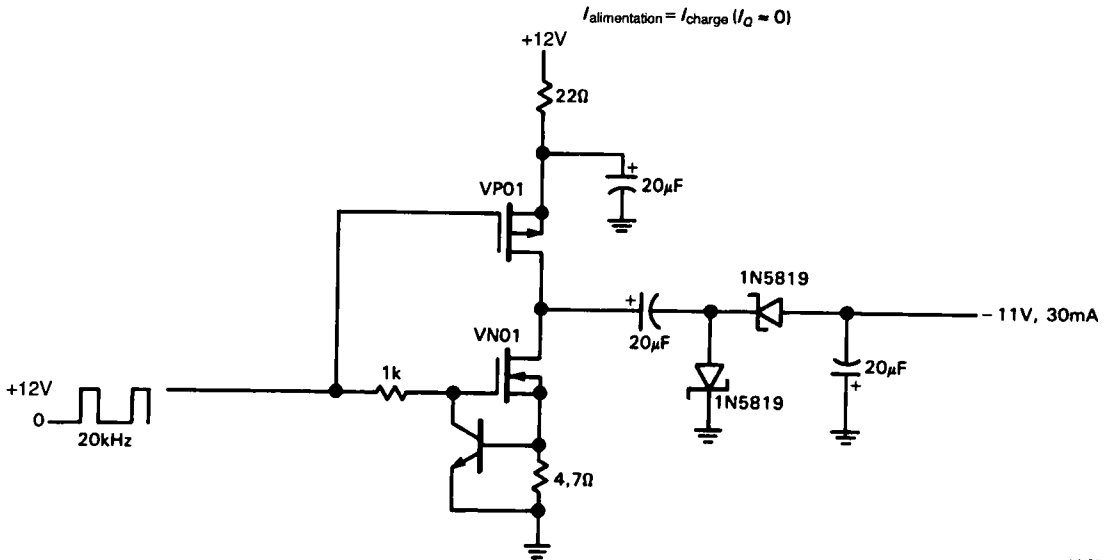
type	fabricant ^{a)}	broches	I _{repos} typ. (µA)	polarité	V _{sortie} (V)	V _{entrée} (V)	réserve de tension		économie de puissance	coeff. de température typ. (ppm/°C)	commentaires
							V (V)	à I (mA)			
ICL7663	IL+	8	4	+	1,5 - 16	1,5 - 16	0,8	20 ^{b)}	X	200	MAX663, 7663S amélioré
MAX664	MA+	8	6	-	1,3 - 16	2 - 16,5	0,2	20 ^{b)}	X	100	également ICL7664
MAX666	MA	8	6	+	1,3 - 16	2 - 16	0,9	40	X	100	MAX663 + détection ΔV _{min} .
LT1020	LT	14	40 ^{c)}	+	0 - 35	5 - 36	0,5	125	-	1%	détection ΔV _{min} .
LP2950	NS	3	75 ^{c)}	+	5	5 - 30	0,45	100	-	20	I _{repos} = 110 µA en conditions ΔV _{min} .
LP2951	NS	8	75 ^{c)}	+	1,2 - 29	2 - 30	0,45	100	X	20	
MAX630	MA	8	70	+	V _{entrée} à 18	2 - 16,5	-	375	X	-	convertisseur élèveur de V
MAX635-7	MA	8	80	±	-5; -12; -15	+2 à 16,5	-	375	-	-	convertisseur inverseur de V
MAX634	MA	8	100	±	à -20	2 - 16,5	-	375	X	-	convertisseur inverseur de V
MAX631-3	MA	8	135	+	5; 12; 15	1,5 - V _{sortie}	-	325	-	-	convertisseur élèveur de V
MAX638	MA	8	135	+	< V _{entrée}	2 - 16,5	-	375	X	-	convertisseur abaisseur de V
TL580C	TI	8	140	+	2,5 - 24	2,4 - 30	-	100	-	-	
LM10	NS+	8	300	+	1 - 40	1,1 - 40	0,4	20	-	30	TO-220
LM2931	NS+	5	400	+	1,2 - 25	à 26V	0,2	150	X	-	TO-92; 2931CT est réglable
LM2931-5	NS+	3	400	+	5	5,2 - 26	0,2	150	-	-	TO-92; TL751 avec économie
TL750L05	TI	3	1000	+	5	5,2 - 26	0,6 ^{d)}	150	-	-	TO-92
LM317L	NS+	3	2500 ^{e)}	+	1,2 - 37	à 40V	2	100	-	0,7%	TO-92
LM337L	NS+	3	2200 ^{e)}	-	1,2 - 37	à -40V	2	100	-	0,7%	TO-92
78Lxx	FS+	3	3000	+	5; 12; 15	à 30V	2	100	-	-	TO-92
79Lxx	FS+	3	2000	-	-5; -12; -15	à -35V	2	100	-	-	TO-92; LM320L avec économie
LM330	NS+	3	3000 ^{e)}	+	5	5,3 - 26	0,6	150	-	-	TO-220
LM2930	NS+	3	4000	+	5	5,3 - 26	0,6	150	-	-	TO-220; LM2935 avec économie

^{a)} voir tableau 14.0.

^{b)} pour V_{entrée} = 9 V.

^{c)} I_L (min).

^{d)} hors charge.



14-22

Figure 14.22 - Convertisseur pour tension négative à condensateur commuté.

l'aide de quelques condensateurs externes, vous pouvez fabriquer une tension égale à $-V_{\text{alim}}$ ou $+2 V_{\text{alim}}$ lorsque qu'il est alimenté par une tension de V_{alim} volts. Comme pour la plupart des circuits *CMOS*, ces régulateurs possèdent une gamme de tension d'alimentation limitée ; pour le circuit 7662, celle-ci peut être comprise entre 4,5 et 20 V tandis que les limites de V_{alim} sont fixées à 1,5 V min. et 10 V max. pour le 7660. La tension de sortie n'est pas régulée et chute très rapidement lorsque le courant consommé dépasse quelques milliam-pères. En dépit de ces limitations, ce circuit peut être très utile dans des circonstances d'utilisation bien précises, comme par exemple l'alimentation de circuits de communication RS-232C/D sur des cartes qui ne sont alimentées qu'en +5 V. Les circuits MAX680 et LT1026 sont des alimentations doubles à condensateur commuté (figure 6.60) qui peuvent fournir un courant de 10 mA sous des tensions symétriques de ± 10 V à partir d'une alimentation unique de +5 V. Il existe également des circuits intégrés qui réunissent les convertisseurs de tension et l'émetteur/récepteur RS-232C/D dans le même boîtier, comme le LT1080 ou la famille des MAX230/239. Si votre application comporte des circuits de communi-

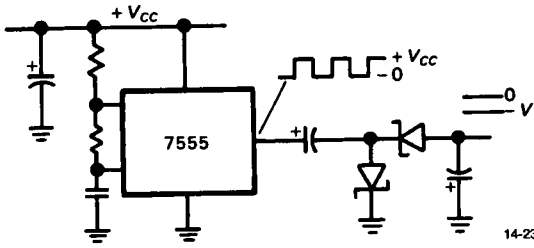
cation de ce type, vous pouvez très bien utiliser —dans les limites des courants qui peuvent être consommés— les tensions symétriques produites par les convertisseurs de l'un de ces pilotes RS-232C/D pour alimenter certaines parties analogiques de votre circuit.

2) Pour produire des tensions négatives plus élevées, vous pouvez utiliser des transistors *MOS* discrets dans un circuit de condensateur commuté.

Un exemple de schéma est donné par la figure 14.22. Ce circuit ne consomme que quelques microampères au repos, il peut fournir un courant de 30 mA et la valeur de la tension négative de sortie est identique à celle de l'alimentation positive, diminuée de deux seuils de diodes Schottky.

3) La figure 14.23 présente un circuit plus simple, basé sur le temporisateur en technologie *CMOS* 7555.

Ce montage est quelque peu limité en tension de sortie ; si vous alimentez le circuit intégré à la valeur maximale autorisée (18 V, la tension minimale étant de 2 V), vous obtiendrez une tension négative d'environ -15 V. Si vous utilisez un schéma de multiplication de tension (voyez le paragraphe 1.28 du premier volume de ce Traité),



14-23

Figure 14.23 - Production d'une tension d'alimentation négative à partir d'une forme d'onde rectangulaire.

vous obtiendrez une tension négative plus élevée mais l'impédance de sortie équivalente de cette source de tension sera également plus importante. Si votre application emploie des circuits CMOS, vous pourrez récupérer un signal rectangulaire fourni par la sortie d'une porte logique plutôt qu'un circuit 7555. Les tensions disponibles dépendent des familles de circuits utilisés : la famille des circuits CMOS à hautes performances HC/HCT ou AC/ACT est alimentée en +5 V ; vous ne disposez que d'une tension négative d'environ 5 V si vous n'appliquez pas le principe de la multiplication de tension (avec dégradation des performances) ; tandis que les circuits des anciennes familles 4000 et 74C qui peuvent fonctionner jusqu'à 13, 15 ou 18 V fourniront directement une tension négative de plus forte valeur bien que leur courant de sortie soit moins élevé.

- 4) Le sujet a déjà été largement traité au cours du chapitre 5 du premier volume de cet ouvrage : le stockage d'énergie sous forme magnétique permet la fabrication par commutation de tensions dont la valeur peut aussi bien être plus grande, plus petite qu'inverse de la tension d'entrée.

Le rendement de tels systèmes dépasse couramment les 75 % et est indépendant de la tension qui alimente le circuit. Ce type de circuit est particulièrement utile dans les applications à faible consommation d'énergie, où les montages doivent être alimentés à partir d'accumulateurs ou de piles dont la tension décroît en cours d'utilisation. Les alimentations à découpage pour les applications en micropuissance peuvent être conçues pour garder toute leur efficacité lorsqu'elles ne débitent pas... NON, ce que vous venez de lire n'est pas

complètement idiot : à l'inverse des alimentations de puissance à commutation où l'oscillateur de découpage fonctionne en permanence, les circuits pour micropuissance arrêtent l'oscillateur dès que la tension de sortie atteint un maximum prédéfini et ne le remettent en route que lorsque cette tension chute en dessous d'un seuil déterminé à cause d'une consommation quelconque de courant. En d'autres termes, le convertisseur roupille pendant que les circuits somnolent, et il travaille à temps partiel quand les autres font des heures sup' !

La figure 14.24 représente une alimentation de +5 V construite à partir d'un régulateur pour faible puissance MAX631 de MAXIM.

- 5) Il n'est pas toujours nécessaire de disposer d'une alimentation négative distincte, même si, par exemple, vous utilisez des amplificateurs opérationnels dont la tension de sortie peut changer de polarité. À l'aide d'un diviseur à résisteurs et d'un amplificateur opérationnel monté en suiveur de tension, il est possible de créer un point de référence (une masse flottante) à une tension de +4,5 V pour un circuit alimenté par une simple pile de 9 V. Ces trucs et astuces de masses flottantes méritent que l'on s'y intéresse d'un peu plus près, c'est pourquoi le paragraphe suivant y sera entièrement consacré.

14.8 Masses flottantes

La plupart des circuits à amplificateurs opérationnels décrits dans le troisième chapitre faisaient appel à des tensions d'alimentation symétriques, généralement de ± 15 V, parce que ce mode d'alimentation offre une très grande souplesse dans la conception de circuits destinés à traiter des signaux dont l'amplitude est voisine du potentiel de la masse. Nous avons cependant mentionné au paragraphe 4.22 qu'il était possible de n'utiliser qu'une seule alimentation, à condition de créer une tension de référence qui puisse se substituer au potentiel de masse de l'alimentation bipolaire classique pour amplificateurs opérationnels. Que votre source d'énergie soit une pile devrait vous inciter à simplifier les circuits et à employer des composants ou des astuces de conception qui permettent d'obtenir un fonctionnement correct au moyen de la seule tension de 9 V.

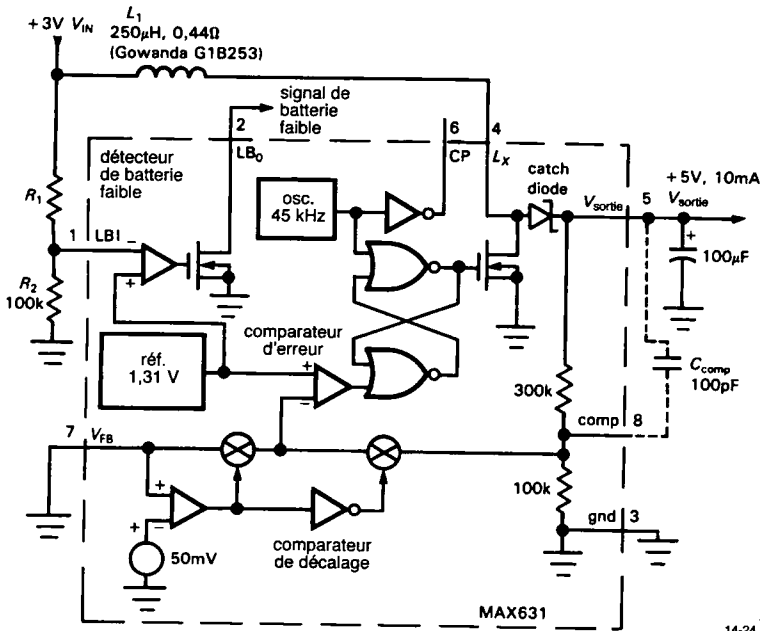


Figure 14.24 - Régulateur de faible puissance à commutation capable de fournir 10 mA sous 5 V (adapté de la spécification du MAX631 de MAXIM).

Le procédé le plus simple pour obtenir une masse flottante (ou virtuelle) consiste à répartir la tension de la pile en deux parties (pas nécessairement égales) à l'aide d'un diviseur à deux résisteurs et de « recopier » la tension du point milieu au moyen d'un amplificateur opérationnel (de micropuissance, dans le cas qui nous occupe) pour fabriquer une source de tension à faible impédance de sortie. Ce qui précède est la description du circuit de la figure 14.8 observé du point de vue de la pile ; enfermé dans une boîte noire à trois bornes, ce montage prendra la forme de deux alimentations de 4,5 V reliées en série, ou encore d'une alimentation symétrique de $\pm 4,5$ V avec point de masse central.

Dans le montage qui nous a servi d'exemple, nous avons utilisé un amplificateur opérationnel CMOS CA3440 dont nous avons programmé le courant de repos à $5 \mu\text{A}$ par le résistor de $18 \text{ M}\Omega$. La valeur des deux résisteurs du diviseur de tension a été choisie très élevée dans le but de limiter le courant consommé dans cette branche à un minuscule microampère. Ils sont découplés par un condensateur de $0,1 \mu\text{F}$ pour obtenir une faible impédance en alternatif au point

central du diviseur ($f_c = 0,3$ Hz) qui pourrait capter le ronflement du secteur ou d'autres signaux parasites à radiofréquences. Le CA3440 convient pour cette application parce qu'il peut fournir et drainer un courant appréciable (jusqu'à quelques milliampères) même lorsqu'il est polarisé à $1 \mu\text{A}$ de courant de repos. Cette caractéristique ne se retrouve pas chez tous les amplificateurs opérationnels programmables ; la plupart d'entre eux ne peuvent fournir qu'un courant médiocre lorsqu'ils sont utilisés dans des conditions de micropuissance. Par exemple, le circuit LM346 de National Semiconductor ne peut fournir qu'un courant de $0,1 \text{ mA}$ lorsqu'il est polarisé à un courant de repos de $5 \mu\text{A}$, bien qu'il puisse drainer 20 mA dans les mêmes conditions (faites un saut jusqu'à la figure 14.32).

Remarquez que la tension de la masse flottante ne doit pas nécessairement être à mi-chemin de la tension totale d'alimentation ; il peut être préférable de fabriquer des alimentations asymétriques pour obtenir une plus grande excursion d'un signal de sortie (un exemple sera présenté au paragraphe 14.12). Une autre configuration consiste à placer cette masse flottante à

une tension fixe de l'une des lignes d'alimentation, par exemple au moyen d'une référence de tension de précision en micropuissance. Cette ligne devient une ligne de tension régulée par rapport au point central de masse virtuelle, le potentiel de l'autre ligne étant fixé par la tension (décroissante) de la pile diminuée de la valeur (constante) de la référence.

Impédance de la masse virtuelle

Il existe des configurations de circuits pour lesquelles il n'est pas nécessaire d'ajouter un amplificateur opérationnel au diviseur à résisteurs pour créer une masse flottante parfaitement utilisable. Vous l'aurez deviné : il s'agit de circuits dans lesquels la liaison de masse ne véhicule quasiment aucun courant, et dont la tension peut se maintenir à la fraction déterminée de la tension totale d'alimentation sans le secours d'un point de faible impédance en continu. C'est le cas, par exemple, de circuits où la liaison de masse ne reçoit que les points d'entrée des amplificateurs opérationnels (l'entrée positive d'un montage inverseur, ...), qui auraient normalement été connectés à la « vraie » masse dans le cas d'un montage à alimentation symétrique classique.

Pour les montages qui présentent cette particularité, il suffira d'utiliser un diviseur à résisteurs de forte valeur pour fabriquer une masse virtuelle de qualité satisfaisante ; les résisteurs devront être correctement découplés pour présenter néanmoins une impédance faible dans le domaine des fréquences de travail.

Dans la plupart des cas, cependant, vous aurez besoin d'une masse flottante qui présente une faible impédance tant en continu qu'en alternatif. La ligne de masse peut être considérée comme une « ligne de transit » : par exemple, tous les circuits intégrés et toutes les portions de schéma qui n'utilisent qu'une seule alimentation se servent de la liaison de masse comme d'une ligne d'alimentation positive (les parties de circuits qui fonctionnent entre masse et V_-) ou négative (les circuits alimentés entre V_+ et masse). La différence entre toutes les composantes de tous ces courants doit être absorbée par le point de masse flottante, qui doit posséder une impédance suffisamment faible pour que sa tension ne fluctue pas (trop).

[N.d.T. : Une foule de courants peut s'engouffrer dans ce métré électronique : les courants des harmoniques absorbées par les réseaux de filtrage, les courants de polarisation, les courants des condensateurs de découplage, les courants des charges, etc. Prenez le temps d'examiner le schéma d'un montage tant soit peu complexe alimenté par alimentations symétriques : vous serez surpris du nombre de boucles que vous découvrirez, et vous comprendrez mieux pourquoi tant la *position* que la *qualité* des liaisons de masse peuvent être critiques dans les montages de haute fréquence ou de forte puissance.]

Soyez certain que l'amplificateur opérationnel que vous utiliserez comme « punching-ball » pour courants de masse sera capable de fournir et d'absorber toutes les formes de courant créées par votre circuit.

Les amplificateurs opérationnels de micropuissance sont marqués par une impédance de sortie en boucle ouverte relativement élevée (reportez-vous à la figure 7.16 du premier volume de ce Traité). Cela signifie qu'en hautes fréquences, où le gain de l'amplificateur diminue, l'impédance de sortie de l'amplificateur —et donc l'impédance du point de masse virtuelle— peut augmenter jusqu'à atteindre plusieurs milliers d'ohms. Le remède le plus direct consiste évidemment à découpler la sortie de l'amplificateur, comme sur la figure 14.25A. Ce n'est pas la meilleure solution. Le condensateur induit une rotation (une avance) de phase dans l'impédance de sortie de l'alimentation en hautes fréquences qui risque de provoquer l'apparition d'oscillations amorties sur toutes les variations rapides ou flancs raides des signaux de l'application ou même d'encourager les tendances du circuit à osciller, voire de le forcer à le faire. Cette rotation de phase est principalement due au pôle créé par l'impédance de sortie de l'amplificateur en hautes fréquences et le condensateur que l'on croyait efficace, pôle qui se trouve malheureusement inclus dans la boucle de contre-réaction de l'amplificateur monté en gain unitaire. C'est là qu'il va falloir trancher, au propre comme au figuré : couper la liaison entre le condensateur et surtout la *ligne de contre-réaction* en plaçant le résistor de 200 Ω tel qu'il est dessiné sur le schéma de la figure 14.25B.

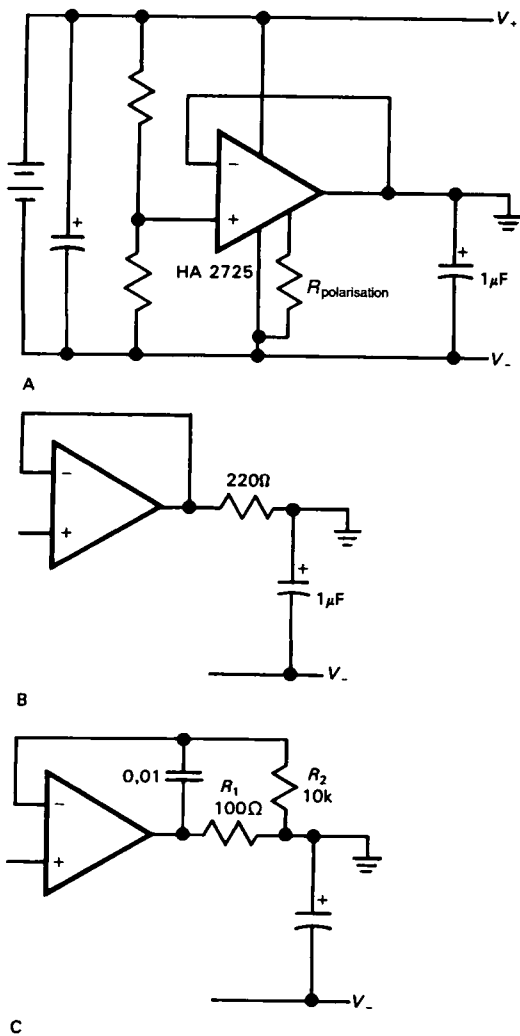


Figure 14.25 - Découplage de sources de tension bipolaires.

Cette première amélioration permet de supprimer la tendance aux oscillations, mais elle présente le nouvel inconvénient d'augmenter l'impédance de sortie en continu, puisque le résistor n'est pas compris dans la boucle de contre-réaction. Grâce à l'astuce de la figure 14.25C, faites néanmoins d'une pierre deux coups : la contre-réaction en continu est maintenue par le résistor R_2 , tandis que la stabilité en régime impulsionnel est assurée par R_1 , le petit condensateur de 10 nF et le condensateur de découplage de quelques microfarads.

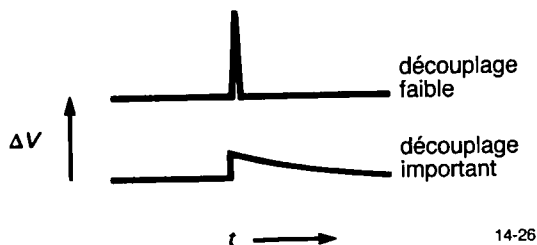
Quelle que soit la méthode choisie, vérifiez son efficacité par diverses mesures en régimes continu et transitoire. La méthode la plus simple pour examiner les réactions d'un montage soumis à un régime d'impulsions est de visualiser la tension présente aux bornes d'une charge lorsque le circuit est commandé par une forme d'onde rectangulaire.

[N.d.T. : il suffit alors de scruter les flancs montants et descendants pour tenter d'y découvrir les traces d'une éventuelle oscillation. Si le circuit manifeste une tendance à l'instabilité (présence de légères surtensions ou d'*overshots*), il faudra en premier lieu incriminer la qualité de la masse virtuelle en alternatif. Le meilleur moyen de s'assurer de la qualité de cette masse consiste à remplacer l'alimentation du circuit par une alimentation double réelle ; si la tendance aux oscillations amorties subsiste, la qualité de la masse virtuelle pourra être jugée satisfaisante mais il faudra réexaminer les réseaux de compensation en fréquence des différents sous-ensembles de la réalisation.]

Certains amplificateurs opérationnels comme les HA2725 (de Harris Semiconductors) et le MC3476 (de Motorola) peuvent piloter directement une forte charge capacitive sans problème de stabilité. Apparemment, ces circuits sont conçus de manière à « réfléchir » la capacité de découplage sur la capacité interne de compensation, ce qui provoque une diminution brutale de la fréquence du pôle dominant et réduit par conséquent le gain de l'amplificateur à une valeur largement inférieure à l'unité pour les fréquences où la rotation de phase totale approche 180 degrés. Dans la plupart des cas, cependant, vous aurez plus vraisemblablement affaire à des circuits dont la rotation de phase est limitée lorsque le gain en boucle ouverte approche l'unité, et qui nécessitent des réseaux de correction semblables au schéma de la figure 14.25C.

Remarquez que le choix de la valeur du condensateur de découplage n'est pas dépourvu d'une certaine subtilité. Lors de l'injection par la charge dans le point de masse virtuelle d'un parasite d'une quantité d'électricité donnée (pour un nombre précis de coulombs ou, autrement dit, pour un produit constant intensité par temps), une capacité de découplage d'une valeur importante permettra d'obtenir un faible

« bruit de transitoire » sur la ligne de masse mais le temps de récupération sera relativement long ; le comportement du circuit sera inversé lors de l'utilisation d'un condensateur de plus faible valeur (figure 14.26). Si l'amplificateur opérationnel est à gain élevé et à faible vitesse, la situation peut être pire et dégénérer en un long recouvrement d'allure exponentielle.



14-26

Figure 14.26

[N.d.T. : Primo, le raisonnement précédent est tenu en relation avec l'équation $\int If(t) 100t = \Delta Q = C \Delta V$, qui lie la tension aux bornes d'un condensateur à la quantité d'électricité qu'il reçoit ou qu'il perd. Secundo, *big question* : comment visualiser l'évolution du potentiel de la masse ? Il faut trouver un *autre* point de référence ! La jonction des deux résisteurs ne convient pas, parce que son impédance est beaucoup trop élevée. Les pôles positifs et négatifs de l'alimentation non plus, parce que lorsqu'il y a des parasites, il y en a partout (nième corollaire de la loi de Murphy). La solution consiste à réaliser un clone du circuit d'alimentation, de l'alimenter par une *autre* pile, de relier les points centraux des diviseurs, de faire débiter au clone plus ou moins les mêmes courants que l'application en le chargeant par des résisteurs, pour finalement utiliser la masse flottante du clone comme point de référence pour un oscilloscope idéalement alimenté par batteries ou à travers un Excellent transformateur d'isolement. De cette manière, tout le monde sera ... flottant !]

Lorsque vous concevez des circuits de masse flottante, ne négligez pas les sources de tension de référence qui sont parfois accessibles sur certains circuits intégrés. Par exemple, le temporisateur LM322 fournit une référence stable à 3,15 V. D'autres circuits permettent de détourner l'usage de leur tension de référence : il s'agit principalement des convertisseurs

analogique/numérique, des convertisseurs tension/fréquence (par exemple, le LM331, qui dispose d'une référence de 1,89 V), et des circuits comme le LM10 lequel possède, en plus de l'amplificateur opérationnel lui-même, une référence de 200 mV avec amplificateur programmable par résisteurs. La figure 14.27 donne quelques exemples de schémas de tensions de référence associées à des amplificateurs suiveurs.

14.9 Références de tension de micropuissance et capteurs de température

La plupart des références à effet zener et à bande de valence sont relativement gourmandes en énergie et ne conviennent pas pour l'élaboration de circuits en micropuissance. Vous pourrez le constater en examinant le tableau 6.7 du premier volume de cet ouvrage : les plupart des références à trois connexions fonctionnent avec un courant voisin du milliampère, et les circuits de simulation de zener à deux connexions ont également besoin d'un courant du même ordre de grandeur.

Heureusement, il existe de nombreux modèles de références de tension spécialement conçues pour les applications en micropuissance. La série des LM385 contient une référence programmable à trois connexions et à bande de valence (la LM385, réglable de 1,4 à 5,30 V) et deux références de tension fixe (la LM385-1.2, qui fournit 1,235 V et la LM385-2.5, qui délivre 2,50 V). Les modèles à tension fixe sont prévus pour fonctionner à un courant minimum de 10 μ A et possèdent une impédance dynamique de 1 Ω respectivement à 40 et à 100 μ A. Le courant minimum de la version programmable se situe entre 10 μ A et 50 μ A, en fonction de la tension de sortie choisie. Toutes les versions sont disponibles avec des coefficients de température de 30 ppm/ $^{\circ}$ C. Les régulateurs ICL7663/4 (paragraphe 14.7) peuvent être utilisés comme références de tension à trois connexions ; ces circuits présentent un courant de repos typique de 4 μ A et une impédance dynamique de 2 Ω . La référence à bande de valence et à deux connexions ICL8069 fonctionne à partir d'un courant de 50 μ A, auquel son impédance dynamique est de 1 Ω , et possède un coefficient de température de 50 ppm/ $^{\circ}$ C. Le circuit AD589 présente les mêmes caractéristiques

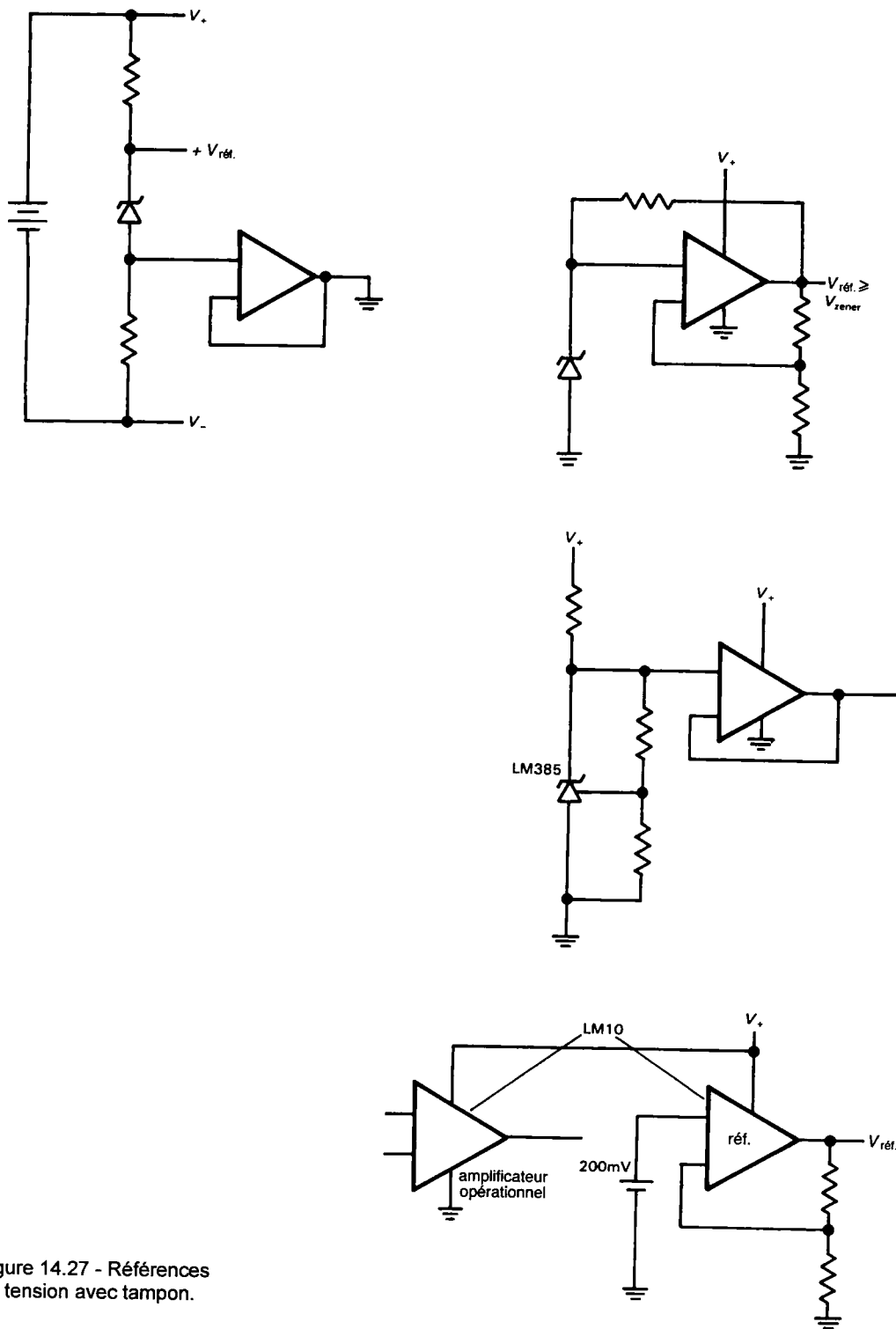


Figure 14.27 - Références de tension avec tampon.

caractéristiques avec coefficient de température amélioré : 10 ppm/°C. La société Linear Technology a mis au point le LT1004 qui est similaire au LM385-1.2 ; ses ingénieurs ont conçu une double référence à deux connexions dénommée LT1034 qui délivre les tensions de 1,2 V et 7,0 V, celle-ci consomme un courant minimum de 20 µA pour la référence de 1,2 V qui possède un coefficient de température de 20 ppm/°C tandis que la référence de 7,0 V a besoin d'un courant de 100 µA pour fonctionner.

Si vous recherchez des références à meilleur coefficient de température, vous en trouverez au prix d'une consommation de courant plus importante ! Citons tout d'abord la référence à trois broches du type LM368 qui existe en versions de 3 V, de 6,2 V et de 10 V et possède une précision de 0,05 %. Elle consomme 300 µA, présente une faible impédance de sortie dans une large gamme de fréquences et un coefficient de température de 10 ppm/°C. Le haut du pavé est tenu par le circuit REF-043 ; c'est une référence à trois connexions qui délivre une tension de 2,5 V avec une précision de 0,05 % et un coefficient de température maximum de 3 ppm/°C. Il possède une très faible impédance de sortie (Z_{sortie} typique de 0,1 Ω), un excellent pouvoir de régulation (maximum 2 ppm/Ventrée) et son courant de repos vaut tout au plus 250 µA ; il peut en outre délivrer un courant de sortie de 10 mA.

Le tableau 14.5 reprend la liste des régulateurs de micropuissance couramment disponibles sur le marché.

Terminons ce paragraphe avec des circuits intégrés de micropuissance destinés à transformer une information de température en tension ou en courant. Les circuits AD590 et AD592 sont des sources de courant à deux connexions qui fonctionnent dans une gamme de tensions comprises entre 4 et 30 V et dont le courant de sortie est proportionnel à la température à raison de 1 µA/K (le courant délivré est donc de 298,2 µA à 0 °C). Le LM334 est un circuit similaire qui possède une entrée permettant de programmer le facteur de conversion pour fonctionner dans une gamme de courants comprise entre 1 µA et 10 mA. Le LM34 (échelle de Fahrenheit) et le LM35 (échelle de Celsius) sont des capteurs de température à trois

connexions qui délivrent une tension au lieu d'un courant de sortie (pour ces circuits, 0 V correspond à 0 °C ou 0 °F) avec un coefficient de température de 10 mV/°C ou 10 mV/°F, respectivement. Leur courant de repos est de 100 µA. Le LM335 est un circuit intégré de simulation de diode zener à deux connexions, avec une tension de sortie proportionnelle à la température dans le rapport de 10 mV/K (soit 2,982 V à 0 °C) qui peut fonctionner à partir de 400 µA. Voyez le paragraphe 15.1 pour de plus amples informations.

TECHNIQUES DE CONCEPTION DES CIRCUITS LINÉAIRES À TRÈS FAIBLE CONSOMMATION

Nous avons traité jusqu'ici des sources d'énergie, des techniques de commutation d'alimentation, des régulateurs et des références qui entrent dans la conception des appareils à très faible consommation ou « micropuissance ». Maintenant, pour suivre la progression des sujets dans ce livre et à l'intérieur des chapitres, nous nous tournons vers la conception des circuits linéaires et numériques eux-mêmes. Nous commencerons par un exemple de circuit linéaire discret (un amplificateur audio à grand gain et très faible consommation), puis nous continuerons avec les techniques de conception des amplificateurs opérationnels à très faible consommation. Tout cela sera suivi par des sections sur la conception de circuits numériques et à microprocesseurs.

14.10 Contraintes de la conception de circuits linéaires à faible consommation

En général, conception de circuits linéaires à faible puissance signifie faibles courants de collecteur (ou de drain) et fortes résistances de collecteur (ou de drain). Il en résulte que les effets capacitifs prennent le pas, à la fois sous la forme de l'effet Miller et sous celle des atténuations normales de type RC. Vous aurez souvent recours à des techniques utilisées normalement pour la conception en radio-fréquences, comme le montage cascode (section 2.19, Vol. 1), les émetteurs-suiveurs, et la paire parallèle-série (section 13.7). Les transistors pour radio-fréquences (avec une fréquence de coupure f_T de 1 GHz au plus)

Tableau 14.5 - Références de tension de micropuissance

type	fabricant ^a	conexions électriques	Valence/Zener	broches	réglable	tension (V)	précision (%)	coefficient de température max.	tension d'alimentation min.	courant d'alimentation ^b (μA)	courant de sortie max. (mA)	bruit typ. 10Hz-10kHz (μV,eff)	dérive typ. (ppm/1kh)	Z _{sortie} typ. (Ω)	à I _{wr} (μA)	commentaires
TSC04A	TS	2	V	2	-	1,26	2	50	-	15	-	-	-	0,3	1000	
TSC05A	TS	2	V	2	-	2,5	3	50	-	20	-	-	-	0,3	1000	
REF25	FE	2	V	2	-	2,5	-	55 ^t	-	60	-	-	-	1,5	-	
REF43F	PM	3	V	8	X	2,5	0,05	10	4,5	350	10	5 ^f	-	0,03	-	2 ppm / V _{entrée} , max.
REF50	FE	2	V	2	-	5,0	-	55 ^t	-	60	-	-	-	1,5	-	
LM385	NS	2	V	3	X	1,2-5,3	-	30	-	9	-	50 ^c	20	0,4	100 ^c	
LM385-1.2	NS	2	V	2	-	1,2	1	30	-	10	-	60	20	1	40	LT1004-1.2
LM385-2.5	NS	2	V	2	-	2,5	1	30	-	20	-	120	20	1	100	LT1004-2.5
AD589M	AD	2	V	2	-	1,24	2	10	-	50	-	5	-	0,6	500	MP5010
LT1034	LT	2	V	2	-	1,22	1	20	-	20	-	4 ^d	20	0,3	100	référence double
..	LT	2	Z	2	-	7	3	40 ⁱ	-	100	-	-	20	-	-	
LP2950ACZ	NS	3	V	3	-	5,0	0,5	100	5,4	120	100	430 ^o	-	0,02	100	régulateur
ICL7663/4S	IL+	3	V	8	X	1,5-10	-	100 ⁱ	1,5	10	40	-	-	2	-	MAX663/4
ICL8069	IL	2	V	2	-	1,23	2	50	-	50	-	5	1	1	50	
TSC9491A	TS	2	V	2	-	1,22	2	50	-	50	-	-	-	2	-	

^a voir tableau 14.0. ^b courant de fonctionnement min. (réf. à 2 connexions) ; courant de repos max. (réf. à 3 connexions). ^c à V_{ref.} ^d 0,1 Hz à 10 Hz, c. à c.

^e 10 Hz à 100 kHz, découplage à 1 μF. ^f 0,1 Hz à 1 kHz, max. ^g typique.

peuvent être un bon choix même à basse fréquence, pour leur très faible capacité de contre-réaction C_{ob} ; par exemple, le MRF931 présente une capacité C_{ob} de 0,35 pF à $V_{CE} = 1$ V, son fonctionnement est spécifié à partir de 1 V et 0,1 mA ($f_T = 3$ GHz à $I_C = 1$ mA et $V_{CE} = 1$ V). Malgré les mesures de ce genre, il est toujours payant de choisir une fréquence de fonctionnement basse chaque fois que c'est possible, par exemple la fréquence d'horloge des microprocesseurs et autres systèmes numériques CMOS.

Les autres effets indésirables du fonctionnement à faible puissance sont une captation accrue du bruit (à cause de l'impédance relativement élevée des sources de signaux), une puissance d'attaque réduite (faibles courants de fonctionnement, fortes impédances) et une tension de bruit e_b relativement élevée dans les transistors (à cause du bruit Johnson dans la résistance intrinsèque d'émetteur r_e , relativement élevée ; voir la section 7.13). Ce dernier problème affecte aussi les références de tension à faible puissance ; vérifiez soigneusement les spécifications de bruit. Même avec les émetteurs-suiveurs, les impédances de sortie peuvent augmenter au-delà du raisonnable ($r_e = 25$ k Ω pour $I_C = \mu$ A).

En général, le fonctionnement à faible tension est souhaitable, pour la réduction des résistances de collecteur qui en découlent, sous le même courant de fonctionnement. De plus, pour un même courant de fonctionnement, la puissance est réduite proportionnellement à la tension d'alimentation.

14.11 Exemple de schéma linéaire discret

Supposons que nous avons besoin d'un amplificateur audio à faible bruit, avec un grand gain (au moins 80 dB) et une faible consommation au repos, parce qu'il est destiné à fonctionner dans un appareil éloigné alimenté par des piles. Comme le niveau du signal peut varier dans une plage étendue, il serait intéressant de prévoir une commutation du gain sur une plage de 60 dB par exemple. Pour tirer profit de la capacité d'une pile alcaline de 9 V (500 mAh), nous ne devons pas consommer plus de 20 μ A au total (ce qui correspond à une durée de vie de trois ans) ; comme d'autres circuits tirent probablement leur énergie de la même pile, nous allouons 10 μ A à l'amplificateur.

La première chose à remarquer est qu'un amplificateur opérationnel à très faible consommation ne peut pas répondre à nos exigences. L'amplificateur opérationnel exemplaire à « nano-puissance » CA3440, alimenté par 10 μ A, affiche un gain en continu de 80 dB (min.) et un produit gain-bande passante de 300 kHz ; c'est-à-dire que son gain à 20 kHz n'est que de 15 (24 dB). Nous étudierons la technique des amplificateurs opérationnels à très faible consommation (et ses limitations) dans la prochaine section. Pour l'instant, contentons-nous de savoir que les objectifs de la technique des amplificateurs opérationnels (couplage en continu, précision, compensation au gain unitaire) sont totalement différents de nos besoins dans cet exemple, et que nous pouvons faire mieux avec un montage discret.

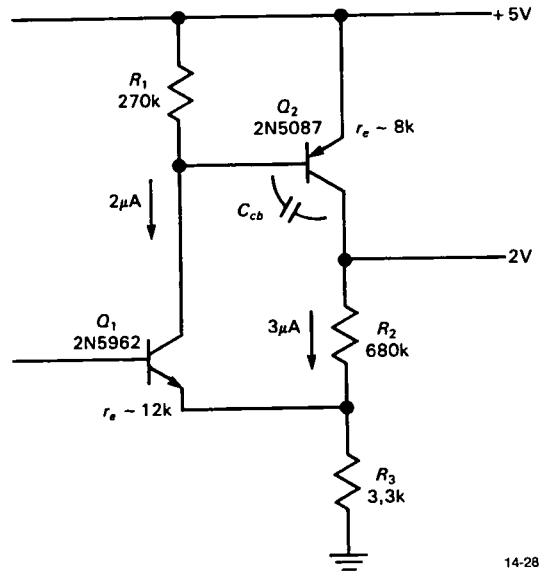


Figure 14.28

Essayons, pour commencer, la « paire à rétroaction série » de la section 4.27 (Vol. 1). La figure 14.28 illustre notre première tentative : une paire de transistors à faible bruit et super-gain, avec un courant de collecteur total de 5 μ A et un gain théorique (R_2/R_3) de 200 (46 dB). Le dispositif de polarisation n'est pas représenté. Le courant de repos de Q_1 est fixé par le seuil V_{BE} aux bornes de R_1 ; R_2 fixe la tension de collecteur de Q_2 , une fois son courant de collecteur choisi. Les résistances intrinsèques d'émetteurs sont

très élevées (12 k Ω et 18 k Ω) à cause des faibles courants de collecteur.

Deux étages de ce genre, avec leur gain de 90 dB et un courant de repos de 10 μ A, semblent s'acquitter de la tâche, avec peut-être un émetteur-suiveur à la sortie. Cependant, comme nous l'avons signalé plus haut, les effets de la capacité peuvent être désastreux dans les circuits à faible courant et forte impédance. Voyons donc les effets de la capacité sur le fonctionnement de ce circuit.

Pour évaluer l'effet Miller, nous devons savoir comment le gain en tension est partagé entre les transistors. Comme Q_2 présente une résistance intrinsèque d'émetteur r_e de 8 k Ω , son gain en tension est de 85 environ ; le premier étage, avec la rétroaction par l'émetteur, apporte le reste du gain, soit environ 2,4. Le grand gain du deuxième étage laisse supposer que l'effet Miller domine la coupure générale de l'amplificateur. Effectivement, c'est le cas : le 2N5087 présente une capacité C_{cb} de 6,6 pF à $V_{cb} = 2$ V ; cette capacité se comporte comme une capacité de 550 pF entre la base et la masse. La réactance de la capacité Miller devient égale à R_1 à 1 kHz, ce qui provoquerait une atténuation de 3 dB à cette fréquence en l'absence de contre-réaction globale. Avec la contre-réaction, la fréquence de coupure est plus élevée, aux environs de 4,4 kHz, mais elle reste trop basse pour un amplificateur audio, dont la courbe de réponse devrait être plate jusqu'à 20 kHz.

La solution dans ce cas consiste à remarquer que le fautif est la capacité collecteur-base C_{cb} de Q_2 (par l'effet Miller) et à utiliser un transistor à très faible capacité collecteur base. Le 2N4957 convient ; il s'agit d'un PNP, amplificateur UHF à grand gain avec une capacité collecteur-base C_{cb} de 0,6 pF sous 2 V. La figure 14.29 représente le schéma terminé, avec une cascade de deux paires à rétroaction série et un émetteur-suiveur. La deuxième paire est dotée d'une forte résistance d'émetteur pour assurer une polarisation correcte par la liaison en continu avec le premier étage. La commutation de gain est assurée par le réseau de commutateurs analogiques CMOS 4066B, lequel présente un faible bruit et un bon isolement entre les interrupteurs. Le découplage de l'alimentation est toujours bienvenu dans un circuit

amplificateur à grand gain comme celui-ci. Avec tous les interrupteurs ouverts, notre amplificateur apporte un gain de 90 dB (qui peut être ramené à 30 dB par différentes combinaisons des interrupteurs fermés), une bande passante de 27 kHz et une tension de bruit d'entrée de 12 nV/ $\sqrt{\text{Hz}}$. Il est intéressant de remarquer que le CA3440 en CMOS que nous avons envisagé initialement présente un bruit supérieur de 20 dB ($e_b = 110$ nV/ $\sqrt{\text{Hz}}$) ; même l'excellent OP-90 bipolaire de PMI présente une tension de bruit $e_b = 40$ nV/ $\sqrt{\text{Hz}}$ avec un courant d'alimentation de 20 μ A et un produit gain-bande passante de 25 kHz (soit un gain minable de 2 dB seulement à 20 kHz). Pour cette application, les techniques discrètes se révèlent obligatoires.

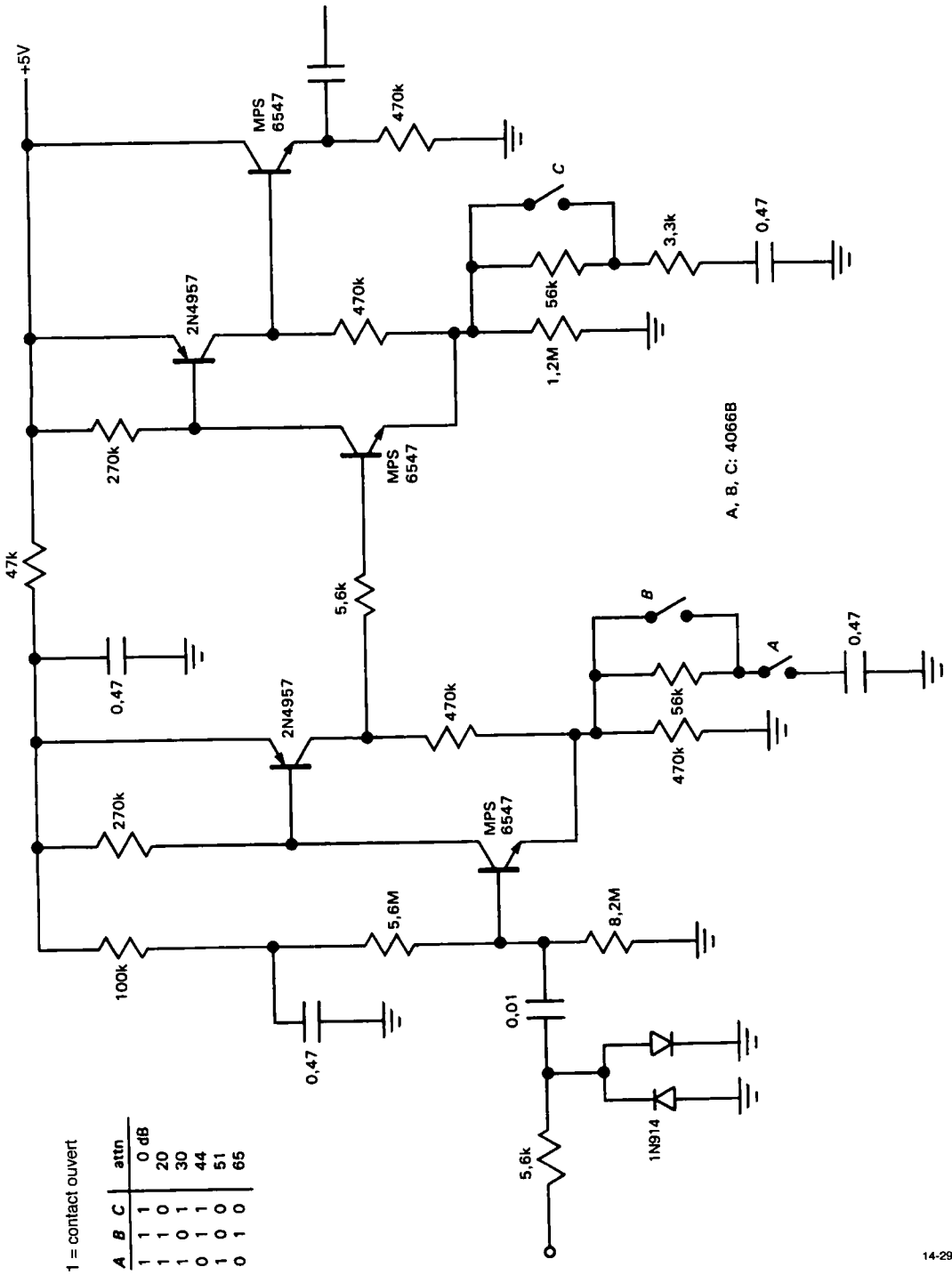
Il peut paraître paradoxal d'utiliser des transistors UHF dans une application audio, mais notre exemple démontre que c'est parfaitement logique. Il y a de véritables perles à pêcher dans les recueils de caractéristiques de composants à radio-fréquence. Par exemple, le MRF931 a une capacité C_{cb} de 0,25 pF à 0 V (!), et une fréquence de coupure f_T de 5 GHz à 1 mA. Les spécifications de ces composants sont données à faible courant et faible tension parce qu'ils sont destinés à des appareils de communication alimentés par piles. Les mesures réelles sur le MRF9331, avec $V_{CE} = 1,5$ V, donnent $h_{FE} = 30$ à 10 nA et $h_{FE} = 60$ à 1 μ A .

14.12 Amplificateurs opérationnels à très faible puissance

Comme dans les techniques ordinaires de conception de circuits linéaires, il est tentant d'abandonner les transistors à faible consommation discrets au profit des amplificateurs opérationnels à faible puissance, à condition qu'ils offrent les performances dont vous avez besoin. Les progrès constants des circuits intégrés linéaires bipolaires, comme les améliorations récentes de la fabrication des circuits intégrés CMOS, ont conduit à un choix raisonnable d'amplificateurs opérationnels à très faible consommation. Cependant, leur utilisation impose un certain nombre de contraintes et des compromis importants. Voyons quelques-uns de ces problèmes.

Toutes choses égales par ailleurs, la réduction du courant de fonctionnement d'un amplificateur opéra-

Figure 14.29 - Amplificateur audio à grand gain et très faible consommation. Les commutateurs à FET permettent une réduction du gain maximal, suivant le tableau.



1 = contact ouvert

A	B	C	attn
1	1	1	0 dB
1	1	0	20
1	0	1	30
0	1	1	44
1	0	0	51
0	1	0	65

A, B, C: 4066B

tionnel a des conséquences inévitables : réduction de la fréquence au gain unitaire f_T et de la vitesse de montée, augmentation de l'impédance de sortie, augmentation de la distorsion de croisement et de la tension de bruit d'entrée e_b . Dans la plupart des cas, le courant débité en sortie I_{sortie} est réduit aussi. En plus de ces caractéristiques indésirables, les compromis liés à la conception à faible consommation peuvent provoquer d'autres défauts, par exemple des oscillations à très basse fréquence (*motorboating*), des verrouillages ou une plage insuffisante de compensation des décalages.

Dans de nombreux cas, circuit à faible consommation signifie alimentation par piles, souvent avec une source de tension continue unique, et sans régulation. Alimenté par une source unique à basse tension, un amplificateur opérationnel n'offre qu'une excursion de sortie limitée ; pour conserver une plage dynamique et une précision acceptables, il est nécessaire d'avoir une tension de décalage V_{os} plus faible que celle des amplificateurs classiques alimentés par ± 15 V. Par exemple, un amplificateur opérationnel dont l'excursion de sortie s'arrête à 2 V des tensions d'alimentation offrira une excursion limitée à 3 V de crête à crête, s'il est alimenté par une pile de 9 V (dont la tension tombe à 7 V à la fin de sa vie), au lieu de 26 V s'il est alimenté par une source symétrique de ± 15 V. Dans cet exemple, vous seriez contraint de maintenir la tension de décalage dix fois plus faible dans le circuit à piles pour conserver une précision équivalente.

Amplificateurs opérationnels programmables et amplificateurs opérationnels à très faible consommation

Deux catégories d'amplificateurs opérationnels conviennent pour les circuits à très faible consommation : les types programmables et les types à très faible consommation.

Les amplificateurs opérationnels *programmables* sont comparables à des types ordinaires, mais ils comportent une broche supplémentaire de « programmation » qui permet le réglage du courant de fonctionnement interne du circuit intégré. Les amplificateurs opérationnels programmables utilisent habi-

tuuellement des miroirs de courant de rapports divers pour fixer le courant de fonctionnement des étages internes, si bien que le courant de repos total est un multiple donné du courant de programmation, I_{set} . La programmation du courant de repos I_Q (*quiescent*) repose habituellement sur un résistor connecté entre la broche de programmation et une des broches d'alimentation (le plus souvent V_-) ; la broche de programmation attaque directement, le plus souvent, un miroir de courant. L'intensité des courants de repos peut descendre jusqu'à 1 μA , voire moins, bien que ce soit au détriment des caractéristiques dynamiques (par exemple, pour $I_Q = 1 \mu\text{A}$, un amplificateur opérationnel programmable 4250 présente une vitesse de montée de 0,005 V/ μs et une fréquence de coupure f_T de 0,01 MHz). Les amplificateurs opérationnels programmables répandus sont les LM346, 4250 (bipolaires l'un et l'autre) et le CMOS CA3440.

Les amplificateurs opérationnels à *très faible consommation* sont seulement conçus pour fonctionner à très faible courant de repos, sans broche de programmation. Comme exemples, citons les types de précision OP-20 (45 μA) et OP-90 (12 μA maximum) et le « LinCMOS » TLC27L2 (20 μA). Il existe des variantes à courant *sélectionnable* par une broche, suivant que cette broche est reliée à V_+ , à V_- ou laissée en l'air. Le TLC271 et l'ICL7612 fonctionnent suivant ce principe, avec un courant de 10 μA , 100 μA ou 1 mA.

Exemple de circuit à amplificateur opérationnel : analyseur de piste à la masse

Commençons par un exemple simple, pour voir comment se déroule une étude de circuit à très faible consommation à amplificateur opérationnel. Un problème de dépannage épineux se pose avec les « pistes à la masse », quand une ligne de signal est maintenue au potentiel de la masse quelque part sur la platine. Il se peut qu'il s'agisse d'un court-circuit physique dans le câblage (quelquefois repérable à la loupe), mais il se peut aussi qu'un composant (par exemple un pilote logique à trois états) soit bloqué dans un état déterminé. La cause est difficile à détecter, parce que vous mesurez, tout au long de la ligne, une tension nulle par rapport à la masse. Il existe une technique efficace : la mesure des tensions *au long* de la piste avec

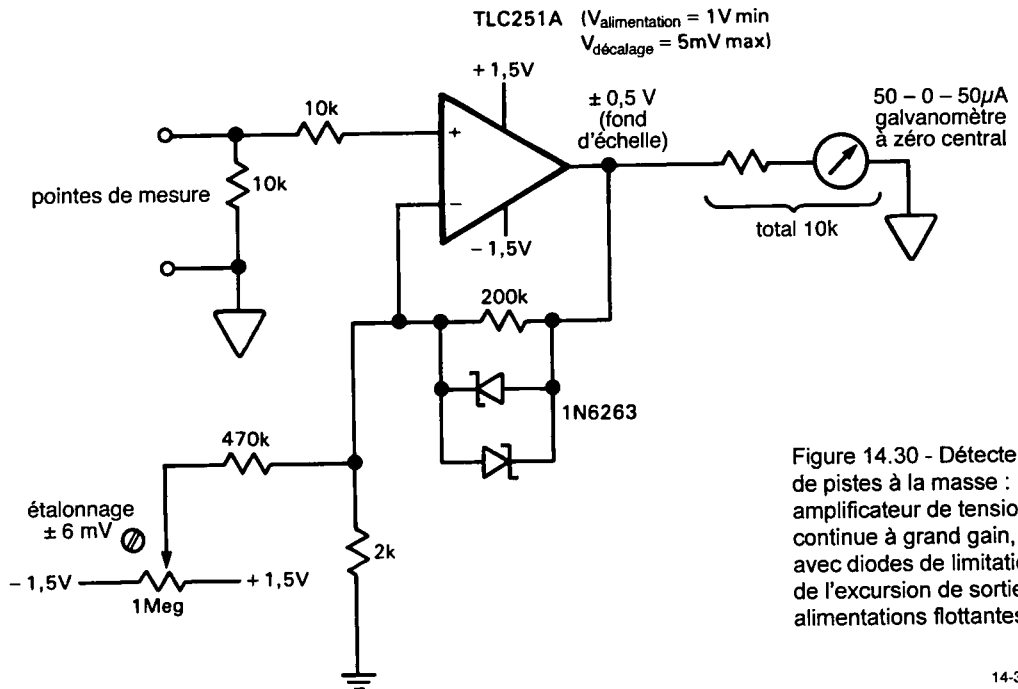


Figure 14.30 - Détecteur de pistes à la masse : amplificateur de tension continue à grand gain, avec diodes de limitation de l'excursion de sortie et alimentations flottantes.

14-30

un voltmètre sensible. Une piste de signal typique sur un circuit imprimé a une largeur de 0,30 mm et une épaisseur de 35 microns, soit une résistance de 17 mΩ par centimètre. Ainsi, si un composant maintient la ligne à la masse quelque part, alors que vous injectez un courant continu de test de 10 mA à un autre endroit, vous mesurez une chute de tension de 170 µV par centimètre en direction du point à la masse.

Dessignons le schéma d'un analyseur de piste à la masse. Il sera alimenté par des piles de façon à pouvoir être branché n'importe où sur le circuit sous tension. Il sera assez sensible pour signaler des chutes de tension aussi faibles que ±100 µV sur un galvanomètre à zéro central, avec des déviations plus grandes pour des chutes de tension plus fortes. Dans l'idéal, son échelle ne sera pas linéaire, de telle façon qu'une tension de quelques dizaines de millivolts n'envoie pas l'aiguille en butée. Un circuit à très faible consommation permettra de supprimer l'interrupteur marche/arrêt puisque les piles de 9 V ou de 1,5 V (AA) ont presque leur durée de vie maximale (500 mAh et 1400 mAh) sous un courant inférieur à 20 µA.

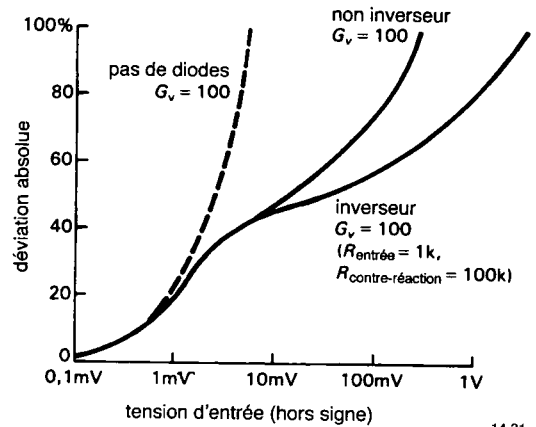
Avec une alimentation flottante fournie par des piles, le circuit le plus simple est un amplificateur à grand gain qui attaque un galvanomètre à zéro central (figure 14.30). Comme l'entrée et la sortie sont bipolaires par nature, il est logique d'utiliser une paire de piles AA pour alimenter l'amplificateur sous ±1,5 V sans régulation. Les diodes Schottky tête-bêche réduisent le gain pour les fortes tensions de sortie et évitent le dépassement d'échelle ; la figure 14.31 représente la courbe de réponse en fonction de la tension d'entrée V_{in} . Remarquez la résistance de protection, pour le cas où des tensions supérieures à ±1,5 V seraient appliquées aux entrées. Le résistor de 10 kΩ entre l'entrée et la masse maintient la sortie à zéro quand elle n'est pas connectée au circuit à mesurer.

La principale difficulté dans ce montage est d'obtenir une tension de décalage inférieure à 100 µV tout en maintenant la consommation à son minimum, le tout avec une alimentation limitée à ±1,5 V. Le TLC251A est réputé fonctionner sous une tension d'alimentation totale de 1 V ; son étage de sortie CMOS permet une excursion totale. Le courant de fonctionnement peut être sélectionné entre 10 µA, 100 µA et 1 mA ; naturellement, nous choisissons 10 µA (en reliant la broche 8 à V_+). Ce choix dégrade

la vitesse de montée et la bande passante (ce dont nous ne nous soucions pas) mais il améliore effectivement la dérive de la tension de décalage en entrée ($0,7 \mu\text{V}/^\circ\text{C}$). Le décalage de l'entrée sans compensation peut atteindre 5 mV ; il est évident qu'une compensation est nécessaire. Malheureusement, la feuille de caractéristiques indique en petits caractères que *la plage de compensation varie avec le choix de la polarisation... En cas de faible polarisation, ou si le TLC251 est utilisé en-dessous de 4 V, l'annulation du décalage risque de ne pas être possible sur tous les exemplaires.*

Si le circuit de compensation classique ne fonctionne pas, dessinons le nôtre ! Nous avons recours au principe représenté par la figure 14.30. Son fonctionnement est garanti, puisqu'il peut ajouter un décalage supérieur à 5 mV ; il ne consomme que $3 \mu\text{A}$ supplémentaires. Ce principe reste un compromis, parce que la compensation repose sur la tension des piles, laquelle n'est pas régulée. Le courant de compensation est proportionnel à la tension des piles, ce qui fait que dans le pire des cas (pour une erreur initiale maximale de 5 mV) la tension de décalage dérivera de $50 \mu\text{V}$ par pour-cent de variation de la tension des piles.

Jusqu'à une époque récente, ce problème n'avait pas de solution ; puis est arrivé l'OP-90 de PMI, une solution parfaite. Il s'agit d'un amplificateur à très faible consommation, avec un courant d'alimentation de $12 \mu\text{A}$, qui fonctionne à partir de tensions d'alimentations de $\pm 0,8 \text{ V}$. Dans sa meilleure version (OP-90E), la tension de décalage V_{os} est de $150 \mu\text{V}$ au maximum, sans compensation. Bien qu'il s'agisse d'un circuit bipolaire, sa sortie descend « proprement » jusqu'à l'alimentation négative et monte à un seuil de diode de l'alimentation positive, ce qui est suffisant ici. Pour notre application, il est logique d'utiliser la version « bon marché » (OP-90G, $0,5 \text{ mV}$) et d'adopter une compensation externe du décalage. Les amplificateurs à faible consommation avec polarisation fixe présentent un avantage sur les types programmables : le fonctionnement de la compensation de décalage est garanti.



14-31

Figure 14.31 - Le détecteur de piste à la masse offre une grande plage dynamique grâce à sa rétroaction non linéaire.

Divers amplificateurs opérationnels à très faible consommation

Le premier des amplificateurs opérationnels programmables (en fait le premier type à très faible consommation) était le 4250, présenté en 1967 par Union Carbide, qui a vendu par la suite son activité de circuits linéaires à Solitron. En 1970, le 4250 coûtait 42,50 dollars. Il s'est répandu rapidement (il est toujours populaire) et il est proposé par de nombreuses autres sources. Son prix a fortement baissé, ses caractéristiques sont fort honorables, c'est le circuit passe-partout.

Le 4250 peut fonctionner jusqu'à $1 \mu\text{A}$ et 2 V de tension d'alimentation totale. Il présente toutefois une particularité de conception qui peut poser des problèmes lors du fonctionnement à faible courant. Il s'agit d'un circuit de polarisation curieux qui fournit un courant supplémentaire aux pilotes de l'étage de sortie si le courant de la charge vers la masse est fort par rapport au courant de réglage I_{set} , multiplié par une paire de h_{FE} . Ce principe est censé faciliter l'attaque de charges exigeantes, mais vous risquez des retours de flamme si vous en abusez, avec les pilotes qui viennent voler le courant du reste de l'amplificateur opérationnel. Dans ce cas, l'amplificateur s'arrête, oscille avec le condensateur de compensation, redémarre, et ainsi de suite, ce qui produit une

14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION

Tableau 14.6 - Amplificateurs opérationnels à faible et micropuissance

type	fabricant ^a	courant d'alimentation par ampli V _s = ± 5 V typ. (μA)	nbre/boîtier			FET ^b	MC jusqu'à alimentation ^c	tension d'alimentation totale		V _{décalage} typ. (mV)	I _{polarisation} typ. (nA)	bruit à 10 Hz typ. (nV/√Hz)	taux de montée typ. (V/μs)
			1	2	4			min (V)	max (V)				
CA3420	RC	400	X	-	-	M	N	2	20	2	0,05 pA	350	0,5
AD821B	AD	400 ^m	X	X	X	J	N	4	36	0,1	0,01	90	3
OP-97E	PM	380	X	-	-	-	-	4,5	40	0,01	0,03	17	0,2
LT1012C	LT+	380	X	-	-	-	-	4	40	0,01	0,03	17	0,2
LT1013C	LT	370	X	X	X	-	N	4	40	0,06	15	24	0,4
358/324	NS+	350	-	X	X	-	N	3	32	2	45	-	0,5
TSC911A	TS	350	X	X	X	M	N	4	16	0,005	0,07 ^m	11 ^e	2,5
TSC918	TS	300	X	-	-	M	N	4,5	16	0,005 ^m	0,1 ^m	4 ^e	0,2
ALD1701	AL	300	X	-	-	M	B	2	12	2	0,001	-	1
LM10	NS+	270	X	-	-	-	N	1,1	40	0,3	10	50	0,1
312	NS+	240	X	-	-	-	-	4	40	2	1,5	45	0,1
MC34181	MO	210	X	X	X	J	-	3	36	0,5	0,003	65	10
OP-80E	PM	200 ^m	X	-	-	M	N	4,5	16	1 ^m	10 fa	70 ^f	0,2 ^m
HA5151	HA	200	X	X	X	-	-	2	40	2	70	15 ^f	4,5
TL031	TI	190	X	X	X	J	P	10	36	0,5	0,002	61	2,9
MC33171	MO	180	X	X	X	-	N	3	40	2	20	32 ^f	2,1
OP-21	PM	170	X	X	X	-	-	5	36	0,04	50	20	0,3
TL061	TI+	170	X	X	X	J	-	4	30	3	0,03	85	3,5
MAX432	MA	170	X	-	-	M	N	6	32	0,001	0,01	1,2 ^a	0,13
TLC25M2A	TI	150	-	X	X	M	N	1	16	5 ^m	0,001	38 ^f	0,6
LF441	NS	150	X	X	X	J	P ^g	6	36	0,3	0,01	50	1
AD548C	AD	150	X	X	-	J	-	9	36	0,25 ^m	0,005	35 ^f	1,8
TSC900	TS	140	X	-	-	M	N	4,5	16	0,005 ^m	0,07 ^m	4 ^e	0,2
ICL7621	IL	100	X	X	X	M	-	2	18	5 ^m	0,001	100 ^f	0,2
LT1006	LT	90	X	-	-	-	N	4	40	0,03	10	24	-
TL022	TI	65	-	X	X	-	-	4	36	1	100	50 ^f	0,5
HA5141A	HA	45	X	X	X	-	N	2	40	0,5	45	35	1,5
OP-20	PM	40	X	X	X	-	N	4	36	0,06	15	60	0,03
LT1078A	LT	40	X	X	X	-	N	2,2	44	0,03	6	29	0,07
LP324	NS	20	-	-	X	-	N	3	32	1	1	-	0,05
TLC1078C	TI	15	-	X	X	M	N	1,4	16	0,18	0,7 pA	68 ^f	0,05
LT1178A	LT	15	-	X	X	-	N	2	44	0,03	3	50	0,03
OP-90	PM	12	X	X	X	-	N	1,6	36	0,05	4	35 ^h	0,01
TLC25L2A	TI	10	-	X	X	M	N	1	16	5 ^m	0,001	70 ^f	0,04

^a) voir tableau 14.0. ^b) J - JFET ; M - MOSFET. ^c) mode commun des tensions d'entrée : B - jusqu'à V₊ et V₋ ;

N - jusqu'à V₋ ; P - jusqu'à V₊. ^d) zéro en *sourçant* le courant. ^e) 0 à 10 Hz, μV c. à c. (typ.). ^f) à 1 kHz

^g) taux de montée et f_r dégradés. ^h) à 30 Hz. ^m) minimum / maximum.

type	fr typ. (kHz)	G _{eo} typ. (dB)	tension résiduelle Δ V _{max} .				commentaires
			courant de sortie		entre V _{sortie} et		
			source (mA)	drain (mA)	V ₊ (V)	V ₋ (V)	
CA3420	500	100	1,5	1,5	0,1	0,1	faible I _{polarisation}
AD821B	1300	120	10	10	0	0	précis, alimentation unique
OP-97E	900	126	10	10	1	1	OP-77 à faible puissance
LT1012C	1000	126	10	10	1	1	précision, faible bruit, faible I _{polarisation}
LT1013C	1000	137	20	20	1	0	358/324 fortement amélioré
358/324	500	115	20	20	1,5	0,5 ^d	populaire, alimentation unique
TSC911A	1500	120	3,5	3,5	0,7	0	à découpage, capacité interne
TSC918	700	130	-	-	1	0	à découpage, bon marché
ALD1701	1000	108	0,5	0,5	0	0	ΔV _{max} = 0 pour entrées et sortie à V ₊ et V ₋
LM10	300	120	20	20	0,01	0,01	réf. interne, ΔV _{max} = 0 pour sortie à V ₊ et V ₋
312	400	110	5	5	1	1	précision, faible I _{polarisation}
MC34181	4000	88	8	11	1	0,5	rapide, faible distorsion
OP-80E	300	100	10	10	1,5	0	I _{polarisation} ultra-faible (5 pA max. à 85 °C)
HA5151	1300	100	3	3	1	0,7 ^d	rapide
TL031	1000	83	8	20	1	1,1	TL061 amélioré
MC33171	1800	114	4	15	1	1	
OP-21	600	120	-	-	1	1	précision, faible bruit
TL061	1000	80	15	15	1,5	1,5	rapide
MAX432	125	150	0,2	3	0	0	à découpage, faible bruit d'horloge, cap. interne
TLC25M2A	700	106	10	3	1,5	0	série LinCMOS
LF441	1000	100	4	6	2	2	JFET favori
AD548C	1000	100 ^m	5	5	2	2	LF441 amélioré, équivaut à un double 648
TSC900	700	130	2,5	2,5	1,5	0	à découpage
ICL7621	500	102	20	0,6	0	0	ΔV _{max} = 0 pour sortie à V ₊ et V ₋
LT1006	-	126	20	20	1	0	précision
TL022	500	80	2	2	2	2	
HA5141A	400	100	3	0,8	1	0,5 ^d	rapide
OP-20	100	120	0,5	0,5	0,5	0,5	précision
LT1078A	200	120	10	10	1	0	précision, recommandé
LP324	100	100	10	5	1,5	0,5 ^d	bipolaire favori
TLC1078C	110	118	15	15	1	0	LinCMOS, faible décalage
LT1178A	60	117	5	6	1	0	précision, recommandé
OP-90	20	122	5	5	1	0,7 ^d	précision, recommandé
TLC25L2A	100	110	10	3	1,5	0	

Tableau 14.7 - Amplificateurs opérationnels de faible ou micropuissance programmables

type	courant d'alimentation		Mc jusqu'à alimentation ^{a)}	tension d'alimentation totale		Vitesse de polarisation à 10 Hz			Taux de Montée			fr			G _{vo}	tension résiduelle					
	fabricant	min (μA)		max (μA)	min (V)	max (V)	typ (mV)	typ		typ (μs)	typ (kHz)	typ (dB)	de sortie			ΔV _{max} entre	V _{sortie} et				
								par	le ^g				drain (mA)	source (mA)				V _V	V _V		
OP-22	PM	1	400	X	-	-	N	3	10	1	0,1	3	90	0,008	20	125	0,7	0,4	0,8	0,8	
OP-32	PM	1	2000	X	-	-	N	3	30	10	0,1	20	40	0,08	200		5	2			
XR094	XR	7000	-	-	-	-	-	36	10	2,3	3	0,08	18 ^{af}	0,1	20 ^b	105	-	-	-	1,5	1,5
TLC251B	TI	10	1000	X	X	M	N	1	16	-	2 ^m	0,001	70 ^f	0,04	100	10	3	1,5	-	0	0
346	NS+	4	1000	-	-	-	-	3	40	10	0,3	3	150	0,01	30	120	0,5	20	1	1	1
SL562	PL	10	3000	X	-	-	-	3	20	10	0,4	1	35 ^f	0,01	50	90	-	-	0,8	0,8	0,8
HA2725	HA	1	1500	X	-	-	-	2,4	36	10	1	2	150	0,05	60	92	1	1	1	1	1
CA3078A	RC	0,1	1000	X	-	-	-	1,5	30	10	1	0,7	60	0,3 ^l	1000 ^l	100	10	10	0,7	0,7	0,7
CA340A	RC	0,02	10	X	-	-	M	N	4	15	1	2	0,01	250	0,03	50	100	1	2	2	2
MC3476	MO	0,1	1000	X	-	-	-	12	36	10	1	2	-	0,07	200	110	-	-	2	2	2
XR4202	XR	-	-	-	-	-	-	3	36	10	0,3	0,5	300 ^l	0,006	15	80	-	-	1,4	1,4	1,4
4250	tous	0,5	300	X	-	-	-	2	36	10	1,6	3 ^m	60	0,03	80	105	5	5	1	1	1
ICL7612	IL	10	1000	X	X	M	B	2	16	10	-	2 ^m	100 ^f	0,02	40	102	20	0,07	0	0	0
MC14573	MO	4	1500	-	-	M	N	3	15	10	5	8	0,001	1200	0,2	800	95	0,02	5	0,2	0,1

^{a)} voir tableau 14.0. ^{b)} J - JFET ; M - MOSFET. ^{c)} mode commun des tensions d'entrée : B - jusqu'à V₊ et V₋ ; N - jusqu'à V₋. ^{d)} spécifications données à deux valeurs de légis ; légise est drainant, sauf mention contraire. ^{e)} à I_{legis} = 1,5 mA. ^{f)} à 1 kHz. ^{g)} supposé alpha I_{legis}. ^{h)} sans compensation. ⁱ⁾ 100 Hz - 10 kHz. ^{m)} minimum / maximum.

oscillation à basse fréquence, quelques centaines de hertz.

Ce problème a été résolu dans le quadruple amplificateur bipolaire LM346, qui ne produit pas de *motorboating*, mais qui ne peut pas débiter autant de courant en sortie (voir la figure 14.32). En dehors de cela, le LM346 est un composant intéressant, avec une paire de broches de programmation, l'une pour un amplificateur isolé, l'autre pour un groupe de trois.

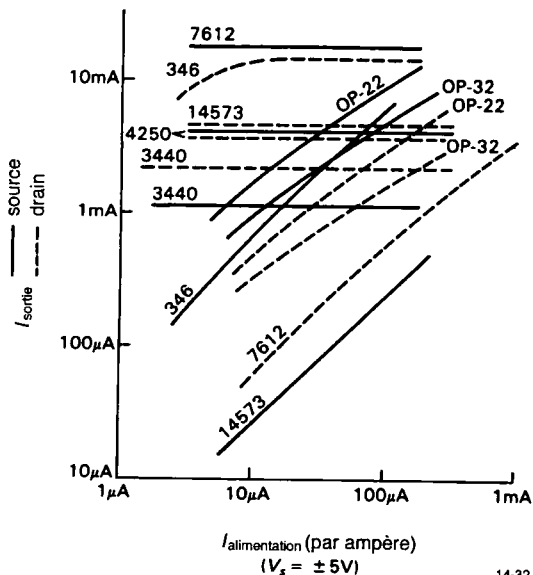


Figure 14.32 - Puissance d'attaque en sortie (drain et source) en fonction du courant d'alimentation pour différents amplificateurs opérationnels.

Les amplificateurs bipolaires programmables présentent un autre inconvénient à très faible courant de fonctionnement : le courant de polarisation d'entrée ne décroît pas aussi vite que le courant d'alimentation (c'est-à-dire que le gain de l'étage d'entrée s'effondre à très faible courant de collecteur) ; ainsi, par exemple, le LM346 a un courant de base I_b (max) relativement important, 100 nA, quand il fonctionne à 35 µA par amplificateur. Ce problème est souvent sérieux parce que la plupart des amplificateurs programmables bipolaires ne comportent ni Darlington ni transistors à super-gain en entrée. Les amplificateurs programmables les plus récents se sont tournés vers la conception en *MOSFET*, par exemple la

série ICL761x d'Intersil, la série LinCMOS TLC250/270 de Texas Instruments, et le CA3440 de RCA. Tous ont des courants de polarisation qui se mesurent en picoampères et une plage de mode commun qui inclut la ligne d'alimentation négative. L'ICL7612 présente la particularité supplémentaire d'accepter des tensions d'entrée en mode commun qui dépassent les deux tensions d'alimentation. L'excursion de sortie des *MOSFET* inclut les deux tensions d'alimentation ; les sorties de la série 761x peuvent être saturées jusqu'aux deux lignes d'alimentation, alors que la série TLC250/270 ne sature que du côté de la ligne négative. Le CA3440 est le seul à se programmer en continu (les autres offrent le choix entre trois intensités), c'est le champion indiscuté du fonctionnement sous un courant extrêmement faible. Vous pouvez le faire fonctionner jusqu'à quelques *nanoampères* de courant d'alimentation, bien qu'il ne soit pas capable d'établir de record de vitesse dans ces conditions : avec un courant d'alimentation de 100 nA, la vitesse de montée du CA3440 est de 0,0004 V/µs, sa fréquence de coupure f_T est de 200 Hz ! Par contre, grâce à la technologie *CMOS*, il garde une attaque honorable en sortie (± 1 mA à 2 V des lignes d'alimentation). Le CA3440 est un très bon choix pour les montages à très faible consommation. (Avertissement : les figures 7 et 8 de la feuille de caractéristiques doivent être chiffrées en nA et non en µA.)

La série LinCMOS de TI (TLC250/270) offre quelques caractéristiques très intéressantes, parmi lesquelles une bonne attaque en sortie (comme le CA3440) sous un faible courant d'alimentation. Il utilise une technologie de grille en polysilicium dopé au phosphore qui garantit une faible dérive du décalage dans le temps (0,1 µV/mois) et élimine par là une faiblesse traditionnelle des amplificateurs opérationnels et comparateurs à grille métallique. Texas Instruments tient là un vrai *gagneur*, malheureusement les feuilles de caractéristiques sont plutôt pauvres, comme d'habitude.

La plupart des amplificateurs opérationnels *CMOS* (y compris ceux qui sont cités ci-dessus) souffrent du même problème de limitation de la tension totale d'alimentation (voir la section 4.22, Vol. 1), habi-

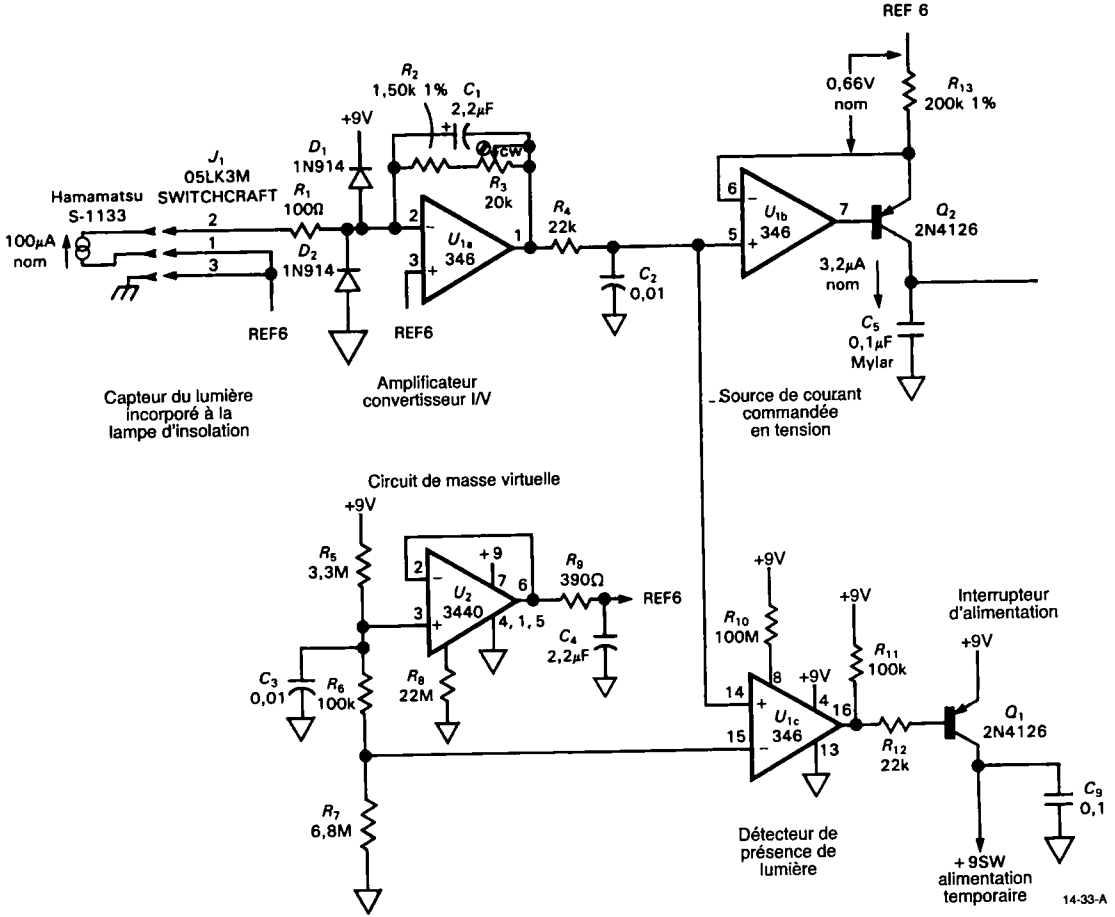


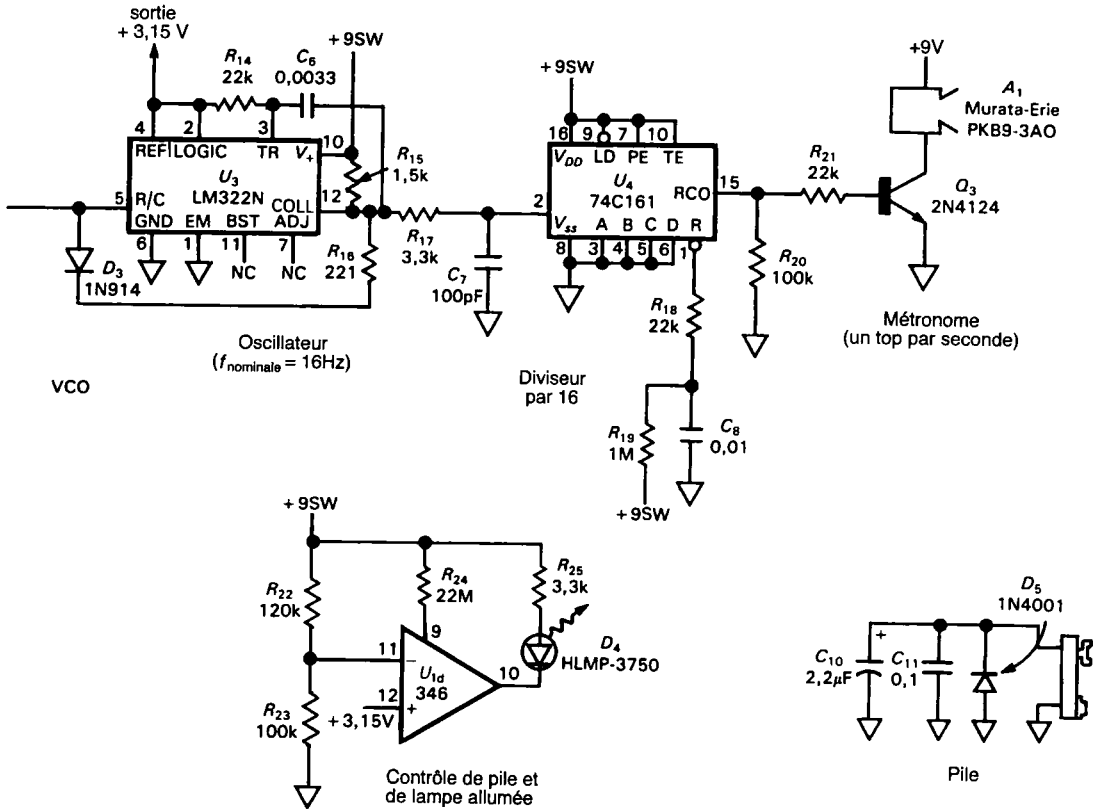
Figure 14.33 - Métronome-intégrateur de lumière à très faible consommation, pour chambre noire.

tuellement 16 V (ou ± 8 V maximum). C'est le mauvais côté des choses ; le bon côté est qu'ils peuvent fonctionner sous des tensions d'alimentation très basses (2 V pour le 761x, 1 V pour le TLC250, 4 V pour le 3440).

Nous avons rassemblé dans les tableaux 14.6 et 14.7 les amplificateurs opérationnels programmables et à très faible consommation dont nous avons connaissance. Si vous les comparez à ceux du tableau 3.1 (Vol. 1), vous constaterez que les montages à très faible consommation sont un sujet à part.

Exemple de montage à très faible consommation : métronome-intégrateur

La figure 14.33 représente un montage à très faible consommation qui produit des tops audibles à une cadence proportionnelle à l'intensité lumineuse d'une tête d'agrandisseur photographique. Ainsi, si vous mesurez la durée d'exposition de vos agrandissements en nombre de tops, les épreuves seront exposées uniformément même si l'intensité lumineuse varie, en fonction de la tension du secteur ou de l'échauffement de la source fluorescente. Le cahier des charges prévoit le fonctionnement sur une pile de



14-33-B

9 V (simple et bon marché) et pas d'interrupteur marche/arrêt (les gens l'oublient). L'appareil devra aussi signaler par une LED que la pile est bonne.

Comme le débit de la pile doit être limité à 20 μ A pour assurer une vie de deux ans à une pile de 9 V (500 mAh, voir le tableau 14.2), comme la LED et le vibreur piézo consomment chacun quelques milliampères, le seul moyen d'éliminer l'interrupteur marche/arrêt est la commutation d'alimentation (voir la section 14.17), laquelle ne connectera les organes gourmands en courant que quand la lumière de la tête

de l'agrandisseur sera détectée. C'est une application parfaite pour les amplificateurs opérationnels programmables, qui peuvent être mis en veille par leur broche de programmation. Parcourons le circuit.

Nous avons besoin d'une alimentation symétrique mais nous ne voulions pas utiliser deux piles ; nous avons donc utilisé pour commencer le suiveur à très faible consommation U₂ pour créer une ligne de « masse » à +6 V (appelons-la « REF6 »). Le diviseur (ignorons R₆ pour le moment) draine 1 μ A, le 3440 est polarisé par R₈ pour fonctionner à 2,5 μ A

($I_Q = 10I_{set}$). Le 3440 est un bon choix parce que sa conception en CMOS détermine un courant d'entrée négligeable (50 pA au maximum) et permet une attaque en sortie (dans les deux sens) de plusieurs milliampères, même avec un courant de repos dans la gamme des microampères. En fait, nous aurions pu l'utiliser avec un courant encore plus faible ; nous avons choisi cette valeur parce que 22 M Ω est la plus forte valeur standard de résistance et que le résultat entre dans notre budget ! Remarquez le découplage de la chaîne de division, pour éliminer les parasites à couplage capacitif (avec des impédances de plusieurs mégohms, il faut être prudent). Le condensateur de 2,2 μ F à la sortie conserve une faible impédance à la ligne aux hautes fréquences, pour lesquelles U_2 n'a pas de gain ($f_T = 0,01$ MHz à $I_Q = 2,5$ μ A) ; le découplage par R_9 empêche U_2 d'entrer en oscillation avec la charge capacitive (voir la section 7.7). L'alimentation de U_2 n'est jamais interrompue.

Le détecteur de lumière est une photodiode qui produit un courant (de valeur nominale 100 μ A, mais proportionnel à l'intensité de la tête de l'agrandisseur) dans une charge en court-circuit, en l'occurrence la masse virtuelle à l'entrée de U_{1a} . Nous voulons produire une fréquence exactement proportionnelle à ce courant, ce qui conduit à envisager un condensateur et un oscillateur à relaxation ; malheureusement, cela ne fonctionnera pas, parce que la plage de tension de sortie de la photodiode en source de courant est très faible (0,1 V ou moins). De plus, nous avons besoin d'un moyen de calibrer l'appareil, c'est-à-dire de faire battre la seconde au métronome quand l'intensité lumineuse est normale (cela peut correspondre à 50 μ A ou à 200 μ A, au lieu des 100 μ A de la valeur nominale). Finalement, il nous faut un moyen d'actionner la commutation de l'alimentation quand de la lumière est détectée.

Pour toutes ces raisons, nous avons choisi un étage à transrésistance (conversion de courant en tension), avec un gain réglable par R_3 dans un rapport de 15:1. Le condensateur C_1 assure un lissage pour les sources fluorescentes, qui clignotent à 100 Hz. La photodiode a la masse artificielle REF6 comme référence, ce qui la maintient dans la plage de mode commun de U_1 . De ce fait, la tension de sortie de U_{1a} est inférieure à

la tension REF6 d'une quantité proportionnelle à l'intensité lumineuse ; la valeur nominale est de 0,66 V (pour des tops espacés d'une seconde une fois l'appareil calibré. La sortie de U_{1a} attaque deux circuits : un comparateur (U_{1c}), qui commande la commutation d'alimentation, et une source de courant (U_{1b}), qui pilote l'oscillateur à relaxation dont le signal de sortie produit, après division, le signal du métronome.

Le comparateur (U_{1c}) est une des trois sections de U_1 (a, b et c) qui fonctionnent en permanence, polarisées via R_{10} par un courant total de 9 μ A environ. Nous voulons appliquer la tension d'alimentation quand la tension de sortie de U_{1a} est légèrement inférieure à REF6 ; donc nous prélevons une référence sur le diviseur de U_2 à travers R_6 , à 0,1 V en-dessous de REF6. La sortie du comparateur U_{1c} porte Q_1 à la saturation pour appliquer la tension d'alimentation de 9 V, appelée +9SW ; de ce fait, la tension d'alimentation apparaît dès que la tête de l'agrandisseur est allumée.

La source de courant (U_{1b}) fonctionne en permanence ; c'est la configuration standard d'un amplificateur opérationnel associé à un transistor PNP (voir la section 4.7, Vol. 1), elle débite 3,2 μ A dans le condensateur C_5 quand son entrée est à la valeur nominale de 0,66 V en-dessous de REF6. Remarquez l'avantage annexe que nous trouvons à ne pas utiliser directement le courant de la photodiode : nous pouvons le calibrer à une valeur pratique ; dans ce cas, un courant de 3,2 μ A dans un condensateur de 0,1 μ F (c'est-à-dire $dV/dt = 1/C = 32$ V/s) provoque l'oscillation à 16 Hz du LM322 (il utilise une référence interne précise de 2 V pour déterminer le basculement). L'assortiment de résisteurs, de condensateurs et de diodes qui entoure le LM322 est, malheureusement, le prix à payer pour transformer en oscillateur à relaxation cette puce parfois un peu compliquée.

Le réseau 33 k Ω /100 pF à la sortie du 322 s'est révélé nécessaire comme remède contre les doubles transitions (maladie héréditaire ; le 555 présente souvent les mêmes symptômes, avec le même remède). La sortie débarrassée de ses transitoires attaque un diviseur par 16 en CMOS ; la sortie du compteur, des tops d'un seizième de seconde à intervalles d'une seconde,

sature le transistor Q_3 pour alimenter le vibreur piézo-électrique A_1 . Le réseau R_{19}/C_8 remet le diviseur à zéro au début de chaque exposition, donc le premier top marque la fin de la première « pseudo-seconde ».

La dernière section (U_{1d}) du quadruple 346, en mode comparateur, sert à la fois d'indicateur de présence de lumière et de témoin de l'état de la pile. Comme son courant de repos est programmé séparément par R_{24} , il n'est alimenté que quand la ligne +9SW est activée. La LED à haut rendement D_4 s'allume (avec un courant de 2 mA) quand la tête de l'agrandisseur est allumée, à condition que la tension du diviseur R_{22}/R_{23} soit au moins égale à 3,15 V (cette référence stable fort pratique est fournie en prime par le LM322) par rapport à la ligne d'alimentation négative. Ce sera le cas si la tension de la pile est égale ou supérieure à 7 V, c'est-à-dire si la pile n'est pas proche de la fin de sa vie.

Grâce à la commutation d'alimentation, seuls U_{1a-c} et U_2 fonctionnent en permanence, avec une consommation totale de 12 μ A. Dès que U_1 détecte le courant de la photodiode, provoqué par l'allumage de la tête de l'agrandisseur, il active la ligne +9SW, laquelle alimente le 322 (2,5 mA), la LED (2 mA) et le vibreur ($1/16 \times 8$ mA, soit 0,5 mA de courant moyen). La durée de vie de la pile est de cinq ans (sa « durée de stockage ») au repos, ou de 100 heures de fonctionnement. Avec un temps d'exposition moyen de quinze secondes, cela représente vingt-quatre mille agrandissements.

Lors de la conception, nous avons choisi le 3440 pour sa bonne attaque et son faible courant d'entrée à faible courant d'alimentation. Nous avons choisi le 346 pour ses bonnes caractéristiques, son prix abordable et son boîtier pratique à quatre amplificateurs. Le 322 a dû être choisi à sa référence de tension interne ; elle nous évite le recours à une alimentation régulée, indispensable avec un 555 ou quelque chose de similaire, quand le condensateur est chargé par une source qui n'est pas référencée par rapport à la tension d'alimentation. La sortie de tension de référence est un complément intéressant, comme référence pour l'indicateur d'usure de la pile.

La ligne de « masse » (REF6) a été placée dans une position asymétrique (aussi haut que possible) à +6 V, pour donner une plage dynamique aussi grande que possible à l'intensité lumineuse : comme C_5 se charge à 2 V au-dessus de la ligne négative, le circuit cesse de fonctionner quand la tension de programmation du courant atteint 4 V aux bornes de R_{13} (six fois la valeur nominale), puisque la source de courant est au bout de sa plage de tension de sortie. À l'autre extrémité de la plage dynamique, les tensions de décalage de U_{1a} et U_{1b} commencent à provoquer des erreurs vers le sixième de la luminosité nominale. Ainsi, le choix de la tension de la ligne de référence (+6 V) et de la tension de programmation nominale (0,66 V) donne une plage dynamique de un sixième à six fois la valeur nominale, ce qui est largement au-delà des fluctuations de n'importe quelle source de lumière. Par exemple, une tête à tube fluorescent à la température de la pièce produit environ un tiers de la luminosité qu'elle produira une fois arrivée à sa température normale. Nous avons choisi une fréquence de 16 Hz parce qu'un simple diviseur par seize fournit le signal de commande du vibreur sans aucun monostable.

Remarquez les circuits de protection : R_1 protège la photodiode contre les pointes de courant qui pourraient être produites par C_1 dans certaines conditions. Les diodes d'écrêtage D_1 et D_2 évitent les dommages à U_{1a} si n'importe quoi se trouvait branché à l'entrée. La résistance de R_{18} empêche C_8 de bloquer U_4 par effet thyristor quand la ligne +9SW cesse d'être alimentée. Bien que toutes ces précautions soient superflues dans la plupart des cas, elles ont toutes été prises parce que l'appareil est proposé dans le commerce et qu'un petit nombre de pannes chez les clients risque d'absorber tout le bénéfice de la production (et de casser votre réputation !).

Idées diverses : amplificateurs opérationnels à très faible puissance

La broche de programmation peut être utilisée comme une commande pratique de la commutation d'alimentation, comme sur la figure 14.34. C'est plus simple que de commuter la tension d'alimentation de l'amplificateur, comme nous étions obligés de le faire pour les charges à fort courant dans l'exemple du métronome. La plupart des amplificateurs pro-

programmables (3440, 4250) fonctionnent avec un courant de programmation *négligeable* (ils *débitent* du courant) comme sur le schéma, si bien que vous pouvez utiliser ce principe simple. Il peut être utile de prévoir un résistor de forte valeur entre la broche de programmation et l'alimentation positive, pour compenser les courants de fuite et garantir une mise en veille totale.

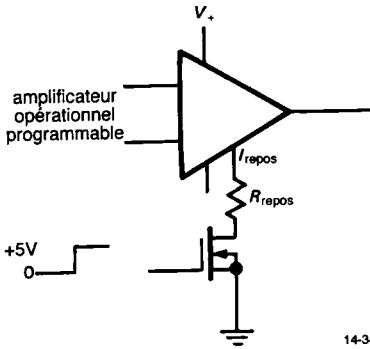


Figure 14.34 - Utilisation de la broche de programmation de courant comme commande de mise en veille.

Certains amplificateurs opérationnels sont « quasi-programmables », c'est-à-dire qu'ils offrent le choix entre différents courants de fonctionnement prédéterminés (habituellement 10 μA , 100 μA et 1 mA). Les exemples typiques sont l'ICL7612 et les TLC251/271. La série TLC250/270 comporte aussi des boîtiers à amplificateurs multiples avec un courant de repos « faible » (*low*, 10 μA par section), « moyen » (*medium*, 150 μA par section) ou « fort » (*high*, 1 mA par section) ; les types sont repérés par des références comme TLC272, TLC27M4 et TLC274 (*low* double, *medium* quadruple, *high* quadruple, dans l'ordre).

Quand vous utilisez des amplificateurs opérationnels *CMOS* comme comparateurs, méfiez-vous de la forte dérive dans le temps de la tension de décalage V_{os} ; elle est provoquée par la migration des ions de sodium dans la zone de la grille, sous l'effet d'une tension différentielle d'entrée appliquée longtemps ; cela n'affecte guère le fonctionnement en amplificateur opérationnel, puisque la rétroaction annule la tension

différentielle d'entrée. La série LinCMOS TLC270 ne souffre pas de cette maladie, grâce à sa grille en polysilicium dopé au phosphore.

Certains amplificateurs *CMOS* accusent une augmentation spectaculaire du courant (de fuite) d'entrée quand ils sont utilisés sous une forte tension d'alimentation et une tension d'entrée non nulle ; par exemple, la série LinCMOS de TI peut avoir un courant d'entrée I_{in} de 20 nA avec $V_{in} = +2\text{ V}$ et $V_{alim} = \pm 9\text{ V}$. Retenez aussi que tous les amplificateurs opérationnels à *FET* (aussi bien *JFET* que *MOSFET*) sont sujets à un accroissement spectaculaire du courant d'entrée avec l'élévation de température : le courant double pour une élévation de température de 10 $^{\circ}\text{C}$; à température élevée, les amplificateurs opérationnels à *FET* ont souvent un courant d'entrée supérieur à celui des bons amplificateurs bipolaires ; voir la figure 3.30 (Vol. 1).

Malheureusement, la plupart des amplificateurs opérationnels à faible consommation ont une compensation interne pour le gain unitaire. À faible courant de repos, vous avez besoin de toute la vitesse de montée et de toute la largeur de bande possibles, aussi serait-il intéressant de disposer d'amplificateurs non compensés ou décompensés pour les applications à grand gain. Il existe un de ces amplificateurs, l'OP-32 de PMI, mais sa vitesse de montée et sa fréquence de coupure sont à peine supérieures à celles des amplificateurs « ordinaires » compensés au gain unitaire, comme le 4250 ou le 346.

14.13 Comparateurs à très faible consommation

Le compromis vitesse/consommation qui limite les performances des amplificateurs opérationnels s'impose aux comparateurs. De la même façon, vous obtenez toujours avec les comparateurs une vitesse supérieure à celle des amplificateurs opérationnels à consommation comparable ; comme les comparateurs ne sont pas prévus pour fonctionner avec une rétroaction, leur vitesse n'est pas affectée par une compensation en fréquence. Naturellement, si vous ne vous souciez pas de la vitesse, un amplificateur opérationnel s'acquitte parfaitement de la tâche ; c'est le cas dans le circuit de métronome ci-dessus.

Tableau 14.8 - Comparateurs de faible et micropuissance

type	fabricant ¹⁾	nbre/bornier	tension d'alimentation totale		I _{am/comp} typ (µA)	MC jusqu'à V _s	V _{decharge} max (mV)	I _{polarisation} max (nA)	retard typ. à V _s = 5 V		sortie ²⁾	émetteur ³⁾	I _{drainé} typ (mA)
			min (V)	max (V)					L → H (µs)	H → L (µs)			
CMP-04F	PM	4	3	36	200	X	1	100	1,4	0,7	OC	-	12
CMP-404E	PM	4	3	36	55	X	1	50	3	4	OC	-	15
LP311	NS	1	3	36	150	-	7,5	25	1,2	1,2	OC	X	25
LM339	NS	4	2	36	200	X	5	250	1,3	0,75	OC	-	12
LP339	NS	4	2	36	15	X	5	25	13	7	OC	-	5
TLC339	TI	4	3	16	10	X	5	5pA ¹⁾	2,5	2,1	OD	-	10
LP365d	NS	4	3	36	50	X	6	20	2	4	OC	-	2
..					5	X	6	5	20	40		-	0,2
TLC372C	TI	2	2	18	100	X	10	1pA ¹⁾	0,65	0,65	OD	-	10
TLC374C	TI	4	2	18	100	X	10	1pA ¹⁾	0,9	0,9	OD	e	10
LM393	NS	2	2	36	200	X	5	250	1,3	0,75	OC	-	12
TLC393	TI	2	3	16	10	X	5	5pA ¹⁾	2,5	2,1	OD	-	10
LT1017	LT	2	1,1	40	30	X	1	15	18	25	TTL	-	10
LT1018	LT	2	1,1	40	110	X	1	75	6	6	TTL	-	10
LT1040	LT	2	2,8	16	0,1f ¹⁾	g	0,5	0,3 ¹⁾	-	-	TTL	-	1,6
TLC3702	TI	2	3	16	10	X	5	5pA ¹⁾	2,7	2,3	CMOS	-	10
TLC3704	TI	4	3	16	10	X	5	5pA ¹⁾	2,7	2,3	CMOS	-	10
ICL7642C ^{h)}	IL	4	2	16	10	X	10	0,05	150	300	CMOS	-	0,1
MC14574 ⁱ⁾	MO	4	3	15	45	X	30	0,05	10	5	CMOS	-	5
MC14578	MO	1	3,5	14	10 ^{h)}	-	50	1pA	-	-	CMOS	-	1

^{a)} voir tableau 14.0. ^{b)} CMOS - sortie CMOS, varie de toute la tension d'alimentation ; OC - sortie sur collecteur de transistor NPN ; OD - sortie sur drain de FET canal n ; TTL - sortie active TTL, la charge peut être connectée à une tension plus élevée. ^{c)} connexion d'émetteur ouvert d'un transistor NPN. ^{d)} courant d'alimentation programmable ; une broche commune aux 4 comparateurs. ^{e)} commun aux 4 comparateurs. ^{f)} comparateur d'échantillons. ^{g)} le MC couvre toute la tension d'alimentation ^{h)} amplificateur opérationnel CMOS à faible puissance utilisé en comparateur, programmé à 10 µA. ⁱ⁾ courant d'alimentation programmable ; une broche par paire de comparateurs. ^{j)} typique.

Comme les amplificateurs opérationnels, les comparateurs sont disponibles en deux variétés : à courant de repos I_Q *programmable* et à courant de repos *fixe*. L'exemple courant des premiers est le LP365, un quadruple comparateur caractérisé par un courant de repos total de $10 \mu\text{A}$; il fonctionne sous une tension d'alimentation totale comprise entre 4 V et 36 V et possède une broche séparée pour l'émetteur de l'étage de sortie (comme le 311), ce qui permet de comparer des tensions négatives tout en commandant des circuits logiques. La deuxième variété est représentée par le LP339, une version à très faible consommation ($15 \mu\text{A}$ par section) du classique comparateur quadruple à faible consommation LM339 ($200 \mu\text{A}$ par section). Texas Instruments fabrique des versions *CMOS* des 339/393 (TLC339/393), avec des courants de repos encore plus faibles et d'excellentes caractéristiques vitesse/consommation ; il existe aussi des versions à charge active (TLC3702/4) qui vous évitent de gaspiller un courant précieux (et de la vitesse) avec une charge extérieure résistive.

Le LT1040 est un comparateur à très faible consommation insolite ; il comporte une commutation d'alimentation qui lui permet de consommer un courant moyen limité à $0,1 \mu\text{A}$ quand il est scruté une fois par seconde par un circuit extérieur. Il est possible aussi d'utiliser l'oscillateur de scrutation interne, ce qui donne lieu à une consommation supplémentaire de $0,5 \mu\text{A}$. Un temps de latence d'une seconde convient parfaitement pour la surveillance de phénomènes à variation lente, comme le niveau de liquide dans une réserve. Le LT1040 est un comparateur double en *CMOS*, avec des sorties verrouillées. De plus, il possède une broche de sortie d'« alimentation pulsée », active pendant environ $80 \mu\text{s}$ lors de la conversion, ce qui permet de commuter aussi l'alimentation d'un réseau résistif connecté à l'entrée (par exemple un pont de mesure à thermistance). Cette puce (ou sa cousine LT1041) est intéressante comme simple oscillateur à basse fréquence et très faible consommation (voir la section suivante), car les oscillateurs à faible consommation sont difficiles à réaliser. Remarquez cependant que ce n'est pas un oscillateur particulièrement stable.

Il est possible de recourir à la commutation d'alimentation avec un comparateur classique (c'est-à-dire rapide et gourmand) pour effectuer des comparaisons rapides occasionnelles à des instants connus. Par exemple, un écho-sondage peut être réalisé par l'émission de salves sonores courtes, la détection de l'écho et la mesure de la durée de l'aller et retour. La mesure de la *différence* de durée entre les deux trajets permet même la mesure de *vitesse*. La rapidité du comparateur est essentielle ici ; même si les composants *CMOS* peuvent faire le travail, la rapidité des comparateurs à forte consommation est souvent indispensable (voir le tableau 9.3). La commutation d'alimentation est toute naturelle dans ces applications, puisque l'instant de la mesure est connu.

Le tableau 14.8 donne la liste de la plupart des comparateurs à faible consommation disponibles ;

14.14 Temporisateurs et oscillateurs à très faible consommation

Dans les appareils de mesure alimentés par piles, il est souvent nécessaire de produire des intervalles d'une heure environ. Il peut s'agir d'effectuer des mesures occasionnelles avec divers capteurs, un microprocesseur et un système de transmission à alimentation commutée (ou un système d'enregistrement de données). L'ensemble a besoin d'un signal de « réveil » à intervalles déterminés. Une heure est un délai beaucoup trop long pour un temporisateur *RC*, donc il faut un oscillateur plus rapide et un diviseur de fréquence (éventuellement programmable pour fixer le moment du prochain réveil). Comme le temporisateur est le seul élément du système qui fonctionne en permanence, il doit le faire avec un courant faible. Quelles sont les options possibles ?

Oscillateurs à relaxation CMOS

Le premier fait à remarquer est que les oscillateurs *CMOS* classiques de la série 4000 (voir la figure 8.90), s'ils sont alimentés sous la tension normale, consomment un courant de classe A appréciable ; ce courant est dû principalement à la conduction simultanée entre les lignes d'alimentation quand l'entrée (de relaxation) approche du seuil *CMOS* à chaque cycle. Ce courant moyen avoisine les $50 \mu\text{A}$

sous une tension d'alimentation de 5 V (il augmente rapidement aux tensions supérieures), il est relativement indépendant de la fréquence d'oscillation. Le remplacement des 4000 par les 74HC ou 74AC ne change rien au problème. Cependant, si l'oscillateur est alimenté sous 3 V, par exemple avec une pile au lithium, le courant tombe dans la gamme des microampères. La figure 14.35 représente un tel oscillateur à très faible consommation et sa consommation de courant sous différentes tensions d'alimentation. La logique 74HC permet de réaliser un oscillateur très stable, bien que la sensibilité de ce type de circuits à la tension soit plutôt forte (variation de fréquence typique de 10% si la tension passe de 1,0 V à 1,6 V).

◊ *Circuits intégrés oscillateurs*

Intersil ICM7242. Il s'agit d'un oscillateur RC CMOS associé à un diviseur à huit bits. Il fonctionne sous une tension de 2 V à 16 V et consomme environ 100 µA sous 5 V. Malheureusement, le courant d'alimentation diminue peu avec la tension. Le coefficient de température typique est de 250 ppm/°C.

◊ *Intersil/Maxim ICM7240/50/60*. Ces circuits sont semblables à l'ICL7242, mais avec des diviseurs numériques programmables. Ils consomment le même courant d'alimentation.

◊ *Intersil ICM7207/A*. Il s'agit d'oscillateurs à quartz CMOS avec des diviseurs, prévus pour fournir des sorties à 100 Hz/10 Hz pour l'un (quartz de 6,5536 MHz), 10 Hz/1 Hz pour l'autre (quartz de 5,24288 MHz). Leur consommation est de 260 µA

sous 5 V, elle tombe à 80 µA sous 3 V. La feuille de caractéristiques prévoit le fonctionnement jusqu'à 1 V, avec un courant d'alimentation de quelques microampères.

◊ *ICM7555/6 et autres*. Ces circuits sont des versions CMOS du 555, avec des caractéristiques générales améliorées (faible courant d'alimentation, plus haute fréquence maximale, transitoires d'alimentation beaucoup plus faibles). Le courant de repos est de 60 µA sous 5 V, ce qui est approximativement le courant de fonctionnement d'un oscillateur, si les résisteurs de temporisation sont de forte valeur. Le coefficient de température typique est de 150 ppm/°C. Le 7556 est un double 555. Le LMC555 de National, similaire, consomme 100 µA avec un coefficient de température de 75 ppm/°C. Reportez-vous au tableau 5.3, qui regroupe les variantes de 555 de TI, Advanced Linear Devices et Exar.

◊ *Amplificateurs opérationnels*. Un oscillateur à relaxation construit avec un amplificateur opérationnel (figure 5.29, Vol. 1) fait un bon oscillateur à basse fréquence. Utilisez un amplificateur à sorties CMOS, pour leur excursion totale, de façon à obtenir un faible coefficient de température et une oscillation fiable. Les types 761 1/2 conviennent pour cet usage.

◊ *LT1040*. Il s'agit du comparateur à commutation d'alimentation de Linear Technology que nous avons décrit plus haut ; il comporte un oscillateur intégré à très faible consommation (0,3 µA à très basse fréquence). Le courant d'alimentation est proportionnel à la fréquence : $I(\mu A) = f(\text{Hz})/10$. L'oscillateur n'est

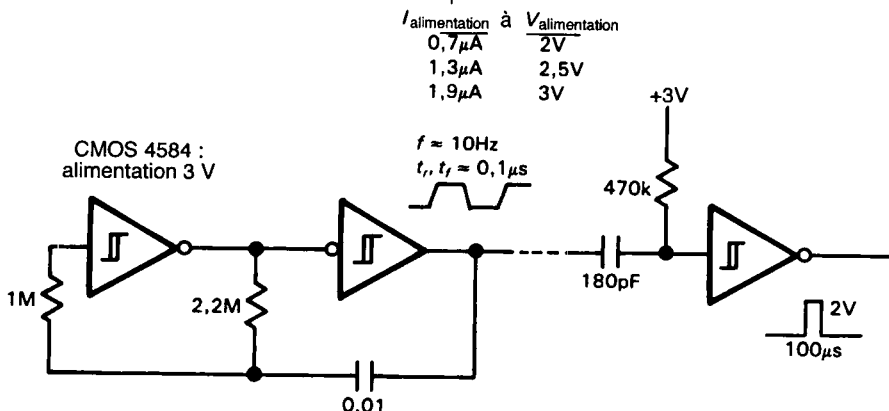


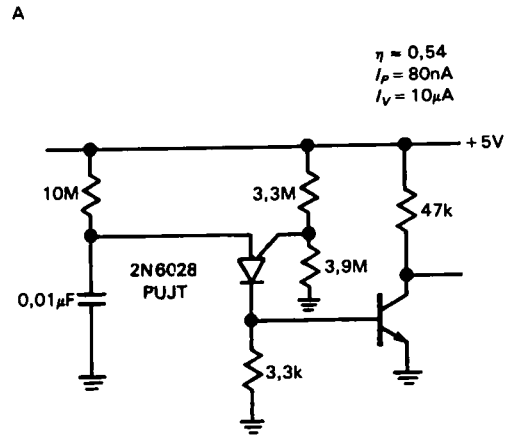
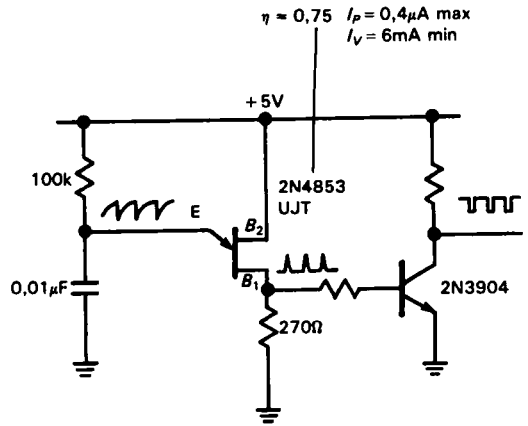
Figure 14.35 - Oscillateur à relaxation CMOS à très faible consommation.

pas particulièrement stable (0,2%/°C, 10%/V), son principal mérite est sa faible consommation à basse fréquence.

◇ **Temporisateurs COPS.** Le COP498 de National Semiconductor fait partie de la famille de microcontrôleurs COPS, avec le bus sériel « MICROWIRE® ». Le COP498 comporte un oscillateur à quartz à 32,768 kHz qui consomme 20 µA (maximum) sous 2,4 V. Une fois programmé par le bus sériel, il peut émettre des impulsions de réveil à la fréquence de 1 Hz ou 16 Hz. La stabilité typique est de quelques ppm/°C avec des quartz de type « diapason ».

◇ **Horloge calendrier.** Les MM58174/274 de National Semiconductor représentent les horloges-calendriers typiques pour microprocesseurs. Ils fonctionnent sur des piles de sauvegarde quand l'ordinateur est éteint ; ils maintiennent l'heure et la date exactes lisibles (et réglables) comme un port d'entrée/sortie par le bus du microprocesseur. Le 58174 consomme 10 µA (maximum) au repos (oscillateur en marche) avec une tension d'alimentation de 2,2 V. Comme les COPS, il peut provoquer des interruptions périodiques, mais seulement sous la tension de fonctionnement normale de 5 V (courant de 1 mA) ; toujours comme les COPS, il requiert une programmation par le bus de l'intervalle des interruptions. Les autres circuits intégrés d'horloge répandus sont le DP8570 (National), l'ICM7107 (Intersil), le MC146818 (Motorola, utilisé sur les micro-ordinateurs PC) et le MSM5832 (Oki). Certains d'entre eux permettent l'utilisation de quartz à fréquence élevée (1 MHz ou plus) pour une meilleure stabilité en température. Epson fabrique une puce calendrier avec quartz incorporé (RTS58321).

◇ **Circuits de montre.** Il existe des puces CMOS destinées à la commande des moteurs pas-à-pas de montres bracelets à affichage analogique. Par exemple, l'ICM7245 (aujourd'hui disparu) fonctionnait avec un quartz de 32,768 kHz sous une tension d'alimentation de 1,5 V (une seule pile) et un courant de 0,4 µA ; les différentes versions délivraient des fréquences de sortie de 1 Hz, 0,1 Hz ou 0,05 Hz. Comme il était destiné à des montres, il offrait une excellente stabilité, 0,1 ppm sur la plage de tension d'alimentation. National propose le MM5368, un



B

14-36

Figure 14.36 - Oscillateurs à relaxation à transistors unijonction.

oscillateur à 32 kHz en boîtier mini-DIP qui consomme 50 µA au maximum sous 3 V et comporte des sorties à 1 Hz, 10 Hz et 50/60 Hz. Le MM53107 consomme 75 µA sous 3 V avec un quartz à 1 MHz et une sortie à 30 Hz.

◇ **Transistor unijonction programmable.** Un transistor unijonction (UJT) est un composant à trois électrodes (émetteur, base 1, base 2) à résistance négative ; il a connu une certaine vogue, dans les années soixante, pour la construction de circuits de déclenchement et d'oscillateurs non synchronisés. Ce composant passe en forte conduction entre l'émetteur et la base 1 quand la tension de l'émetteur dépasse une tension de déclenchement critique $V_i = V_{BB} + 0,6$,

c'est-à-dire un seuil de diode au-dessus d'une fraction fixe (« rapport intrinsèque de blocage ») de la tension entre les bases ; il continue à conduire jusqu'à ce que le courant d'émetteur tombe en-dessous d'une valeur minimale (« courant de vallée »). La figure 14.36A représente l'oscillateur classique à UJT ; les pics positifs de la base 1 attaquent un transistor NPN qui présente une excursion entre les niveaux logiques. On ne rencontre quasiment plus de transistors unijonction, parce que les amplificateurs opérationnels et les circuits intégrés comme le 555 sont capables de faire plus et mieux. Cependant, il existe une série particulière d'UJT, dits *programmables*, dans lesquels les paramètres de déclenchement (courants de pic et de vallée) peuvent être fixés par un diviseur extérieur. Le 2N6028, en particulier, annonce des courants de pic aussi faibles que $0,1 \mu\text{A}$; il peut donc être utilisé comme oscillateur avec un courant inférieur à $1 \mu\text{A}$. La figure 14.36B représente un oscillateur à 10 Hz avec une excursion de sortie de type CMOS et un courant de fonctionnement de $1 \mu\text{A}$. Reportez-vous aussi à la figure 6.57 (Vol. 1) où nous avons utilisé un PUJT dans un convertisseur continu-continu à très faible consommation.

CONCEPTION DE CIRCUITS NUMÉRIQUES À TRÈS FAIBLE CONSOMMATION

Au premier abord, la conception de circuits numériques à très faible consommation paraît très simple : utilisez des CMOS partout, y compris pour les micro-processeurs et la mémoire. Juste ? Presque. La famille CMOS est certainement le bon choix, bien que la logique bipolaire puisse être utilisée pour la commutation d'alimentation ; cependant, il existe plusieurs variantes de CMOS et il y a de nombreux pièges qui risquent de transformer un schéma en CMOS innocent en tout autre chose qu'un montage à très faible consommation. Dans cette dernière partie du chapitre, nous allons passer en revue les familles CMOS et les façons de les utiliser pour atteindre les très faibles consommations indispensables pour le fonctionnement sur piles.

14.15 Familles CMOS

Comme nous l'avons exposé en long et en large dans le chapitre 9, il existe différentes familles CMOS ; le choix de l'une ou de l'autre dépend de l'application. Elles sont rassemblées dans le tableau 9.1.

Séries 4000B/74C

Il s'agit d'une amélioration des CMOS d'origine à grille métallique. Les feuilles de caractéristiques annoncent un fonctionnement sous une tension d'alimentation de 3 V à 15 V ; cependant le fonctionnement sous 3 V est marginal, avec une forte impédance de sortie, une piètre immunité au bruit et une vitesse réduite. La tension d'alimentation minimale en pratique est de 5 V. À l'autre extrémité de la plage de tension d'alimentation, le courant de classe A est considérable pendant les commutations et le risque de mort subite sous une pointe de la tension d'alimentation augmente. Ces familles CMOS manquent de tripes pour l'attaque en sortie : 1 mA ou moins avec une alimentation de 5 V. Les 74C sont similaires, électriquement, aux 4000B, jusqu'aux plages de tension d'alimentation, mais leurs fonctions et leurs brochages sont ceux de la TTL 74xx. Fairchild a proposé une famille « Isoplanar C » (plus rapide, même gamme de tension), comme Philips/Signetics (« LOCMOS »). Ce sont les seules familles CMOS qui peuvent fonctionner sous une large plage de tension d'alimentation ; elles sont idéales pour l'alimentation directe par une pile de 9 V.

Séries 74HC et 74AC

Les familles logiques CMOS « rapides » (HC = vitesse de la LS, AC = vitesse des 74F/74AS), avec grilles en polysilicium fonctionnent sous une tension comprise entre 2 V et 6 V (ou 1,5 V et 5 V) ; de plus, leurs caractéristiques sont *spécifiées* sur toute la plage. Ces composants sont très solides, avec une bonne protection des entrées et une quasi-absence d'effet thyristor. Les seuils sont ceux de la CMOS (la moitié de V_{DD}), l'excursion est totale. La série HC comporte de nombreuses fonctions de la série 4000B (comme le 74HC4046), en plus des fonctions usuelles de la famille 74LS.

Séries 74HCT et 74ACT

Il s'agit de variantes des séries *HC* et *AC* ; leurs seuils sont aux niveaux *TTL* pour permettre la coexistence avec les circuits bipolaires dans un même montage. Comme les circuits à très faible consommation ne comportent pas, généralement, de composants *TTL* bipolaires, votre choix se portera toujours sur les *HC/AC*, avec leur meilleure immunité au bruit. Les composants *HCT* et *ACT* exigent une tension de $5\text{ V} \pm 10\%$.

Fonction spéciale à faible seuil

Comme nous le montrerons ci-dessous, la consommation dynamique des circuits *CMOS* est proportionnelle au carré de la tension d'alimentation. Voilà une forte incitation à choisir une basse tension ; voilà pourquoi les circuits oscillateurs-diviseurs de montre, qui consomment moins d'un microwatt, sont alimentés sous 1,5 V. Ces circuits inhabituels peuvent se révéler très utiles ; de plus ils sont très peu coûteux du fait des grandes quantités produites.

M²L (Mickey Mouse Logic)

Ne négligez pas la possibilité d'utiliser quelques composants discrets pour établir ou inverser un niveau logique ; le principe est celui de la figure 14.37. Cela peut être très utile pour réaliser l'interface entre des tensions d'alimentation différentes. Il est même possible de créer des portes de fortune en ajoutant des diodes ou en mettant en parallèle des sorties à transistor.

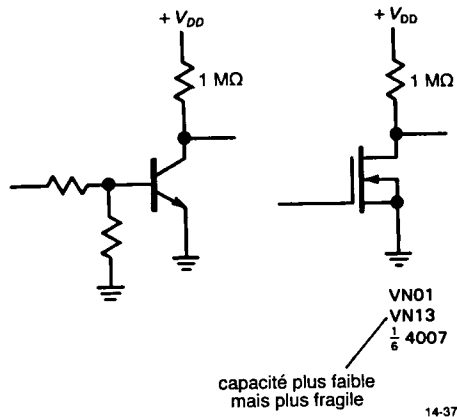


Figure 14.37

Choix d'une famille

Utilisez les séries 4000B/74C si vous n'avez pas besoin de vitesse ni de forts courants de sortie, ou si vous voulez utiliser une tension d'alimentation élevée ou non régulée. Utilisez la famille *HC* (ou *AC*) si vous avez besoin de vitesse ou d'une forte attaque en sortie, mais tenez compte de la plage plus étroite de tension d'alimentation. Les familles *AC* et *ACT* posent plus de problèmes dus au couplage capacitif, aux réflexions (lignes de transmission), aux transitoires de tension d'alimentation (court-circuit), à cause de la raideur de leurs fronts et de la puissance de leurs étages de sortie. Il convient de les éviter si elles ne sont pas strictement indispensables. En général, évitez les composants à seuils *TTL* (*HCT*, *ACT*) s'ils ne sont pas indispensables comme interfaces avec de la *TTL* bipolaire ou des circuits intégrés *NMOS* à forte densité d'intégration et niveaux logiques *TTL*.

14.16 Maintenir faible la consommation des CMOS

Plusieurs précautions doivent être prises systématiquement pour que la consommation des *CMOS* soit effectivement faible. De plus, il est bon de prendre conscience des maladies congénitales des composants *CMOS*.

Précautions systématiques lors de la conception

1. Ne soumettre que le minimum de points à des fréquences élevées. La logique *CMOS* ne consomme aucun courant de repos (à part les fuites) mais le courant est indispensable pour charger les capacités internes (et celles des charges en sortie) lors des commutations. Puisque la quantité d'énergie stockée dans un condensateur est égale à $\frac{1}{2}CV^2$ et qu'une quantité égale est dissipée dans les circuits résistifs de charge, la puissance dissipée est

$$P = V_{DD}^2 f C$$

pour une fréquence de commutation f . Ainsi les composants *CMOS* consomment une puissance proportionnelle à leur fréquence de commutation, comme l'illustre la figure 14.38 (comparez à la figure 8.18) ; à leur fréquence maximale, ils peuvent consommer plus que leurs équivalents en logique *TTL* bipolaire. La capacité effective C est souvent indiquée dans les feuilles de caractéristiques comme « capacité

de dissipation de puissance » (*power dissipation capacitance*); il convient d'y ajouter la capacité de la charge C_L avant d'appliquer la formule ci-dessus.

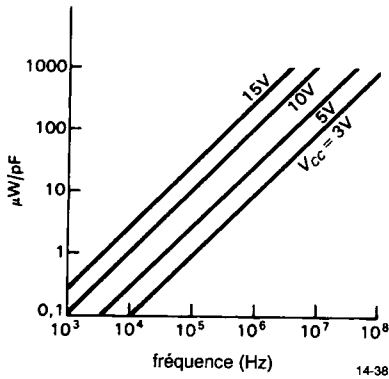


Figure 14.38 - Consommation dynamique de la logique CMOS.

2. Dans un même circuit, avoir une seule tension V_{DD} et une seule tension V_{SS} . Dans le cas contraire, un courant risque de circuler par les diodes de protection des entrées; au pire, vous risquez de bloquer un composant par effet thyristor (voir les maladies ci-dessous).

3. S'assurer que tous les niveaux logiques atteignent les lignes d'alimentation. L'excursion de sortie des composants CMOS s'étend jusqu'aux deux lignes d'alimentation; celle des autres familles logiques (TTL bipolaire, oscillateurs, puces NMOS), par contre, peut flouter entre les deux, ce qui provoque des courants de classe A et dégrade l'immunité au bruit.

4. Ne pas laisser d'entrées en l'air. Les entrées ouvertes sont les ennemis du fonctionnement à très faible consommation, parce qu'un courant de classe A considérable risque de circuler (avec des oscillations) si une entrée flotte près du seuil logique. Reliez toutes les entrées inutilisées à la masse (ou à V_{DD} , si cela désactive quelque fonction dont vous ne voulez pas).

5. Organiser les charges de façon à limiter leur consommation au repos. Les polarisations, les LED et les pilotes de sortie doivent être câblés de telle façon que leur courant soit minimal dans l'état normal. Par exemple, utilisez un transistor NPN (et non un PNP)

pour commuter une charge à forte tension au moyen d'une sortie qui passe l'essentiel de son temps à l'état bas.

6. Éviter les transitions lentes. Une fois de plus, le coupable est le courant de classe A. Une tension sinusoïdale qui attaque un trigger de Schmitt CMOS peut donner lieu à un courant supplémentaire considérable.

7. Placer des *shunts* de mesure de courant dans la ligne V_{DD} . Dans certains types de défaillance (voir ci-dessous), en particulier celles qui résultent de dégâts statiques, une puce CMOS peut drainer un courant de repos excessif; un résistor de $10\ \Omega$ en série dans la ligne V_{DD} de chaque platine permet de le constater facilement si cela se produit. Un résistor sur chaque puce (habituellement sans découplage dans ce cas) permet de localiser facilement le composant défectueux (figure 14.39).

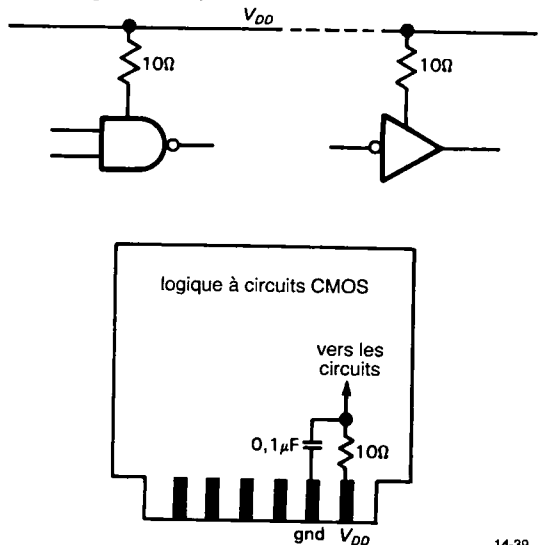
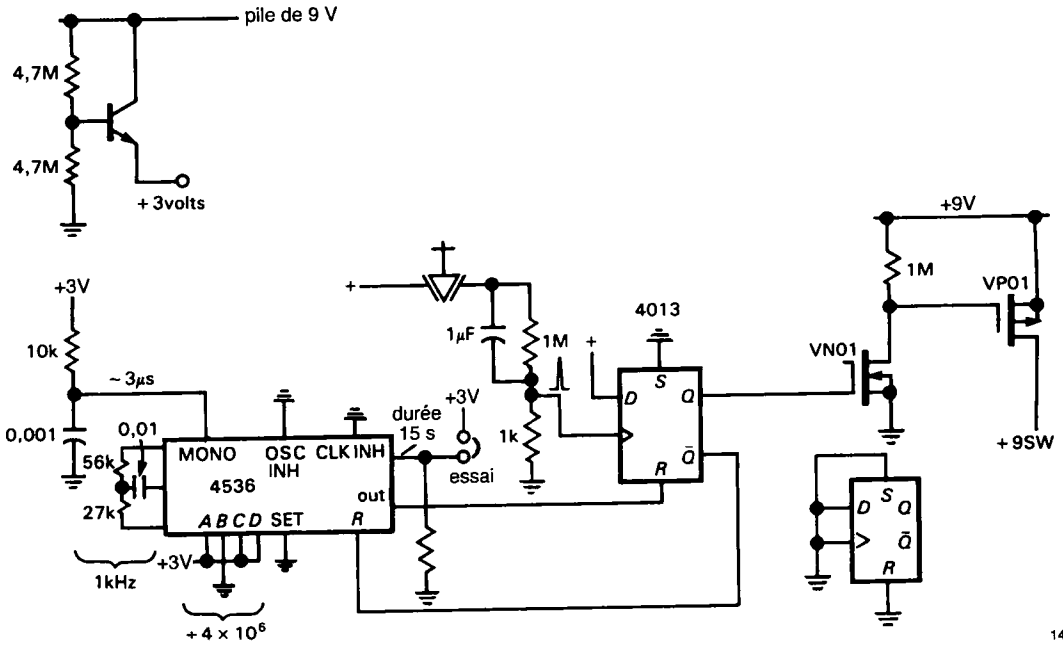


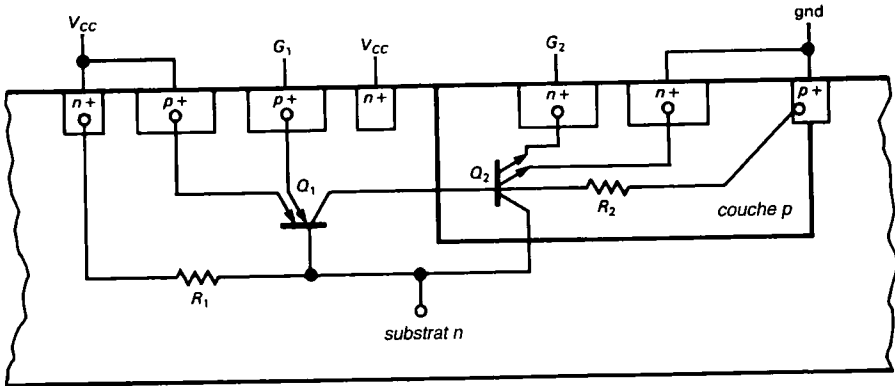
Figure 14.39 - Mesure du courant d'alimentation (« espion de courant »).

8. Sélectionner les composants en fonction du courant de repos. Les courants de repos spécifiés pour les composants CMOS HC ou 4000B sont de $0,04\ \mu\text{A}$ (typique) et $5\ \mu\text{A}$ (maximum). Il est rare de tomber sur des composants qui consomment le courant maximal, mais cela arrive. Si vous travaillez à une fréquence basse, donc avec un courant dynamique faible, il est logique de rechercher un courant de repos également faible. Dans ce cas, il peut être nécessaire

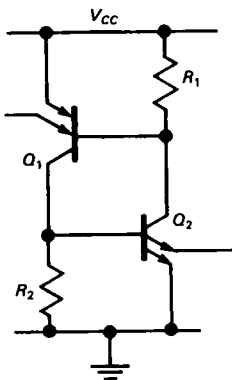
14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION



14-40



A



B

Figure 14.41 - La naissance sournoise du thyristor parasite dans les circuits intégrés CMOS. (D'après la note d'application 339 de National Semiconductor Corp.)
 A. Section du circuit intégré CMOS.
 B. Circuit équivalent.

14-41

de sélectionner les composants lors de l'approvisionnement. Les faibles résistances en série, comme ci-dessus, facilitent grandement le travail. Nous avons constaté que les puces CMOS à forte densité d'intégration (comme les mémoires à grande capacité) peuvent consommer un courant de repos proche du courant de fuite maximal annoncé par le constructeur. Méfiez-vous !

9. Coupure d'alimentation temporisée. Il est possible d'économiser beaucoup d'énergie en faisant en sorte qu'un appareil s'arrête si personne ne s'en sert. La figure 14.40 représente un circuit simple qui coupe l'alimentation de 9 V une heure après la mise en marche de l'appareil. Vous pouvez l'incorporer à un appareil à main comme un multimètre. Il utilise un 4536, oscillateur-diviseur-monostable, pour remettre à zéro une bascule qui commande l'alimentation de l'appareil. Le circuit fonctionne sous une tension de +3 V qui garantit une consommation de courant inférieure à 5 μ A. La sortie à monostable évite les basculements en série et les impulsions avortées ; la ligne « 8-bypass » est utilisée pour tester le circuit en ramenant le délai à quinze secondes. Les interrupteurs MOS constituent une interface pratique avec un faible courant de fuite.

Maladies du CMOS et types de défaillances

Les circuits CMOS ont un comportement bizarre dans certaines conditions, leurs défaillances peuvent se manifester de façon curieuse. Certaines de ces défaillances provoquent une augmentation spectaculaire de la dissipation de puissance. Voici un échantillon.

1. Blocage par effet thyristor. C'est une des menaces les plus graves du fonctionnement à faible consommation. Le substrat en silicium forme des jonctions de diodes avec les éléments du circuit CMOS, ce qui constitue un circuit parasite de type thyristor (figure 14.41), lequel risque d'être mis dans l'état conducteur. Pour déclencher le thyristor parasite, il faut qu'un courant d'intensité comprise entre 20 mA et 200 mA (les plus fortes valeurs correspondent aux familles logiques récentes) traverse les diodes de protection d'entrée ou de sortie (voir la figure 3.50, Vol. 1). Une fois amorcé, le thyristor reste fortement conducteur entre les deux lignes d'alimentation, avec une tension d'environ 1 V par rapport à la masse ; le

plus souvent, le circuit intégré est détruit (quelquefois l'alimentation aussi !). Pour éviter l'amorçage du thyristor, insérez dans vos montages des résisteurs de limitation de courant aux endroits stratégiques : entrées extérieures, entrées dont la tension risque de dépasser la tension d'alimentation, sorties vers d'autres platines et signaux entre des sections qui dépendent d'alimentations séparées. Les charges « inamicales » qui peuvent induire des courants dans les sorties CMOS sont des sources de blocage potentielles. Par exemple, un convertisseur numérique/analogique CMOS à sortie en courant (alimenté entre +5 V et masse) qui attaque la jonction sommatrice d'un amplificateur opérationnel (alimenté par une source bipolaire) peut sembler assez raisonnable ; en fait, il est possible, lors de la mise sous tension, que l'entrée de l'amplificateur opérationnel draine un courant, ce qui provoquera un blocage en thyristor du convertisseur. Le remède est une diode Schottky raccordée à la masse. (Les convertisseurs numérique/analogique les plus récents sont conçus pour éviter ce phénomène ; recherchez une mention du genre « diode Schottky de protection inutile », *protection Schottky not required*.) L'attaque de fortes charges inductives avec des MOSFET de puissance est un autre cas où nous avons constaté des blocages par effet thyristor : la forte capacité de contre-réaction des transistors de puissance produit des courants dynamiques intenses dans les circuits d'attaque de grille (c'est-à-dire dans les sorties CMOS). Voir « couplage de signaux » ci-dessous, pour un autre scénario d'effet thyristor.

Il existe un moyen simple de provoquer un blocage par effet thyristor : enficher une platine dans un connecteur sous tension ; une ligne de signal quelconque risque d'être raccordée avant les alimentations. (Quel que soit le genre de circuit, on est toujours mal avisé de connecter ou déconnecter des platines ou des modules sous tension.) Lors de la conception avec des circuits CMOS, une étude des spécifications officielles du blocage est toujours utile. Les circuits les plus récents, à grille en silicium, sont dotés de protections très efficaces et quelques fabricants (comme National) affirment que leurs séries HCHCT ou AC/ACT ne risquent pas le blocage en thyristor.

2. Couplage de signaux. Du fait des fortes impédances mises en jeu, les circuits *CMOS* sont sujets au couplage capacitif de signaux voisins à fronts raides, qui produisent des points logiques. Par exemple, des circuits de polarisation à forte impédance permettent le couplage de pics à partir de lignes voisines qui véhiculent des fronts raides, par la capacité du câblage ; le remède consiste à ajouter un petit condensateur de découplage (habituellement $0,001 \mu\text{F}$). En général, le câblage qui court jusqu'à la façade peut poser des problèmes par ce mécanisme. La capacité relativement forte peut même créer un couplage avec les lignes de sortie, en particulier avec les séries 4000B et 74C alimentées sous 5 V. Dans les cas extrêmes (comme la commutation de hautes tensions avec un relais dans le même câble que les niveaux logiques), le couplage risque d'être suffisant pour déclencher un blocage par effet thyristor.

3. Gauchissement de l'horloge. Comme nous l'avons signalé dans le chapitre 9, l'impédance de sortie Z_{out} relativement élevée des séries 4000B et 74C peut poser des problèmes dans un système synchrone, en particulier si les lignes d'horloge attaquent une forte charge capacitive, ce qui retarde l'horloge par rapport aux données. La forte dispersion des seuils de la logique *CMOS* ne fait qu'aggraver la situation. Dans un système alimenté par des piles sans régulation de tension, il est essentiel de vérifier le fonctionnement dans toute la plage de tension d'alimentation. Curieusement, les difficultés empirent à forte tension, quand le retard des données et les temps de transition se raccourcissent. Voilà un argument qui plaide en faveur des alimentations régulées dans les systèmes *CMOS* alimentés par piles.

4. Types de défaillances. La détérioration d'une entrée peut provoquer une fuite (ou un court-circuit) vers V_{SS} ou V_{DD} . Un étage de sortie détérioré peut provoquer un courant de repos appréciable. Il peut provoquer l'ouverture d'un pilote, qui se trouvera incapable de consommer et de débiter du courant. Dans un tel cas, le courant de repos peut circuler dans l'un des états seulement. Les *shunts* dans les lignes V_{DD} , tels que nous les avons suggérés, facilitent la recherche de ce genre de problèmes. Quand vous utilisez cette méthode, ne vous laissez pas égarer ; il arrive qu'une entrée défectueuse se manifeste par un

courant excessif dans le circuit qui la pilote, même si ce dernier est en bon état.

Il se peut qu'une puce *CMOS* endommagée fonctionne seulement à très basse fréquence (pilote détérioré), ou seulement à très haute fréquence (étage d'entrée défectueux, pas de connexion en continu, couplage capacitif). Un symptôme similaire risque de se présenter si vous avez oublié de raccorder une entrée : le circuit peut « fonctionner » aux grandes vitesses grâce au couplage capacitif des fronts (figure 14.42).

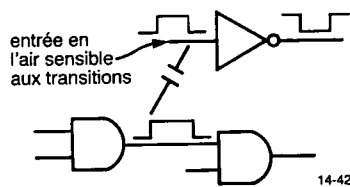


Figure 14.42

Une polarisation à la masse révélera ce problème, en empêchant l'entrée de flotter à proximité du seuil de transition. Comme nous l'avons signalé dans la section 8.35, le défaut de connexion de la broche V_{DD} produit des symptômes bizarres, parce que les puces s'alimentent par les entrées logiques (à travers les diodes de protection) ; toutefois, l'alimentation disparaît si toutes les entrées logiques sont simultanément au niveau BAS.

14.17 Microprocesseurs et périphériques à très faible consommation

Il existe des équivalents *CMOS* de la plupart des microprocesseurs standard. Il pourrait donc sembler facile à première vue de construire des circuits à microprocesseurs à faible consommation. En fait, la plupart de ces microprocesseurs *CMOS* ne sont que des remplacements compatibles broche à broche de processeurs réalisés à l'origine en *NMOS* ; dans de nombreux cas, leurs caractéristiques ne sont pas adaptées au fonctionnement sur piles ; par exemple, ils ne peuvent pas fonctionner avec une fréquence d'horloge très basse. Quelques-uns n'ont même pas une consommation faible, comme le 68020, qui dissipe environ 1 W.

Comme la dissipation en *CMOS* est habituellement une fonction de la fréquence d'horloge, la première question à se poser est celle de la consommation quand l'horloge est arrêtée. Si la puce utilise la technologie *CMOS* pour ses bonnes caractéristiques électriques, mais n'est pas conçue pour une faible consommation, elle risque de comporter des parties qui ne sont pas en *CMOS* et augmentent la dissipation. Méfiez-vous aussi des puces qui utilisent l'horloge de manières mystérieuses : par exemple dans un triple compteur à seize bits (aujourd'hui disparu) compatible avec les microprocesseurs (six ports à trois états de huit bits, avec des ports de commande). Il ne consomme que 10 A avec l'horloge arrêtée ; malheureusement, la surprise est qu'il a besoin de l'horloge même quand il ne communique pas avec le processeur. La feuille de caractéristiques ne dit pas que l'horloge est utilisée pour synchroniser les entrées et que sa fréquence doit être au moins de trois fois la fréquence maximale du comptage. Ainsi, il est indispensable de lui appliquer une horloge rapide pour que le compteur fonctionne, ce qui donne lieu à une dissipation appréciable.

La deuxième question à se poser porte sur la fréquence d'horloge minimale qui garantisse encore un fonctionnement acceptable. Certains processeurs ont des registres dynamiques qui imposent une fréquence d'horloge relativement élevée. Avec une horloge lente, certains processeurs (en particulier du type « microcontrôleur », voir ci-dessous) peuvent répondre très lentement ; vous risquez de trouver des temps de latence des interruptions qui atteignent 10 ms.

Ordinateur contre microcontrôleur

Les microprocesseurs se divisent en deux catégories, suivant les applications auxquelles ils sont destinés. Les types destinés au calcul possèdent un espace de mémoire de 64 Ko au minimum et n'utilisent que quelques cycles d'horloge par instruction (pour atteindre de grandes vitesses). Ils ont besoin de périphériques extérieurs comme des ports, des compteurs-temporisateurs, des convertisseurs, etc. Les types destinés à l'automatisme, dits « contrôleurs », destinés à un appareil spécialisé, ont un espace de mémoire limité (2 Ko et 4 Ko sont des valeurs typiques) et utilisent un grand nombre de

cycles d'horloge par instruction. D'un autre côté, ils possèdent de nombreux ports parallèles intégrés, des broches d'interruptions et un oscillateur d'horloge intégré. Ils possèdent souvent des compteurs, des UART et même des convertisseurs analogique/numérique et de la mémoire vive non volatile.

Quelques exemples

Les 80C85, 80C86 et 80C88 sont les équivalents *CMOS* des processeurs *NMOS* destinés aux ordinateurs classiques. Le 80C85 (Oki) consomme 2 mA avec l'horloge arrêtée, 10 mA avec une horloge à 6 MHz. Il risque de ne pas être utilisable dans les applications à faible consommation, à moins de faire appel à la commutation d'alimentation. Les 80C86 et 80C88 (Harris, Intel) sont plus intéressants, avec une consommation statique de 0,1 mA environ (bien que les spécifications donnent 0,5 mA au maximum). Avec ces types, il est possible d'arrêter l'horloge pour économiser l'énergie, sans perdre le contenu des registres ni du compteur de programme.

La remise en marche de l'horloge d'un processeur arrêté demande une certaine finesse. Pour limiter la puissance consommée à l'arrêt, il est souhaitable d'arrêter l'oscillateur à quartz au lieu de se contenter de bloquer son signal de sortie (avec un circuit synchroniseur, naturellement ; voir la section 8.19). Malheureusement, à cause de son facteur de qualité Q élevé, un oscillateur à quartz ne peut pas démarrer instantanément ; le démarrage d'un oscillateur dans la gamme des mégahertz peut demander 5 à 20 ms ; un oscillateur à 32 kHz peut demander jusqu'à une seconde ($Q = 10^5$). Ainsi, pour remettre l'horloge en service, vous avez le choix entre deux méthodes : soit attendre que l'oscillateur se soit stabilisé pour appliquer son signal de sortie au processeur, soit actionner la remise à zéro pendant ce temps. La première méthode est généralement la meilleure, parce qu'il n'est peut-être pas souhaitable de redémarrer le système de zéro à chaque sortie d'une période de veille [voir « commutation d'alimentation », ci-dessous, pour une astuce de démarrage à chaud (*warm-boot*)]. Le 82C85 (Harris) est un générateur d'horloge à faible consommation destiné aux 80C86/88, avec un circuit interne qui permet le fonctionnement avec l'horloge arrêtée, l'oscillateur arrêté (environ 25 μ A)

14. CONCEPTION DES CIRCUITS À FAIBLE CONSOMMATION

Tableau 14.9 - Contrôleurs monolithiques à microprocesseur en technologie CMOS

type	fabriquant	longueur du mot (bits)	largeur du bus (bits)	bus d'adresses (bits)	broches	copie de NMOS ?	facilité de calcul ?	courant à l'horloge = 0 ?	oscillateur interne ?	RAM interne (mots)	EPROM interne (mots)	séquenceur ?	interruptions	sortie parallèle	sortie série	arrêt de l'oscillateur ?	commentaires
79C05	NE	8	8	16	64	-	X	0	X	128	-	X	2	X	-	X	accès SPI
80C35	IN	8	8	12	40	X	-	0	X	64	-	X	X	X	-	X	famille des 8048 (la famille des 8051 est meilleure)
80C39	IN	8	8	12	40	X	-	0	X	128	-	X	X	X	-	X	famille des 8051 ;
80C31	IN	8	8	16	40	X	-	0	X	128	-	2	2	X	X	X	taux de bauds produit par le circuit
70C42	TI	8	-	int	40/44	-	-	0	X	256	4k	2	6	X	X	X	
146805E3	MO	8	8	16	40	X	-	0	X	112	-	X	X	X	-	X	
68HC704P3	MO	8	-	int	28	-	-	0	X	128	2k	X	X	X	-	X	peut utiliser un oscillateur R/C
1468705G2	MO	8	-	int	40	-	-	0	X	112	2k	X	X	X	-	X	EPROM rapportée
HD63P05YO	HI	8	-	int	64	-	-	0	X	256	8k	X	X	X	X	X	une famille complète
HD6301V1	HI	8	8	16	40	X	X	0	X	128	-	X	6	X	X	X	EPROM rapportée
HD63P01M1	HI	8	-	int	40	-	X	0	X	128	8k	1	6	X	X	X	nombreux accès d'entrée/sortie
HD6305Y2	HI	8	8	14	64	-	-	0	X	256	-	1	5	X	X	X	
HD6303R	HI	8	8	16	40	X	X	0	X	128	-	1	6	X	X	X	version 3 volts disponible
HD6303Y	HI	8	8	16	64	-	X	0	X	256	-	2	8	X	X	X	DMA
HD647180	HI	8	-	int	84	-	-	0	X	512	16k	2	8	X	2	X	possède un convertisseur A/D ;
COP8788	NS	8	-	int	40/44	-	-	0	X	192	4k	2	13	X	X	X	structure Harvard à 8 bits
16C54	GI	8/12	-	int	18	-	-	0	X	32	512	1	-	12	-	X	structure Harvard à 12 bits
16C55	GI	8/12	-	int	28	X	-	0	X	32	512	1	1	20	-	X	structure Harvard à 12 bits
87C51	IN	8	8	int	40	X	-	0	X	128	4k	2	5	32	X	X	version CMOS du contrôleur le plus connu
68HC11A8	MO	8	8	int	48/52	-	X	0	X	256	512 ^b	4	2	28/32	X	X	6801 + 91 instructions ; A/D ; SD1
80C196	IN	16	8/16	0/16	48/68	X	X	0	X	232	8k	2	8	X	X	X	deux fois les performances du 8096
16003	NS	16	16	16	68	-	X	0	X	256	-	8	8	X	2	X	famille complète
16084MH	NS	16	-	int	68	-	X	0	X	256	8k	8	8	X	2	X	A/D
78P312	NE	16	8/16	int	64	-	-	0	X	256	8k	4	15	32	X	X	nouvelle famille ; jeu d'instructions unique

et à basse fréquence ; il possède des entrées pour la commande par le logiciel du microprocesseur.

Les 80C31/51 sont des exemples de microcontrôleurs répandus conçus pour le fonctionnement sur piles. Ces processeurs possèdent 32 lignes d'entrée/sortie, une paire de compteurs à 16 bits, 128 octets de RAM intégrée (ils peuvent utiliser les ports comme bus multiplexés d'adresses et de données pour accéder à 64 Ko de mémoire extérieure ; le 80C51 possède en plus 4 Ko de mémoire morte programmée par masque), 5 interruptions et un port sériel programmable. Ils peuvent être mis en veille à faible consommation (< 1 mA à 1 MHz) ; dans ce mode, les interruptions, le port sériel et les compteurs continuent de fonctionner alors que l'horloge interne du processeur est arrêtée ; tous les registres de la RAM intégrée sont conservés. Ils connaissent aussi une mode sommeil (*power-down*) d'où ils ne peuvent être tirés que par une remise à zéro complète, sans que le contenu de la RAM soit affecté.

Le 146805E2 (Motorola) est un contrôleur similaire, avec une possibilité intéressante : il peut être tiré du mode *stop* à consommation nulle par une interruption. Il est doté d'un circuit interne qui surveille le démarrage de l'oscillateur avant la remise en fonctionnement. Les différentes versions de la famille 146805 sont dotées de configurations diverses de ports, de ROM masquée, etc. Nous l'utiliserons dans l'exemple de projet de la prochaine section.

Le tableau 14.9 donne une liste des plus intéressants parmi les microprocesseurs à faible consommation disponibles au moment de la rédaction.

Commutation d'alimentation

Il est possible de faire fonctionner n'importe quel microprocesseur avec une faible consommation, en ne lui fournissant son alimentation que périodiquement, avec un faible *rapport cyclique*. En pratique, c'est plus facile avec les puces *NMOS* qu'avec les *CMOS*, parce que les entrées comme \overline{WR} peuvent être maintenues au niveau haut pendant la coupure d'alimentation (avec les *CMOS*, cela suffit à alimenter la puce, par les diodes de protection !) pour éviter les cycles d'écriture intempestifs, etc. Ainsi, avec les *CMOS* il est indispensable de recourir à une logique

extérieure pour effectuer une coupure de tension ordonnée. Dans l'un et l'autre cas, vous rencontrez le problème du démarrage de l'oscillateur ; vous pouvez le résoudre avec un délai produit par une logique extérieure, ou avec une puce comme le 82C85.

Habituellement, on ne souhaite pas exécuter le programme de *démarrage à froid* à chaque redémarrage ; le meilleur moyen consiste à faire lire au processeur l'état d'une bascule de *mise sous tension* (*CMOS*, alimentée en permanence) lors de chaque redémarrage, de façon à n'exécuter le démarrage à froid qu'une seule fois (la procédure de démarrage comporte la mise à 1 de la bascule).

Dans le cas de la commutation d'alimentation des *NMOS*, il convient de stocker les demandes d'interruption par front dans une logique *CMOS* extérieure, de façon à les honorer quand le processeur redémarre. La même astuce peut être nécessaire avec certains processeurs *CMOS*, ceux qui perdent la trace des fronts de demande d'interruptions pendant les phases de veilles ou d'arrêt.

Si vous commutez l'alimentation de processeurs *NMOS*, qui consomment habituellement 100 mA ou plus, utilisez un *MOSFET* balèze, avec une résistance $R_{ON} < 3 \Omega$ pour une attaque de grille de 5 V.

Périphériques CMOS

De nombreux périphériques *CMOS* sont simplement des copies de puces *NMOS*, par exemple les ports parallèles 81C55 et 82C55. Habituellement, leurs feuilles de caractéristiques sont aussi des copies exactes de celles des puces originales, à quelques changements près. De ce fait, elles sont souvent fausses ! Par exemple, elles peuvent spécifier pour les sorties une consommation de courant de 2 mA sous 0,4 V et un débit de 100 μA sous 2,4 V, alors que leurs transistors *PMOS* sont capables en fait de débiter 2 mA, surtout sous 2,4 V ! Les seuils des entrées risquent d'être trompeurs aussi.

Autre point à surveiller : la connexion des entrées flottantes sur un bus à trois états. Harris et Intel ont un circuit de « maintien de bus » (*bus hold*), avec une faible rétroaction positive pour éviter les courants de classe A dans les entrées flottantes.

Méfiez-vous des périphériques qui consomment un courant « de repos » à cause de leur horloge. Par exemple, les UART comme le 65C51 et le 82C52 consomment environ 2 mA à la fréquence recommandée (1,84 MHz à 1,4 mA/MHz pour le 65C51). On peut envisager d'arrêter l'oscillateur, mais dans ce cas l'UART ne peut pas recevoir de données, en particulier un ordre de remise en marche ! Les autres périphériques qui consomment un courant de repos de 1 mA à 5 mA sont les convertisseurs analogique/numérique, les modems, les pilotes vidéo, les EEPROM et les codeurs de clavier. Un système complexe constitué de plusieurs de ces organes risque de consommer un courant de repos de 25 mA à 50 mA, ce qui ne laisse qu'une dizaine d'heures de vie à une pile de 9 V. Si c'est acceptable, tant mieux ; sinon, il faut couper l'alimentation. Cette opération impose la prudence, car les entrées et sorties risquent de mal se comporter ; par exemple, les pilotes de bus à trois états du convertisseur analogique/numérique risquent de passer à l'état BAS quand la puce n'est pas alimentée (dans ce cas, il faudra utiliser une interface distincte, en CMOS à trois états).

Les pilotes RS-232 ont toujours été des composants gourmands : le quadruple émetteur classique de type 1488 consomme des courants de repos de ± 20 mA (alimentation bipolaire), sans compter le courant de la charge ; le quadruple récepteur 1489 consomme 15 mA. Quelques puces RS-232 récentes fonctionnent à faible courant. Voici quelques bons choix :

Motorola MC145406. Il s'agit d'un triple émetteur-récepteur qui fonctionne avec des tensions d'alimentation de ± 5 V à ± 13 V, en ne dissipant que 15 mW dans cette plage. Les émetteurs CMOS offrent une excursion totale, si bien que les niveaux RS-232 sont possibles même avec une alimentation de ± 5 V. Différentes astuces de conception permettent à cette puce CMOS de supporter une tension d'alimentation totale de 26 V et d'accepter des niveaux d'entrée de 20 V au-delà des lignes d'alimentation.

LT1032. Quadruple émetteur RS-232 bipolaire avec une plage de tension d'alimentation de ± 5 V à ± 15 V et courant de repos de 0,5 mA. Il peut être arrêté (courant nul) par une broche de commande ; pendant l'arrêt, les sorties passent à haute impédance.

LT1039. Triple émetteur-récepteur bipolaire ; plage de tension d'alimentation de ± 5 V à ± 15 V ; courant de repos de 4 mA. Comme le LT1032, il possède une broche d'arrêt. Il possède aussi une broche de commande qui permet de laisser un récepteur actif alors que le reste de la puce est à l'arrêt ; cela permet d'utiliser le récepteur pour remettre le reste de la puce sous tension quand un signal est reçu. Les sorties passent à haute impédance lors de l'arrêt.

Séries MAX230-239, ICL232 ; LT1080/1. Ces puces de Maxim, Intersil et Linear Technology sont des émetteurs-récepteurs doubles avec des convertisseurs de tension intégrés qui leur permettent de fonctionner sur une alimentation simple de +5 V, avec une excursion de sortie de ± 9 V. Tous, sauf les MAX233 et 235 (qui ont leurs condensateurs incorporés), requièrent des condensateurs extérieurs au tantale pour les convertisseurs de tension ; leurs sorties ± 9 V sont accessibles à l'extérieur pour l'alimentation de charges à faible courant. Le courant de repos est de 5 mA. Les sections de conversion de tension de ces puces sont disponibles séparément, ce sont les MAX680 et LT1026, convertisseurs de +5 V en tensions symétriques ± 10 V ; ils peuvent servir à alimenter n'importe laquelle des autres puces RS-232 citées plus haut.

DS14C88/89. Rajeunissement CMOS par National des puces bipolaires de nom similaire. L'émetteur 14C88 fonctionne avec des tensions d'alimentation comprises entre $\pm 4,5$ V et ± 12 V, il fournit l'excursion totale des CMOS. Le quadruple émetteur consomme 30 μ A sous ± 5 V (sans charge), alors que le récepteur draine un maximum de 0,9 mA de son alimentation unique de +5 V. [National fabrique aussi des puces RS-422 en CMOS (DS26C31-32)]

14.18 Exemple de projet à microprocesseur : enregistreur de températures journalières

Rassemblons toutes ces idées dans un exemple. Nous allons dessiner un petit enregistreur de données alimenté par piles ; il est destiné à surveiller la température ambiante une fois par minute et à stocker en RAM les moyennes en « degrés-jour », pour une lecture ultérieure par un port sériel. Vous pourriez installer un appareil de ce genre dans un endroit

éloigné et lui rendre visite deux fois par an pour récupérer ses données dans un ordinateur portable. Il est possible aussi de « récolter » les enregistreurs pour les exploiter au laboratoire.

L'appareil fonctionnera sur trois piles de 1,5 V (format « C »), avec une durée de vie d'un an. Pour limiter la consommation, nous utiliserons des périphériques et un microcontrôleur de type CMOS avec des modes de ralenti incorporés. Nous aurons recours à la commutation d'alimentation pour l'unité centrale et les circuits d'entrée pendant l'intervalle entre les collectes de données, avec un réveil provoqué par une puce calendrier à faible consommation.

Comme le port sériel ne sera utilisé qu'occasionnellement, nous couperons son alimentation aussi. Notre réalisation n'est nullement unique ; nous envisageons d'autres solutions tout au long de sa description.

Unité centrale

La figure 14.43 représente notre schéma. Nous avons commencé par le choix du microcontrôleur CMOS MC146805 de Motorola, qui est spécifié pour un fonctionnement à partir de 3 V et comporte un circuit de passage en mode « attente » (WAIT, faible consommation, oscillateur et compteur en marche) ou en mode « arrêt » (STOP, consommation nulle, oscillateur arrêté ; réveil seulement par une interruption ou la remise à zéro). La version E2 utilise une RAM et une ROM extérieures, mais elle possède 112 octets de RAM intégrée.

Alimentée sous 5 V, l'unité centrale consomme 7 mA avec une horloge à 5 MHz, 1 mA en mode WAIT, et 5 μ A en mode STOP. Comme nous ne devons récolter des données que pendant quelques millisecondes par minute et qu'un réveil du mode STOP demande 30 ms (pour la stabilisation de l'oscillateur à quartz), nous assurons une consommation plus faible en utilisant une interruption extérieure pour provoquer le réveil à chaque mesure. L'autre solution, qui consiste à réveiller l'unité centrale au moyen d'une interruption produite par le compteur, impose une consommation minimale de 1 mA, ce qui ne laisse que six mois d'espérance de vie à une pile « C ». Bien sûr, on pourrait l'allonger à un an en utilisant des piles au format « D » ; il est possible aussi de cadencer

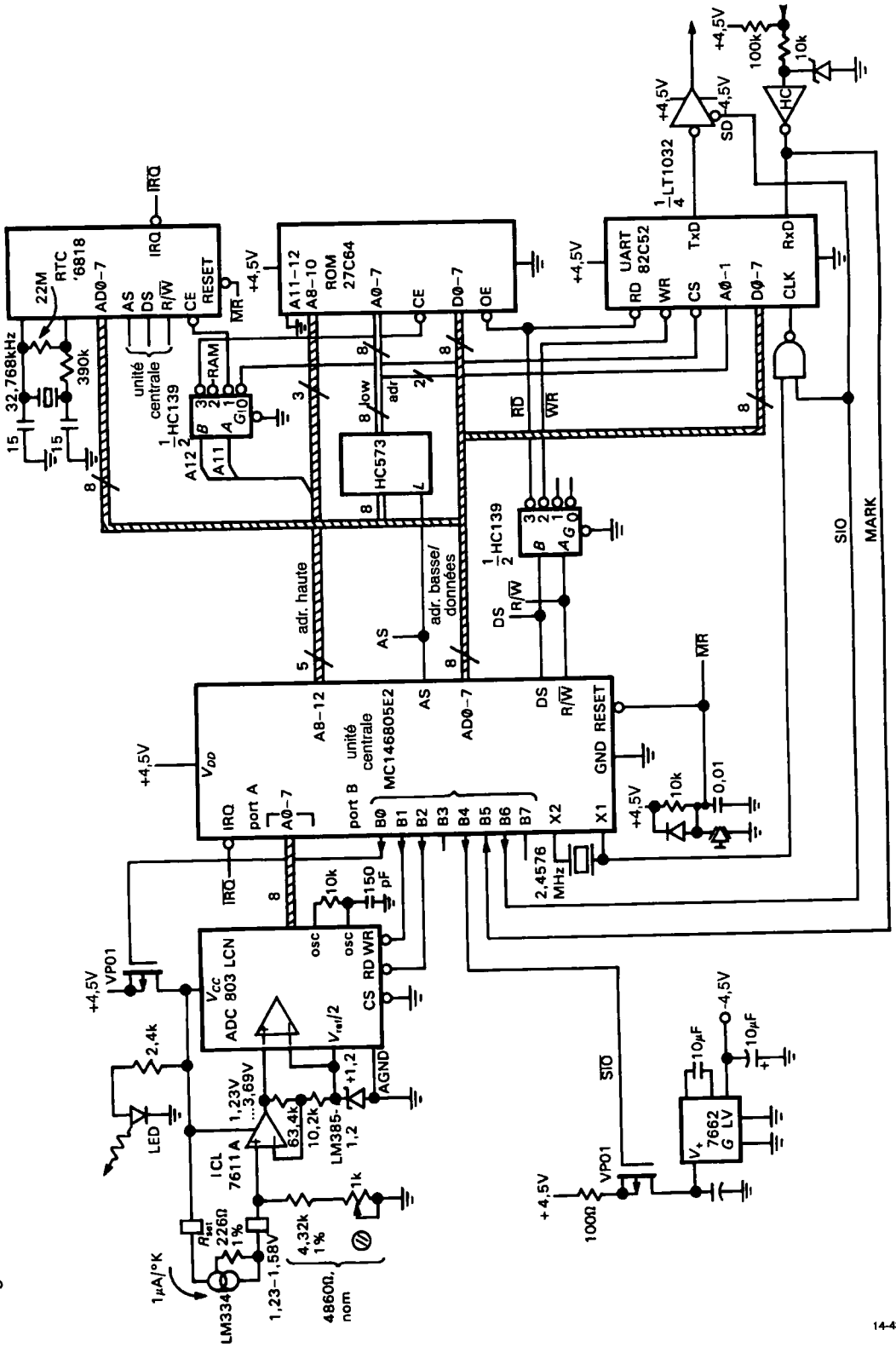
l'unité centrale à une fréquence inférieure (par exemple 1 MHz), pour laquelle le courant de repos est notablement inférieur. Il est possible encore de fonctionner sous 3 V, avec un courant de repos de quelque 150 μ A à la fréquence de 1 MHz. Toutes ces solutions sont aussi bonnes, mais dans notre exemple, nous nous en tiendrons à la commutation de l'alimentation, parce qu'elle permet d'illustrer d'autres techniques ; nous optons aussi pour la mise à l'heure pratique par l'horloge-calendrier.

Horloge-calendrier

Nous recherchons une puce d'horloge qui reste à l'heure sans consommer beaucoup de courant (elles savent toutes le faire), mais aussi qui puisse provoquer des interruptions en mode de fonctionnement à faible consommation. Comme la destination première des horloges-calendriers est l'ordinateur de bureau alimenté par le secteur, avec toute l'énergie nécessaire quand la machine est en marche, beaucoup de puces sont incapables de provoquer des interruptions en mode de faible consommation (sauvegarde par piles). Nous avons envisagé d'abord l'ICM7170, une horloge-calendrier intéressante d'Intersil ; elle peut provoquer des interruptions en mode de faible consommation, mais son principe de fonctionnement à partir d'une source unique est compliqué. La bonne vieille MM58724 de National ne produit pas d'interruption en mode de sauvegarde. Nous avons porté notre choix, finalement, sur la puce Motorola MC146818, un composant très répandu (entre autres dans les IBM PC) ; elle est proposée par deux autres fabricants au moins ; elle est prévue pour fonctionner avec des microcontrôleurs comme le MC146805 ; elle peut rester soumise à la tension nominale de fonctionnement tout en maintenant sa faible consommation quand elle n'est pas validée (50 μ A maximum à 32 kHz, oscillateur extérieur).

Motorola s'est fait le champion des entrées/sorties banalisées, la MC146818 ne fait pas exception à la règle. Nous ne trouvons donc pas les lignes de scrutation d'entrées/sorties d'Intel, mais le décodage d'une partie de la mémoire en tant qu'« espace d'entrées/sorties ». Avec aussi peu d'organes d'entrées/sorties dans le système, nous pouvons nous permettre un décodage d'adresses un peu négligé,

Figure 14.43 - Exemple de microcontrôleur à faible consommation à usage général.



comme nous l'avons expliqué dans la section 10.6. Dans ce cas, nous plaçons l'UART en haut de la mémoire extérieure (l'unité centrale accapare les 80H premiers octets pour les entrées/sorties et la mémoire intégrée) et l'horloge-calendrier à l'adresse 80H, en utilisant le même décodeur 74HC139 que pour la mémoire (voir ci-dessous).

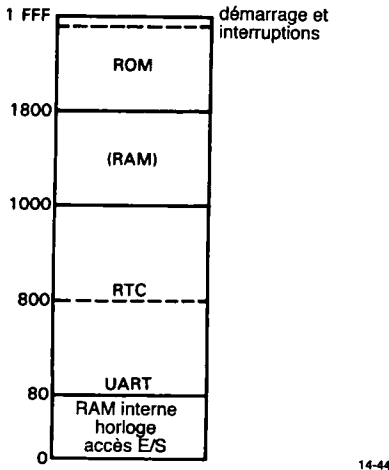


Figure 14.44 - Carte de la mémoire de notre exemple de projet à microcontrôleur.

Mémoire

Pour l'EPROM, nous utilisons une 27C64 standard, une puce de 8 Ko dont le premier quart seulement est accessible avec les onze lignes d'adresses que nous avons raccordées (nous utilisons le haut de l'espace pour les E/S). Une ROM plus petite conviendrait tout aussi bien, mais les fabricants cessent de fabriquer les petites mémoires dès qu'ils savent en faire de plus grandes. Le courant de repos spécifié pour la 27C64 est $I_{DD} = 100 \mu A$ au maximum quand elle n'est pas validée ; en fait, la consommation de courant est probablement inférieure à $10 \mu A$. Remarquez le verrouillage des signaux d'adresses du bus multiplexé et la conversion du couple de signaux Motorola (R/\bar{W} , DS) en signaux Intel (\bar{RD} , \bar{WR}) réalisée de façon pratique par une moitié du décodeur 74HC139 (l'autre moitié effectue le décodage d'adresses).

La RAM CMOS extérieure (facultative, non représentée) se situe en-dessous de la ROM dans l'espace

mémoire (figure 14.44) et se raccorde aux mêmes lignes, sauf pour le décodage d'adresses. Une fois de plus, une RAM plus petite conviendrait, mais les fabricants ne sont pas coopératifs.

Communication série

Nous avons besoin, pour la communication série (section 14.19), d'un UART et d'un émetteur-récepteur RS-232 à tension bipolaire. Comme le port sériel ne sera utilisé qu'occasionnellement (pendant la lecture des données et l'initialisation du système), il peut être laissé à l'arrêt ; il reviendra à l'unité centrale, parmi ses tâches périodiques à chaque minute, de vérifier si quelque chose a été connecté. Il est possible aussi d'utiliser un UART classique en NMOS (comme le 8251) dont l'alimentation sera commutée par une broche de port de l'unité centrale. Le principe est bon, mais il faut veiller à ce que l'UART sans alimentation ne charge pas le bus (et n'en tire pas son alimentation, comme le ferait une puce CMOS) : ce problème est résolu par des tampons à trois états entre le bus et l'UART à l'arrêt [*Bus stop*, film de Joshua Logan, 1956, avec Marilyn Monroe et Don Murray] ; ils seront mis à haute impédance pendant l'arrêt (figure 14.45).

Dans cet exemple, nous avons choisi une solution plus simple, en l'occurrence un UART CMOS que nous maintenons alimenté en permanence, alors que nous ne mettons son *oscillateur* en marche que lorsque le port sériel est utilisé ; le courant de repos qui en résulte, bien qu'il ne soit pas précisé dans les feuilles de caractéristiques, s'établit à moins de $20 \mu A$. Pour simplifier, nous avons laissé sous tension aussi la plus grande partie de l'interface RS-232. L'émetteur, une section d'un circuit quadruple, est doté d'une broche de mise en veille ; le courant de repos spécifié est de $1 \mu A$ typique, $10 \mu A$ au maximum. Le tension négative est fournie par un inverseur de tension 7662 dont l'alimentation est commutée par une broche de sortie de l'unité centrale. Le courant de repos typique spécifié est de $20 \mu A$, mais le courant I_Q maximal est de $150 \mu A$; c'est une raison suffisante pour commuter l'alimentation d'un élément du circuit qui risque de n'être utilisé que dix minutes par an ! Remarquez le résistor de limitation de courant de 100Ω : la charge apparaît comme un court-circuit lors de la première

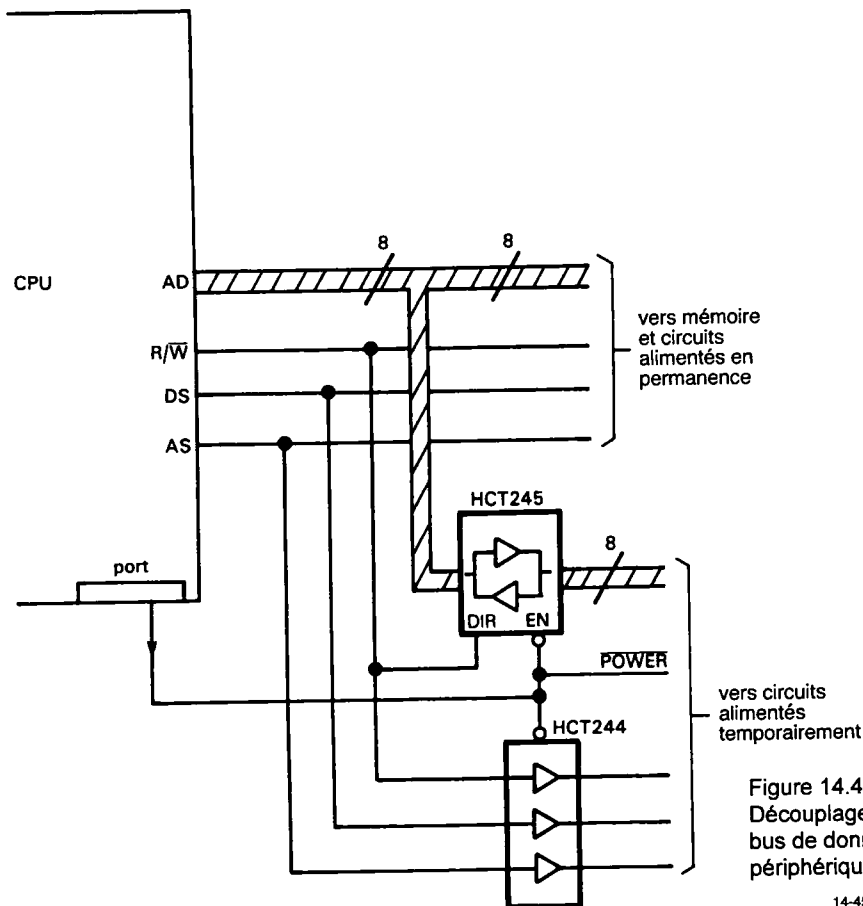


Figure 14.45 -
Découplage entre le
bus de données et un
périphérique arrêté.

14-45

mise sous tension. Pour le récepteur RS-232, nous avons triché en utilisant un inverseur logique HC, avec une diode Schottky de rétablissement de niveau et une limitation de courant pour l'entrée bipolaire.

En laissant le récepteur sous tension, nous pouvons détecter un raccordement au port, puisque l'état de repos de la ligne RS-232 (*mark*, tension négative égale ou supérieure à 3 V) porte à l'état HAUT la sortie de l'inverseur (remarquez la polarisation de l'entrée à l'état haut). C'est pourquoi la sortie de l'inverseur, en plus de l'entrée de l'UART, attaque une broche de port de l'unité centrale. Naturellement, l'unité centrale ne constate le fait que pendant la courte période d'éveil (< 1 s) chaque minute. Ainsi, en pratique, l'utilisateur du port se connecte et s'arme d'un peu de patience en attendant que quelque chose se passe.

Circuit d'entrée

Nous avons choisi le LM334 comme capteur de température. Le courant entre les deux broches est proportionnel à la température absolue ; il est réglé par un unique résistor R_{set} : $I(\mu A) = 227 T / R_{set}$; T est la température absolue en kelvin, R_{set} est exprimée en ohms. La plage de tension de sortie s'étend de 1 V à 40 V, la précision initiale est de 6%. Comme convertisseur analogique/numérique, nous avons choisi un simple AD803, un modèle bon marché (moins de 5 dollars) à approximations successives avec générateur d'horloge interne, sorties à trois états et alimentation simple de 5 V. Il possède une entrée différentielle pratique et un circuit d'étalonnage de la pleine échelle. Comme il consomme 1 mA, nous avons recours à la commutation d'alimentation, commandée par une ligne de port de l'unité centrale.

Dans cette réalisation, nous avons choisi $R_{set} = 226 \Omega$, c'est-à-dire un courant de $1 \mu A/K$. Une

plage de température de $-20\text{ }^{\circ}\text{C}$ à $+50\text{ }^{\circ}\text{C}$ est raisonnable ; elle correspond à une plage de courant de $254\text{ }\mu\text{A}$ à $324\text{ }\mu\text{A}$. Cette plage de variation doit être adaptée à la plage d'entrée du convertisseur analogique/numérique. Ce convertisseur particulier accepte une excursion d'entrée égale à $2V_{\text{ref}}$, si la référence de tension est extérieure ; de plus, la structure différentielle de l'entrée permet la superposition d'une tension de décalage à l'entrée. La configuration représentée est la plus simple, avec un décalage égal à V_{ref} ; c'est-à-dire que la plage de tension d'entrée s'étend de V_{ref} à $3V_{\text{ref}}$. Avec notre alimentation de $+4,5\text{ V}$, le choix d'une référence de $1,23\text{ V}$ à barrière de potentiel s'impose, par exemple le LM385-1.2 à faible consommation. La plage de l'entrée analogique se situe de $1,23\text{ V}$ à $3,69\text{ V}$. Le reste est simple : choisir une résistance de charge pour placer l'extrémité basse de la sortie du capteur à $1,23\text{ V}$, ajouter un étage à gain différentiel pour placer l'extrémité haute à $3,69\text{ V}$. En conséquence, la résistance de charge du capteur sera de $4,84\text{ k}\Omega$, le gain en tension de l'amplificateur G_V sera de $7,26$, comme sur le schéma.

L'ajustage de $\pm 10\%$ de la résistance de charge est indispensable pour corriger les erreurs initiales (LM334 : 6% ; LM385 : 2% ; décalage de l'amplificateur opérationnel : 1%). Remarquez la disposition inhabituelle de l'amplificateur (perché), qui fait de la référence le point zéro de l'amplificateur continu et du même coup polarise la référence.

🔧 Exercice 14.1

Vérifiez notre arithmétique en calculant vous-même la plage de température fixée par la valeur des résistances de la figure 14.43.

Remarquez que nous avons réalisé l'interface avec le convertisseur analogique/numérique par les lignes d'un port parallèle, au lieu de la méthode usuelle du bus de données de l'unité centrale. Nous l'avons fait pour éviter que le convertisseur sans alimentation charge le bus. La vitesse n'a pas d'importance (surtout parce que la stabilisation de l'oscillateur peut prendre 250 ms) et les lignes de port sont disponibles et inutilisées.

Tableau 14.10 - Consommation de l'enregistreur de températures^a

élément	au repos		mesure		sortie résultats	
	typ (μA)	max (μA)	typ (μA)	max (μA)	typ (μA)	max (μA)
ULA	10	175	4000	7500	4000	7500
ROM ^b (RAM)	10	100	2500	5000	2500	5000
	2	10	2500	5000	2500	5000
Capteur	0	0	350	350	0	0
A / D	0	0	1100	1800	0	0
LED	0	0	1000	1000	0	0
UART	20	100 ^c	20	100 ^c	2500	3000
RS-232 ^d	1	10	1	10	1600	2000
7662	0	0	0	0	20	150
autres	0	10	0	10	0	10
RTC	25	100	25	100	25	100
totaux	68 μA	505 μA	12 mA	21 mA	13 mA	23 mA

^a) $V_{\text{pile}} = 4,5\text{ V}$; $f_{\text{ULA}} = 2,5\text{ MHz}$.

^b) en supposant 50% d'accès en ROM et 50% d'accès en RAM. ^c) I_{repos} non spécifié pour le 82C52 ; valeur du 82C51 utilisée. ^d) en supposant un rapport cyclique de 50% et une impédance de charge de $5\text{ k}\Omega$

Consommation d'énergie

Le tableau 14.10 illustre la répartition de la consommation dans les trois états de fonctionnement. Remarquez la grande dispersion entre les courants de repos « typique » et « maximal ». Si vos échantillons de circuits intégrés sont « typiques », la consommation moyenne (en supposant une période d'éveil de 500 ms par minute) est de $168\text{ }\mu\text{A}$, soit trois ans de fonctionnement avec des piles alcaline « C » (4500 mAh). Dans le cas le plus défavorable, la consommation est de $680\text{ }\mu\text{A}$ (neuf mois), limite pour un fonctionnement sans opérateur. Naturellement, le « cas le plus défavorable » signifie que *tous* les circuits intégrés consomment le courant maximal de la spécification. Il y deux solutions :

- a) utiliser des piles beaucoup plus grosses, pour leur assurer une durée de vie suffisante dans le pire des cas ;
- b) sélectionner les composants (en mesurant I_0) qui

déterminent la durée de vie de la pile (dans ce cas le microcontrôleur).

La plupart du temps, on s'en tire avec la solution c) : vivons dangereusement ; la majorité des circuits intégrés ont un courant de fuite nettement inférieur au maximum.

Programmation

Le code à placer en ROM est simple et conforme aux principes généraux du microcode exposés dans le chapitre 11, mais avec quelques astuces supplémentaires.

Lors de la commutation d'alimentation, laissez assez de temps au composant pour se mettre en marche. S'il y a un oscillateur à quartz, le délai peut atteindre des dizaines de millisecondes. Le convertisseur de tension 7662 dans ce circuit comporte de gros condensateurs et demande quelques millisecondes pour stabiliser sa tension. Si l'organe alimenté est connecté à des lignes de port (comme le convertisseur analogique/numérique), ces lignes seront placées au niveau BAS ou programmées en entrées avant l'arrêt du composant. Si des pilotes à trois états sont utilisés pour isoler le bus, veillez à les placer dans l'état à haute impédance *avant* de mettre l'organe hors tension.

Exercice 14.2

Établissez l'ordinogramme de l'enregistreur de températures journalières. Faites ce qu'il faut du port parallèle avant de passer en veille. N'oubliez pas de mettre à l'heure et à la date l'horloge-calendrier, ni d'initialiser l'UART. Vérifiez la connexion à l'interface sérielle lors de chaque réveil.

Solutions de rechange

Comme nous l'avons dit au début, une tension de 3 V au lieu de 4,5 V (obtenue par un régulateur à très faible consommation comme le LP2951 ou l'ICL7663, à partir d'une pile de 4,5 V, dont la tension s'effondre avec le temps) permet de laisser l'unité centrale en mode WAIT (attente), au lieu du mode STOP (arrêt). Dans le mode d'attente (200 μ A, sous 3 V à 1 MHz), l'oscillateur fonctionne et permet à la fois les interruptions et le fonctionnement du compteur interne.

Ainsi l'horloge calendrier extérieure pourrait être remplacée par un simple oscillateur-diviseur à faible consommation à 32 kHz (comme le MM5368, en mini-DIP bon marché) pour produire une interruption à chaque seconde ; le compteur interne réveillerait alors l'unité centrale à intervalles fixes et programmables, tout le reste serait identique. Remarquez que dans le projet actuel, la plus grande part de l'énergie est consommée par l'horloge-calendrier, une puce relativement chère et excessivement compliquée.

Exercice 14.3

Dessinez une version révisée de l'enregistreur qui passera en mode attente (WAIT) entre les mesures.

Quelques puces récentes permettent de simplifier le circuit d'interface RS-232. Le LT1080 et la série d'émetteurs-récepteurs RS-232 MAX230 comportent leur propre convertisseur de tension intégré ; certains possèdent une broche de mise en veille avec $I_Q = 1 \mu$ A typique (maximum 10 μ A). Nous pouvons donc remplacer le 7662, sa quincaillerie de commutation discrète et le LT1032 par un simple MAX235, qui comporte même ses condensateurs flottants. Malheureusement, les sections de réception de ce dernier circuit intégré sont inertes pendant la veille, ce qui ne nous permet pas de remplacer notre récepteur 74HC04. Il existe des émetteurs-récepteurs RS-232, comme le LT1039, qui gardent un récepteur actif (en hibernation) pendant la veille à très faible consommation ; cependant, cette puce n'apporte pas de solution ici, parce qu'elle a besoin de l'alimentation symétrique même pendant la veille, ce qui nous obligerait à maintenir le 7662 sous tension en permanence.

Pendant que nous en sommes aux solutions de rechange pour le port sériel, il est utile de remarquer que vous pouvez supprimer l'UART en utilisant deux lignes d'un port parallèle de l'unité centrale comme lignes d'émission et réception. Pour réaliser un tel UART « logiciel », il reste à écrire un programme qui produise et analyse les trains de bits sériels. La méthode usuelle consiste à utiliser une fonction du compteur interne, réglé pour le débit convenable en bauds. La fonction d'émission est relativement simple, puisqu'il suffit d'émettre des 1 et des 0 à chaque top du compteur. La fonction de réception se révèle un

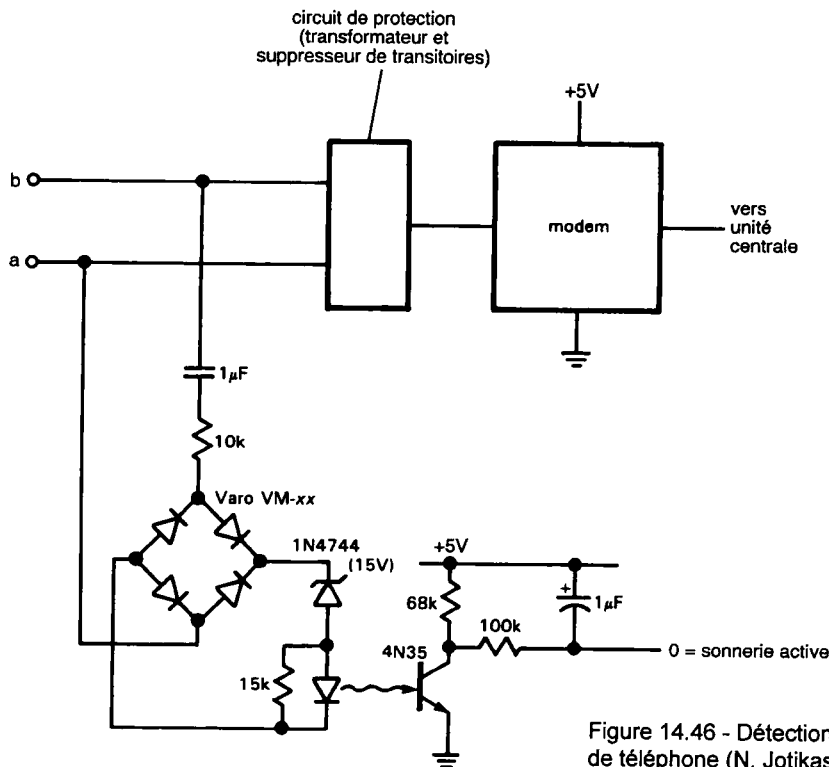


Figure 14.46 - Détection de sonnerie de téléphone (N. Jotikasthira et M. Bain, Infinet, Inc.).

peu plus coton, parce qu'il faut échantillonner l'entrée à une cadence très supérieure au débit en bauds (au minimum huit fois) pour le faire au milieu de la durée de chaque bit. Malgré les problèmes de programmation, les interfaces sérielles simulées par le logiciel sont chose courante dans les petits systèmes, parce qu'elles permettent l'économie d'une puce encombrante.

Au lieu des sorties RS-232 directes, le projet pourrait comporter un modem à alimentation commutée pour la connexion par ligne téléphonique. Le 74HC943 de National conviendrait ici, avec ses 8 mA de courant de repos et son alimentation simple de +5 V. Un circuit de détection de sonnerie passif (figure 14.46) remplacerait alors la détection de niveau négatif (*mark detect*) de la figure 14.43. Il serait préférable de déclencher une interruption au moyen de la détection de sonnerie, puisque personne n'aimerait attendre pendant une minute que le téléphone soit décroché. Dans le premier projet aussi, la détection d'un niveau

négatif (-3 V ou moins) pourrait déclencher une interruption.

Exercice 14.4

Montrez comment exploiter un niveau négatif pour déclencher une interruption. N'oubliez pas de prévoir un moyen d'acquiescer l'interruption par le logiciel.

Le circuit d'entrée à conversion analogique/numérique pourrait se raccrocher au bus de données (au lieu d'un port), à condition que des tampons à trois états l'isolent quand il n'est pas alimenté (figure 14.45). La même astuce pourrait être utilisée pour ramener au minimum la consommation d'énergie si un UART à hautes performances (par exemple le 85C30, comme dans la figure 11.13) remplaçait le 82C52 ordinaire utilisé ici.

Un peu de philosophie : il est toujours tentant d'essayer d'extraire la dernière goutte d'un montage à très faible consommation, en faisant un usage diabolique de composants à consommation ultra-faible,

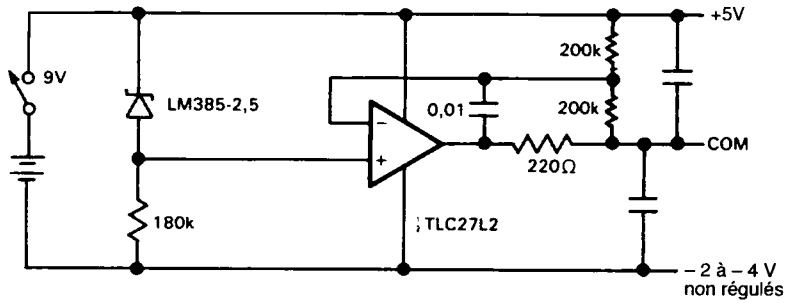
de commutation d'alimentation, etc. Pour ce projet, vous pourriez probablement arriver à un montage qui fonctionne avec des piles « AA » au lieu de « C ». En réalité, cela n'en vaut pas la peine (ni le prix) parce qu'une réduction de 20% de la taille et du poids est sans importance pour cette application. Il serait certainement plus sensé de simplifier encore le schéma, par exemple en alimentant le 7662 à partir de la même source commutée que l'étage d'entrée et le convertisseur A/N, ou peut-être en le laissant continuellement sous tension.

CIRCUITS QUI S'EXPLIQUENT D'EUX-MÊMES

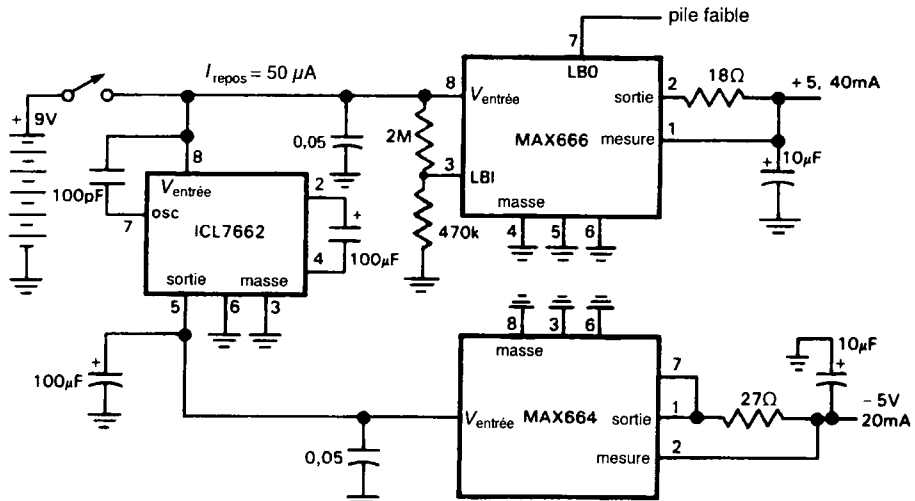
14.19 Idées

La figure 14.47 illustre quelques idées de circuits à très faible consommation.

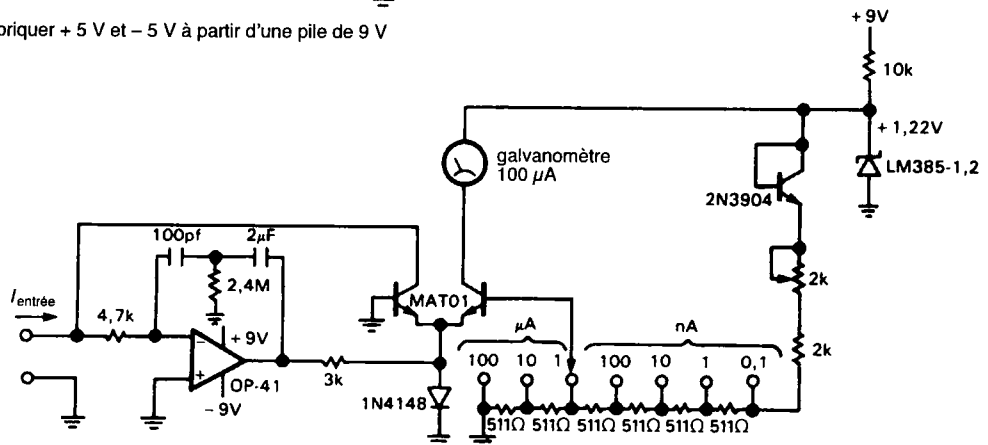
Idées de circuits



A. fabriquer + 5 V et - 2 à - 4 V à partir d'une pile de 9 V



B. fabriquer + 5 V et - 5 V à partir d'une pile de 9 V



C. nanoampèremètre à sept calibres (note d'application 106 de PMI)



15 MESURES ET TRAITEMENT DE SIGNAUX

INTRODUCTION

Le domaine le plus intéressant (et peut-être le plus utile !) de l'électronique est probablement celui de l'acquisition et de la manipulation de données relatives à des expérimentations scientifiques ou à des processus industriels. D'une manière générale, les capteurs (*transducers*) ou les sondes, équipements de conversion d'une grandeur physique quelconque en une grandeur électrique mesurable (capteur d'énergie solaire, sonde thermométrique, etc.), produisent des signaux qui peuvent être traités par des circuits électroniques. Ces signaux peuvent ensuite être numérisés par des convertisseurs analogique/numérique afin d'être mémorisés et analysés par ordinateur. Lorsque le signal qui vous intéresse est masqué par du bruit ou des interférences, de puissantes techniques de limitation de bande passante telles que détection asservie, prise de valeur moyenne (ou moyennage), mesure sur canaux multiples, estimation statistique ou analyse spectrale peuvent venir à votre secours pour récupérer l'information recherchée. Et finalement, les résultats obtenus à partir de ces différentes mesures physiques peuvent être utilisés pour suivre l'évolution d'une expérience ou pour surveiller un processus industriel, avec contrôle permanent de tous les paramètres et asservissement des différentes commandes, tâche généralement dévolue à un petit ordinateur ou à un microcontrôleur spécialisé, également appelé automate programmable. Le développement récent de microprocesseurs et de circuits périphériques à la fois puissants et bon marché a amené une véritable explosion de l'utilisation de l'électronique et de l'informatique dans la commande et l'analyse de processus pour lesquels une telle infrastructure aurait été à peine imaginable il y a seulement dix ans.

Ce chapitre s'ouvre sur un tour d'horizon des paramètres mesurables et des détecteurs qui y sont normalement associés. C'est un domaine où tout un chacun peut donner libre cours à son imagination ; c'est pourquoi nous vous demanderons de considérer la liste des capteurs que nous allons vous présenter comme non exhaustive et simplement représentative

de ce qui existe actuellement sur le marché. Nous examinerons plus en détail les problèmes posés par l'utilisation de certains détecteurs, et nous vous proposerons quelques exemples de circuits spécialement conçus pour eux. Nous essayerons d'examiner la plupart des obstacles généralement rencontrés lors de l'utilisation, par exemple, de sources à très haute impédance (des centaines de mégohms dans le cas de microélectrodes ou de capteurs d'ions), de détecteurs à faible impédance et faible niveau de sortie (thermocouples, jauges de contrainte, capteurs magnétiques, etc.), ou encore de capteurs délivrant un signal alternatif sous haute impédance, comme les accéléromètres ou les détecteurs de vibrations à cristal de quartz.

Nous continuerons en jetant un coup d'œil aux références de fréquence, de temps, de tension et de courant et à leur emploi judicieux dans le domaine des mesures de précision. Nous aborderons plus largement le sujet des techniques de « limitation de bande passante », destinées à extraire un signal utile d'un environnement électroniquement « bruyant ». Ces techniques aux performances remarquables restent bien mystérieuses pour les néophytes !

Nous concluons ce chapitre par un bref regard sur les modalités de l'analyse spectrale appuyée par les méthodes de calculs issus de l'analyse de Fourier.

Les lecteurs davantage intéressés par la conception de circuits électroniques pourront très bien sauter ce chapitre et y revenir lorsque bon leur semblera.

CAPTEURS

Il arrive parfois que le paramètre que vous désirez mesurer soit déjà une quantité électrique. Citons par exemple les impulsions du système nerveux (une tension), la conductivité de l'eau de mer (une résistance), le flux de particules chargées électriquement (un courant), etc. Dans ces conditions, les techniques de mesure semblent être assez évidentes ; les difficultés surgissent au moment du choix d'une électrode de mesure appropriée ou du traitement de

15. MESURES ET TRAITEMENT DE SIGNAUX

l'information finalement recueillie. Vous pouvez vous trouver confronté à de très fortes impédances (comme dans le cas de l'utilisation de microélectrodes, déjà mentionnées) ou à de très faibles signaux, tels que les microcourants produits par une réduction de l'émission radioactive d'un élément.

Le plus souvent, un « transformateur de paramètre » sera nécessaire pour convertir une grandeur physique quelconque en une quantité électriquement mesurable. Il s'agira maintenant de mesure de température, de niveau de luminosité, de champ magnétique, de contrainte, d'accélération, d'intensité sonore, etc. Au cours des prochains paragraphes, nous examinerons quelques-uns des capteurs parmi les plus connus, afin de nous faire une idée tout autant de ce qui est mesurable que de la précision avec laquelle la mesure peut être effectuée.

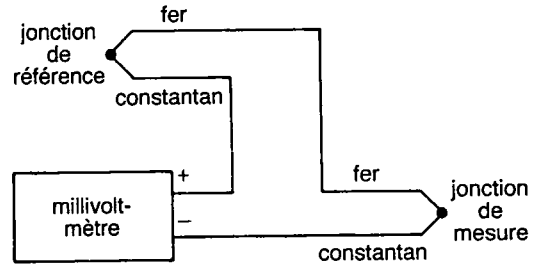
15.1 Température

La fabrication de capteurs de température de qualité est loin d'être une sinécure. En effet, ces composants doivent satisfaire à de nombreux critères, tels que précision, stabilité, résistance au vieillissement, conformité à certaines courbes de réponse (tempé-

rature/signal) universelles, dimensions et, bien évidemment, prix de revient.

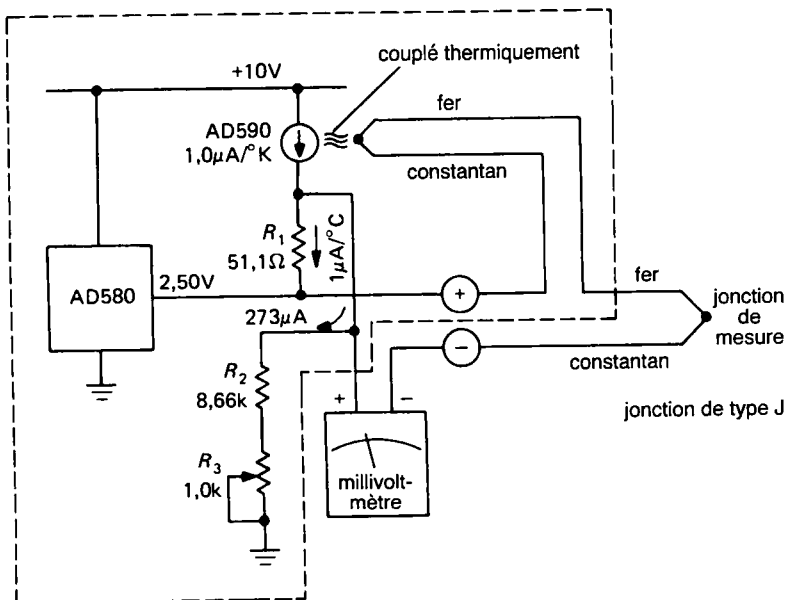
Thermocouples

Une jonction faite de deux métaux différents produit une petite différence de potentiel (sous très faible impédance et de l'ordre de quelques millivolts) ayant un coefficient de température voisin de $+ 50 \mu\text{V} / ^\circ\text{C}$. Cette jonction est appelée thermocouple et peut être utilisée pour mesurer de très larges gammes de températures. Il suffit de recourir à quelques couples d'alliages différents pour couvrir une gamme de



constantan : 55 % Cu, 45 % Ni 15-01

Figure 15.1 - Circuit de thermocouple classique.



circuit de compensation de la jonction de référence

Figure 15.2 - Circuit de compensation en température de la jonction de référence d'un thermocouple.

Tableau 15.1 - Thermocouples

type	alliage	température max ^a (°C)	coefficient de température à 20°C ^c (μV/°C)	tension de sortie ^b			résistance en fil ^e mΩ
				100 °C (mV)	400 °C (mV)	1 000 °C (mV)	
J	Fer	760	51,45	5,268	21,846	-	3,6
	Constantan ^d						
K	Chromel ^g	1370	40,28	4,095	16,395	41,269	6,0
	Alumel ^g						
T	Cuivre	400	40,28	4,277	20,869	-	3,0
	Constantan ^d						
E	Chromel ^g	1000	60,48	6,317	28,943	76,358	7,2
	Constantan ^d						
S	Platine	1750	5,88	0,645	3,260	9,585	1,9
	90%Pt + 10%Rh						
R	Platine	1750	5,80	0,647	3,407	10,503	1,9
	87%Pt + 13%Rh						
B	94%Pt + 6%Rh	1800	0,00	0,033	0,786	4,833	1,9
	70%Pt + 30%Rh						

^a la durée de vie des thermocouples est diminuée s'ils sont utilisés longtemps près de la température maximale.
^b jonction de référence à 0°C. ^c par double pied ; pour du fil n°24, multiplier les valeurs par 0,25. ^d 55%Cu + 45%Ni.
^e 90%Ni + 10%Cr. ^f 96%Ni + 2%Mn + 2%Al.

températures de -270 °C à +2500 °C mesurées avec une précision raisonnable, voisine de 0,5 à 2 °C. Les propriétés thermoélectriques des différents alliages sont d'une stabilité telle qu'il est possible de changer de *format* de capteurs (tige, rondelle, boîtier blindé, etc.) en gardant les mêmes alliages sans que l'étalonnage des appareils de mesure ne doive être retouché.

Le schéma classique d'un montage à thermocouple est représenté par la figure 15.1. Les métaux utilisés dans cette figure permettent de définir le thermocouple comme étant du type *J*. Le tableau 15.1 reprend la liste des alliages standard ainsi que leurs propriétés thermoélectriques. Pour fabriquer un couple, quel qu'il soit, on soude toujours deux métaux différents l'un à l'autre de manière à créer la petite jonction qui formera la source de tension.

[N.d.T. : Il ne peut être question de brasure comme lorsque l'on (soi-disant) « soude » un composant sur

un circuit imprimé, puisqu'il n'y a pas apport de troisième matériau. Les auteurs connaissent également des gens qui ont essayé en torsadant les fils des deux métaux de l'alliage. Ils signalent que cette méthode de mesure de température n'a pas fait long feu.]

La seconde jonction, dite de référence, est absolument nécessaire. En effet, si vous connectiez directement les fils d'un thermocouple à un millivoltmètre, vous créeriez inévitablement deux thermocouples parasites et *différents* entre chaque fil de la sonde et la borne de l'appareil de mesure à laquelle il est relié. Ces thermocouples supplémentaires formeraient des sources de tension aléatoires (matériau des bornes) et incontrôlables (dépendant de la température ambiante) qui produiraient des résultats de mesure erratiques et imprécis. Évidemment, lorsque vous utilisez deux thermocouples, conformément à la figure 15.1, vous créez toujours deux thermocouples

parasites entre la jonction du constantan et les bornes de l'appareil. Mais les problèmes sont résolus, puisqu'il s'agit maintenant de couples identiques et à la même température.

Le circuit complet du thermomètre à thermocouples de la figure 15.1 fournit une tension qui dépend de la température de chacune des jonctions. En première approximation, cette tension peut être considérée comme proportionnelle à la *différence* de température entre les deux jonctions. Mais le résultat recherché est la température du point de mesure ! Il faut donc trouver un système qui permet d'annuler l'effet de la température ambiante sur la valeur affichée par le millivoltmètre, afin d'obtenir une lecture de la température réelle du point de mesure par rapport à 0 °C.

Voici deux méthodes pour résoudre le problème que pose la température de la jonction de référence.

- a) La première méthode, très classiquement, propose de maintenir la jonction de référence à une température fixe et connue avec précision, généralement de 0 °C. Le moyen le plus simple (et le plus ancien) consiste à placer la jonction de référence dans un bain de glace fondante. Si vous avez une bonne machine à glaçons, vous pouvez y aller, ça marche toujours ! Mais il est quand même plus facile d'acheter une jolie chambre froide miniature bien thermostatée pour faire le même travail. D'un autre côté, si vous devez mesurer des températures très élevées, vous pouvez très bien laisser la jonction de référence à la température ambiante : les erreurs de mesure seront insignifiantes.
- b) La seconde technique, plus moderne et plus élégante, consiste à construire un circuit de compensation qui permet de corriger l'erreur introduite par une température de jonction de référence différente de 0 °C.

Cette technique de compensation est illustrée par la figure 15.2. L'idée de base consiste à utiliser un circuit intégré sensible à la température disposé d'une manière telle qu'il introduise une tension de correction de l'erreur provoquée par une température de jonction de référence égale à la température ambiante plutôt qu'à 0 °C. (Nous aborderons le sujet des circuits intégrés sensibles à la température dans un prochain paragraphe.). Le

circuit AD590 délivre un courant de sortie dont l'intensité exprimée en microampères est égale à sa température exprimée en degrés Kelvin. Le résistor R_1 est choisi en fonction du coefficient thermoélectrique de la sonde utilisée, dans ce cas de $51,45 \mu\text{V} / ^\circ\text{C}$ (Reportez-vous au tableau 15.1). La référence à trois broches AD580, en association avec les résistors R_2 et R_3 , est utilisée pour éliminer le décalage de $273 \mu\text{A}$ provoqué par le AD590 à 0 °C (273,15 K). Ainsi, lorsque l'ensemble du circuit de compensation sera à 0 °C, le courant issu du AD590 sera absorbé par les résistors R_2 et R_3 , et aucune tension de correction n'apparaîtra aux bornes du résistor R_1 . Mais dès que le système se trouvera à une température différente de 0 °C, la différence entre le courant fourni par le AD590 et le courant absorbé par les résistors provoquera l'apparition d'une tension de correction aux bornes de R_1 , égale à $+51,1 \mu\text{V}$ par degré d'accroissement de la température ambiante, puisque le résistor R_1 a été choisi pour que la tension de correction corresponde au coefficient thermoélectrique d'une sonde de type J :

$$51,1 \Omega \times 1,0068 \mu\text{A} / ^\circ\text{C} \approx 51,45 \mu\text{V} / ^\circ\text{C}.$$

Quelques commentaires à propos du circuit de mesure ne seront pas superflus. La grosse difficulté rencontrée par les circuits de mesure de température par thermocouples provient de la très faible amplitude du signal de sortie, voisin de $60 \mu\text{V} / ^\circ\text{C}$ dans le meilleur des cas (voir le tableau 15.1) et noyé par de larges tensions alternatives en mode commun produites par le secteur et les interférences en radiofréquences. L'amplificateur de mesure doit donc présenter un excellent taux de réjection en mode commun à 50 Hz ainsi qu'une excellente stabilité de gain en mode différentiel. De plus, l'impédance d'entrée devra être de l'ordre de $10 \text{ k}\Omega$ (ou plus) pour éviter de charger inutilement le circuit des thermocouples et de l'éventuel résistor de compensation. En effet, l'erreur de mesure introduite par une impédance d'entrée trop faible deviendrait rapidement perceptible puisque, résistor mis à part, une sonde de type K de cinq pieds (1,5 m) de long en fil de $0,25 \text{ mm}$ présente déjà une résistance de quelques 30Ω .

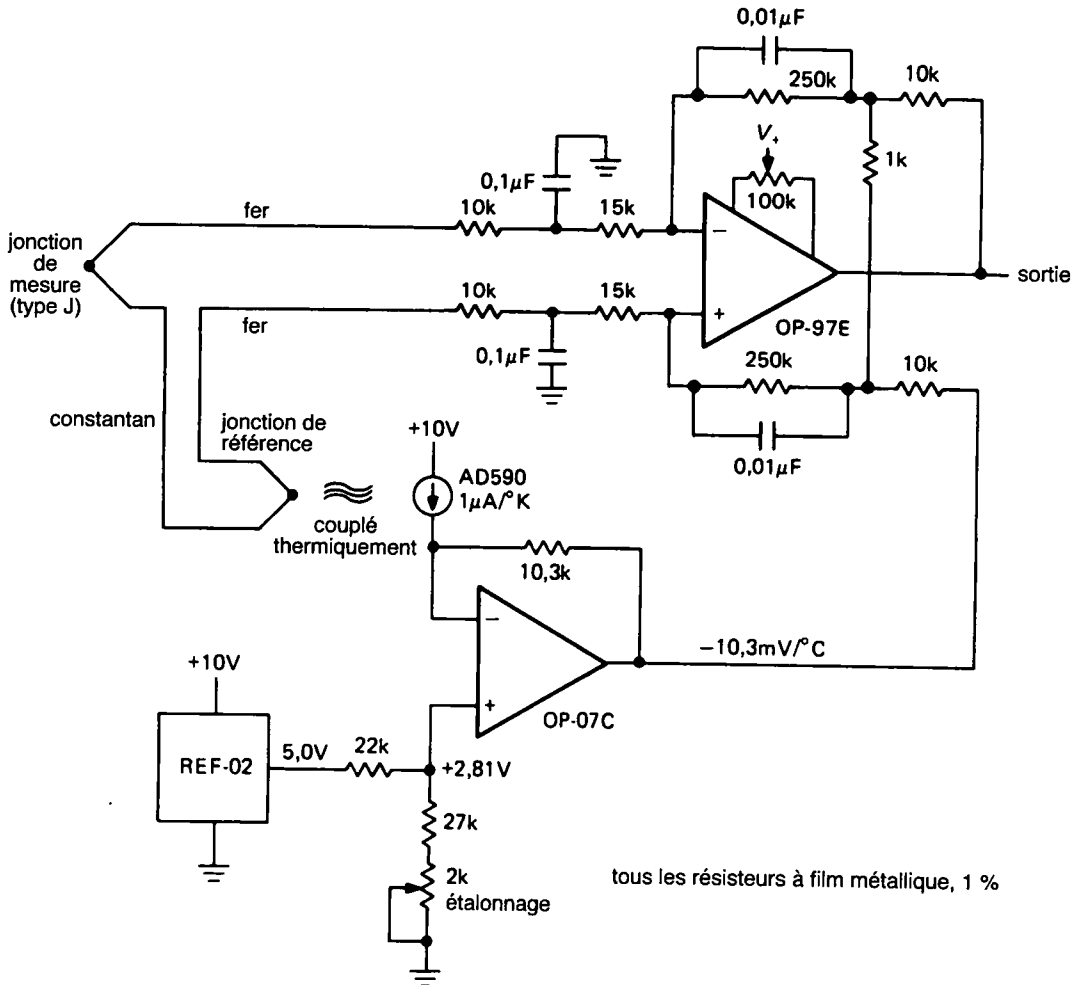


Figure 15.3 - Amplificateur différentiel pour thermocouple où la compensation de température ambiante est assurée par un circuit de masse flottante.

15-03

Le circuit représenté par la figure 15.3 répond bien aux critères exposés quelques lignes plus haut. Le schéma de base est celui d'un amplificateur différentiel auquel deux modifications majeures ont été apportées.

1) La première concerne l'utilisation d'un réseau en T dans la boucle de contre-réaction de l'amplificateur opérationnel, structure qui permet d'obtenir simultanément un gain élevé (200 fois avec les valeurs choisies) au moyen de résistances de valeurs raisonnables (maximum 250 k Ω) et une impédance d'entrée suffisamment élevée, capable de limiter l'erreur introduite par la charge du circuit des thermocouples.

L'amplificateur principal est un circuit intégré de précision avec faibles tensions de décalage et dérives inférieures à 1 $\mu\text{V}/^\circ\text{C}$. La contribution apportée par ce circuit à l'erreur de mesure est ainsi maintenue beaucoup plus faible que l'écart de 50 μV correspondant à une variation de température de 1 $^\circ\text{C}$. Les résistances d'entrée dissociées en deux résistances et un condensateur de 0,1 μF ainsi que les condensateurs sur les plus gros résistances de contre-réaction constituent de bons moyens de réduction des interférences apportées par le secteur et les émissions en radiofréquences, puisque les thermocouples et leurs longs fils de liaison ont la fâcheuse tendance à vouloir se trans-

former en antennes radio ! Et puisque les temps de réponse des thermocouples sont relativement longs, rien ne vous empêche de réduire davantage la bande passante de l'amplificateur opérationnel en augmentant la valeur des condensateurs sur les résisteurs de contre-réaction. Si les interférences sont vraiment très importantes, il y a bien sûr toujours moyen de blinder les fils des thermocouples. Il est aussi possible d'intercaler des selfs de choc HF en série avec les résisteurs de 10 k Ω , avant les condensateurs de découplage de 0,1 μ F.

- 2) La seconde a trait au remplacement du point de masse du réseau de contre-réaction de l'entrée positive par une source de tension dépendant de la température ambiante.

Plutôt que d'avoir recours à une compensation de température placée en série avec la tension fournie par les thermocouples comme cela est représenté en figure 15.2, les auteurs du circuit de la figure 15.3 ont préféré effectuer cette compensation sur la *sortie* de l'amplificateur. Cette astuce permet de conserver une configuration totalement différentielle au circuit d'entrée et de profiter au maximum des performances en matière de réjection des signaux de mode commun de l'amplificateur différentiel lui-même. Puisque cet amplificateur a été calculé pour obtenir un gain de 200, le circuit de compensation doit introduire en sortie une correction proportionnelle à $200 \times 51,5 \mu\text{V}/^\circ\text{C}$ ou $10,3 \text{ mV}/^\circ\text{C}$.

Remarquez que les courants d'entrée du circuit OP-97E doivent s'écouler à travers les résisteurs de 250 k Ω ; la différence entre ces courants (I_{os}), de 0,1 nA maximum, introduit une tension d'erreur égale à 25 μ V. Cette tension, conjuguée à la tension de décalage entre les entrées (V_{os}) au maximum 25 μ V, résulte en une tension d'erreur qui peut être annulée globalement par le réglage du résistor variable de 100 k Ω connecté au circuit intégré. Une autre solution consisterait à utiliser un amplificateur stabilisé en continu par découpage, tel que le 7652 ($V_{os} = 5 \mu\text{V}$ max. et $I_{os} = 40 \text{ pA}$ max.).

Un amplificateur d'instrumentation tel que celui que représente la figure 7.32 du premier ouvrage de cette collection peut très bien être utilisé à la place de

l'amplificateur différentiel de la figure 15.3. Il suffit de veiller à ce que les entrées positives des premiers amplificateurs soient pourvues d'un chemin d'écoulement pour leurs courants de polarisation en continu.

Les utilisateurs de thermocouples seront intéressés par les « amplificateurs pour thermocouple avec compensation de jonction froide » conçus par Analog Devices, les circuits des types AD594 (pour thermocouples *J*) et AD595 (pour thermocouples *K*). Ces circuits monolithiques disposent de tout ce dont vous avez besoin – y compris une jonction de référence froide – pour produire une tension de sortie proportionnelle à la température mesurée ainsi qu'un niveau logique basculant pour une valeur programmable de la tension fournie par le thermocouple. Le meilleur modèle possède une précision de mesure (sans étalonnage) de $\pm 1^\circ\text{C}$ à la température ambiante et de $\pm 3^\circ\text{C}$ sur une gamme de température de -25°C à $+75^\circ\text{C}$.

La société Linear Technology propose le LT1025, un « circuit de compensation pour jonction froide à micropuissance » destiné à être utilisé avec un amplificateur opérationnel externe de précision. Ce circuit inclut les compensations nécessaires à tous les thermocouples présentés dans le tableau 15.1, à l'exception du thermocouple de type *B*. Il contient également un système de correction de concavité du second ordre qui maintient la précision des mesures sur une large gamme de températures. Le modèle le plus précis (le LT1025A) permet une précision de mesure (sans étalonnage) de $\pm 0,5^\circ\text{C}$ à la température ambiante et de $\pm 2^\circ\text{C}$ sur une gamme de température de -25°C à $+80^\circ\text{C}$.

Des équipements complets (et « intelligents » !) de mesure de température existent sur le marché. Ils contiennent généralement un microcontrôleur spécialisé dans la conversion des tensions fournies par thermocouple en valeurs de température affichées sur écran LCD ou électroluminescent. Par exemple, les thermomètres numériques fabriqués par Analog Devices et Omega Engineering atteignent une précision de $\pm 0,4^\circ\text{C}$ sur une gamme de températures de -200°C à $+2\,000^\circ\text{C}$, et une précision de $\pm 1^\circ\text{C}$ jusqu'à des températures de mesure d'environ $2\,300^\circ\text{C}$.

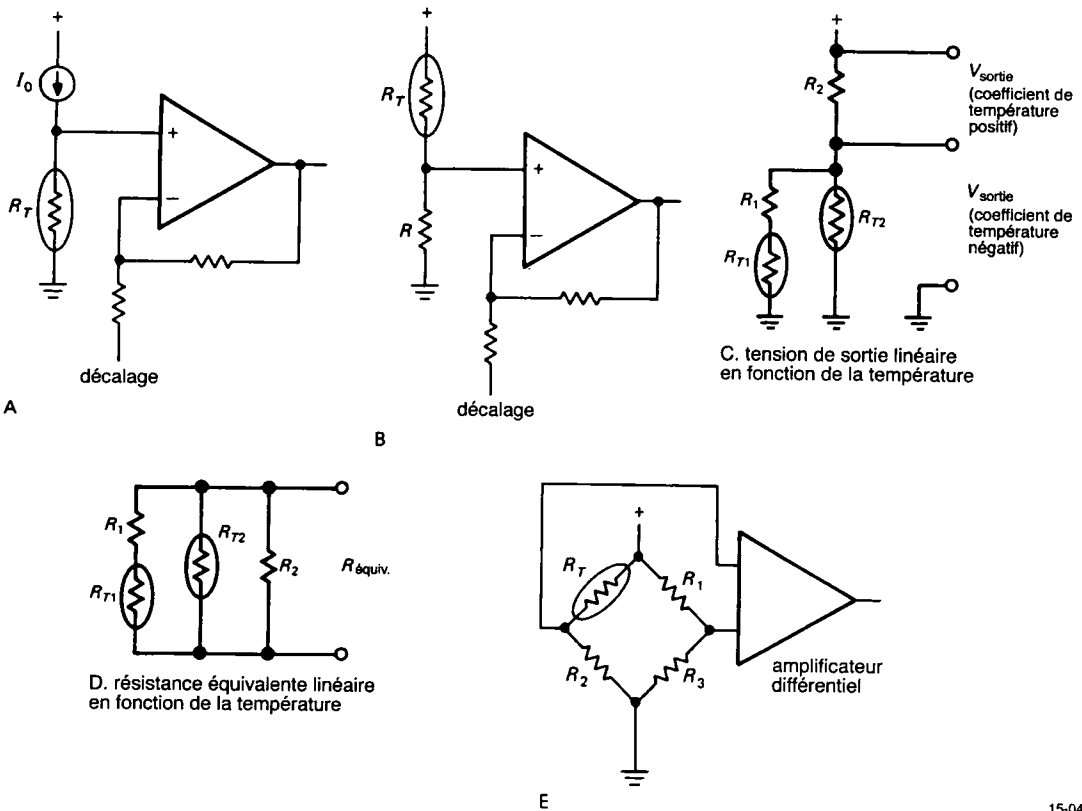


Figure 15.4 - Circuits à thermistances.

Pour conclure ce paragraphe, nous pourrions dire que lorsqu'ils sont comparés à d'autres méthodes de mesure de température, les thermocouples offrent les avantages de leur petit format, de leur large gamme de mesure et de leur possibilité de mesurer les températures très élevées.

Thermistances

Les thermistances, ou *thermistors* en anglais, sont des composants qui font partie de la famille des semi-conducteurs. Elles présentent un coefficient de température négatif, typiquement de l'ordre de $-4\%/^{\circ}\text{C}$. Elles sont disponibles sous les formes les plus diverses : depuis le petit tube en verre jusqu'à la sonde renforcée, en passant par une exécution en forme de pastille semblable à une pièce de monnaie. Les thermistances sont parfois utilisées comme éléments de compensation en température dans certaines applications de l'électronique, mais leur utilisation principale se trouve dans le domaine des mesures de

température. Celles qui sont destinées aux mesures de température de précision ont généralement une valeur nominale de quelques milliers d'ohms à température ambiante ; leur courbe de réponse peut suivre de très près (à $0,1$ à $0,2\text{ }^{\circ}\text{C}$) certaines courbes standardisées de résistance en fonction de la température mesurée. Leur coefficient de température important les rend faciles à utiliser, elles sont stables et — ce qui ne gêne rien — bon marché. Les thermistances constituent probablement le meilleur choix lorsqu'il s'agit de mesurer ou de contrôler des températures comprises dans la gamme de $-50\text{ }^{\circ}\text{C}$ à $+300\text{ }^{\circ}\text{C}$. Des circuits simples et efficaces destinés à des systèmes de contrôle proportionnel de température sont plus faciles à concevoir lorsque le capteur utilisé est une thermistance. Quelques exemples de réalisations sont donnés dans la note d'application ICAN-6158 de RCA et dans les feuilles de caractéristiques du SL445A de Plessey.

Grâce à leur forte variation de résistance pour un écart de température donné, les thermistances ne sont pas fort exigeantes en ce qui concerne les circuits qui y sont associés. Quelques exemples de circuits simples destinés à produire une tension de sortie en fonction d'une variation de résistance sont représentés à la figure 15.4. Le circuit dessiné en 15.4A étale la courbe de réponse dans la zone des basses températures parce que la variation de la résistance d'une thermistance suit une loi exponentielle. Le circuit repris en 15.4B, quant à lui, produit une tension de sortie qui varie de manière presque linéaire en fonction de la température.

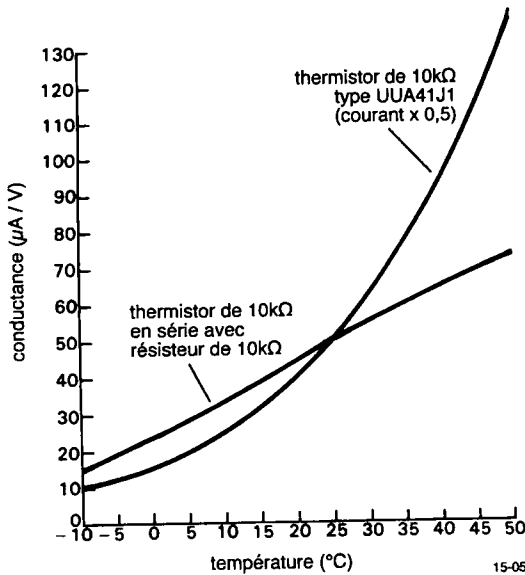


Figure 15.5 - Courbe de réponse d'une thermistance seule et du circuit de la figure 15.4B en fonction de la température.

La figure 15.5 représente des variations de résistance en fonction de la température pour deux configurations différentes : une simple thermistance de 10 kΩ (modèle UUA41J1 de Fenwall « uni-courbe »), et la même thermistance en série avec un résisteur de 10 kΩ. L'erreur de linéarité du diviseur de tension formé par ces deux composants est inférieure à 3 % dans la gamme de températures de -10 °C à +50 °C. Cette erreur se réduit à moins de 1 % entre 0 °C et +40 °C. L'amplificateur opérationnel

de la figure 14.5B monté en suiveur de tension produit un signal de sortie de même qualité.

[N.d.T. : Cette figure 15.5 superpose deux courbes de réponse qu'il faut interpréter correctement. La première, en forme de parabole, représente la moitié de la valeur de la conductance de la thermistance de 10 kΩ à 25 °C du type UUA41J1 de Fenwall. Les valeurs de conductance, exprimées en µmohs (ou en µA/V) sont représentées par l'ordonnée de gauche ; une valeur lue sur le graphique doit donc être multipliée par deux. La seconde « courbe », qui pourrait être assimilée à une droite, est la reconstitution point par point du rapport de division formé par le résisteur de 10 kΩ et la thermistance sur la gamme de température mentionnée en abscisse. Ce rapport, variant entre 14 et 75 %, peut être lu sur l'ordonnée de droite. Une régression linéaire effectuée sur base de ce graphique donne comme équation $\% = 0,2385 + 0,0102 \times t$ avec un coefficient de corrélation de 0,9953 qui confirme les performances annoncées pour ce procédé.]

Les schémas 15.4C et 15.4D proposent d'autres circuits à signal de sortie linéaire en température. Les résisteurs et les thermistances composites (« *thermi-linear* ») appariées sont fabriquées par la Yellow Springs Instrument Company. Ces assemblages à deux thermistances permettent d'obtenir une linéarité de 0,2 % de 0 °C à 100 °C. YSIC réalise également des assemblages à trois thermistances (et résisteurs associés) qui possèdent des caractéristiques de linéarité de qualité encore supérieure. Le circuit 15.4E n'est rien d'autre qu'un classique pont de Wheatstone, équilibré lorsque $R_T / R_2 = R_1 / R_3$; puisque cet équilibre ne dépend que d'un rapport, il est insensible aux variations de la tension d'alimentation. Lorsqu'il est suivi par un amplificateur à gain élevé, ce circuit en pont devient particulièrement intéressant pour détecter de petites variations de température autour d'un point de référence. Si les variations restent faibles, la tension de sortie de l'amplificateur différentiel, représentative de l'équilibre du pont, évoluera de façon linéaire autour de 0 V.

Un point important à ne pas négliger lors de la conception de circuits à thermistances est ce que nous pourrions appeler un phénomène de « préchauf-

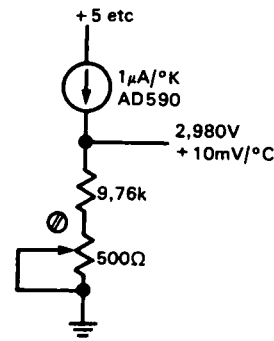
fage ». Ce phénomène trouve rapidement son explication : les thermistances, parcourues par les courants de mesure des ponts ou des diviseurs, s'échauffent conformément à la loi de Joule et voient ainsi leur résistance varier. Une petite sonde à thermistance standard peut avoir une constante de dissipation de $1 \text{ mW} / ^\circ\text{C}$, ce qui signifie que l'échauffement de la sonde provoqué par $I_{th}^2 \times R_{th}$ doit être maintenu bien en dessous de 1 mW pour garantir une précision de mesure meilleure que $1 ^\circ\text{C}$.

À l'instar des appareils de mesure à thermocouples, des appareils « intelligents » de mesure à thermistances sont également disponibles sur le marché. Ils utilisent des thermistances conformes aux courbes standard et des microcontrôleurs pour obtenir un affichage alphanumérique de la température à partir d'une mesure de résistance. Par exemple, le thermomètre numérique du type 5800 de Omega couvre les températures de $-30 ^\circ\text{C}$ à $+100 ^\circ\text{C}$ en deux gammes, affiche la mesure sur un écran à quatre chiffres électroluminescents et offre la possibilité d'une indication en degrés Fahrenheit ou en degrés Celsius. La précision annoncée est de $0,5 ^\circ\text{C}$ sur toute la gamme de température, avec une résolution de $0,1 ^\circ\text{C}$.

En conclusion, comparés aux autres systèmes de mesure de température, les appareils à thermistance procurent simplicité et précision, mais ils sont fragiles, ont une gamme de mesure de températures limitée et sont sensibles au phénomène de « préchauffage ».

Thermomètres à résisteur de platine

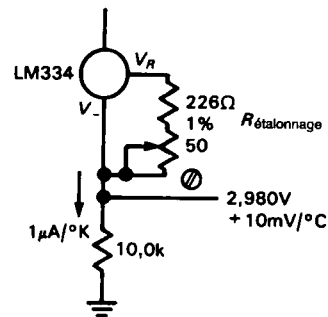
Ces thermomètres consistent simplement en une bobine de fil en platine très pur ; ce matériau possède un coefficient de température positif d'environ $0,4 \text{ } \%/ ^\circ\text{C}$. Les thermomètres à résisteur de platine ne sont quasiment pas sujets au vieillissement ; leur réponse en température respecte très bien une courbe standard (aberration de $0,02$ à $0,2 ^\circ\text{C}$). Ils sont utilisables sur une gamme de températures de $-200 ^\circ\text{C}$ à $+1000 ^\circ\text{C}$. Ils ne sont pas vraiment bon marché.



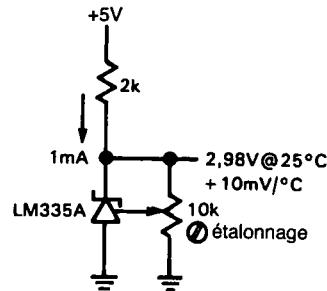
A

$$V_R = 67,7 \pm 2\text{mV} @ 25^\circ\text{C}$$

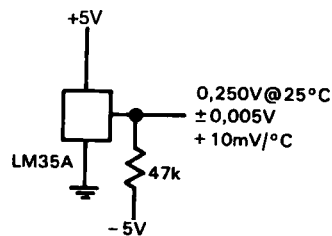
$$- \text{temp } (^\circ\text{K}) \pm 4\%$$



B



C



D

15-06

Figure 15.6 - Circuits intégrés sensibles à la température. Les tensions sont indiquées pour une température de $25 ^\circ\text{C}$. Les circuits A et B présentent une erreur supplémentaire de 1 % provoquée par le coefficient de température de $33 \text{ ppm} / ^\circ\text{C}$ des résistances.

Circuits intégrés sensibles à la température

La section 6.15 du premier tome de ce *Traité* nous a appris qu'il existait des sources de tensions de référence dites « à bande de valence » ou « à V_{BE} ». Ces sources de tension, sensibles à la température, produisent une tension de sortie proportionnelle à la température absolue aussi bien qu'à coefficient de température égal à zéro. Le circuit de type REF-02, par exemple, produit un signal de sortie dont le coefficient de température linéaire est égal à +2,1 mV/°C. À partir de cette source, un amplificateur à gain variable, muni des circuits de compensation de décalage pour l'étalonnage à 0 °C peut fournir une tension de sortie proportionnelle à la température avec une précision de l'ordre de 0,5 °C sur une gamme de mesure de -55 °C à +125 °C. Le LM335 est un capteur de température à deux broches qui se comporte comme une diode Zener dont la tension de sortie vaut +10mV / K. Cela signifie qu'à 25 °C (soit 298,2 K), ce circuit devient équivalent à une diode Zener de 2,982 V (schéma de la figure 15.6C). Il permet d'obtenir une précision initiale de l'ordre de ± 1 °C ; la tension de sortie peut être ajustée au moyen d'un potentiomètre multitours. L'étalonnage d'un seul point de la courbe de réponse permet de ramener l'erreur de mesure à ± 0,5 °C sur une gamme de températures de -55 °C à +125 °C, si l'étalonnage du point choisi (généralement 25 °C) est lui-même effectué avec une précision meilleure que 0,1 °C. Le gain en précision est représenté par la figure 15.7.

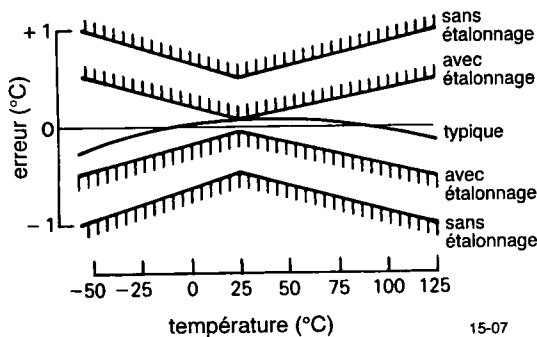


Figure 15.7 - Erreurs en température du LM335.

Le LM35 produit également une tension de sortie avec une pente de +10 mV / °C, mais il se comporte comme un régulateur à trois broches plutôt que

comme une diode Zener. Alimenté par une tension comprise entre +4 V et +30 V, il dispose d'un circuit interne de compensation de décalage qui amène la tension de sortie à 0 V pour 0 °C. Pour faire travailler ce circuit à proximité ou en dessous de 0 °C, il faut ajouter une résistance de polarisation vers une tension négative, comme cela est représenté par la figure 15.7D. Le modèle aux meilleures performances (LM35A) présente une erreur maximale de 0,5 °C, mais il peut être étalonné. Le LM34A, son cousin direct, travaille de manière identique. Seule différence : pour permettre une lecture en degrés Fahrenheit, la tension de sortie est fixée à 0 V pour 0 °F au lieu de 0 °C.

Le circuit du type AD590 (figure 15.6A) appartient à une autre famille de circuits intégrés sensibles à la température. Il s'agit d'un composant à deux broches, qui se comporte comme une source de courant constant dont l'intensité exprimée en microampères est égale à la température exprimée en degrés Kelvin. À 25 °C (soit 298,2 K), par exemple, ce circuit fournira un courant constant de 298,2 µA (± 0,5 µA). Ce petit circuit est vraiment très attrayant : à l'aide d'un simple résistor et d'un potentiomètre multitours, il permet d'obtenir une mesure de température sur une gamme de -55 °C à +150 °C avec une précision de 1 °C (pour le modèle le plus précis). Il existe également en boîtier plastique (AD592) ; ses performances sont identiques mais la gamme de températures mesurables est limitée de -25 °C à +105 °C.

Le LM334 (figure 15.6B) fait partie du même groupe de circuits intégrés que les AD590 / 592. Il s'agit également d'une source de courant constant proportionnelle à la température absolue, réglable au moyen d'un simple résistor et d'un potentiomètre en relation avec la formule :

$$I_{out} (\mu A) = 227 T (K) / R_{set} (\Omega)$$

Notez que cette expression tient compte d'une correction d'environ 5 % pour le courant débité par la broche V_{-} .

Thermomètre à quartz

Voici une méthode de mesure de la température qui a de quoi surprendre. En effet, c'est ici la variation de la fréquence de résonance d'un cristal de quartz qui

est mise à profit pour fabriquer un thermomètre à la fois précis et stable. Bien que lors de la conception d'un oscillateur piloté par cristal de quartz, l'objectif principal soit l'obtention d'une fréquence aussi stable que possible, l'idée exploitée dans ce cas est l'antithèse de ce qui se fait habituellement : utiliser un cristal dont la coupe provoque l'apparition d'un « fort » coefficient de température et utiliser les avantages de l'excellente précision des mesures de fréquence pour obtenir une mesure de température de même qualité. Un bon exemple de réalisation est un appareil fabriqué par Hewlett-Packard, le thermomètre contrôlé par microprocesseur 2804A qui possède une précision absolue de 40 millièmes de degré sur une gamme de températures de $-50\text{ }^{\circ}\text{C}$ à $+150\text{ }^{\circ}\text{C}$ (précision réduite sur une plus large gamme) et une résolution de température de 100 millièmes de degré. Pour parvenir à des performances aussi extraordinaires, le microprocesseur dispose de tables de données spécifiques à chaque capteur utilisé.

Pyromètres et thermographes

Le pyromètre classique est une illustration parfaite d'une méthode de mesure de température sans contact. Ce système ingénieux ressemble à une longue-vue qui contient un filament dont vous pouvez régler la luminosité tout en visant l'objet incandescent dont il faut mesurer la température. Il suffit d'amener ce filament à la même luminosité que celle de l'objet observé à travers un filtre rouge. L'intensité du courant du filament permet de déduire la température de l'objet visé. C'est une méthode bien pratique pour la mesure de la température d'objets à très haute température, ou situés dans des endroits inaccessibles comme des autoclaves, des fours ou des enceintes à vide, ou encore dans des atmosphères chimiquement agressives (oxydantes ou réductrices, là où les thermocouples passeraient de vie à trépas...). Les pyromètres optiques couvrent généralement des gammes de températures de $750\text{ }^{\circ}\text{C}$ à $3000\text{ }^{\circ}\text{C}$, avec une précision de l'ordre de $4\text{ }^{\circ}\text{C}$ en début de gamme et de $20\text{ }^{\circ}\text{C}$ en fin de gamme.

La mise au point de détecteurs de bonne qualité pour le spectre des rayons infrarouges a étendu cette méthode de mesure aux températures ordinaires. L'utilisation de pyromètres infrarouges est devenue

courante ; ainsi, la société Omega propose un pyromètre de ce type pour une gamme de température de $-30\text{ }^{\circ}\text{C}$ à $+5\,400\text{ }^{\circ}\text{C}$. En mesurant l'intensité du rayonnement infrarouge, si nécessaire à différentes longueurs d'ondes, vous pouvez déterminer avec une bonne précision la température d'un objet distant. Cette « thermographie » a connu récemment un grand essor dans des domaines aussi variés que la thermographie du corps humain pour détecter la présence de tumeurs cancéreuses ou de la thermographie de votre maison pour déterminer l'endroit où vos billets de banque se transforment en calories perdues !

Mesures à très basses températures

Les systèmes cryogéniques posent des problèmes très particuliers lorsqu'il est nécessaire d'effectuer des mesures précises de température. C'est évidemment la proximité du zéro absolu qui crée ces difficultés ($0\text{ K} = -273,15\text{ }^{\circ}\text{C}$). Les deux méthodes les plus connues font appel à la mesure du paramagnétisme des certains sels, et à la mesure de résistance sur des résisteurs ordinaires à base de carbone, laquelle résistance s'élève à ces températures. Cette application en techniques de pointe est bien la dernière chose que vous auriez imaginée pour un composant considéré comme totalement obsolète ! Quoi qu'il en soit, ces méthodes de mesure sont trop spécifiques pour être abordées dans le cadre de cet ouvrage.

La mesure permet le réglage !

Si vous disposez d'un moyen pour régler une certaine quantité, l'existence de techniques de mesure appropriées vous permet de contrôler cette quantité avec précision. Les thermistances, en particulier, constituent un excellent moyen de contrôle de la température de fours, de bains ou de chambres froides.

15.2 Intensité lumineuse

Le comptage de photons, la création d'images électroniques (la « vidéo ») ou la mesure de faibles niveaux de lumière font partie d'un champ d'applications largement développé, grâce à l'existence de méthodes d'amplification totalement différentes des techniques des circuits conventionnels. Les photomultiplicateurs, les intensificateurs à plaque cannelée, les capteurs à couplage de charge ou CCD (*Charge-*

coupled devices) et les doubles intensificateurs à cible de silicium ou *ISIT (Intensified Silicon Intensifier Target)* constituent un bel échantillon de détecteurs optiques à hautes performances. Nous commencerons par le détecteur le plus simple : la photodiode. Dans la foulée, nous parlerons du phototransistor, puis nous discuterons de tout ce qu'il y a d'original ou d'extraordinaire dans la fabrication d'images de télévision.

Photodiodes et phototransistors

Le photodétecteur le plus simple est constitué par la jonction d'une diode. En effet, l'impact de photons y provoque l'apparition de paires électron-trou qui créent une différence de potentiel aux bornes du composant ; cette différence de potentiel permet de forcer le passage d'un courant à travers une résistance connectée en parallèle sur la diode soumise à un flux lumineux.

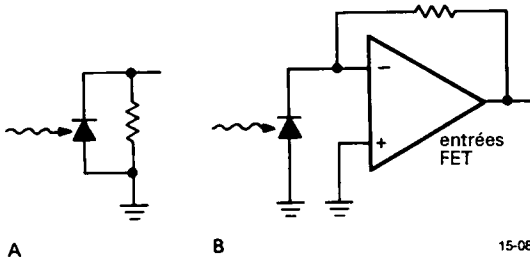


Figure 15.8

Les diodes destinées à l'utilisation en tant que photodétecteurs (les photodiodes et les diodes *PIN*) sont moulées dans de petits boîtiers transparents qui, la plupart du temps, intègrent une loupe minuscule destinée à focaliser le flux lumineux sur la jonction. Les photodiodes de bonne qualité sont fabriquées pour posséder des paramètres de haute vitesse, de rendement élevé, de faible bruit et de faible courant de fuite. Les modes opératoires les plus simples sont représentés par la figure 15.8. La photodiode peut être connectée directement à une charge résistive, comme en 15.8A, ou faire partie d'un circuit de conversion courant/tension grâce à un amplificateur opérationnel à entrées *FET*, comme en 15.8B. Une photodiode

répond plus rapidement (et le courant produit reste inchangé) si une tension de polarisation négative est appliquée à la jonction ; voyez l'exemple de schéma de la figure 15.9.

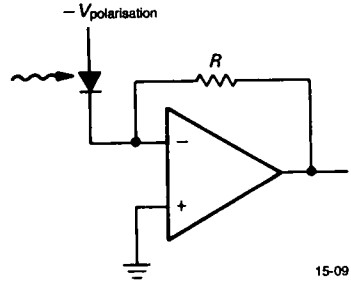


Figure 15.9

Lorsqu'elles sont chargées par une faible impédance, les diodes *PIN* à haute vitesse possèdent des temps de réponse inférieurs ou égaux à la nanoseconde (bande passante d'au moins 1 GHz). Remarquez que le courant de fuite des diodes *PIN* de bonne qualité est si faible (moins de 1 nA) que le bruit de Johnson produit par la résistance de charge domine pour des valeurs de cette résistance inférieures à environ 100 MΩ ; ceci implique qu'en fonction de l'application du circuit, il faudra choisir entre vitesse de réponse élevée et rapport signal/bruit élevé. Lorsque la photodiode est destinée à travailler à de faibles niveaux de lumière, d'autres problèmes peuvent surgir et ne sont pas à négliger. Citons par exemple l'erreur introduite par la tension de décalage à l'entrée du circuit intégré, ou le courant dit « d'obscurité » de la photodiode, en relation avec l'éventuelle tension de polarisation négative appliquée au composant.

Les photodiodes constituent de bons détecteurs de lumière lorsque le niveau de lumière est suffisamment élevé, mais le signal de sortie risque d'être inutilisable lorsque la quantité de lumière reçue devient trop faible. La sensibilité moyenne de ce composant est de l'ordre de 1 μA / μW de lumière incidente. À titre de comparaison, un flux de 1000 photons par seconde – parfaitement visible par l'œil humain – focalisé sur la jonction d'une diode *PIN* produirait un courant de 4 x 10⁻¹⁶ A, complètement masqué par le courant de

fuite et le bruit du composant. Aucun photodétecteur au silicium ne peut descendre au niveau du photon. Pour atteindre cette performance, il faut utiliser un photomultiplicateur ; nous en parlerons dans un prochain paragraphe. Il existe cependant un autre composant, appelé *phototransistor*, qui peut délivrer un courant de sortie beaucoup plus important que celui d'une photodiode à niveau de lumière équivalent ; ce gain de courant est malheureusement obtenu au détriment de la vitesse de réponse au signal incident. Ce transistor fonctionne comme un transistor ordinaire dont le courant de base est fourni par la jonction collecteur-base soumise au flux lumineux.

Des phototransistors bon marché tels que les MRD701 produisent un courant de sortie de l'ordre du milliampère lorsqu'ils sont soumis à un éclairage de $1 \text{ mW} / \text{cm}^2$ et présentent des temps de montée et de descente de quelques dizaines de microsecondes. Les *photo-darlington*s tels que les MRD711 délivrent un courant 50 fois plus important ; mais leurs temps de commutation atteignent ou dépassent $100 \mu\text{s}$. Remarquez néanmoins que le gain en courant des phototransistors ou des photo-darlington ne leur permet pas de détecter les faibles niveaux de lumière : le seuil de détection est toujours fixé par le courant d'obscurité de la photodiode constituée par la jonction collecteur-base du transistor.

Nous avons obtenu d'excellents résultats avec les photodiodes fabriquées par UDT, Siemens et Hamamatsu. Le catalogue de ce dernier fabricant comporte une liste impressionnante de détecteurs : des photodiodes à jonction p-n au silicium, des photodiodes PIN au silicium, des photodiodes du type GaP ou GaAs (diffusion et Schottky), ainsi que des détecteurs à avalanche. Cette société propose des détecteurs simples aux formes et aux dimensions multiples, ainsi que des réseaux de photodiodes linéaires ; tandis que UDT présente –entre autres– une gamme de détecteurs équipés de connecteurs MBC intégrés.

Photomultiplicateurs

Rien ne peut battre un photomultiplicateur lorsqu'il s'agit de détecter de la lumière à de très faibles niveaux avec, incidemment, des temps de réponse de

l'ordre de la nanoseconde. Le photomultiplicateur est un tube à vide, muni d'une photocathode (électrode recouverte d'un alcali photosensible), de plaques intermédiaires appelées dynodes et d'une plaque terminale à laquelle est appliquée une très haute tension. L'impact d'un photon (une particule élémentaire de lumière ou quantum de lumière) sur la photocathode provoque l'émission d'un électron.

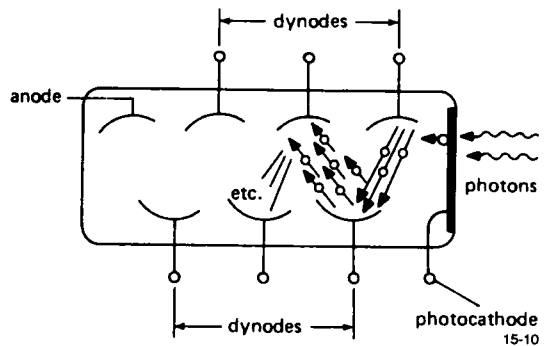


Figure 15.10 - Processus de multiplication d'électrons d'un tube photomultiplicateur.

Cet électron est attiré par la première dynode, qu'il percute en y arrachant d'autres électrons. Ce procédé d'accélération et d'arrachement, représenté par la figure 15.10, se répète jusqu'à la plaque terminale où le signal amplifié est récolté. Cette méthode d'amplification par multiplication d'électrons procure l'avantage d'une amplification à très faible bruit du courant produit par le photon initial. En pratique, un tube à six dynodes verra sa résistance de charge d'anode reliée au potentiel de la masse et sa photocathode soumise à une tension d'environ -1 kV ; les dynodes seront alimentées par un diviseur à résisteurs fournissant des tensions échelonnées par pas d'environ 100 V (figure 15.11).

Cette configuration permet d'obtenir un gain de 10 fois par dynode, ce qui correspond à un gain total de *un million* pour le photomultiplicateur. Grâce à ce gain, le niveau de bruit de l'amplificateur connecté au circuit d'anode devient négligeable devant l'amplitude du signal recueilli à la sortie du tube.

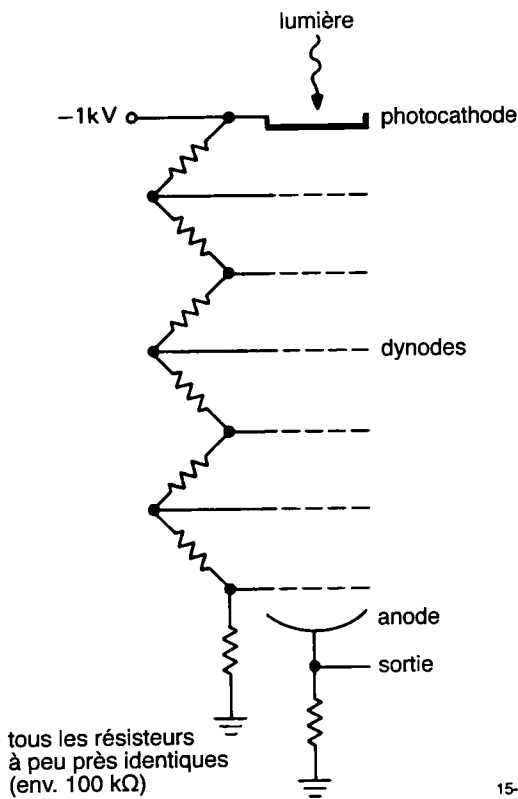


Figure 15.11 - Polarisation d'un tube photomultiplicateur.

Les meilleures substances utilisées pour la fabrication des photocathodes ont un rendement quantique supérieur à 25 % ; grâce au gain important fourni par chaque dynode, l'impact d'un seul photon peut facilement être détecté. Lorsque le *PMT* (de *Photomultiplier Tube*) est utilisé pour détecter de très faibles niveaux de lumière, il est généralement suivi par des amplificateurs d'impulsion intégrateurs de charge, des discriminateurs et des compteurs (la figure 13.60 représente le schéma d'une application de ce type). Lorsque le niveau de lumière augmente, le comptage de photons individuels n'est plus possible ; il faut alors mesurer le *courant* d'anode, considéré comme l'image d'une quantité macroscopique de photons. Bien que la sensibilité des tubes photomultiplicateurs soit typiquement de un ampère par microwatt de puissance incidente, ils ne sont jamais utilisés à une telle intensité de courant ; leur courant d'anode est en effet limité à un milliampère, sinon moins. Il est

intéressant de savoir que la limite pratique de comptage des photons, de l'ordre de 1 million de photons par seconde, correspond à une puissance incidente d'à peine deux picowatts !

Le marché des équipements propose des circuits électroniques spécialement conçus pour la mesure de lumière par courant d'anode ou pour le comptage de photons élémentaires. Le « photomètre quantique » ou *Quantum Photometer* fabriqué par PAR est l'exemple d'une belle réalisation ; c'est un appareil bien pratique : équipé d'une source de haute tension, il est capable de travailler dans les deux modes de mesure évoqués. Il possède 11 gammes de mesure en comptage de photons (de 10 pps ou photons par seconde à 10^6 pps, à pleine échelle) et 11 gammes de mesure par courant d'anode (de 10 nA à 1 mA, à pleine échelle).

Même dans l'obscurité absolue, un tube photomultiplicateur délivre un faible courant d'anode. Ce courant provient de l'agitation thermique des électrons de la photocathode et des dynodes ; il peut être réduit en abaissant la température du tube à environ $-25\text{ }^{\circ}\text{C}$. Le courant d'obscurité typique d'un tube sensible à photocathode en « bialkali » est équivalent à un comptage parasite de 30 pps par cm^2 de surface de photocathode. Un tube *PMT* équipé d'une photocathode de petites dimensions et correctement refroidi peut parvenir à un courant d'obscurité équivalent au comptage de seulement *un* photon parasite par seconde.

Attention ! Un tube photomultiplicateur sous tension ne doit jamais être exposé à la lumière du jour. Un tube *PMT* soumis accidentellement à des niveaux de lumière diurne (même sans être alimenté en haute tension) aura besoin d'au moins 24 heures pour retrouver son courant d'obscurité normal. Les fabricants ont cependant prévu la possibilité d'une exposition de courte durée à un niveau de lumière plus important, circonstance qui apparaît par exemple lors de l'étude de la fluorescence. Pour ces applications, un accessoire incorporé au support du tube permet de déconnecter la tension d'accélération des premières dynodes pendant la durée de l'éclair, afin de réduire le temps de récupération de tube après la surcharge qui est impossible à éviter.

Lorsqu'ils sont comparés aux photodiodes, les tubes photomultiplicateurs présentent les avantages d'un haut rendement quantique associé à des temps de réponse extrêmement courts (temps de montée typique de 2 ns). Mais ils sont volumineux et nécessitent une alimentation en haute tension stable parce que le gain du tube croît exponentiellement avec la tension qui y est appliquée.

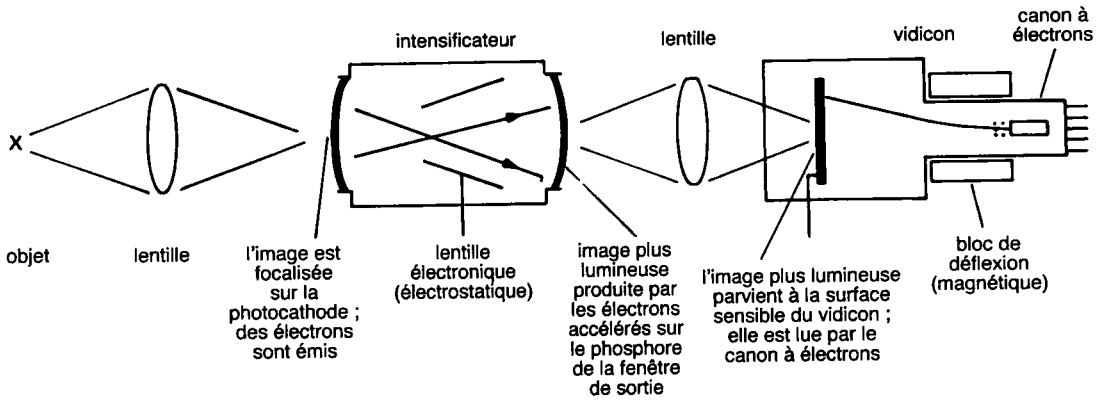
Il faut souligner que les tubes photomultiplicateurs doivent être utilisés pour mesurer des niveaux de lumière extrêmement faibles. Ces tubes fonctionnent à des courants d'anode de tout au plus un micro-ampère ; ils détectent parfaitement une lumière que vous ne voyez pas. Les tubes photomultiplicateurs ne sont pas seulement utilisés pour la détection de lumière directe, comme en astronomie (pour la photométrie) ou en biologie (pour l'étude de la bioluminescence ou de la fluorescence) ; associés à des scintillateurs, ils font partie d'équipements de détection de particules ou de rayonnements X ou gamma. Nous en parlerons plus longuement à la section 15.7. Les photomultiplicateurs trouvent également un vaste champ d'application en spectrophotométrie : avec des prismes, des grilles d'atténuation, des réticules et autres interféromètres, ils permettent de procéder à des mesures précises des composantes du spectre lumineux. Les tubes photomultiplicateurs sont fabriqués par RCA (Burle), Hamamatsu, EMI et EC&G.

CCD, intensificateurs, SIT, ISIT et tubes dissecteurs d'image

La rencontre de quelques idées géniales et de nouvelles technologies a provoqué l'apparition de systèmes capables de créer l'image électronique d'un environnement qui nous semble plongé dans la plus complète obscurité. Il est aujourd'hui possible de former une image au moyen d'équipements qui ont une sensibilité à la lumière faible similaire à celle d'un tube photomultiplicateur. Ces inventions récentes sont étonnantes à plus d'un égard. Par exemple, vous pouvez être assis dans ce qui semble être une pièce totalement obscure, puis scruter un écran de télévision pour découvrir, camouflés par un rideau de flocons de « neige », tous les objets qui se trouvent autour de vous.

La clé de l'énigme est un tube intensificateur d'image, une invention incroyable qui produit à sa sortie une réplique plus lumineuse de l'image focalisée sur son entrée ! Tout commence par un tube vidicon ordinaire à cible de sulfure d'antimoine (une caméra de télévision) ou par un réseau de capteurs à couplage de charge (CCD). La cible du tube vidicon ou la pastille de CCD constituent des surfaces photosensibles qui accumulent la quantité de lumière reçue par chacun de leurs points sous forme de charges électriques. Cette « carte électrique » de l'image peut être lue par le balayage du faisceau d'un canon à électrons dans le cas du vidicon, ou par le décalage successif des charges, à la manière d'un registre à décalage numérique, dans le cas de la pastille de CCD. Jusqu'à présent, vous ne disposez que d'une caméra de télévision dont la sensibilité à la lumière est bien loin du niveau du photon ; c'est un équivalent à deux dimensions de la photodiode. Pour passer de l'ordinaire à l'extraordinaire, il n'y a plus qu'à placer un tube intensificateur d'image devant la caméra. Le principe d'un tel système est représenté schématiquement par la figure 15.12.

Il existe deux types de tubes intensificateurs. La première génération consiste en un tube comportant une surface photocathodique sensible fabriquée à partir du même matériau que celui utilisé pour la photocathode des tubes photomultiplicateurs, suivie d'un système de focalisation électrostatique et d'un écran électroluminescent au phosphore. Les électrons émis par la photocathode sont accélérés par les tensions appliquées à la lentille électronique pour percuter la couche de phosphore avec une énergie telle que celle-ci produise une image plus lumineuse que l'originale. Ce modèle d'intensificateur permet une amplification de lumière d'environ 50 fois par étage avec une résolution d'à peu près 50 lignes/num. Certains équipements utilisent deux, trois, voire quatre tubes intensificateurs placés l'un à la suite de l'autre afin d'obtenir une amplification globale pouvant atteindre ou dépasser le million. La liaison entre chaque « bloc » intensificateur s'effectue à la fabrication (encore une idée géniale) au moyen d'une unique lame de verre portant sur une face la couche de phosphore électroluminescent du bloc précédent et



15-12

Figure 15.12 - Tube vidicon associé à un seul étage intensificateur.

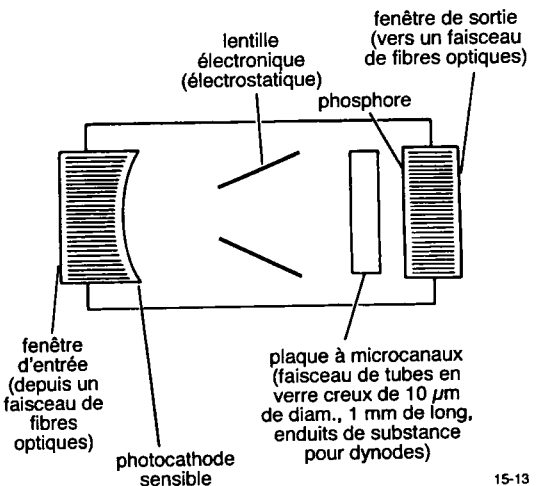
sur l'autre la couche de matériau photosensible du bloc suivant.

[Pour (sou)rire : Ce n'est plus un tube, c'est une chenille intensificatrice de lumière !]

Plusieurs modules totalement indépendants peuvent aussi être interconnectés au moyen de fibres optiques assemblées en faisceau de résolution adéquate. Les fibres optiques sont intéressantes parce qu'elles permettent de guider parfaitement la lumière depuis chaque point d'une surface plane (un connecteur de faisceau optique) vers le point correspondant d'une surface convexe (la surface d'un tube) et inversement ; elles permettent également de simplifier considérablement l'optique interne d'un système à tubes intensificateurs multiples, puisqu'il suffit d'appliquer les extrémités concaves des faisceaux aux surfaces des tubes puis de relier les faisceaux entre eux par leurs extrémités planes en l'absence de toute lentille intermédiaire de focalisation, comme celle qui apparaît au centre du dessin de la figure 15.12.

La seconde génération de tubes intensificateurs utilise la technique des « plaques cannelées » ou des « plaques à micro-canaux » (*microchannel plates*). Ces intensificateurs possèdent un taux d'amplification de lumière par étage beaucoup plus élevé et sont plus efficaces à des niveaux de lumière vraiment faibles, parce que moins sujets au phénomène d'« ions aléatoires » (que les auteurs désignent par

« ion events »). Ces ions positifs proviennent d'atomes de phosphore éjectés de la couche électroluminescente par les électrons qui la bombardent ; ils ont la fâcheuse idée de retourner vers la cathode qu'ils « éclaboussent ». Dans un tube intensificateur à plaque cannelée, l'espace situé entre la cathode et la couche de phosphore contient une structure en nid d'abeilles constituée de cylindres microscopiques creux dont l'intérieur est tapissé d'une substance similaire à celle utilisée dans la fabrication des dynodes.



15-13

Figure 15.13 - Intensificateur d'image à focalisation électrostatique et plaque à micro-canaux.

[N.d.T. : Cette substance, rappelons-le, possède la propriété de favoriser l'émission de plusieurs électrons secondaires lors de l'impact d'un électron primaire ; elle est responsable du phénomène de multiplication d'électrons.]

Les électrons émis par la photocathode et accélérés par la lentille électrostatique pénètrent et rebondissent dans ces canaux, y arrachent d'autres électrons pour donner finalement un taux d'amplification de lumière de l'ordre de 10 000 fois et une résolution d'environ 20 lignes/mm. Les problèmes liés à l'émission d'ions aléatoires peuvent être presque entièrement éliminés par l'utilisation de formes spéciales pour les canaux de la structure en nid d'abeilles (canaux de type J, de type C ou en chevron).

[N.d.T. : Il est assez évident que la structure en nid d'abeilles, qui forme un *écran* physique entre la couche de phosphore et la photocathode, empêche les ions positifs d'atteindre cette électrode directement ; il est aussi facile d'imaginer que les concepteurs de ce tube ont installé une électrode supplémentaire autour de la structure en nid d'abeille. Cette électrode, reliée au potentiel de la cathode afin de jouer le même rôle que la *grille de suppression* d'une bonne vieille pentode, serait idéalement placée pour piéger les

derniers ions émis par la couche électroluminescente...]

Le tout résulte en un tube intensificateur d'image dont le rendement quantique est similaire à celui d'un tube photomultiplicateur (20 à 30 %). L'utilisation d'un procédé d'amplification à faible bruit et à gain élevé (par multiplication d'électrons) permet d'obtenir en une seule étape une image de bonne qualité directement lisible par un tube vidicon ou une pastille de CCD.

L'association dans le même tube d'un tel intensificateur et d'une cible de vidicon en silicium est appelée tube « SIT », acronyme de *Silicon Intensifier Target* ; elle est représentée par la partie droite de la figure 15.14. Un tube « ISIT », acronyme de *Intensified Silicon Intensifier Target*, est un tube « SIT » muni d'un tube intensificateur supplémentaire placé devant le tube « SIT » proprement dit. Cet assemblage est représenté par la totalité de la figure 15.14 : voici finalement « la chose » qui permet de voir dans l'obscurité.

Ce genre d'équipement est autant apprécié des astronomes pour l'étude de leurs lointaines galaxies que des militaires pour leurs exercices de tirs de nuit.

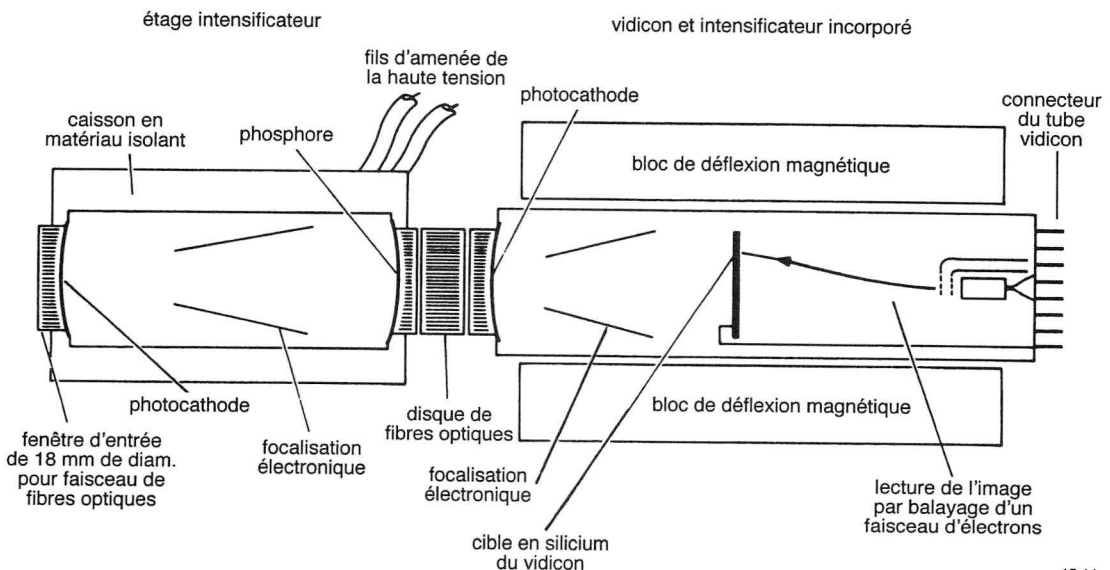


Figure 15.14 - Tube SIT à intensificateur ou ISIT.

Une variante intéressante du tube intensificateur est appelée tube dissecteur d'images ; cette construction ingénieuse est en fait à l'origine des tubes que nous venons de décrire. Ce tube consiste en une surface photocathodique sensible suivie de la chaîne habituelle des dynodes d'un tube photomultiplicateur. Une petite ouverture et quelques électrodes de déflexion ont été ajoutées entre la surface photocathodique et les dynodes, si bien que n'importe quel point de la surface peut être choisi comme source d'électrons pour le système de multiplication d'électrons à dynodes. Vous pouvez également imaginer le tube dissecteur d'images comme un tube photomultiplicateur dont une fraction de la photocathode est rendue active électroniquement.

Ce tube possède le même rendement quantique et le même gain qu'un tube *PMT* traditionnel, mais il diffère des vidicons, des *CCD*, des *SIT* et des *ISIT* (qui sont tous des systèmes à accumulation de charges) par le fait qu'il analyse point par point la portion d'image sélectionnée grâce aux électrodes de déflexion ; il n'a pas besoin d'enregistrer une image complète sur toute la photocathode avant de commencer chaque nouvelle lecture.

Les détecteurs à réseaux de couplage de charge peuvent bien sûr être utilisés sans tube intensificateur. Vous pouvez en acheter auprès de compagnies telles que EGG Retikon, Kodak, TI, Tektronix, Thomson, et Toshiba. Ils sont disponibles sous forme de réseaux à une dimension (« linéaires ») comptant jusqu'à 4096 cellules et sous forme de réseaux à deux dimensions (« surfaciques ») comportant au moins ($512 \times 512 = 262\,144$) 256 K cellules. Ces cellules sont appelées « pixels » ; ce terme est l'acronyme de l'expression anglaise *picture element* signifiant « élément d'image ». Toshiba peut fournir un détecteur *CCD* impressionnant : deux millions de « pixels » sur un seul circuit ! Les détecteurs linéaires sont intéressants pour la spectroscopie ; les détecteurs à deux dimensions trouvent leur meilleure application dans les caméras de télévision.

Tous les *CCD* sont des capteurs à « intégration » de charge. Pour chaque point de l'image ou « pixel », les cellules de ces composants accumulent une charge électrique jusqu'au moment où le réseau est « lu »

pour obtenir le signal de sortie. Pendant cette séquence, le *CCD* se transforme en registre à décalage analogique : l'image apparaît sous forme d'un signal analogique sériel constitué par toutes les lignes de l'image mises bout à bout.

15.3 Contrainte et déplacement

Le domaine des mesures de grandeurs physiques telles que la force ou la position possède son propre lot de capteurs et d'astuces d'utilisation. Quiconque est concerné par ce genre de mesures ne doit rien ignorer de ce qui concerne les jauges de contrainte, les *LVDT*, etc. La base de toutes ces mesures est la mesure de déplacement. Plusieurs méthodes intéressantes sont à votre disposition pour mesurer une position, un déplacement (qui est un changement de position) ou l'effet d'une contrainte (qui peut être le déplacement d'un point de référence d'un objet).

LVDT

Le « transformateur différentiel à variation linéaire », ou plus simplement le *LVDT*, acronyme de *Linear Variable Differential Transformer* est un capteur très populaire dont le nom dit presque tout de son principe de fonctionnement. Vous construisez un transformateur à noyau mobile, vous appliquez une tension alternative sur l'enroulement primaire et vous mesurez la tension induite au secondaire pour connaître la position du noyau. C'est tout ! Les deux enroulements du transformateur sont munis de prises médianes, mais l'enroulement secondaire peut aussi être réalisé au moyen de deux bobines identiques placées symétriquement par rapport à l'enroulement primaire.

[N.d.T. : Il existe une autre expression anglaise à l'origine de l'acronyme *LVDT* : *Linear Velocity and Displacement Transducer*. Si la première définition se rapporte au moyen mis en œuvre, la seconde est significative du résultat obtenu. Ce capteur nécessite une tension d'excitation alternative qui tombe à pic comme tension de commande d'un système de détection synchrone du signal fourni par les enroulements secondaires. Dans ce cas, l'amplitude du signal à la sortie du détecteur est une image du déplacement du noyau, sa dérivée première est une image de la vitesse instantanée du noyau et sa période (dans le cas de

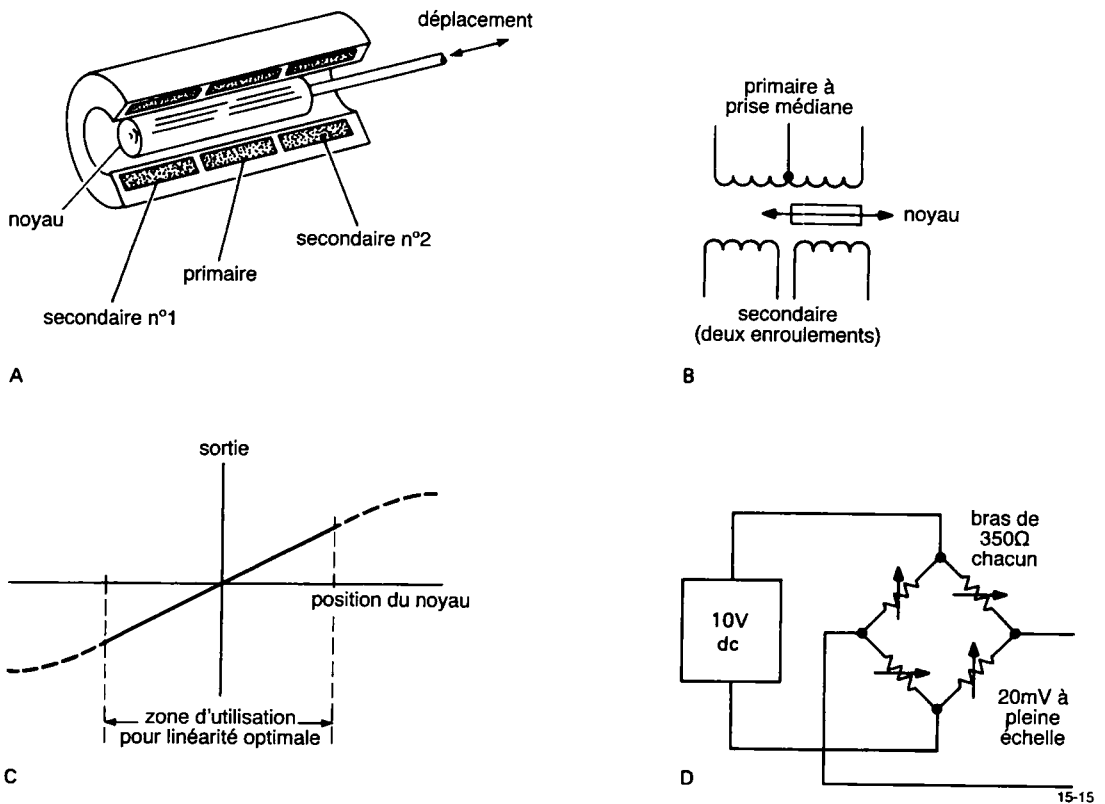


Figure 15.15 - Détecteurs de déplacement :

A. Coupe d'un transformateur différentiel variable linéairement (LVDT).

B. Schéma électrique du LVDT.

C. Tension de sortie d'un LVDT en fonction du déplacement.

D. Schéma d'un détecteur à jauge de contrainte.

déplacements cycliques) vaut l'inverse de la *fréquence fondamentale* du mouvement périodique mesuré. Une bien belle trouvaille, ces capteurs de vitesses et de déplacements linéaires...]

Le croquis de la figure 15.15A représente un LVDT ; le schéma électrique est donné en figure 15.15B. Ces capteurs existent en une énorme variété de formes et de dimensions. Les déplacements qu'ils peuvent mesurer s'échelonnent entre 0,005 " (0,127 mm) et 25 " (635 mm), les fréquence d'excitation se trouvent entre 50 Hz et 30 kHz et la précision de mesure varie de 1 % à 0,1 % sinon mieux. La société Schaevitz est l'un des meilleurs fabricants dans ce domaine. Son catalogue présente une large gamme de détecteurs de déplacements linéaires et angulaires (appelés RVDTs, issu de *Radial Variable Differential Transformer*).

Schaevitz fabrique également des capteurs utilisant les LVDT pour la mesure d'autres paramètres (pression, force, accélération, etc.) et les circuits électroniques destinés à tout cet arsenal d'équipements de mesure. Si votre travail vous amène à utiliser des LVDT, vous désirerez peut être réaliser vous-même les circuits électroniques spécialement adaptés à vos applications. Plusieurs fabricants de circuits intégrés spécialisés peuvent vous aider. Par exemple, Signetics a mis au point un circuit intégré monolithique appelé « LVDT Signal Conditioner » et portant le numéro NE5520/1. Ce circuit fournit des signaux d'excitation sinusoïdaux et comporte un détecteur synchrone qui permet d'obtenir une tension de sortie proportionnelle au déplacement du LVDT. Les circuits des types 2S54 et 2S56 de Analog Devices sont des démodulateurs synchrones pour LVDT. Ils possèdent une excel-

lente linéarité (0,01 %) et incluent des convertisseurs analogique/numérique capables de fournir un signal de sortie numérisé sur 14 ou 16 bits selon le modèle choisi.

Jauges de contrainte

Une jauge de contrainte mesure une flexion, une torsion ou une élongation (allongement ou rétrécissement) en soumettant un réseau de quatre résisteurs à film métallique très mince à la même déformation que la pièce à mesurer. Des réseaux préfabriqués sont disponibles sur le marché. Leurs dimensions varient entre 1/64 de pouce (0,4 mm) et plusieurs pouces ; ils présentent généralement une résistance de 350 Ω par branche. Ces résisteurs sont déjà interconnectés pour former un pont de Wheatstone ; il suffit d'appliquer une tension continue entre deux bornes et de mesurer la différence de potentiel entre les deux autres. Reportez-vous à la section 7.9 pour de plus amples informations. Les tensions de sortie sont très faibles, typiquement de 2 mV par volt appliqué au pont lors d'une déformation maximale ; la précision de mesure varie entre 1 % et 0,1 % de la valeur à pleine échelle. Le schéma électrique d'un pont à jauges de contrainte est représenté par la figure 15.15D.

Il n'est pas facile de mesurer de petites élongations relatives, d'autant plus que les jauges de contrainte ont la réputation (mauvaise mais hélas justifiée) de ne pas correspondre à leurs spécifications. De petites différences entre les coefficients de température des éléments du pont introduisent une erreur supplémentaire qui limite les performances de la jauge. Le problème subsiste même dans une ambiance à température constante parce que les résistances s'échauffent par l'effet Joule des courants de l'alimentation continue qui (c'est le cas de le dire) traversent le pont. Par exemple, une tension de 10 V continue appliquée à un pont de 350 Ω produira une dissipation totale de 286 mW dans le capteur ; ceci peut conduire à une élévation de température de 10 °C ou davantage et introduire une erreur équivalente à un signal de 0,1 à 0,5 % de la pleine échelle.

Récemment, des jauges de contrainte à semi-conducteurs sont apparues sur le marché. Elles offrent un signal de sortie 10 fois plus élevé que les jauges à

résisteurs à film métallique et présentent une impédance de quelques milliers d'ohms. Il est souvent nécessaire de les alimenter à partir d'une source de courant plutôt que de tension pour réduire les effets des variations de température.

Capteurs à variation de capacitance

Des mesures de déplacements très précises peuvent être obtenues à l'aide de capteurs à capacitance variable. Ces capteurs sont des condensateurs par définition : ils consistent en deux surfaces métalliques maintenues à très courte distance l'une de l'autre, l'une étant fixe et l'autre mobile, ou en une surface mobile suspendue entre deux surfaces fixes. La mesure de la capacité au moyen d'un pont de mesure en hautes fréquences, ou l'incorporation du condensateur dans un circuit d'oscillateur et la mesure de la fréquence résultante permettra de détecter de très faibles variations de position. Les microphones à condensateur utilisent ce principe pour transformer une variation de pression ou de vitesse acoustique en signal audiofréquence de très haute fidélité.

Les deux schémas de préamplificateurs pour microphone à condensateur que nous vous présentons en figure 15.16 comportent quelques astuces de circuit assez intéressantes à examiner. Ils ont aussi un intérêt strictement pratique, puisque la plupart des microphones de très haute qualité sont des capteurs de position capacitifs.

[N.d.T. : Dans le jargon de l'audiovisuel, ces microphones à condensateur sont souvent appelés microphones à ruban parce qu'ils ne comportent pas de bobine mobile comme les microphones traditionnels. Il ne faut pas les confondre avec les microphones à « électret » qui fonctionnent selon le même principe mais relèvent d'une technologie totalement différente.]

Ces microphones sont constitués d'un mince film de plastique métallisé maintenu à très courte distance d'une surface métallique fixe. Ces deux surfaces conductrices très proches l'une de l'autre forment un condensateur d'environ 20 pF. Celui-ci est chargé à travers un résistor de très forte valeur à une tension continue comprise entre 50 et 100 V. Puisque la quantité d'électricité emmagasinée par le condensateur

reste constante, les variations de capacité dues aux mouvements du diaphragme soumis aux vibrations sonores provoquent l'apparition de variations de tension aux bornes du condensateur pour conserver l'égalité $Q = C \times V$.

Les microphones à condensateur présentent une impédance de source gigantesque : une capsule de microphone d'une capacité de 20 pF présente une réactance de 400 MΩ à 20 Hz ! Il est impossible d'y connecter le moindre câble de liaison, l'emploi d'un étage préamplificateur (ou, au strict minimum, d'un étage tampon) à très haute impédance d'entrée est absolument indispensable.

La figure 15.16 propose deux solutions qui permettent de disposer du signal du microphone (de 1 à 100 mV efficaces selon le style de musique...) sous faible impédance. Dans le premier circuit, un amplificateur opérationnel à faible bruit et entrées FET fournit un gain de 20 dB et la faible impédance nécessaire pour assurer la liaison au moyen d'un câble coaxial correctement blindé (tresse et feuillard de masse). Puisque le préamplificateur doit être situé tout près de la capsule (à quelques centimètres, donc dans le corps du microphone), il faut amener toutes les tensions d'alimentation (tension de polarisation de la capsule et tensions d'alimentation du circuit intégré) jusqu'au microphone au moyen de fils supplé-

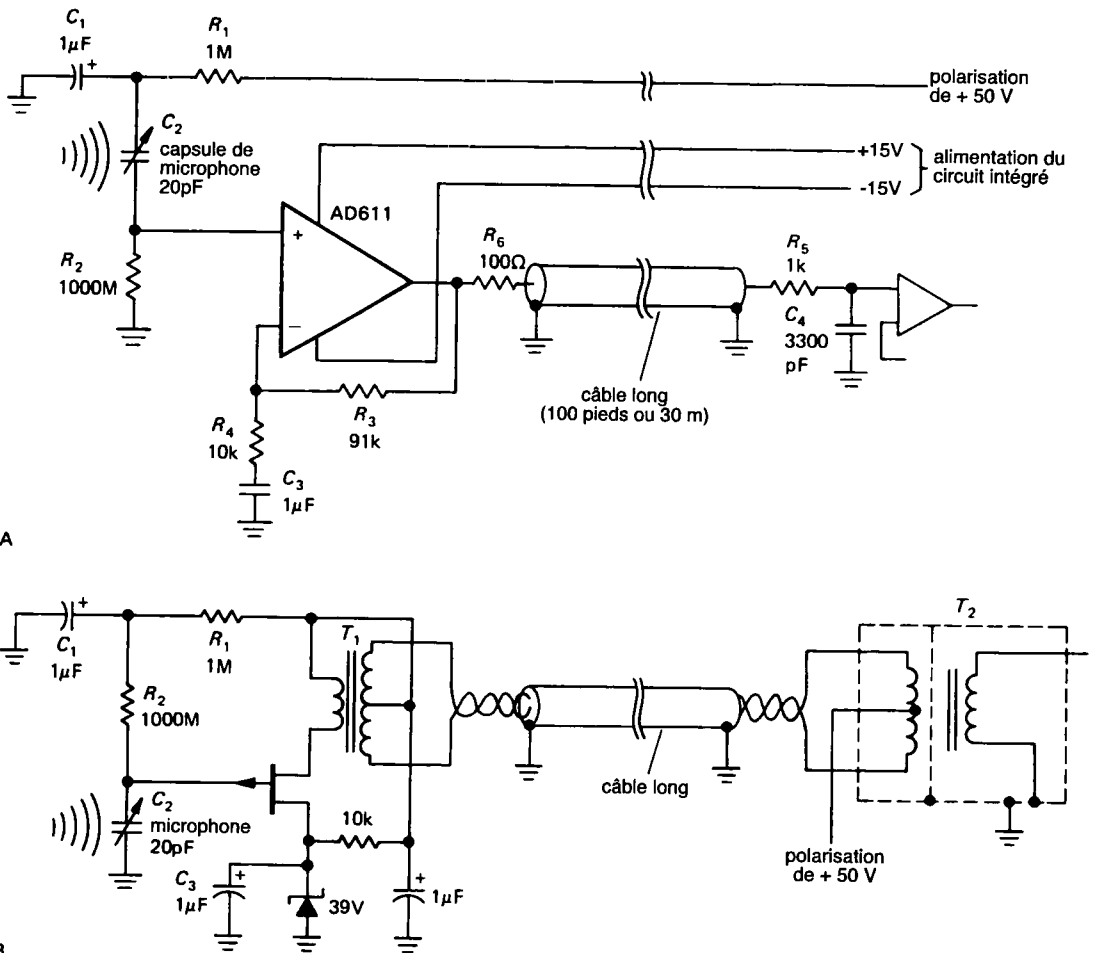


Figure 15.16 - Préamplificateurs pour microphones à condensateur.

mentaires du câble de liaison. Remarquez la position de la capsule du microphone sur le schéma, laissée flottante par rapport à la masse : cette astuce permet de simplifier les circuits de polarisation continue de l'amplificateur opérationnel. Le résistor R_1 et le condensateur C_1 filtrent la tension de polarisation. Le résistor R_2 doit être choisi pour présenter une impédance beaucoup plus importante que celle de la capsule à la fréquence la plus basse à reproduire. Le résistor R_3 et le condensateur C_4 forment un filtre HF, parce qu'une ligne asymétrique de grande longueur peut devenir la source d'interférences de radiofréquences.

Ce circuit n'est pas la solution la plus pratique. Tout d'abord, il requiert l'utilisation de câble blindé à quatre conducteurs, au lieu du câble blindé habituel à deux conducteurs. De plus, la capsule « flottante » peut amener des problèmes d'ordre mécanique. Ces inconvénients sont éliminés dans le second circuit, où la tension de polarisation de la capsule — qui sert aussi à alimenter le transistor — est envoyée en « fantôme » sur les fils du signal audio formés d'une paire symétrique blindée d'une impédance caractéristique de 200 Ω . Une des bornes du microphone est mise à la masse ; un transistor *JFET* à canal P est monté en source suiveuse pour piloter un petit transformateur audio d'adaptation d'impédances. Un transformateur similaire, connecté à l'autre extrémité de la ligne, permet d'appliquer la tension d'alimentation fantôme sur le câble tout en récupérant le signal audio sous une impédance asymétrique. Certains puristes pourraient se plaindre de l'utilisation de transformateurs. Ils peuvent changer d'avis, ce circuit fonctionne admirablement bien.

◇ Capteurs angulaires

Il est possible de convertir des angles en signaux électroniques avec une très bonne précision. Nous avons déjà signalé qu'il existait des capteurs de variations angulaires basés sur le même principe que les *LVDT* et appelés *RVDT* ; il existe aussi d'autres capteurs bien connus sous le nom de *resolver* ou *selsyns* électroniques. Ces deux types de capteurs nécessitent une alimentation en tension alternative ; ils permettent de mesurer facilement des angles avec une précision d'une minute d'arc. À condition de procéder avec

soin, la précision de mesure peut être amenée au niveau de la seconde d'arc. Il existe d'autres techniques, comme par exemple le codage d'angles au moyen de traits noirs et blancs disposés en arcs de cercles concentriques sur la périphérie d'un disque ; ces traits sont lus par des cellules photoélectriques ou des capteurs *CCD* linéaires disposés radialement puis interprétés par des circuits numériques.

◇ Interféromètres

Des mesures de position extrêmement précises peuvent être obtenues par l'étude des franges d'interférences produites par deux faisceaux *laser* de même longueur d'onde. Le premier faisceau est projeté en lumière rasante sur un écran. Le second faisceau provient d'un miroir solidaire d'un objet ; la source de lumière et le miroir sont disposés de manière telle que l'angle d'incidence des deux faisceaux soit légèrement différent. Lorsque les formes d'ondes des deux faisceaux lumineux parviennent en phase sur l'écran, elles s'additionnent et forment des stries claires et sombres. Tout déplacement de l'objet équipé du miroir modifie la longueur du chemin parcouru par le second faisceau ; ceci provoque l'apparition d'un déphasage entre les formes d'ondes au point d'impact. Lorsque le déplacement sera équivalent à $1/2$ longueur d'onde du faisceau lumineux, les franges auront complètement disparu ; elles réapparaîtront à leur maximum pour un déplacement supplémentaire de la même quantité. La précision *minimale* de cette méthode de mesure est fixée par la longueur d'onde de la lumière émise. Par exemple, si vous utilisez un *laser* émettant dans l'infrarouge, la précision de mesure la plus grossière (!) sera de 0,4 μ (la moitié de 800 nm ; rappelez-vous qu'un micron vaut un $1/1000$ de millimètre ou $1/25000$ de pouce...). En se donnant un peu de mal, il y a moyen d'améliorer cette performance : Hewlett-Packard a mis sur le marché un appareil de mesure par faisceau *laser* baptisé 5527A qui se targue de posséder une résolution meilleure que 1 micropouce ou $1/40$ de micron. Point.

À présent, les équipements d'interféromètres à *laser* sont utilisés couramment dans les laboratoires de recherche, et dans des domaines aussi variés que la

télésurveillance ou la vérification de la concavité des miroirs pour télescopes.

Les mesures de distance les plus précises ont été exécutées par un certain M. Deslattes, du *National Bureau of Standards* (USA). C'est un véritable sorcier lorsqu'il s'agit d'effectuer des mesures physiques de précision. Il lui arrive régulièrement de mesurer des distances de l'ordre du milliångström ($m\text{\AA}$ ou un dix-millionième de μ) ou des angles d'une milliseconde d'arc.

◇ *Oscillateurs à quartz*

La déformation d'un cristal de quartz provoque une modification de sa fréquence de résonance. Cette propriété permet de réaliser des mesures très précises de variations de pression ou de petits déplacements. Dans l'état actuel de la technique, la plus haute résolution en matière de mesure de pression est obtenue au moyen de capteurs à cristal de quartz. Nous y reviendrons dans quelques instants.

15.4 Accélération, pression, force et vitesse

Les accélérations sont mesurées au moyen d'accéléromètres. Ces capteurs sont constitués par des jauges de contrainte fixées sur des masses de référence, ou par des capteurs à variation de capacitance sensibles au déplacement de ces masses. Lorsqu'il s'agit de capteurs qui mesurent simplement le déplacement de la masse de référence pour fournir un signal de sortie, plusieurs astuces permettent d'amortir l'ensemble oscillant formé par la masse et son système de suspension (ressort, cylindre à gaz, ...). D'autres procédés font appel à une contre-réaction mécanique pour empêcher la masse de se déplacer par rapport au corps de l'accéléromètre : une force est appliquée, et l'intensité de cette force devient le signal de sortie.

Les *LVDT*, les jauges de contrainte, les capteurs à variation de capacitance et les oscillateurs à quartz sont utilisés pour les mesures de pression. Il existe également un capteur de pression appelé jauge de Bourdon qui consiste en un tube de quartz creux enroulé en spirale ; cette spirale se « déroule » en se gonflant sous l'effet de la pression. Les capteurs de pression conçus à partir de *LVDT* sont disponibles pour des gammes de pression allant de 1 psi à

100 000 psi à pleine échelle (psi est l'acronyme de *pound per square inch* ou livre par pouce carré ; 1 bar équivaut à 14,5 psi ; inversement, 1 psi vaut 68,88 mbar ou hPa). Les capteurs de pression à oscillateur à cristal de quartz fournissent les meilleures précisions et résolutions. Les modèles fabriqués par Paroscientific, par exemple, possèdent une précision de 0,01 % et une stabilité de 0,001 %. Hewlett-Packard a mis au point une jauge de pression à quartz dotée d'une sensibilité à pleine échelle de 11 000 psi et d'une résolution de 0,01 psi.

Bien que les capteurs du type *LVDT* soient souvent utilisés pour fabriquer des systèmes de mesure de force ou de poids, n'importe quel procédé de mesure de déplacement peut convenir à l'acquisition de ces paramètres. Les équipements les plus courants possèdent des sensibilités comprises entre 10 g et 250 t à pleine échelle, avec une précision de mesure de 0,1 %. La mesure en laboratoire de faibles forces s'effectue au moyen d'équipements de précision spécialement conçus à cet effet, comme par exemple des balances à torsion de fibre de quartz ou des balances électrostatiques.

À ce propos, un « engin » assez extraordinaire a été mis au point par Goodkind et Warburton pour mesurer les forces de gravitation. La pièce maîtresse de cet appareil est constituée d'une sphère en matériau supraconducteur maintenue en état de microgravité par un champ magnétique permanent ; des plaques électrostatiques permettent de la stabiliser et d'en détecter la position. Cette invention, digne de figurer dans un film de science-fiction signé Spielberg, permet de mesurer des variations du champ de gravité de l'ordre du milliardième ; elle permet de détecter aisément les variations de la pression atmosphérique par la variation de la gravité locale induite par la modification du poids de l'air ambiant !

Capteurs de vitesse magnétiques

Tous les capteurs de position dont nous avons parlé jusqu'à présent permettent d'obtenir une information de vitesse, puisque celle-ci n'est autre que la dérivée de l'espace par rapport au temps. Il est cependant possible d'effectuer directement une mesure de vitesse : il suffit de se rappeler que la

tension induite aux bornes d'une boucle de fil conducteur en mouvement dans un champ magnétique est directement proportionnelle à la variation de la quantité de flux magnétique intercepté par la boucle. Il existe plusieurs dispositifs ingénieux de mesure de vitesse constitués de noyaux magnétiques qui se déplacent à l'intérieur de bobines cylindriques de grande longueur.

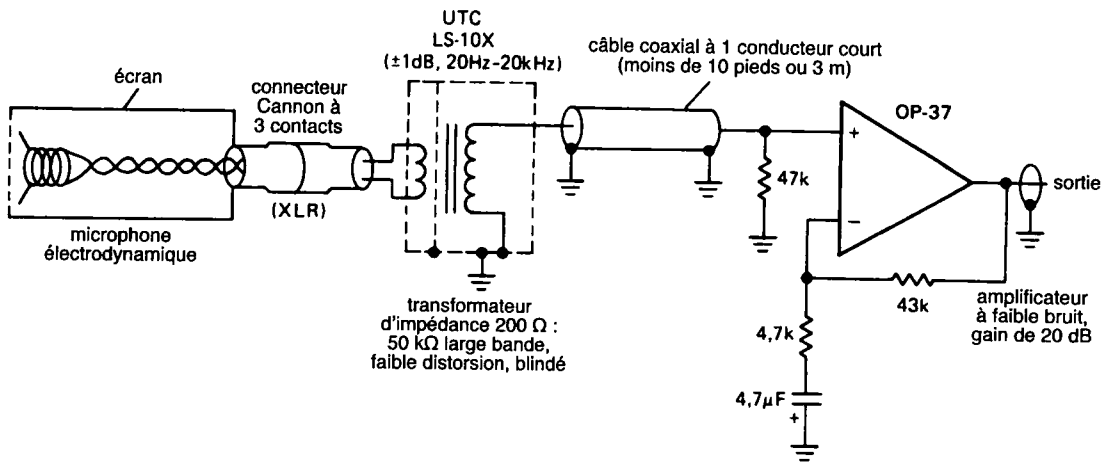
Mais c'est dans l'industrie de l'audiovisuel que l'on rencontre le plus de capteurs de vitesse magnétiques : les microphones, les haut-parleurs (qui sont exactement l'inverse des micros), les cellules de lecture des disques en vinyle, et les têtes des enregistreurs de signaux audio et vidéo sur bande magnétique. Ces capteurs produisent des signaux de très faible niveau (typiquement de quelques millivolts) ; les circuits électroniques qui y sont associés présentent un tel intérêt de conception que les difficultés à surmonter y apparaissent davantage comme des défis à relever. Pour obtenir une reproduction sonore de qualité, les niveaux de bruit et d'interférences doivent être maintenus au moins 60 dB au dessous du niveau de signal utile, c'est-à-dire au moins inférieurs au microvolt. Le problème du rapport signal/bruit peut devenir important dans les studios d'enregistrement, de radio ou de télévision, où de grandes longueurs de câble de microphones peuvent facilement capter de nombreux parasites en raison de la proximité plus ou moins immédiate de câbles de haut-parleurs (signaux basses fréquences importants), de câbles de moniteurs de télévision (signaux hautes fréquences importants) ou encore de câbles de commande d'éclairage (signaux de puissance ou d'impulsions à la fréquence du secteur).

La figure 15.17 comporte deux exemples de préamplificateurs pour signaux de faibles niveaux. Le premier est destiné à l'amplification du signal fourni par un microphone électrodynamique, tandis que le second représente un amplificateur pour cellule magnétique de tourne-disque.

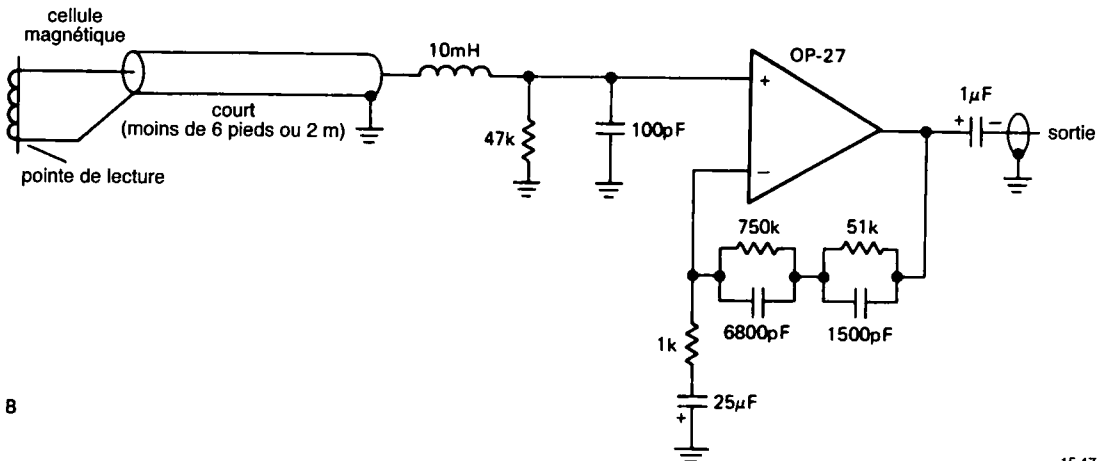
Un microphone est exactement l'inverse d'un haut-parleur : une bobine se déplace dans un champ magnétique sous l'effet des variations de la pression acoustique. Ces microphones ont généralement une impédance de 200 Ω et délivrent un signal de sortie compris entre 50 μV et 5 mV (efficaces) selon la nature du signal capté (par exemple, de la conversation normale à la salle de concert pour les chiffres cités). Dès que la longueur de câble devient tant soit peu importante, il faut utiliser un câble de liaison symétrique blindé ; il est également recommandé d'utiliser les connecteurs au standard industriel conçus par Cannon (famille des XLR à 3 contacts).

L'extrémité du câble symétrique sera reliée à un transformateur d'impédances audio de très bonne qualité, pour amener les 200 Ω symétriques du câble aux 50 k Ω asymétriques de l'impédance d'entrée d'un préamplificateur à faible bruit. L'amplitude des signaux disponibles à l'entrée de l'amplificateur sur l'impédance de 50 k Ω est à présent comprise entre 1 et 100 mV (efficaces), si bien qu'une amplification de l'ordre de 20 dB suffit à l'acheminement correct du signal vers la table de mixage. Il est fort probable que vous ayez déjà rencontré des étages préamplificateurs de ligne possédant un gain de 40 dB, mais il est préférable de s'en tenir aux 20 dB proposés pour conserver une plus grande réserve de surcharge. Ceci est particulièrement vrai pour les prises de son lors d'un concert de musique classique, pour absorber les *fortissimi* demandés par le chef d'orchestre ; et encore davantage pour les concerts de musique pop, afin de résister aux hurlements du chanteur qui ne ménage guère son micro.

L'utilisation de câbles de liaison symétriques à faible impédance permet d'éliminer la quasi totalité des interférences, grâce à l'excellent taux de réjection des parasites en mode commun qu'ils procurent. Pour ce genre d'applications, les transformateurs d'impédance audio de bonne qualité possèdent un écran de blindage électrostatique entre les enroulements primaire (à 200 Ω) et secondaire (à 50k Ω) qui améliore considérablement la réjection des interférences radio. Pour obtenir une isolation complète des circuits, il faudra relier cet écran à la tresse de masse du câble symétrique, tandis que le blindage de transformateur



A



B

Figure 15.17 - Amplificateurs pour microphone électrodynamique et tête de lecture magnétique de tourne-disque.

proprement dit sera connecté à la tresse de masse du câble de liaison vers le préamplificateur. Si les interférences subsistent malgré tout, peut-être à cause d'émetteurs de radio tout proches, il faudra installer un filtre HF à l'entrée du préamplificateur. Celui-ci pourra être composé d'une petite self de choc et d'une résistance de 1 k Ω en série avec l'entrée du signal, et complété par un condensateur de quelques 100 pF de découplage HF vers la masse.

Les cellules pour tourne-disques ne requièrent pas l'utilisation de câble symétrique parce que la liaison

vers le préamplificateur est généralement très courte. La méthode habituelle consiste à utiliser du câble blindé à un seul conducteur terminé par une résistance de 47 k Ω , impédance de charge nécessaire au fonctionnement correct de la cellule sur toute la gamme de fréquences à reproduire. Si vous examinez le schéma de la figure 15.17B, vous constaterez qu'il inclut également un filtre de suppression d'interférences radio (bobine de 10 mH et condensateur de 100 pF) afin de se prémunir de ce genre de désagrément souvent rencontré en zone d'habitat urbain. La présence de signaux radio aux entrées d'équipements

audio pose un problème particulièrement insidieux, parce que les défauts de linéarité des préamplificateurs audio dans le domaine des radiofréquences provoquent un redressement du signal (une détection) ainsi que de la distorsion par intermodulation. Si vous désirez modifier la valeur des composants du filtre HF pour cellule de tourne-disque, veillez à conserver une capacité totale (y compris la capacité du câble de liaison) inférieure à 300 pF pour ne pas modifier la courbe de réponse en fréquence de la cellule ; si vous incluez une résistance dans le circuit, ne dépassez pas quelques centaines d'ohms pour ne pas introduire de bruit de Johnson aux très basses fréquences, là où le gain de l'amplificateur est le plus important ; il n'y a cependant aucune contre-indication à l'augmentation de la valeur de la bobine, puisque la cellule présente déjà un coefficient de self-induction voisin de 0,5 H. Les valeurs des composants du circuit de contre-réaction permettent d'obtenir une courbe de réponse en fréquence conforme à la spécification RIAA.

15.5 Champ magnétique

Les mesures précises de champ magnétique sont importantes dans le domaine de la physique, en relation avec tous les équipements qui utilisent ce type de champ (les magnétons, les systèmes à résonance magnétique, les faisceaux d'électrons focalisés par champ magnétique, etc.), ainsi qu'en géologie et en prospection.

La sonde à effet Hall permet d'obtenir une précision de mesure de l'ordre de 1 %. L'effet Hall est défini comme l'apparition d'un champ électrique transversal dans un conducteur (généralement un semi-conducteur) parcouru par un courant en présence d'un champ magnétique. Les magnétomètres à effet Hall disponibles dans le commerce couvrent les gammes de mesure d'environ 1 G (gauss) à 1 kG à pleine échelle. Pour vous donner une idée de l'échelle des gauss, sachez que le champ magnétique terrestre moyen s'élève à environ 0,5 G, et que celui d'un aimant permanent puissant est de l'ordre de quelques milliers de gauss. Les magnétomètres à effet Hall ne sont pas chers, mais ils sont simples, peu encombrants et fiables. Par exemple, le circuit bon marché TL173 de Texas Instruments est un détecteur à effet Hall complet, linéaire, monté dans un simple boîtier TO-

92 en plastique. Vous l'alimentez en + 12 V, et le signal de sortie obtenu est une tension continue qui croît de 1,5 mV par gauss de champ magnétique appliqué. La société Sprague commercialise également une série de détecteurs à effet Hall linéaires (la série UG3500/3600). L'effet Hall est également utilisé dans la fabrication de touches de clavier ou d'interrupteurs de commande sans contact. Nous en avons parlé à la Section 9.4.

Une méthode beaucoup plus archaïque est celle de la bonne vieille « bobine de Gauss », cette bobine à nombreuses spires d'un fil très fin qu'il faut littéralement arracher d'un flux magnétique pour espérer obtenir une mesure du flux par intégration du courant produit, ou qu'il est plus sérieux de mettre en rotation à vitesse connue dans le flux à vérifier pour mesurer la tension induite aux bornes de l'enroulement. La bobine de Gauss est la simplicité même, elle a l'élégance d'obéir purement et simplement aux lois de l'électromagnétisme, mais elle est encombrante et commence à faire vieux jeu.

Rien ne peut battre un *SQUID* ou *Superconducting Quantum Interference Device* c'est-à-dire un interféromètre quantique lorsqu'il est nécessaire de mesurer des champs magnétiques minuscules. Il s'agit d'une disposition ingénieuse de jonctions en matériau supraconducteur qui peut facilement détecter un quantum de flux magnétique ($0,2 \mu\text{G}/\text{cm}^2$). Un *SQUID* peut être utilisé pour mesurer le champ magnétique qui apparaît dans votre organisme lorsque vous absorbez un verre d'eau, pour autant que cela en vaille la peine.... Ce sont des instruments « amusants », qui nécessitent un investissement considérable en matériel cryogénique, hélium liquide, etc. ; ils ne peuvent pas être considérés comme moyens de mesure de tous les jours !

À l'opposé des *SQUID*, les magnétomètres basés sur la *NMR* (*Nuclear Magnetic Resonance* ou résonance magnétique nucléaire) permettent des mesures de précision de champs magnétiques dans la gamme des kilogauss (kG). Ces appareils sont les magnétomètres des physiciens, ils permettent la mesure de champs magnétiques avec une précision égale ou supérieure à une partie par million. Et comme le signal de sortie est une fréquence, toute la précision des systèmes de

mesure de fréquence ou de temps peut être mise à profit pour l'étude des champs magnétiques. Nous en parlerons ultérieurement.

D'autres capteurs, connus sous le nom de magnétomètres discriminateurs de flux (*flux-gate magnetometers*), permettent également la mesure de champs magnétiques. Ils fonctionnent en soumettant un barreau de ferrite à un champ magnétique alternatif et en examinant les différences de comportement de ce barreau lorsqu'il est plongé dans le champ magnétique à étudier.

15.6 Mesure du vide

La mesure du vide ne présente pas beaucoup de difficultés, ce qui est heureux, parce que ce paramètre est d'une importance capitale pour la production de transistors, de circuits intégrés, pour les phases d'évaporation dans la fabrication de composants à film mince, et pour la préparation ... du café soluble des auteurs. Le capteur le plus couramment utilisé est appelé jauge d'ionisation de Bayard-Alpert et ressemble un peu à un tube d'électronique : voyez en figure 15.18. Voici, en quelques mots, le mode de fonctionnement de cette jauge.

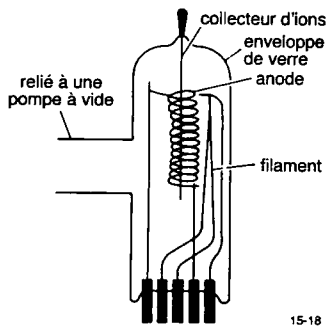


Figure 15.18 – Jauge d'ionisation.

Le fil d'anode bobiné en spirale, soumis à une tension positive attire les électrons émis par le filament chauffant. Tout au long de leur trajet, ces électrons percutent les molécules de gaz résiduel ; les collisions transforment les molécules en ions positifs collectés par le fil de l'électrode centrale maintenue à un potentiel voisin

de la masse. Le courant dû aux ions est précisément proportionnel à la densité des molécules du gaz, autrement dit à sa pression.

Les jauges à ionisation sont utilisables pour des pressions (il vaudrait mieux dire des vides !) d'environ 10^{-3} à 10^{-11} mm Hg (la pression de 1 mm Hg est également appelée un torr, en hommage au physicien italien inventeur du baromètre (1643) qui porte son nom, Evangelista Torricelli (1608 1647) ; la pression atmosphérique moyenne est de 760 mm Hg ou 1013 mbar ou hPa). Il faut prendre beaucoup de précautions pour obtenir (et maintenir) un vide de 10^{-10} mm Hg ; l'évaporation ou la sublimation des matières déposées par une seule empreinte digitale sur la paroi d'un récipient ruinera tous vos efforts.

Lorsqu'il faut mesurer des niveaux de vide plus « ordinaires » (obtenus par les pompes à vide mécanique traditionnelles, de 1 mm Hg à 1 μ m Hg), la technique la plus couramment utilisée est celle qui consiste à placer un thermocouple et un petit résisteur chauffant dans l'enceinte à contrôler. Vous envoyez un peu de courant dans le résisteur pour le faire chauffer et le thermocouple vous permet de mesurer sa température. Le gaz résiduel refroidit ce capteur d'un nouveau style et fait chuter la tension délivrée par le thermocouple. Les jauges à thermocouple sont généralement utilisées en début d'expérience pour connaître le niveau de vide atteint par une enceinte et décider de l'instant de la mise en route sans risque de dégâts des pompes à vide poussé (les pompes à diffusion et les pompes à ions). La jauge appelée jauge de Granville-Phillips est une jauge à évacuation de chaleur améliorée qui fonctionne selon le même principe. Elle est aussi appelée « convectron » et permet de mesurer en une seule gamme toutes les pressions depuis 1 μ m Hg jusqu'à la pression atmosphérique.

15.7 Détecteurs de particules

La détection, l'identification, la spectroscopie et la représentation graphique ou électronique de particules et de photons à haute énergie (rayons X et gamma) constituent une part essentielle des domaines de la physique nucléaire et de la physique des particules, ainsi que des nombreuses applications qui font appel à la radioactivité (traceurs radioactifs pour la

radiographie médicale, inspection industrielle, radiographie des soudures, etc.). Nous parlerons d'abord des détecteurs de rayons X et de rayons gamma, puis nous aborderons le sujet de la détection des particules chargées électriquement.

Détecteurs de rayons X et de rayons gamma

L'image que l'on se fait habituellement d'un prospecteur d'uranium est celle d'un vieux bonhomme grisonnant, au visage ratatiné par le soleil du désert, errant le compteur Geiger à la main, à la recherche du fabuleux et hypothétique gisement qui fera sa fortune... Les temps ont changé ! Les détecteurs se sont grandement améliorés ; ils ont tous en commun la propriété d'utiliser l'énergie d'un photon capté pour ioniser un atome quelconque et produire un électron par effet photoélectrique. Ce qu'il arrive ensuite à l'électron dépend du type de détecteur utilisé.

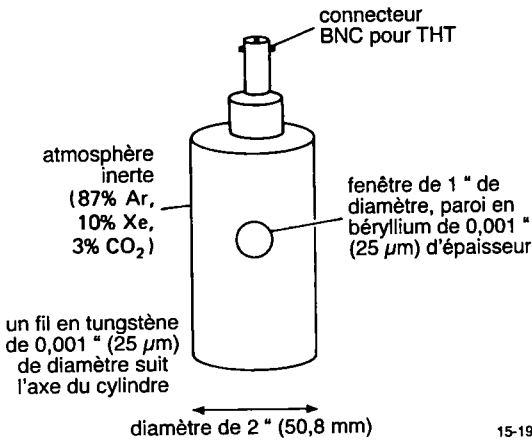


Figure 15.19 - Compteur proportionnel.

♦ *Chambre d'ionisation, compteur proportionnel et compteur Geiger*

Ce type de détecteur consiste en une chambre généralement cylindrique, de quelques pouces de diamètre, contenant un peu de gaz d'une seule nature ou un mélange de plusieurs gaz, ainsi qu'un fil très fin disposé le long de son axe. Une « fenêtre » très mince constituée d'un matériau perméable aux rayons X est ménagée dans la paroi du cylindre (le matériau utilisé est le plus souvent du plastique ou du béryllium, en

film de 25 µm). Le fil central est maintenu à un potentiel positif et est relié aux circuits électroniques de mesure. La figure 15.19 représente le schéma d'une chambre d'ionisation améliorée : un compteur proportionnel standard.

Lorsqu'un rayon X pénètre dans la chambre, il ionise un atome et éjecte un photoélectron qui perd à son tour de l'énergie en ionisant d'autres atomes de gaz jusqu'à aboutir à un état de repos. Il apparaît que le photoélectron perd environ 20 V d'énergie par paire ion/électron qu'il peut créer, si bien que la charge totale libérée par le photoélectron arrivé au repos est proportionnelle à l'énergie initiale du rayon X qui a pénétré la chambre. Dans un détecteur à chambre d'ionisation, cette charge est récupérée par le fil central puis amplifiée par un amplificateur intégrateur de charge, comme dans le cas des tubes photomultiplicateurs.

Donc, l'impulsion de sortie est proportionnelle à l'énergie du rayon X détecté. Le compteur proportionnel travaille de la même manière, mais avec l'électrode centrale portée à un potentiel plus élevé. Cette tension plus importante de l'électrode augmente l'énergie des électrons qu'elle attire et favorise l'ionisation d'atomes supplémentaires. Cet effet de multiplication des charges rend le courant recueilli par l'anode plus important et désigne ainsi le compteur proportionnel comme parfaitement indiqué dans la détection de rayons X de faibles niveaux d'énergie (inférieurs ou égaux au kilovolt), là où une simple chambre d'ionisation ne détecterait rien.

Dans un compteur Geiger, la tension de l'électrode centrale est si élevée que n'importe quel niveau d'énergie d'un rayon X pénétrant la chambre provoque l'ionisation d'un atome de gaz et l'apparition d'une forte impulsion de courant de largeur déterminée. Cet appareil produit une belle impulsion de sortie (qui n'a jamais entendu les crépitements d'un compteur Geiger, ne fût-ce que dans un film de science-fiction ?), mais toute information concernant le niveau d'énergie du rayon X est irrémédiablement perdue.

Comme nous le verrons au paragraphe 15.16, il existe un appareil appelé « analyseur d'amplitude d'impul-

sions » qui permet de transformer le train d'impulsion fourni (par exemple) par un compteur proportionnel en un histogramme d'impulsions disposées par catégories d'amplitudes. Dans ce cas précis, puisque le train d'impulsions est l'image de l'énergie des particules, vous obtenez le diagramme du spectre énergétique du rayonnement mesuré. Ainsi donc, à l'aide d'un compteur proportionnel (pas un compteur Geiger) et d'un analyseur d'amplitude d'impulsions, il devient possible de réaliser une spectroscopie de l'énergie des rayons X.

Ces compteurs à gaz sont utilisables pour une gamme d'énergie comprise entre environ 1 keV et 100 keV. Les compteurs proportionnels ont une résolution d'énergie d'environ 15 % à 5,9 keV (un niveau d'énergie de référence produit par l'émission radioactive du Fe 55). Ils sont bon marché et peuvent être fabriqués en dimensions fort variées ; mais ils nécessitent une source de haute tension bien régulée (parce que l'effet de multiplication des électrons croît exponentiellement avec cette haute tension) et ne sont pas très rapides : un comptage de 25 000 impulsions par seconde représente le maximum pratiquement accessible.

♦ Scintillateurs

Les scintillateurs sont des systèmes qui convertissent l'énergie d'un photoélectron, d'un électron de Compton ou d'une paire électron-positron en impulsion de lumière. Cette impulsion de lumière est ensuite détectée par un photomultiplicateur. Un matériau souvent utilisé dans la fabrication de scintillateurs est un cristal composé d'iodure de sodium (NaI) dopé au thallium. Comme pour les compteurs proportionnels, l'impulsion de sortie est proportionnelle à l'énergie du rayon X ou gamma mesuré. Cela signifie qu'il est également possible de procéder à une spectroscopie de l'énergie de rayons X en associant un scintillateur à un analyseur d'amplitude d'impulsions (voir paragraphe 15.16). Typiquement, un cristal de NaI permet une résolution de 6 % à un niveau d'énergie de 1,3 MeV (niveau de référence produit par l'émission radioactive du Co 60) et est utilisable pour des niveaux d'énergie compris entre 10 keV et plusieurs GeV. L'impulsion de lumière dure environ 1 μ s, ce qui rend ces détecteurs raisonnablement

rapides. Les cristaux d'iodure de sodium sont fabriqués en plusieurs dimensions (jusqu'à quelques pouces) mais ils sont hydrophiles et doivent être scellés. Puisqu'il faut de toutes façons se protéger complètement de la lumière (à cause du tube), ils sont généralement fournis dans un emballage métallique muni d'une fenêtre de mesure en aluminium ou en béryllium mince et avec tube photomultiplicateur intégré au boîtier.

Il existe également des scintillateurs très bon marché construits à partir de matières plastiques (organiques). Leur résolution est plus faible que celle des scintillateurs à iodure de sodium, et ils ne sont utilisables qu'à partir de niveaux d'énergie de 1 MeV. Les impulsions de lumière produites sont très courtes, de l'ordre de 10 ns. En biologie, les chercheurs utilisent couramment des « cocktails » de liquides à scintillation. Dans de telles applications, la matière qui doit être étudiée pour sa radioactivité est mélangée à ces fameux « cocktails », puis la mixture obtenue est placée dans une chambre noire équipée d'un tube photomultiplicateur. Si vous pouvez visiter un laboratoire de biologie clinique, vous y trouverez des appareils bien pratiques qui prennent toute la procédure en charge, depuis le passage des éprouvettes les unes après les autres dans la chambre noire jusqu'à l'enregistrement des résultats.

♦ Détecteurs à semiconducteurs

Comme pour tout ce qui touche à l'électronique, la grande révolution dans la détection de rayons X et gamma a fait suite aux développements de la recherche sur les matériaux à base de silicium et de germanium. Les détecteurs à semiconducteur fonctionnent de la même manière que les chambres d'ionisation, le gaz de l'enveloppe y est simplement remplacé par un échantillon de semiconducteur intrinsèque (et donc non conducteur). La tension appliquée à l'élément semiconducteur, de l'ordre de 1000 V (!), permet l'apparition du phénomène d'ionisation et la production d'impulsions de charges sous l'effet des radiations ionisantes. Dans le silicium, la perte d'énergie d'un électron produit par ionisation est seulement de 2 eV par paire électron-ion créée ; ce qui signifie que beaucoup plus d'ions sont créés pour la même quantité d'énergie ionisante reçue par le semiconducteur que

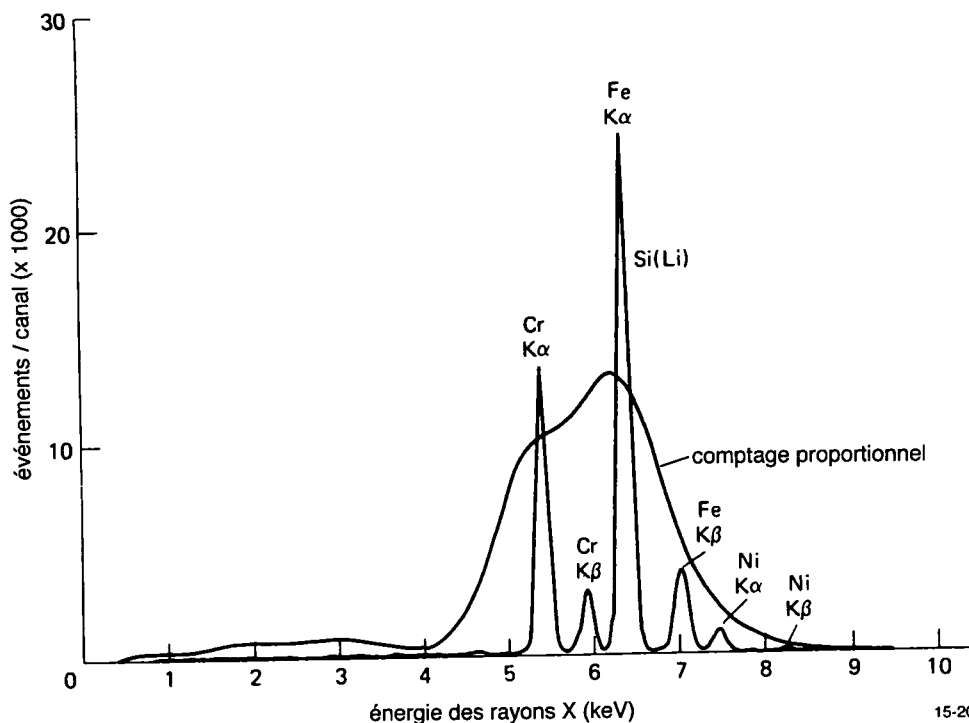


Figure 15.20 - Spectre d'émission en rayons X d'un échantillon d'acier inoxydable bombardé aux protons, tel qu'il est reproduit par un analyseur d'amplitude d'impulsions relié à un compteur proportionnel ou à un détecteur silicium/lithium.

par le gaz d'un compteur proportionnel. Les détecteurs à semiconducteurs possèdent ainsi une résolution beaucoup plus fine que les compteurs proportionnels et permettent une étude statistique beaucoup plus pointue des différents rayonnements mesurés : comparez les courbes de réponses reproduites en figure 15.20. D'autres effets plus subtils contribuent également à l'amélioration des performances de ces détecteurs.

Les détecteurs à semiconducteur existent en plusieurs variétés : Si(Li), Ge(Li) et germanium intrinsèque ou IG.

[N.d.T. : Les américains ont baptisé les deux premiers détecteurs des doux prénoms de *Silly* et *Jelly*, en s'inspirant du matériau de base du semiconducteur et du métal alcalin utilisé comme dopant destiné à rendre le semiconducteur isolant.]

Ils fonctionnent tous à la température de l'azote liquide (-196°C) ; de plus, les détecteurs dopés au

lithium doivent être tenus au froid en permanence (s'ils sont réchauffés, ils se dégradent de la même manière et avec la même constante de temps que le poisson frais que vous avez oublié de mettre au frigo). Les détecteurs *Silly* standard existent en diamètres compris entre 4 et 16 mm ; ils sont destinés à mesurer des rayons X dans la gamme des niveaux d'énergie compris entre 1 keV et 50 keV. Les détecteurs *Jelly* et *IG* sont utilisés pour des niveaux d'énergie plus élevés, de 10 keV à 10 MeV. Les détecteurs *Silly* de bonne qualité possèdent une résolution de 150 eV à 5,9 keV (2,5 %, soit six à huit fois mieux que les compteurs proportionnels), tandis que les détecteurs *Jelly* présentent une résolution de 1,8 keV à 1,3 MeV ou 0,14 %.

Pour illustrer les résultats de mesures que ces performances en résolution permettent d'atteindre, nous avons bombardé un gros morceau d'acier inoxydable (ramassé dans une poubelle) avec un faisceau de protons animés d'une énergie de 2 MeV, et nous

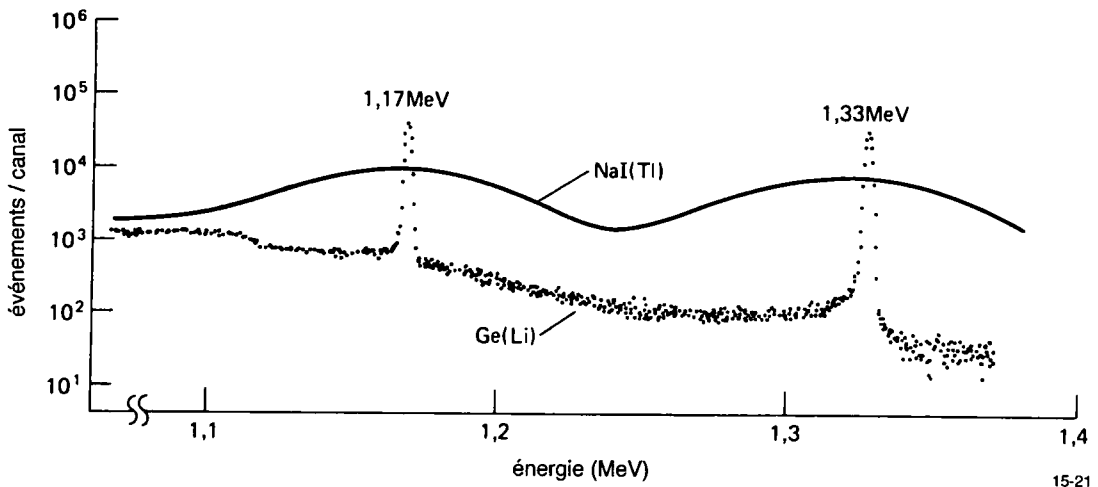


Figure 15.21 - Spectre de radiations émises dans la région des rayons gamma par le cobalt 60, tel qu'il est vu par un analyseur d'amplitude d'impulsions relié à un scintillateur à iodure de sodium ou à un détecteur germanium/lithium.

avons mesuré le rayonnement X produit. Poubelle non comprise, cette méthode de travail est désignée par l'acronyme *PIXE*, abréviation de *Proton Induced X-ray Emission* signifiant textuellement « émission de rayons X provoquée par bombardement de protons ». C'est une technique remarquable pour l'étude de la distribution spatiale de traces d'éléments radioactifs. La figure 15.20 – que nous avons déjà mentionnée – représente le spectre d'énergie tracé par un analyseur d'amplitude d'impulsions. Si vous étudiez la courbe inscrite à partir du signal fourni par le détecteur *Silly*, vous pourrez constater la présence de deux raies d'énergie pour chaque élément : vous pouvez distinguer aisément les raies associées au fer, au chrome et au nickel. La présence de quelques autres éléments peut également être détectée lorsque l'échelle du bas de la courbe est agrandie. Comparée à ce résultat, la courbe tracée à partir du signal fourni par un compteur proportionnel ressemblerait plutôt à un profil de termitière...

La figure 15.21 reprend le même type de comparaison pour des détecteurs de rayons gamma (à niveaux d'énergie beaucoup plus élevés). Cette fois, c'est un scintillateur à iodure de sodium qui fait triste figure face aux performances d'un détecteur *Jelly* !

Comme nous n'avions pas les moyens de tracer les courbes nous-mêmes, nous les avons chipées aux gars (bien sympathiques) de Canberra Industries. Merci beaucoup, M. Tench.

Comme précédemment pour la résolution, le détecteur à semiconducteur l'emporte largement, les mains dans les poches !

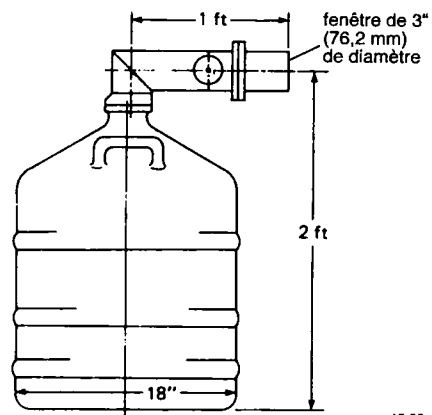


Figure 15.22 - Cryostat au germanium/lithium (Document de Canberra Industries, Inc.).

Les détecteurs à semiconducteurs possèdent la meilleure résolution d'énergie de tous les détecteurs pour rayons X et gamma. Malheureusement, ils présentent l'inconvénient de n'avoir qu'une petite surface active engoncée dans un gros boîtier disgracieux (un exemple est reproduit par la figure 15.22). Ils sont relativement lents (temps de récupération d'au moins 50 μ s), ils sont chers ; ce sont des voisins bruyants, à moins que vous vous sentiez une vocation de *baby-sitter* à temps plein d'un alambic à azote liquide.

Détecteurs de particules chargées électriquement

Les capteurs que nous venons de décrire sont uniquement destinés à la détection de photons à haute énergie (les rayons X et les rayons gamma). Nous allons à présent nous intéresser aux détecteurs de particules, qui sont d'un aspect quelque peu différent. La mesure de l'énergie des particules chargées est plus facile parce que ces corpuscules peuvent être manipulés par des champs électriques ou magnétiques, en relation avec leur charge électrique, leur masse et leur énergie à l'instant de la mesure.

♦ *Détecteurs à barrière de surface*

Ces détecteurs au germanium et au silicium sont semblables aux détecteurs Ge(Li) et Si(Li) évoqués dans les paragraphes précédents. Il ne doivent pas être refroidis, ce qui simplifie énormément leur utilisation (et vous permet de prendre un peu de vacances, par la même occasion). Les détecteurs à barrière de surface existent en diamètres de 3 à 50 mm. Ils sont utilisables pour des niveaux d'énergie de particules de 1 MeV jusqu'à plusieurs centaines de MeV ; ils possèdent une résolution de 0,2 à 1 % pour les particules alpha de 5,5 MeV (un niveau d'énergie de référence pour particules alpha produit par l'émission radioactive de l'américium 241).

♦ *Détecteurs de Tcherenkov*

À de très hauts niveaux d'énergie (1 GeV et au-delà), une particule lourde chargée électriquement peut provoquer l'émission de lumière dans le matériau de mesure, donnant naissance aux radiations de Tcherenkov (ou Cerenkov, orthographe anglaise de ce nom). Elles sont beaucoup utilisées dans les expériences de physique de haute énergie.

♦ *Chambres d'ionisation*

La chambre d'ionisation à gaz classique que nous avons déjà décrite à propos des systèmes de détection de rayons X peut également être utilisée comme détecteur de particules chargées d'énergie. Dans sa forme la plus simple, elle consiste en une chambre remplie d'argon et munie d'un fil de collecte d'ions placé sur toute sa longueur. En fonction du genre de particule et des niveaux d'énergie à détecter, cette chambre peut avoir des dimensions comprises entre quelques pouces et quelques pieds ; d'autres exécutions de cette chambre sont munies de plusieurs fils ou de plaques de collecte d'ions et peuvent utiliser un autre gaz de remplissage.

♦ *Détecteurs à argon liquide*

La chambre à argon liquide (ou *shower chamber*) est l'équivalent d'une chambre d'ionisation pour la détection d'électrons. Un électron à haute énergie pénètre un volume rempli d'argon liquide, où il provoque une « giboulée » de particules chargées qui sont recueillies par des plaques chargées électriquement. Les physiciens spécialistes des hautes énergies ne manquent pas d'humour : ils se plaisent à appeler ces chambres des « calorimètres » (à -187 °C).

♦ *Compteurs à scintillation*

Une particule chargée peut être détectée avec une très bonne résolution d'énergie en utilisant des photomultiplicateurs pour mesurer les scintillations riches en ultraviolets produites tout au long du passage d'une particule dans une enceinte remplie de xénon ou d'argon sous forme liquide ou gazeuse. Les chambres à scintillation sont extrêmement rapides, par rapport aux chambres à argon liquide et aux chambres d'ionisation que les auteurs qualifient presque de fainéantes.

♦ *Chambres à dérive*

Ces chambres remportent tous les suffrages parmi les physiciens en haute énergie. Elles pourraient être considérées comme leurs salles de spectacle, puisqu'elles permettent une représentation tridimensionnelle du comportement des particules, grâce aux progrès réalisés par les ordinateurs en matière de calculs à haute vitesse en temps réel. Leur principe est tout simple : une enceinte remplie de gaz à la pression

atmosphérique (généralement un mélange d'éthane et d'argon) est quadrillée par des centaines de fils maintenus à des tensions diverses. L'enceinte n'est qu'un enchevêtrement de champs électriques ; lorsqu'une particule y pénètre et ionise le mélange de gaz, tous les ions produits sont récupérés par l'écheciveau de fils électriques. Il « suffit » de suivre à la trace toutes les variations de tensions en fonction du temps (et c'est ici que les ordinateurs interviennent) pour reconstituer le trajet de la particule à l'intérieur de la chambre. En plaçant l'enceinte dans un champ magnétique, le moment des particules peut également être calculé.

En physique des hautes énergies, la chambre à dérive (ou *drift chamber*) est devenue le détecteur universel pour la représentation des particules chargées. Elle permet d'obtenir une résolution spatiale de 0,2 mm dans un volume suffisamment grand pour que vous puissiez y tenir debout !

15.8 Sondes de tension pour la biologie et la chimie

Dans les domaines des sciences chimiques et biologiques, certaines méthodes d'acquisition de paramètres semblent relever davantage de pratiques de magiciens que d'un comportement strictement scientifique. Et pourtant ! Combien de trésors d'imagination ne faut-il pas déployer pour parvenir à mesurer la tension induite par un ion bien spécifique, pour exploiter correctement les résultats fournis par la volumétrie, la polarographie, l'électrophorèse ou la chromatographie ? Les moyens mis à la disposition des chercheurs ne manquent pas : citons encore la spectroscopie dans les spectres de lumière visible ou infrarouge, la résonance magnétique nucléaire, la spectroscopie de masse, la spectroscopie de rayons X, la spectroscopie nucléaire quadruple, etc. Il serait vain de vouloir, dans un ouvrage de cette taille, donner une description complète de techniques aussi élaborées. De plus, ces techniques peuvent être considérées comme moins fondamentales que les mesures de paramètres physiques directs telles que nous les avons décrites tout au long des chapitres précédents.

Pour vous donner une idée des problèmes qui ne manquent pas de se poser dans les systèmes de mesure de paramètres chimiques ou biologiques, nous limiterons notre description à trois équipements de mesure bien spécifiques : la détermination des différences de potentiel entre des microélectrodes (utilisées en biologie pour mesurer les signaux électriques produits par les nerfs et les muscles), la détermination du potentiel fourni par une électrode sensible à un ion bien défini (utilisée lors de la mesure de la concentration en certains ions dans une solution), et la détermination du potentiel apparaissant aux bornes d'une sonde voltamétrique. Pour ne pas changer, il y aura quelques astuces de circuit intéressantes à examiner. En électronique de mesures, tout circuit comporte l'un ou l'autre défi à relever si l'on veut pouvoir tirer des conclusions valables d'une série de mesures effectuées avec soin.

Microélectrodes

Pour pouvoir vérifier la présence de tension à l'intérieur de cellules ou tout au long de fibres nerveuses, il faut fabriquer des microélectrodes dont la diamètre d'extrémité est de l'ordre de quelques centaines d'angström (1 angström ou 1 Å vaut 10^{-8} cm, soit à peu près le diamètre d'un atome d'hydrogène). Ceci est facilement réalisable en étirant un tube de verre jusqu'à former un capillaire qu'il suffit de remplir d'une solution conductrice. Vous obtenez une belle microélectrode, mais les problèmes qu'elle soulève ne sont pas mal non plus ! La difficulté provient de l'impédance de source de telles sondes, qui peut atteindre ou dépasser 100 MΩ. Les parasites provoqués par les interférences radio ou secteur, la charge apportée par le circuit électronique et la fréquence de coupure de quelques hertz due aux capacités parasites et à la capacité de dispersion des câbles de liaison peuvent créer les pires difficultés aux imprudents.

La bande passante côté hautes fréquences de l'amplificateur de mesure doit être raisonnable pour permettre la reproduction correcte des tensions présentes à l'intérieur de cellules musculaires ou nerveuses : il faut quand même s'attendre à quelques kilohertz pour pouvoir tenir compte de la vitesse de transmission des influx nerveux. Il ne s'agit évidemment plus de « hautes fréquences » au sens que nous donnions à

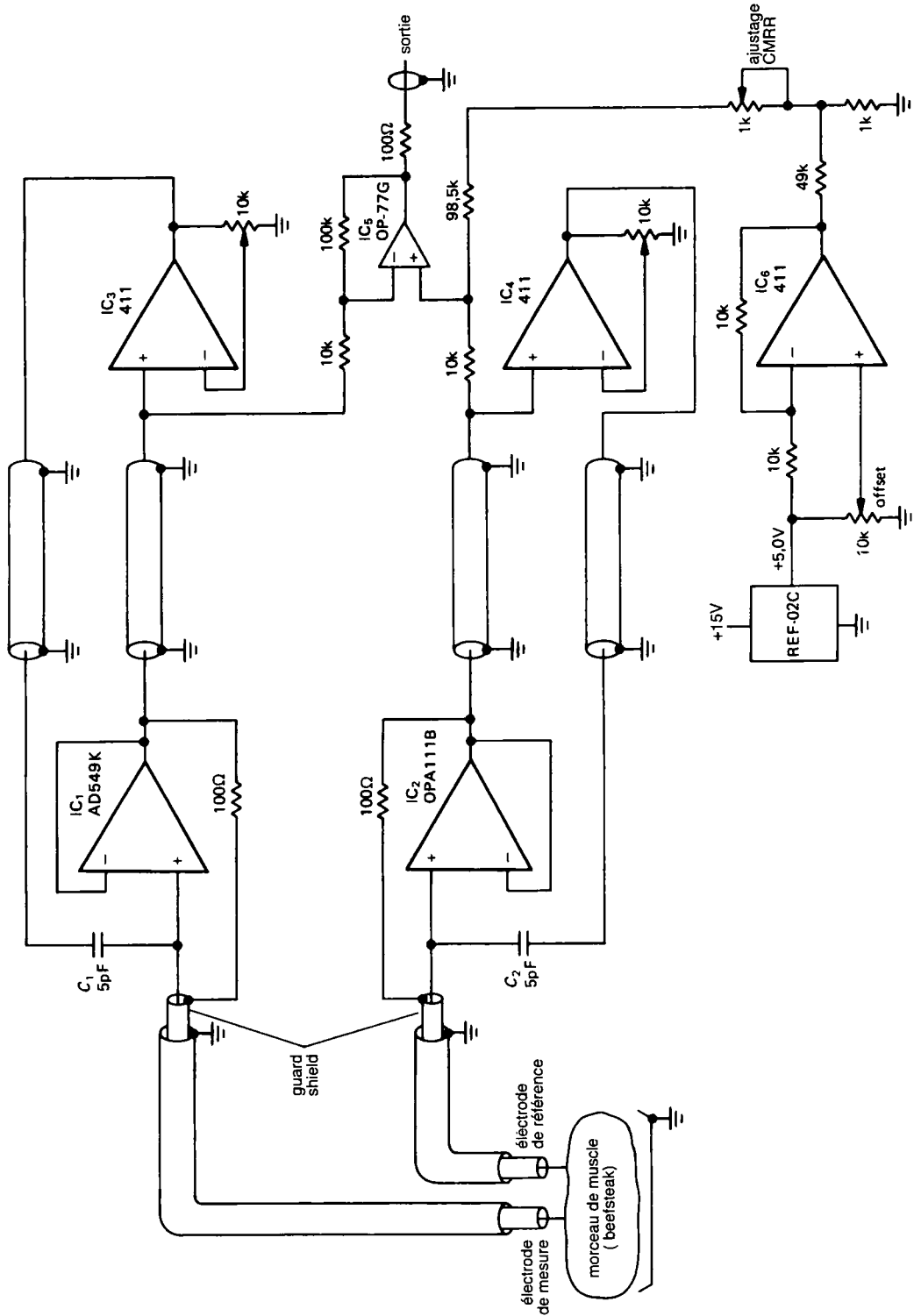


Figure 15.23 - Amplificateur pour microélectrodes compensé par un circuit de garde et un canal de référence.

cette expression dans un précédent chapitre de cet ouvrage ! L'amplificateur doit en outre présenter une impédance d'entrée très élevée et, dans la mesure du possible, un faible niveau de bruit. Il doit également être insensible aux interférences induites en mode commun.

La figure 15.23 représente une bonne solution à tous ces problèmes. L'utilisation d'une électrode de référence placée à proximité du point de mesure réel permet d'atténuer les interférences en les empêchant d'apparaître sous la forme de signal utile, autrement dit de signal sous forme différentielle. Les microélectrodes sont reliées par des connexions aussi courtes que possible à des amplificateurs tampons à entrées *FET* et à faible bruit constitués par les circuits *IC*₁ et *IC*₂. À travers un résistor de 100 Ω, la première tresse de masse des câbles de liaison est maintenue à un potentiel identique à celui du conducteur central, afin de minimiser les effets de la capacité de dispersion du câble sur la courbe de réponse en « haute fréquence » du seul circuit d'entrée de l'amplificateur : c'est une application de la technique des « gardes » ou des « masses flottantes ». Remarquez que le câble coaxial utilisé est à double tresse de masse ; la seconde d'entre elles, reliée à la masse électrique « vraie » de l'amplificateur, sert à immuniser (puisque nous parlons biologie...) le circuit d'entrée contre les interférences apparaissant en mode commun (interférences radio et secteur). Nous avons utilisé des circuits intégrés à entrées *FET* pour obtenir une forte impédance d'entrée et un faible courant de bruit ; les modèles retenus présentent en outre une faible tension de bruit (2,5 μV crête à crête maximum de 0,1 Hz à 10 Hz), qualité qu'il est difficile d'obtenir de la part de circuits intégrés à entrées *FET* ou *MOSFET*. Les deux signaux disponibles sous faible impédance aux sorties de *IC*₁ et *IC*₂ sont ensuite appliqués à un amplificateur différentiel traditionnel réalisé au moyen d'un circuit intégré (*IC*₅) à faible tension de bruit et à faible dérive. Ce dernier circuit est muni d'un système réglable de compensation de la tension de décalage réalisé au moyen de *IC*₆ et d'une référence de tension, REF-02C. Il permet de récupérer un écart de 100 mV DC.

Vous disposez à présent d'un amplificateur à gain différentiel de 10 fois, possédant une bonne caractéristique générale de bruit, capable d'atténuer correctement les signaux de mode commun, pourvu d'une forte impédance d'entrée associée à un courant de bruit inférieur à 1 pA. Cependant, même avec le réseau de garde, les capacités résiduelles à l'entrée des amplificateurs tampons et l'impédance équivalente très importante des microélectrodes entraîneront toujours des temps de réponse médiocres au niveau du circuit d'entrée de l'amplificateur. Pour se faire une idée plus précise de la bande passante, il est facile de calculer qu'un réseau formé d'un résistor de 100 MΩ chargé par une capacité de 20 pF possède un point - 3 dB qui ne dépasse pas 80 Hz. La solution à notre problème consiste en l'installation d'un système de compensation actif par la mise en place d'une rétroaction. Cette fonction est remplie par les circuits intégrés *IC*₃ et *IC*₄ et par les condensateurs *C*₁ et *C*₂. En pratique, il faudra régler les gains de chaque amplificateur pour obtenir la plus grande bande passante possible (plusieurs kilohertz) ou la meilleure réponse aux transitoires.

Électrodes pour ions spécifiques

L'exemple le plus classique d'une électrode destinée à la mesure d'un ion précis est celui de l'électrode utilisée dans la fabrication des pH-mètres, qui mesure la différence de potentiel entre une électrode de référence et une électrode en verre à paroi mince à travers laquelle les ions d'hydrogène peuvent diffuser. Ici aussi, les impédances en jeu sont très importantes, mais le problème est moins critique que dans l'exemple précédent puisqu'il n'est plus question de large bande passante de mesure.

Il existe plus de vingt modèles d'électrodes spécialement conçues pour la détection d'un ion précis. Citons, entre autres, les électrodes destinées à la mesure des ions K⁺, Na⁺, NH₄⁺, CN⁻, Hg⁺⁺, SCN⁻, Br⁻, Cl⁻, F⁻, I⁻, Ca⁺⁺ ou des ions Cu⁺⁺.

La mesure d'une concentration en ions n'est pas une mince affaire : lisez plutôt ce qui suit.

En général, vous utilisez deux électrodes. L'une est en argent recouvert d'un film de chlorure d'argent et plongée dans un bain de chlorure de potassium à forte

concentration, lui-même mis en communication avec la solution à étudier au moyen d'un raccord poreux ou d'un gel. L'autre est l'électrode destinée à l'ion dont il faut mesurer la concentration, généralement constituée d'une électrode plongée dans un bain à forte concentration de l'ion qui vous intéresse, ce dernier bain étant mis en communication avec la solution en cours de test par une membrane sélectivement perméable aux ions qu'ils faut mesurer. Cette membrane se présente sous la forme d'une feuille de verre sélective par rapport aux ions à mesurer, ou sous la forme d'un volume de liquide contenant des molécules organiques destinées au transport des ions à mesurer.

Votre travail consiste à mesurer une différence de potentiel comprise entre 0 et 2 V, avec une précision de 1 mV, tout en absorbant un courant inférieur à 100 pA. La situation est encore compliquée par le fait que la quantité à mesurer est sujette à un coefficient de température de plusieurs pourcents par degré centigrade, que vous pouvez essayer de compenser automatiquement au moyen de circuits pilotés par thermistances. La conversion de l'activité ionique de la solution en concentration doit également tenir compte de la concentration ionique totale de l'échantillon et de la sensibilité de l'électrode à d'autres ions qui pourraient être présents dans la solution en cours de test. Quel que soit l'ion à mesurer, les chimistes peu confiants dans ces procédés qui tiennent plus de l'alchimie que de la chimie pure et dure préfèrent procéder à un étalonnage de leur équipement au moyen de solutions de référence juste avant et après avoir effectué les mesures qui les intéressent. Dans ces conditions, en procédant avec soin, il devient possible de détecter des concentrations de l'ordre de 0,1 ppm et d'arriver à des précisions de mesure de l'ordre de 1 % pour des solutions de concentration modérée.

Mesures en électrochimie

Dans le domaine de l'électrochimie, il est possible d'effectuer des mesures analytiques très pointues de la concentration d'ions bien déterminés par la mesure, en fonction de la tension appliquée, du courant fourni

ou absorbé par une électrode plongée dans une solution. Cette mesure du courant est une image de la vitesse de la réaction chimique en cours ; lorsque le potentiel est appliqué de manière à balayer lentement une certaine gamme de tensions, il devient possible de détecter la présence d'échelons, de paliers ou de pointes dans la vitesse d'évolution des phénomènes chimiques observés. Ces variations de comportement permettent à leur tour d'identifier les différents composants d'une solution réagissant entre eux dans des circonstances précises, en se référant par exemple aux tableaux d'électronégativité des ions présents ou suspectés.

Des expressions telles que voltamétrie cyclique, polarographie ou voltamétrie par décomposition ou « épiluchage » d'anode (*anodic stripping voltametry* ou ASV) désignent différentes méthodes destinées aux mesures analytiques de précision. La méthode la plus sensible entre toutes est la méthode ASV. Celle-ci utilise un goutte de mercure en guise d'électrode (*adm* ou *hanging drop mercury* ; c'est aussi ce que l'on appelle une électrode renouvelable) sur laquelle sont galvanisés tous les ions métalliques présents dans la solution, en y appliquant un potentiel relativement élevé. Lorsque le courant s'annule faute d'ions, il suffit d'inverser la polarité et de repartir lentement de zéro pour extraire les uns après les autres tous les éléments *recueillis* en vrac par la goutte de mercure *lorsqu'elle se comportait en cathode*. Cette technique permet de détecter des éléments tels que le plomb ou le cadmium dans des proportions de *un par milliard*. À ce titre, elle est sur un pied d'égalité avec d'autres méthodes de recherche de quantités infimes d'éléments (méthodes dites de traçage d'éléments) telles que l'activation de neutrons, la spectroscopie d'objets incandescents, la détection de rayons X et la mesure par microélectrodes.

La méthode qui consiste à mesurer un faible courant tout en soumettant un système à une tension constante s'appelle méthode potentiostatique (*voltage clamp method*) et trouve également son application dans la physiologie des nerfs et des cellules. Les membranes nerveuses possèdent des canaux sensibles à la tension à travers lesquels certains ions peuvent diffuser ; les physiologistes du système nerveux cherchent à

connaître les tensions à partir desquelles ces canaux peuvent s'ouvrir ou se fermer. Ils utilisent la méthode potentiostatique en remplaçant les électrodes des chimistes de l'électrolyse par leurs microélectrodes.

Dans l'électrochimie à grande échelle, les mêmes méthodes sont utilisées, à la différence près que les courants mesurés s'expriment en ampères plutôt qu'en microampères ! C'est toujours la même idée : obtenir un produit bien précis à partir d'une réaction chimique donnée en appliquant une tension précise à un bain électrolytique.

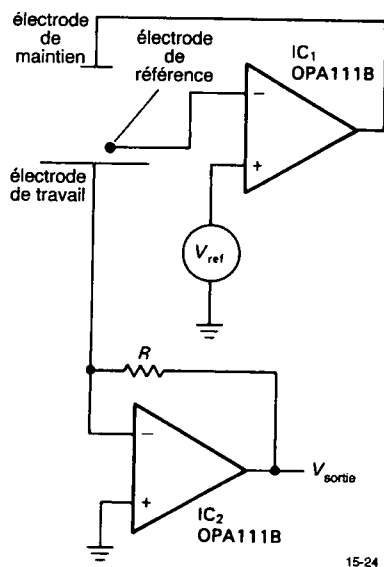


Figure 15.24 - Schéma d'un potentiostat utilisé en électrochimie.

La figure 15.24 représente un potentiostat dans sa plus simple expression. La cellule électrolytique consiste en une électrode destinée à injecter du courant (l'électrode de maintien ou contre-électrode ou *counter electrode*), une électrode de retour du courant (l'électrode de travail ou *working electrode*), et une petite sonde destinée à mesurer la tension à proximité de l'électrode de travail (l'électrode de référence ou *reference electrode*). Le courant fourni par le circuit intégré IC_1 à la contre-électrode s'adapte à la résistance du bain pour maintenir une tension égale à V_{ref} entre l'électrode de référence et l'électrode

de travail (pour les mesures de tension de membrane nerveuse, les deux électrodes supérieures sont placées dans la cellule, tandis que l'électrode de travail est placée à l'extérieur, de l'autre côté de la membrane). Le circuit IC_2 maintient l'électrode de travail à un potentiel équivalent à celui de la masse (il crée une masse virtuelle) et convertit le courant fourni par IC_1 en une tension mesurable à sa sortie, V_{sortie} . La gamme des tensions de fonctionnement est typiquement de ± 1 V ; les courants utilisés pour les mesures analytiques de précision s'échelonnent de 1 nA à 1 mA, tandis que les courants utilisés pour le travail à grande échelle sont compris entre 1 mA et 10 A.

Pour procéder à des mesures par balayage de tension, comme dans la méthode ASV, il suffit de remplacer V_{ref} par un générateur de rampe. Pour les mesures sur les membranes à très faible courant, il faudra blinder soigneusement les fils d'entrée et probablement utiliser un système de garde et de contre-réaction positive avec condensateur similaire au montage de la figure 15.23 afin d'éviter les fuites de courant tout en conservant un minimum de bande passante au système de mesure.

ÉTALONS ET MESURES DE PRÉCISION

Au cours du chapitre 7, nous avons discuté des qualités des circuits nécessaires à la conception d'instruments de mesure de précision, et insisté sur la nécessité d'utiliser des montages à faibles tensions de décalage et de dérive lorsqu'il était question de mesurer des tensions très faibles. Nous n'avons parlé que de circuits d'électronique *analogique*, en particulier de circuits destinés à l'amplification de courants et de tensions continûment variables. Pour un certain nombre de raisons, il apparaît que la mesure de paramètres tels que la fréquence, la période ou l'intervalle de temps entre deux événements peut être effectuée par des méthodes *numériques* avec une précision de loin supérieure à tout ce qui pourrait être réalisé de manière analogique.

Dans les prochains paragraphes, nous examinerons les précisions offertes par différents étalons utilisés en électronique (temps, tension, résistance) et nous vous expliquerons comment effectuer des mesures

analogiques de précision en utilisant ces différents étalons comme références. Nous consacrerons la plus grosse partie de la discussion à l'étude des mesures de temps et de fréquence parce que ces mesures sont précises par nature, et parce que nous avons déjà abordé les circuits analogiques de précision dans le chapitre 7.

15.9 ◊ Étalons de fréquence

Faisons le tour des étalons de fréquence à haute stabilité, et voyons comment il est possible de les régler et de maintenir leur fréquence.

◊ Oscillateurs à cristal de quartz

Au cours des paragraphes 5.12 à 5.19, nous avons brièvement défini les stabilités qu'il était possible d'obtenir à partir de différents étalons de fréquence ; notre périple a commencé par le simple oscillateur de relaxation à réseau *RC* et s'est achevé aux étalons atomiques basés sur les oscillateurs au rubidium et au césium. Lorsqu'il faut effectuer une mesure relative au temps (fréquence, période, durée, ...) avec une précision sérieuse, il faut concevoir un système équipé au moins d'un oscillateur à cristal de quartz pour disposer d'une référence de temps ayant un minimum de stabilité. Heureusement, les oscillateurs à cristal de quartz ordinaire ne coûtent pas une fortune ; il est possible d'arriver à une précision de quelques ppm à relativement peu de frais. Si vous avez quelques centaines de francs de plus à dépenser, vous pouvez faire l'acquisition d'un bon *TCXO*, un oscillateur à cristal de quartz compensé en température (*Temperature Compensated X(cry)stal Oscillator*), stable à 1 ppm sur une gamme de températures de 0 à 50 °C. Pour obtenir de meilleures performances, il faudra acheter un cristal thermostaté (un cristal maintenu à température constante dans un four miniature) et compter un zéro de plus sur la facture du fournisseur. Lorsque l'application que vous mettez au point requiert un étalon de fréquence dont la précision approche 1 partie par 10⁹, il faut commencer à s'intéresser aux paramètres de « vieillissement » : les oscillateurs à cristal de quartz ont en effet tendance, après une certaine durée de fonctionnement dans les limites des tolérances prévues, à

dériver lentement en fréquence à un taux plus ou moins constant. Un exemple de bon oscillateur à cristal de quartz est l'oscillateur 105B de Hewlett-Packard, qui possède une stabilité de 2 parties par 10⁹ sur toute la gamme de températures et un taux de vieillissement journalier inférieur à 0,5 partie par 10⁹.

Lors de la conception d'équipements de petites dimensions, il est tout à fait logique de recourir à des oscillateurs à cristaux de quartz ordinaires ou même compensés en température (*TCXO*). Les oscillateurs à cristal de quartz thermostaté sont le plus souvent montés sur châssis et arborent fièrement le logo de leur constructeur !

◊ Étalons atomiques

Trois étalons de fréquence pilotés par des résonances atomiques sont actuellement utilisés : les étalons au rubidium, au césium et à l'hydrogène. Le rubidium possède une fréquence d'absorption dans la gamme des micro-ondes égale à 6 834 682 608 Hz, la fréquence d'absorption du césium utilisée est de 9 192 631 770 Hz, tandis que la référence fournie par l'hydrogène se trouve dans la gamme des térahertz (THz) : 1,420405751768 THz.

Un étalon de fréquence doté de la précision atomique est – faut-il le dire ! – beaucoup plus cher et plus compliqué qu'un bon oscillateur à cristal.

✦ ◊ Étalon de fréquence au rubidium

Le cœur d'un système destiné à produire un étalon de fréquence au rubidium est un bulbe en verre dans lequel se trouve du rubidium en phase gazeuse. Ce bulbe est chauffé et placé dans une cavité de résonance pour micro-ondes ; cette cavité comporte deux ouvertures vitrées situées sur des parois opposées. L'une des ouvertures reçoit une lampe au rubidium destinée à éclairer la cavité ; une cellule photoélectrique placée à l'autre fenêtre et suivie d'un système de détection basé sur le principe du *lock-in* (détection d'amplitude par détection de phase ou détection cohérente, voir paragraphe 15.15) permet de mesurer l'intensité lumineuse reçue à travers le gaz. Simultanément, un signal de micro-ondes produit à partir d'un oscillateur à cristal commandé en tension (*VCO* ou *Voltage Controlled X(cry)stal Oscillator*) ; c'est un type d'oscillateur d'excellente

stabilité quoique très légèrement ajustable en fréquence) et modulé à très basse fréquence est injecté dans la cavité.

Lorsque la fréquence des micro-ondes d'excitation s'approche puis devient égale à la fréquence de résonance des atomes de rubidium, l'intensité lumineuse transmise à travers le gaz croît puis atteint un maximum. Ainsi donc, le signal fourni par le détecteur *lock-in* associé à la cellule photoélectrique permet d'asservir la fréquence d'oscillation du *VEXO* à la fréquence de résonance du rubidium : l'étalon de fréquence atomique est créé. Il ne reste plus qu'à faire suivre le *VEXO* par une chaîne de diviseurs appropriés pour obtenir, par exemple, un étalon de fréquence à 10 MHz. Cette description d'un étalon au rubidium est fortement simplifiée ; la réalisation d'un tel équipement présente de nombreux problèmes de mise en œuvre qu'il ne nous est (malheureusement) pas possible d'aborder dans le cadre de ce traité.

Les étalons au rubidium ont une meilleure stabilité que les oscillateurs à cristal de quartz thermostaté, bien qu'ils présentent également une forme de « vieillissement ». Des oscillateurs au rubidium existent dans le commerce ; leur stabilité est de l'ordre de quelques parties par 10^{11} sur toute la gamme de températures et une stabilité à long terme de 1 partie par 10^{11} par mois. Les étalons au rubidium sont des équipements de laboratoire, vous les trouverez également dans les observatoires et en d'autres endroits où il faut effectuer des mesures très précises. Il faut souligner que les étalons au rubidium, comme les oscillateurs à cristal de quartz, doivent être réglés : une modification des paramètres de la cellule de résonance peut amener un décalage en fréquence du niveau de la partie par 10^9 , soit 100 fois plus que la stabilité de l'équipement !

♦ ♦ Étalon de fréquence au césium

Un étalon de fréquence au césium est pratiquement un petit laboratoire pour faisceau atomique. Des atomes de césium sont éjectés d'un four vers une chambre à vide, où ils passent à travers des champs magnétiques et des champs électriques oscillants de sélection de *spin* avant d'être détectés par une chambre d'ionisation à fil chaud. Comme pour l'étalon au rubidium, un signal de micro-ondes produit à partir

d'un oscillateur à cristal stable est verrouillé à la fréquence de résonance du césium au moyen d'un système de contre-réaction sensible à la différence de phase entre les signaux, et la fréquence de sortie est dérivée de la fréquence de travail du cristal.

Les étalons au césium ne sont ni petits, ni bon marché. Mais ce sont des étalons « primaires » ou « fondamentaux », parce qu'ils ne doivent pas être réglés. Par convention internationale, la seconde est définie par la fréquence de résonance du césium : « La seconde est égale à la durée d'exactly 9 192 631 770 périodes de la radiation correspondante à la transition entre les deux niveaux *hyperfins* de l'état fondamental de l'atome de césium 133 ». Les horloges au césium sont utilisées comme références pour l'heure officielle des pays et pour l'étalonnage des transmissions de l'heure (nous en parlerons sous peu). Les horloges au césium destinées à définir l'heure officielle sont des appareils très élaborés, mais les équipements disponibles dans le commerce sont aussi capables de performances exceptionnelles : le modèle 5061B de Hewlett-Packard offre une reproductibilité et une stabilité à long terme de 3 parties par 10^{12} pour la modique somme de ... 32 500 US\$.

♦ ♦ Étalon de fréquence à l'hydrogène

La fréquence de résonance hyperfine des atomes d'hydrogène neutres se trouve aux alentours de 1420 MHz. Il est possible de réaliser un oscillateur à atomes d'hydrogène, contrairement aux étalons de fréquence atomiques précédents où les fréquences de résonances ne sont pas exploitables directement. Comme pour le césium, vous fabriquez un faisceau atomique qui doit traverser des sélecteurs magnétiques d'état. Ce faisceau est envoyé dans un bulbe en quartz recouvert de téflon placé dans une cavité de résonance pour micro-ondes. Les atomes rebondissent à l'intérieur de ce « bulbe de stockage » pendant environ une seconde et émettent suffisamment d'énergie à radiofréquence pour entretenir une oscillation dans la cavité. À l'aide de mélangeurs et de *PLL*, il ne reste plus qu'à synchroniser un oscillateur à cristal de quartz sur cette fréquence de résonance pour obtenir un étalon à une fréquence facilement utilisable. Ce que vous venez de fabriquer s'appelle un *MASER* à hydrogène ; l'acronyme *MASER* vient

de *Microwave Amplification by Stimulated Emission of Radiation* ou amplification de micro-ondes par émission stimulée de radiations.

Les *masers* à hydrogène ont une stabilité extraordinaire pendant un court laps de temps : le chiffre annoncé est de 1 partie par 10^{15} pendant quelques heures ! Ils n'ont pas remplacé les appareils à faisceau de césium pour l'élaboration de l'heure officielle parce que la cause exacte de l'effet de modification de la fréquence de résonance de la cavité (*frequency-pulling effect* ou effet d'entraînement, d'étrépage de la fréquence) n'a pas encore été déterminée, et parce que des dérives à long terme sont provoquées par la modification des propriétés des parois du « bulbe de stockage ». R. Vessot, du *Smithsonian Astrophysical Observatory* (Cambridge, MA) est le champion du monde des horloges à hydrogène ; il en a construit plus de deux douzaines et elles coûtent 500 000 US\$ pièce.

♦ *Étalon de fréquence à laser au méthane*

Un quatrième étalon atomique de fréquence existe sous la forme d'un laser au néon/hélium stabilisé au méthane. Cet étalon opère dans la région des longueurs d'onde de l'infrarouge. Sa stabilité est comparable à celle des autres étalons atomiques, mais sa fréquence de $8,85 \times 10^{13}$ Hz ou 88,5 THz (longueur d'onde de $3,39 \mu\text{m}$) le rend inutilisable comme étalon de radiofréquence.

♦ *Développements récents*

Les dernières recherches en matière d'étalons atomiques se dirigent vers deux méthodes qui semblent promises à un avenir brillant : la méthode de la « capture d'ions » et la technique des masers cryogéniques à hydrogène. Les défenseurs de chaque orientation parlent de stabilités de 1 partie par 10^{18} , si tout va bien.

◇ *Étalonnage d'une référence de temps*

Si vous n'avez pas la chance de posséder une horloge atomique au césium, il faudra vous contenter des signaux de référence émis par radio pour calibrer vos oscillateurs de précision. Ensuite, vous aurez peut-être besoin de connaître l'heure exacte, lorsque les oscillateurs auront été réglés. Heureusement, ce ne sont pas les références qui manquent, presque aussi précises les unes que les autres. Voici quelques

émetteurs dont la fréquence d'émission peut être utilisée comme étalon de fréquence ; ces stations émettent également des signaux horaires sous forme de faible modulation de phase qui peuvent facilement être décodés.

Il est possible de trouver des balises de temps dans la gamme des *VLF*, à 10,2, 11,33, et 13,6 kHz ; ces balises appartiennent au réseau de localisation américain *Omega* qui couvre toute la surface de la Terre. Un autre réseau de localisation maritime d'origine américaine, le *Loran-C*, utilise la fréquence de 100 kHz. Les européens sont loin d'être mis sur la touche : nous y reviendrons dans un instant. Il est possible de se synchroniser sur ces signaux avec une précision comprise entre 1 et $50 \mu\text{s}$; tout dépend de la fréquence utilisée, de la situation géographique du récepteur qui peut recevoir le signal direct ou n'est capable de recevoir que l'onde ionosphérique, auquel cas la réception diurne sera différente de la réception nocturne ; de l'activité solaire, etc. Si vous avez besoin du Temps Universel exact, il faudra tenir compte du délai de propagation entre l'émetteur et votre récepteur. La meilleure solution consiste encore à vous rendre à la station d'émission avec une horloge de précision (trans)portable, de la régler sur place, puis de revenir à votre laboratoire et de mesurer avec précision le retard réel entre le signal reçu et l'heure affichée. Si personne ne construit de montagne entre votre labo et l'émetteur, ce chiffre sera acquis pour l'éternité.

Voici à présent quelques étalons de fréquence et de temps européens que vous n'aurez aucune difficulté à recevoir et à décoder. Les trois émetteurs dont les noms suivent possèdent une stabilité de leur fréquence d'émission de 10^{-11} . Le premier dont l'indicatif est *HBG* est situé en territoire helvétique, il émet sur une fréquence de 75 kHz avec une puissance de 20 kW. Les deux suivants sont allemands, l'un possède l'indicatif *MSF* ; il émet sur une fréquence de 60 kHz avec une puissance de 50 kW ; l'autre s'appelle *DCF* et émet sur la fréquence de 77,5 kHz avec une puissance de 38 kW. Ce dernier a servi de modèle à la mise au point du système de transmission de signaux horaires de France Inter sur la fréquence de 162 kHz par une modulation de la

phase de la fréquence porteuse à une valeur maximale de 10 Hz lors de la transmission de la seconde. Le codage incorporé à l'émission contient les informations de l'année, du mois, du jour du mois, du jour de la semaine, de l'heure et de la minute. La seconde s'obtient par comptage à partir de la seconde zéro de la minute repérée par l'absence de signal de la 59^{ème} seconde. La stabilité de la phase de l'émetteur de France Inter est de 10^{-12} . Notons pour terminer – et pour ceux qui peuvent le recevoir – que l'émetteur de Droitwich constitue également une référence de temps et de fréquence qu'il est possible de capter sur 198 kHz.

◇ Localisation par satellites

Le système NAVSTAR est un système de localisation par satellites qui fait partie du programme GPS développé par le Ministère de la Défense des États-Unis. En explicitant ces acronymes, nous commencerons à comprendre de quoi il retourne ! « GPS » provient de *Global Positioning System* ; il s'agit d'un programme général destiné à la mise en place d'un système de localisation à l'échelle planétaire, que les militaires (d'abord) et les civils (ensuite) pourront utiliser pour connaître leur position exacte sur et autour du globe terrestre. Le développement de l'acronyme NAVSTAR soulève un autre coin du voile : « NAVSTAR » provient de *NAVigation System using Time And Ranging* et désigne un procédé de navigation basé sur le temps et la distance.

Les concepteurs du programme NAVSTAR ont prévu un total de 25 satellites. Parmi ceux-ci, quatre seront tenus en réserve au sol, trois autres seront placés sur des orbites d'attente, tandis que le système opérationnel sera constitué des 18 autres satellites répartis en 6 orbites circulaires à forte inclinaison (60° par rapport à l'équateur). L'altitude moyenne prévue de 20223 km permettra à ces satellites d'effectuer leur révolution en 12 heures à la vitesse de 13923 km/h.

Les satellites possèdent des horloges atomiques embarquées. Dans un premier temps, le système GPS incomplet a déjà été utilisé pour synchroniser les horloges du monde entier à mieux que 50 ns de décalage. La précision de synchronisation deviendra meilleure que 2 ns lorsque le système sera complet et

que les dernières améliorations y auront été incorporées.

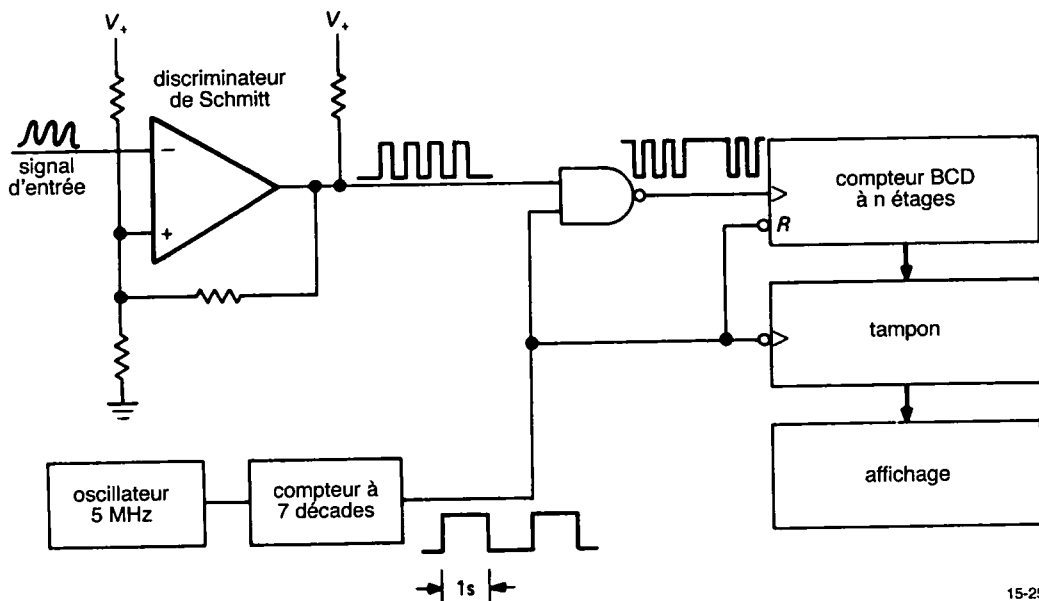
Les horloges atomiques présentes à bord des satellites permettent également l'émission de fréquences très précises dans la bande L (1,2 GHz et 1,6 GHz avec une stabilité de 10^{-13}). Ces balises d'une stabilité extraordinaire permettent aux satellites d'envoyer en permanence des informations sur leur position, leur vitesse et l'heure. Elles peuvent être captées par tout observateur au sol ou dans les airs, pourvu qu'il soit muni du récepteur adéquat et d'une tête de réception pour satellites, au format d'un gros bouton de porte ! En fonction de l'heure et de l'endroit où une estimation de position est demandée, le récepteur est capable de choisir, parmi les signaux de six satellites captés en permanence, les quatre satellites les mieux situés pour le calcul requis. Les informations de coordonnées et de temps transmises par les satellites et la mesure sur les fréquences reçues des effets *Doppler* provoqués par le déplacement des satellites (et éventuellement) de l'observateur permettent au récepteur de calculer la position et la vitesse du point où le calcul a été effectué. L'erreur de position du système NAVSTAR ne dépasse pas 10 m pour les utilisateurs militaires ou 100 m pour les utilisateurs civils, quel que soit l'endroit du globe terrestre où le calcul est effectué.

15.10 Mesure de fréquence, de période et d'intervalle de temps

En électronique numérique, la plus simple des techniques à mettre en œuvre est probablement celle des circuits de mesure de précision de fréquences ou de périodes. Quelques compteurs, quelques bascules, un zeste de portes logiques et un bon oscillateur de référence : voilà toute la recette d'un circuit efficace.

Fréquence

La figure 15.25 représente le schéma de base d'un fréquencemètre. Un discriminateur de *Schmitt* transforme le signal analogique d'entrée pour l'amener aux niveaux logiques des circuits utilisés (*TTL*, *CMOS*, *ECL*, etc.). Le signal fourni par le discriminateur est appliqué à une porte logique en même



15-25

Figure 15.25 - Fréquence-mètre.

temps qu'un signal d'ouverture parfaitement calibré ; dans le cas du schéma de la figure 15.25, il s'agit d'un niveau logique haut d'une durée de 1 s appliqué à l'une des entrées d'une porte NON-ET. La précision de ce signal de commande sera identique à celle de l'oscillateur à cristal qui permet de le fabriquer à l'aide d'une chaîne de diviseurs.

La fréquence du signal d'entrée exprimée en hertz est identique au nombre d'impulsions comptabilisées par le compteur BCD à plusieurs chiffres. L'utilisation de mémoires tampons (*latches*) entre les sorties des compteurs et le circuit d'affichage permet de geler la dernière valeur enregistrée par les compteurs pendant le cycle de comptage suivant. Si ces circuits étaient absents, vous verriez l'affichage s'incrémenter à toute vitesse pendant une seconde, s'immobiliser pendant la seconde suivante puis recommencer à compter à partir de zéro. Cela signifie qu'un tel mode de fonctionnement rendrait l'affichage illisible lorsque les temps de porte sont diminués pour permettre le comptage de fréquences plus élevées : il faut absolument utiliser un système de mémorisation du dernier résultat obtenu.

Pratiquement, vous utiliserez les sorties des étages intermédiaires de la chaîne de diviseurs décimaux pour obtenir des temps de porte échelonnés par facteurs de 10, de manière à disposer au moins des durées de 0,1 s, 1 s et 10 s. Il n'est pas difficile de concevoir une logique de commande des compteurs qui permette de ramener l'intervalle entre les mesures à quelques impulsions de la fréquence du cristal. D'autres améliorations peuvent être apportées au schéma de départ : un préamplificateur à gain variable, un système de réglage des points de déclenchement du discriminateur, un réglage de l'hystérésis de ce circuit, un accès au signal de commande de porte par un connecteur sur le panneau avant, bien utile pour comparer l'impulsion du temps de comptage et le signal analogique appliqué au moyen d'un oscilloscope à double trace, une sortie des valeurs des compteurs pour le traitement des résultats par ordinateur ou pour l'enregistrement séquentiel des mesures, une commutation entre l'oscillateur interne et un étalon de fréquence extérieur au montage (par exemple, les impulsions cadencées par une horloge atomique et reçues par radio), ou encore une commande manuelle de début et de fin de comptage pour connaître le nombre d'impulsions

contenues dans une salve ou pour totaliser un nombre d'événements, etc.

♦ \diamond Mesure de la fréquence des micro-ondes

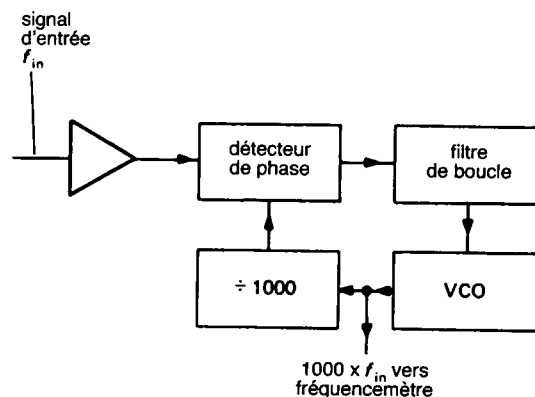
Les circuits intégrés numériques actuels permettent de mesurer directement des fréquences jusqu'aux environs de 3 GHz. La société GigaBit Logic, précisément, fabrique une série de compteurs asynchrones extraordinairement rapides en technologie GaAs dont la fréquence d'horloge est garantie jusqu'à 3 GHz. Pour les fréquences plus élevées, il faut avoir recours aux techniques de l'hétérodynage pour abaisser la fréquence d'entrée en micro-ondes à une valeur qui soit directement mesurable. Une autre possibilité consiste à utiliser la technique dite de transfert d'oscillateur dans laquelle la n ème harmonique d'un oscillateur commandé en tension (VCO ou Voltage Controlled Oscillator) est synchronisée en phase sur la fréquence d'entrée au moyen d'un circuit de PLL ; il suffit alors de mesurer la fréquence du circuit de VCO et de la multiplier par n pour connaître la fréquence du signal d'entrée.

♦ \diamond La question du ± 1 chiffre

À cause de l'erreur de ± 1 chiffre, cette technique simple de mesure de fréquences présente le désavantage de ne pas pouvoir mesurer les très basses fréquences avec beaucoup de précision. Par exemple, si vous mesurez un signal dont la fréquence est proche de 10 Hz avec un temps de porte de 1 s, la précision de mesure sera de 10 % puisque le résultat du comptage ne pourra être que 9, 10 ou 11 impulsions. Il est évidemment possible de mesurer pendant un intervalle de temps beaucoup plus long, mais il faudrait plus de 27 heures (!) de mesure pour obtenir la précision de 1 ppm qu'il est possible d'atteindre en 1 s lors de la mesure d'un signal à la fréquence de 1 MHz. Il existe plusieurs solutions à ce problème : le comptage de période (ou comptage réciproque), les méthodes par interpolation et les techniques de multiplication de fréquence à l'aide de boucles à asservissement de phase (PLL). Nous discuterons des deux premières méthodes au cours du paragraphe suivant, puisqu'il ne s'agit pas de techniques de mesure directe de fréquences.

La figure 15.26 représente le schéma de principe de la multiplication de résolution par boucle à asservissement

de phase. Un circuit de PLL traditionnel est utilisé pour fabriquer un signal dont la fréquence est égale à 1000 fois la fréquence du signal d'entrée. Le signal de sortie du VCO est ensuite mesuré en utilisant la technique décrite dans les paragraphes ci-dessus. La précision de cette méthode est limitée par les paramètres de compensation de la boucle et par les variations de phase instantanées (le *jitter*) qui surviennent dans le circuit de détection de phase du circuit de PLL.



15-26

Figure 15.26 - Principe de la multiplication de résolution par PLL pour la mesure de basses fréquences.

Imaginons par exemple un signal de 100 Hz multiplié par un facteur 1000 mesuré pendant 1 s avec un fréquence-mètre capable d'afficher au moins 5 chiffres. La *résolution* de la mesure sera donc de 1 partie par 100 000. Mais qu'en est-il de la précision ? Les erreurs de phase instantanées du détecteur de phase sont estimées à $3,6^\circ$ (ce chiffre n'est pas choisi tout à fait au hasard : il permet simplement de calculer sans arrondis). Ces $3,6^\circ$ représentent 1 % du cycle complet du signal d'entrée (360°) qui dure 10 ms (1/100 Hz). Nous pouvons donc écrire que $3,6^\circ$ correspondent à une durée de 100 μ s. Puisque la fréquence mesurée est de 100 kHz, la durée d'un cycle *mesuré* est de 10 μ s. L'erreur moyenne du comptage du nombre de cycles par le fréquence-mètre sera par conséquent de 100 μ s/10 μ s et égale à 10 cycles. Dans ces conditions, la *précision* de la mesure sera de 10 cycles sur

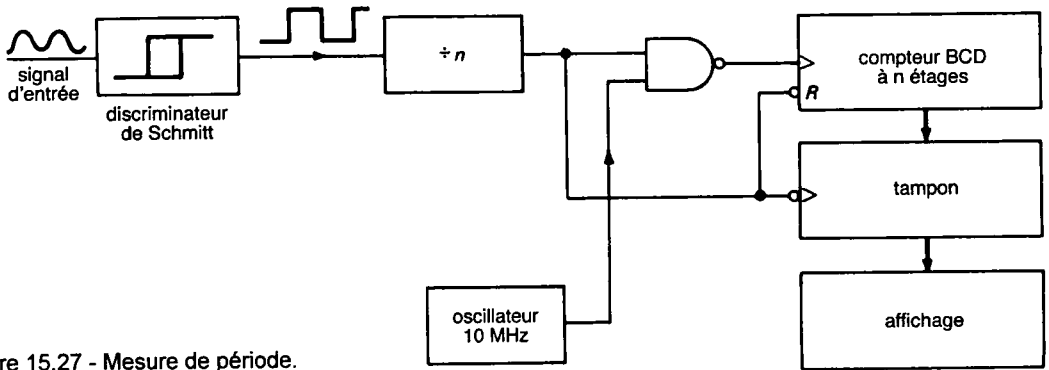


Figure 15.27 - Mesure de période.

15-27

100 000 ou 1 partie par 10 000. Le dernier chiffre affiché n'a donc aucune valeur ; mais le procédé permet quand même d'effectuer en 1 s une mesure d'une précision de 10^{-4} sur un signal à 100 Hz, bien que l'un des éléments du circuit introduise une erreur de 1 %.

[N.d.T. : Le calcul d'erreur est quelque peu raccourci ; si vous désirez le développer, rappelez-vous que la transformation de l'erreur sur la mesure d'une période en erreur sur la mesure d'une fréquence, paramètres liés par la relation $T = 1/f$, utilise l'approximation $(1 \pm \delta) = 1 / (1 \mp \delta)$ lorsque δ (delta) est petit devant 1.]

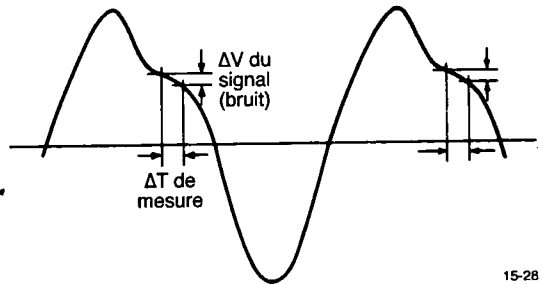
Nous allons à présent aborder les deux autres méthodes d'amélioration de la précision de la mesure des basses fréquences : la mesure de période et la mesure par interpolation d'intervalles de temps.

Période (comptage réciproque)

Un bon moyen pour contourner le problème de la résolution de la mesure de basses fréquences consiste à inverser le procédé : utiliser le signal d'entrée (ou l'un de ses sous-multiples) comme signal de commande de porte et comptabiliser les impulsions de l'oscillateur.

La figure 15.27 représente le schéma de principe d'un système de mesure de périodes. Le nombre de périodes mesurées est généralement sélectionné par un commutateur du panneau avant qui permet de choisir ce nombre entre différentes puissances de 10 (1, 10, 100, etc.). Il faut sélectionner un nombre de

périodes tel que la mesure dure suffisamment longtemps (environ une seconde) pour permettre l'affichage d'un résultat à sept chiffres significatifs. Évidemment, le nombre affiché correspond à une mesure de temps ; il faut donc en calculer la valeur inverse pour retrouver la valeur de la fréquence du signal mesuré. Si vous achetez un appareil du commerce, il ne sera même pas nécessaire de faire ce calcul : les équipements récents disposent d'un microprocesseur spécialisé qui réalise automatiquement les conversions période/fréquence.



15-28

Figure 15.28

Remarquez que la précision des mesures de périodes est extrêmement sensible à la stabilité des points de déclenchement et nécessite un excellent rapport signal/bruit de la forme d'onde à mesurer. La figure 15.28 représente l'influence de ces paramètres sur la qualité de la mesure, qui peut être dégradée aussi bien par le « bruit » du signal que par le « bruit »

des niveaux de déclenchement, sans même tenir compte de l'erreur supplémentaire introduite par l'hystérésis du discriminateur d'entrée.

L'avantage principal de la mesure de période réside dans la résolution constante $\Delta f/f$ qu'il est possible d'obtenir pour une durée de mesure déterminée, indépendamment de la fréquence du signal d'entrée. Le diagramme de la figure 15.29 compare les résolutions obtenues en mesure de fréquence et en mesure de période lorsque la durée de mesure est de 1 s et que la fréquence de l'oscillateur est de 10 MHz.

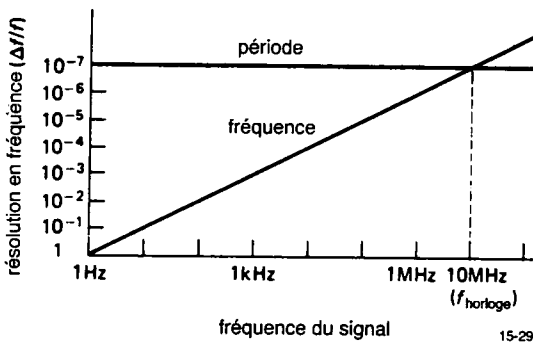


Figure 15.29 - Évolution de la résolution de la mesure de fréquences par comptage d'impulsions et par comptage de durée.

Le trait correspondant à la période devrait être quelque peu dentelé, puisque vous êtes obligé de vous en tenir à la puissance de 10 la plus proche du nombre de périodes dont il faut prendre la valeur moyenne. Cette restriction peut disparaître si vous faites appel à des compteurs équipés de microprocesseurs « intelligents » (par exemple, l'appareil bon marché du type 5315A de Hewlett-Packard) qui réalisent un ajustement *continu* du temps de porte ; ces équipements tiennent compte du nombre de périodes qui ont été mesurées pour diviser le résultat de la mesure de temps et afficher la valeur de fréquence correspondante. Ils vous facilitent également la tâche en commutant automatiquement entre les modes de mesure de périodes et de mesure de fréquences pour obtenir la meilleure précision en fonction de la fréquence du signal mesuré.

Le procédé de mesure de fréquence par mesure de période offre le second avantage de pouvoir définir manuellement les instants de déclenchement de la chaîne de comptage. Grâce à cette possibilité, il devient possible de mesurer la fréquence dans une salve d'impulsions : c'est l'exemple typique d'une situation dans laquelle un fréquencemètre ordinaire donnera des résultats erronés, puisque les circuits de déclenchement internes ne peuvent pas distinguer le début et la fin de la salve parmi les autres transitions. Les appareils de mesure de période permettent un déclenchement extérieur du processus de mesure ; la résolution généralement supérieure des systèmes de mesure de période permet même d'effectuer des mesures en différents points d'une salve, par exemple lorsque cette salve est produite à partir d'un oscillateur « départ arrêté » au lieu d'être fabriquée au moyen d'un tronçon du train d'impulsions fourni par un oscillateur fonctionnant en continu.

La formule $\Delta f/f$ est l'expression générale de l'erreur relative d'une mesure de fréquence par comptage d'impulsions pendant un intervalle de temps T . Vous pourriez vous demander s'il est possible de faire mieux que ce « principe d'incertitude de résolution » défini par la limite $\Delta f/f \approx 1 / (f_{\text{horloge}} \times T)$ — en mesure de période — ou $\approx 1 / (f V_{\text{entrée}} \times T)$ — en mesure de fréquence. La réponse est oui ! En réalité, beaucoup de procédés de mesure ont été inventés, chacun d'eux faisant appel à des astuces plus ingénieuses les unes que les autres. Nous en parlerons au cours du prochain paragraphe, consacré aux mesures par intervalles de temps. Mais avant d'y arriver, nous aimerions vous présenter un autre « truc » qui permet (théoriquement) d'arriver à une précision de mesure en fréquence de 10^{-12} .

La figure 15.30 représente le schéma d'un montage qui permet, en 1 s, de mesurer la fréquence d'un oscillateur très proche de 1 MHz avec une résolution de 1 partie par 10^{12} . La fréquence inconnue est mélangée avec le signal d'une référence très stable et légèrement décalée de 1 MHz, disons 1,000001 MHz (cette fréquence peut être synthétisée au moyen d'un circuit de PLL). Le signal de sortie du mélangeur contient les fréquences de somme et de différence. Après filtrage de la composante HF par un simple

15. MESURES ET TRAITEMENT DE SIGNAUX

réseau RC , il ne reste que le signal de différence, à une fréquence très proche de 1 Hz qui peut être mesurée facilement par un compteur de période avec une résolution de 1 partie par 10^6 en 1 s.

En d'autres termes, vous avez mesuré en 1 s une fréquence de 1 MHz à $\pm 1 \mu\text{Hz}$.

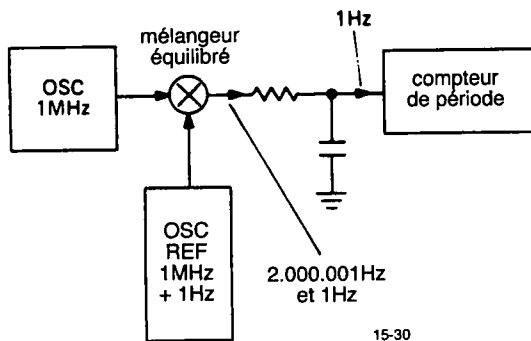


Figure 15.30 - Comparaison de fréquences à très haute résolution.

Le jalon « théoriquement » posé quelques lignes plus haut n'est pas le témoin d'une limite infranchissable, mais plutôt d'un niveau de performance très difficile à atteindre. Cette technique suppose que le rapport signal/bruit du signal à mesurer soit excellent, que les circuits ne présentent pas de problèmes de bruit en très basses fréquences, que les temps d'établissement des différents filtres n'introduisent aucune perturbation, que les niveaux de déclenchement des discriminateurs soient strictement identiques pour les deux transitions, etc. Les critères de qualité à respecter sont aussi sévères que nombreux, et le principal n'a pas encore été mentionné : la *précision* de l'oscillateur de référence doit être au moins égale à 10^{-12} pour que la *résolution* de la mesure garde ce même facteur de qualité. L'état actuel de la technologie permet d'atteindre la précision requise pour l'oscillateur, non sans difficultés. Pratiquement, la précision de mesure qui peut être atteinte est de l'ordre de 1 partie par 10^{10} , ce qui, vous en conviendrez, est quand même nettement mieux que les performances maximales des systèmes à comptage de fréquence ou de période.

Plutôt que de considérer ce principe comme un moyen d'accès à une précision ultime dans la mesure

de fréquence, il vaut mieux le retenir comme base d'un procédé précis de comparaison de fréquences proches l'une de l'autre.

Mesure d'intervalles de temps

Une modification banale du circuit d'entrée d'un compteur de période permet de mesurer l'intervalle de temps entre deux événements. Jetez un coup d'œil à la figure 15.31A : il serait difficile de trouver plus simple.

Ce montage peut être facilement amélioré par l'ajout d'un circuit de synchronisation tel qu'il est représenté par la seconde partie de cette figure ; il permet d'éviter l'apparition d'impulsions en aiguille (*runt pulses* ou impulsions avortées) si les signaux de début et de fin d'intervalle venaient à coïncider avec l'un des flancs du signal d'horloge. La meilleure résolution est évidemment obtenue par l'utilisation d'un oscillateur dont la fréquence est la plus élevée possible. Les appareils du commerce utilisent des oscillateurs locaux de référence d'une fréquence de 500 MHz asservie par circuit *PLL* à un oscillateur à cristal stable de 5 ou de 10 MHz. Lorsque la fréquence de référence est de 500 MHz, la résolution de mesure est de 2 ns.

Comme nous l'avons déjà fait remarquer, il existe plusieurs moyens pour contourner la limite de résolution réciproque en fréquence lors de la mesure d'intervalles de temps. À présent, nous allons exploiter l'information complémentaire constituée par la *position* de l'instant du passage par zéro ou de la transition du signal d'entrée dans l'intervalle de temps que représente la durée d'une impulsion d'horloge. Le procédé de comparaison de fréquences d'oscillateurs que nous vous avons proposé précédemment exploitait également cette information, mais d'une manière plus subtile. Rappelez-vous également qu'il fallait disposer d'un signal bien propre et d'un excellent rapport signal/bruit.

Les appareils du commerce utilisent deux procédés d'interpolation pour la mesure d'intervalles de temps : l'interpolation linéaire et l'interpolation à vernier.

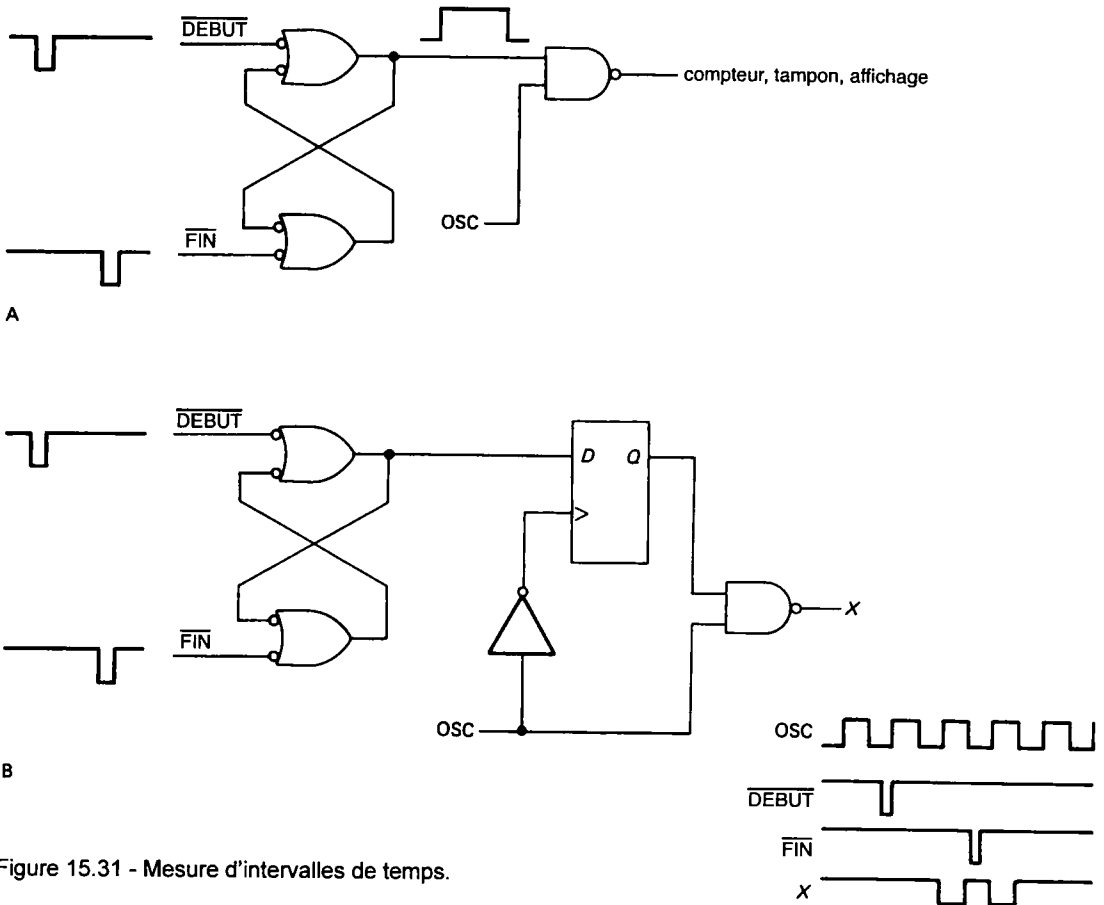


Figure 15.31 - Mesure d'intervalles de temps.

15-31

♦ ◇ *Interpolation linéaire*

Supposons que vous désiriez mesurer l'intervalle de temps entre les impulsions de début et de fin de la figure 15.32.

Vous commencez par mesurer le nombre d'impulsions d'horloge n pendant l'intervalle de temps τ tel qu'il est représenté sur cette figure. Ce comptage s'effectue à l'aide d'un circuit de synchronisation qui fait démarrer et arrêter le comptage par la première impulsion d'horloge *suivant* les signaux de début et de fin d'intervalle.

[N.d.T. : Comparez attentivement les intervalles de temps τ et $0-n$ de la figure 15.32 au diagramme temporel relatif à la figure 15.31B pour bien saisir le comportement du circuit.]

Pour améliorer la précision de la mesure, il faut essayer de chiffrer la valeur des intervalles de temps T_0 et T_1 , c'est-à-dire les temps écoulés entre l'apparition d'une impulsion d'entrée (début ou fin) et l'impulsion d'horloge suivante. En supposant que l'horloge du système soit déjà réglée à la plus haute fréquence qui permette aux circuits des compteurs et à la logique de commande de fonctionner correctement, il n'est plus possible de mesurer ces intervalles de manière numérique directe. Il faut utiliser un procédé qui allonge la durée de ces intervalles pour être à nouveau capable de les mesurer numériquement. Une variante du principe de l'intégration à double pente a été mise au point pour ce montage : charger un condensateur à courant constant pendant ces intervalles T_0 ou T_1 (commencer par une intégration don-

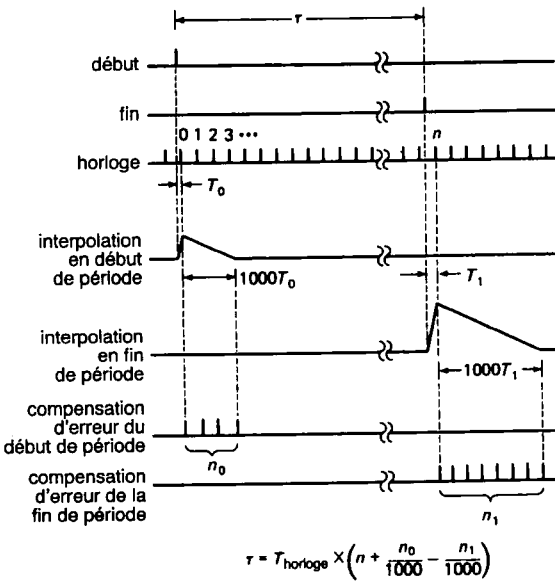


Figure 15.32 - Interpolation linéaire (mesure d'intervalle de temps).

nant un signal de sortie de pente $+\alpha$, puis décharger le condensateur à un courant $-$ par exemple -1000 fois plus faible (continuer jusqu'au retour à zéro par une intégration de pente $-\alpha / 1000$). La durée des intégrations à pente négative sera 1000 fois plus longue que la durée des intervalles T_0 ou T_1 . Il suffit de mesurer ces nouvelles durées au moyen des impulsions de l'horloge du système pour obtenir les valeurs n_0 et n_1 . La durée totale de l'intervalle de temps τ est alors donnée par la formule

$$\tau = T_{\text{horloge}} \times (n + n_0/1000 - n_1/1000)$$

avec un accroissement évident de la résolution. La précision maximale de cette méthode est liée à la précision des circuits d'intégration et à la précision de l'horloge du système. Un exemple d'instrument de mesure basé sur ce procédé est le compteur 5334B de Hewlett-Packard qui affiche une mesure à 9 chiffres (fréquence ou durée) par seconde de temps de porte.

◆ ◇ *Interpolation à vernier*

Le choix d'une telle appellation pour un principe de mesure électronique peut surprendre au premier abord : s'agirait-il d'un pied à coulisse pour oscil-

loscope ? Un détour par le Larousse Classique s'impose :

« vernier n. m. (du nom de l'inventeur) Petit instrument (...) qui permet d'apprécier avec plus de précision les subdivisions d'une échelle ». En effet, grâce à ce dispositif astucieux, n'importe quel pied à coulisse permet de mesurer au dixième, au vingtième voire au cinquantième de millimètre près (ce que bien des gens ignorent).

Les diagrammes temporels reproduits en figure 15.33 ressemblent effectivement aux graduations superposées d'un pied à coulisse, et la lecture des quelques lignes qui suivent vous convaincra du bien-fondé de cette définition.

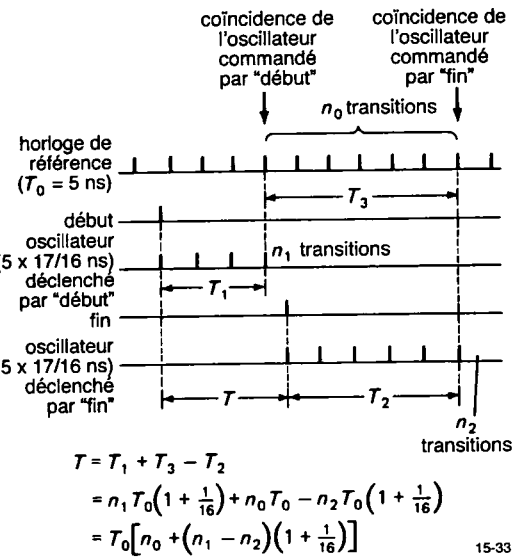


Figure 15.33 - Interpolation à vernier (mesure d'intervalle de temps)

L'interpolation à vernier est une technique numérique qui permet de déterminer la position des impulsions de début et de fin d'intervalle entre les impulsions d'horloge grâce à trois signaux d'horloge au fonctionnement très particulier. La première horloge ou horloge de référence fonctionne continuellement avec une période T_0 choisie dans cet exemple égale à 5 ns. L'impulsion « début » démarre un second oscillateur dont la période est légèrement plus longue que celle de l'oscillateur de référence. Elle est définie par l'expression $T_0 \times (1 + 1/n)$ où n a été choisi égal

à 16. L'impulsion « fin » démarre un troisième oscilateur dont la période est identique à celle du second. Des circuits électroniques ultra-rapides comptent les impulsions n_1 et n_2 jusqu'au moment de la *coïncidence* entre les impulsions produites par chacun des oscillateurs déclenchés par les impulsions d'entrée et les impulsions produites par l'oscillateur de référence : c'est ici que l'appellation de « vernier » trouve sa pleine justification. Lorsque les deux valeurs finales de n_1 et n_2 sont enregistrées, il ne reste plus qu'à les introduire dans la dernière formule de la figure 15.33 pour déterminer la durée de l'intervalle « début » – « fin » avec une précision égale T_0/n .

Le compteur 5370B de Hewlett-Packard utilise cette technique, avec $T_0 = 5$ ns et $n = 256$. Cet appareil possède ainsi une résolution d'intervalle de temps égale à 20 ps. Cette technique peut très bien être utilisée pour la mesure de période, puisqu'une période n'est rien d'autre que l'intervalle de temps entre deux flancs du même signe ou la durée d'un cycle d'un signal d'entrée. Lorsqu'il est utilisé de cette manière, l'appareil de Hewlett-Packard permet d'afficher une fréquence avec une résolution de 11 chiffres en un temps de mesure égal à 1 s !

\blacklozenge Calcul d'une moyenne

Il existe une troisième méthode d'amélioration de la résolution des mesures d'intervalles de temps (ou de n'importe quelle autre mesure) : il suffit de répéter plusieurs fois la même mesure et de calculer la valeur moyenne des différents résultats obtenus. L'ambiguïté du comptage à ± 1 chiffre s'estompe et le résultat final s'approche de plus en plus de la quantité réellement mesurée. Dans le cas précis de la mesure d'intervalles de temps, il faut veiller à ce qu'il n'y ait aucune corrélation entre les impulsions « début » et les horloges de référence. Certains fabricants vont même jusqu'à utiliser une horloge qui « tousse » régulièrement pour briser toute synchronisation entre le système de mesure et le système mesuré, pour peu qu'il y en ait une.

Analyse spectrale

Une technique d'investigation puissante en relation directe avec les mesures de fréquences doit être mentionnée dans cette partie du texte : l'analyse spectrale,

qui étudie les signaux dans un domaine de fréquences. Les analyseurs de spectre peuvent mesurer les fréquences, mais ils sont capables de beaucoup d'autres choses. Leur utilité est indéniable, par exemple, lorsqu'il s'agit d'identifier un signal faible plus ou moins camouflé par d'autres signaux plus forts. Nous en parlerons plus longuement au cours du paragraphe 15.18.

15.11 \diamond Étalons et mesures de tension et de résistance

Nous l'avions déjà signalé : il ne faut pas s'attendre à trouver dans les domaines des mesures et des références de tension et de résistance des niveaux de précision comparables à ceux dont nous venons de discuter. Il faut s'estimer heureux lorsqu'une valeur est définie à 1 partie par million ! Les étalons analogiques sont constitués de tensions et de résistances, lesquelles permettent, en cas de besoin, de définir un courant.

L'étalon de tension habituel est constitué par une cellule de Weston, un dispositif électrochimique dont la tension de sortie est reproductible et ne peut être utilisée que comme référence de tension (il est permis de consommer un courant de 10 μ A, mais il vaut mieux ne pas consommer de courant du tout). Sa tension nominale est de 1,018636 V à 20 °C. Malheureusement, les cellules de Weston, pour ingénieuses qu'elles soient, n'en sont pas moins embarrassantes à utiliser. Leur coefficient de température important (40 μ V / °C, bien pire que les bonnes références de tension en circuit intégré) oblige à les maintenir à une température précise. Elles sont encore plus sensibles (350 μ V / °C) aux gradients de température entre leurs différents éléments. Les cellules de référence sont soigneusement conservées par le *National Institute of Standards and Technology* (NIST, anciennement NSB de *National Bureau of Standards*) pour la comparaison avec les étalons secondaires.

[N.d.T. : La cellule de Weston est appelée étalon « primaire » ou « fondamental » parce qu'elle ne doit précisément pas être étalonnée ; les étalons qui doivent être ajustés sont appelés étalons « secondaires » ou « auxiliaires » (rappelez-vous, par exemple, les horloges atomiques au rubidium).]

De nos jours, il existe d'excellentes références à tension de sortie ajustable sous forme de circuit intégré. Elles peuvent être utilisées pour recopier la précieuse tension délivrée par une cellule de Weston : vous prenez deux jours de congé, vous louez – éventuellement – un minibus, vous vous rendez au *NIST* avec votre équipement de mesure ; lorsque votre appareil s'est stabilisé en température, vous réglez la tension de votre référence à circuit intégré à la valeur fournie par LA cellule de Weston, de préférence au moyen d'un voltmètre différentiel pour ne pas consommer de courant ; vous repliez armes et bagages et revenez à votre laboratoire avec une copie conforme de la référence du *NIST* ! Il peut normalement survenir une dérive typique de 10 ppm un mois après que la référence à circuit intégré ait été étalonnée ; il faut s'attendre à une valeur de dérive typique de 30 ppm un an après que l'étalonnage ait été effectué.

Pour effectuer une mesure de tension précise, vous pouvez utiliser un diviseur de tension de précision, appelé diviseur de Kelvin-Varley, qui possède un linéarité voisine de 0,1 ppm. Le diviseur est utilisé pour obtenir une fraction précise de la tension inconnue qui est ensuite comparée à un étalon de tension. La division de la valeur de la tension de l'étalon par la fraction du diviseur donne la valeur de tension recherchée. La mesure du point d'équilibre entre l'étalon de tension et la sortie du diviseur s'effectue au moyen d'équipements de détection de zéro de précision et de systèmes de compensation des résistances de connexions. Il est possible d'effectuer des étalonnages de routine avec des précisions de quelques parties par million.

Récemment, la définition de la tension par la cellule étalon de Weston a été remplacée par une mesure sur une jonction supraconductrice de Josephson. En travaillant avec précaution, il est possible d'effectuer des mesures de tension reproductibles à quelques parties par 10^{10} . La méthode est étonnamment simple, elle ne demande que la mesure d'une fréquence déterminée et la connaissance des constantes de Planck (h) et de la charge de l'électron (e). Bien que la technologie de la jonction de Josephson ait longtemps été considérée comme trop lourde pour être utilisée

comme étalon de tension, la situation est en train d'évoluer : le *National Institute of Standards and Technology* a mis au point un circuit intégré qui comporte **19 000 jonctions en série** et permet de délivrer des tensions de sortie égales ou supérieures à 10 V. Les utilisateurs (très) motivés d'étalon de tension peuvent à présent disposer de leur propre étalon de Josephson ; il ne leur en coûtera que la bagatelle de 100 000 US\$. Si les récentes découvertes dans le domaine de la supraconductivité à haute température pouvaient être mises à profit dans la réalisation d'étalons de tension, les références de tension à jonction de Josephson pourraient devenir (financièrement) accessibles à tous les laboratoires.

[N.d.T. : Chez ces gens-là, il fait « chaud » lorsque le thermomètre grimpe au-dessus de la température de l'azote ou de l'air liquide, c'est-à-dire vers -196 °C. Brrrr...]

Comme pour les tensions, les étalons de résistance sont soigneusement conservés au *NIST*. En utilisant ces étalons dans des ponts de Wheatstone, il est possible d'obtenir des étalons auxiliaires en conservant une précision de quelques parties par million.

Nous aimerions mettre en exergue quelques limitations qui empêchent les procédés de mesures analogiques d'arriver à un même niveau de précision que les équipements de mesures de fréquences. Les mesures analogiques s'appuient sur des propriétés physiques telles que potentiels électrochimiques, tension de claquage, résistances, etc. Tous ces références se modifient au cours du temps et sont sensibles à la température. Les effets agissant l'un sur l'autre – comme le bruit de Johnson et le bruit en $1/f$, les courants de fuite ou les différences de potentiel thermoélectrique (effets de thermocouple) compliquent toutes les mesures. Pour mesurer une tension avec une précision comparable à celle obtenue lors d'une mesure de fréquence ou de temps à très haute précision, il faudrait pouvoir estimer une variation de 1 picovolt sur une tension mesurée de 1 volt. Ne considérez pas ceci comme un dénigrement des méthodes de mesure analogiques, mais plutôt comme une consécration de l'incroyable précision que peuvent atteindre les procédés de mesure dans les domaines du temps et de la fréquence. En pratique, et

en conclusion de ce paragraphe, nous ne pouvons que vous conseiller d'utiliser au maximum les capteurs qui délivrent leur information sous forme de paramètre lié au temps ou à la fréquence, et de conserver ou d'adopter cette philosophie de mesure pour tous vos équipements. N'utilisez les mesures de tension et de résistance que lorsqu'il n'y a *vraiment* pas moyen de faire autrement.

TECHNIQUES DE LIMITATION DE BANDE PASSANTE

15.12 Le problème du rapport signal/bruit

Jusqu'à présent, nous avons parlé des différentes valeurs expérimentales qui pouvaient être détectées, de la manière de les mesurer, des difficultés rencontrées et des compromis qu'il fallait souvent consentir. Comme la chance n'est pas toujours du bon côté, il arrive parfois (pour ne pas dire souvent) que les signaux à mesurer soient entachés de parasites ou d'interférences. Et lorsque cette Dame vous tourne délibérément le dos, le signal intéressant se trouve complètement masqué par le bruit électronique ambiant. Si, pour UNE fois, vous croyez être à l'abri de toute surprise parce que le bruit ne possède pas de caractère gênant, ce sera le comportement sporadique du phénomène physique à observer qui créera des difficultés, comme par exemple lorsque vous devrez procéder au comptage de désintégrations élémentaires de sources radioactives à faible activité, où n'apparaissent que quelques événements par minute. Lorsque le signal pourra être facilement détecté, il sera peut-être nécessaire de l'amplifier pour pouvoir effectuer des mesures plus précises. Dans chacune de ces circonstances, il faudra utiliser des astuces différentes pour améliorer le rapport signal/bruit ; comme vous le constaterez, toutes ces méthodes seront basées sur le même principe directeur : diminuer la bande passante du signal détecté pour ne conserver que le signal utile tout en réduisant la quantité totale de bruit (à large bande) qui le perturbe.

La première chose que vous puissiez être tenté d'essayer pour diminuer le spectre de fréquence d'un signal à mesurer est de le faire passer par un simple filtre passe-bas, afin de diminuer le niveau moyen du

bruit. Il est possible que ce premier remède produise un effet positif ; mais dans la plupart des cas, il sera de peu d'efficacité. Deux cas de figure peuvent être décrits. Le premier est celui où le signal lui-même est centré sur une fréquence élevée ou comporte des composantes hautes fréquences qu'il est impossible d'atténuer sans rendre la mesure caduque ; le second concerne les signaux de faible fréquence ou quasiment statiques : dans ces conditions de mesure, vous serez toujours confronté au spectre de bruit qui évolue en $1/f$; ramener la bande passante à la limite du continu n'apportera rien de vraiment significatif. Les systèmes électroniques et physiques sont vraiment crispants.

En pratique, quelques méthodes typiques de réduction de bande passante sont d'un usage largement répandu. Les procédés les plus souvent rencontrés sont le calcul de moyenne du signal, le calcul de moyenne des transitoires, l'intégration par échantillons multiples, l'échantillonnage à canaux multiples, l'analyse d'amplitude d'impulsions et la détection cohérente. Toutes ces méthodes supposent que vous disposiez d'un signal périodique ; cela ne pose pas de réel problème puisqu'il y a toujours moyen de rendre une mesure répétitive : dans le plus simple des cas, il suffit de la recommencer à intervalles réguliers en faisant varier très légèrement l'un des paramètres de commande ou de mesure au cours de ces intervalles de temps.

15.13 Calcul de valeur moyenne et échantillonnage à canaux multiples

Vous pouvez améliorer énormément le rapport signal/bruit d'une mesure par le calcul de la somme cumulative de toutes les valeurs du signal en fonction du temps. Ce procédé, très largement utilisé pour l'analyse de signaux analogiques, est à la base des procédés de réduction d'erreur décrits dans un prochain paragraphe (*calcul de valeur moyenne*). Pour commencer, nous allons nous placer dans une situation qui pourrait être considérée comme artificielle : un signal formé d'un train d'impulsions dont la densité est proportionnelle à l'amplitude d'une forme d'onde quelconque en fonction du temps. Nous débutons par cet exemple pour faciliter les premiers calculs. En réalité, cette situation n'est pas si artifi-

cielle que cela, puisqu'elle se rencontre dans les systèmes de comptage électronique d'impulsions produites par les détecteurs de particules ou par les tubes photomultiplicateurs employés à faibles niveaux de lumière.

Échantillonnage à canaux multiples

Nous avons choisi de vous présenter l'échantillonnage à canaux multiples (*multichannel scaling*) en premier lieu parce que ce procédé est représentatif de toutes les techniques numériques d'amélioration du rapport signal/bruit ; de plus, il est facile à comprendre et à quantifier. L'échantillonneur à canaux multiples (*multichannel scaler* ou *MCS*) est un appareil qui contient un jeu de registres de mémoire (typiquement 1024 ou plus) ; chacun de ces registres est capable de mémoriser un nombre qui peut atteindre le million (20 bits binaires ou 24 bits BCD, ou davantage). L'entrée de mesure du *MCS* accepte des impulsions ou des tensions continues, possibilité qui sera examinée ultérieurement. L'appareil accepte également des signaux d'avance de canal sous forme d'impulsions appliquées à la borne du même nom et peut adresser directement un canal si l'adresse lui est fournie sous forme de bits parallèles. Comment fonctionne-t-il ?

Chaque fois que le *MCS* reçoit une impulsion de signal d'entrée, il incrémente d'une unité la valeur du registre de mémoire couramment adressé ; après un intervalle de temps déterminé par l'utilisateur, une impulsion est appliquée à la borne d'avance de canal afin que les impulsions de signal d'entrée suivantes soient comptabilisées dans le canal adjacent. Lorsque le compteur d'adresses de canal est arrivé au maximum possible ou programmé, les impulsions de signal d'entrée sont à nouveau additionnées au registre d'adresse de départ (0 ou programmé) : c'est le début d'une nouvelle série d'additions.

Un échantillon (un segment) du train d'impulsions du signal d'entrée est ainsi distribué séquentiellement et cycliquement à tous les canaux de mémoire du *MCS*.

Ces appareils sont également équipés de commandes auxiliaires, telles que remise à zéro du compteur d'adresse, effacement du contenu des mémoires, etc.

Vous avez besoin d'un signal qui se répète à intervalles réguliers pour utiliser un *MCS*. Supposons pour l'instant que le phénomène que vous êtes en train d'observer soit périodique par nature, et que vous en connaissiez exactement la période que nous appellerons T . Bien que ceci ne soit pas vrai dans la plupart des cas – vous devez souvent trouver une astuce quelconque pour « boucler » le phénomène à étudier – il existe quand même quelques exemples de phénomènes naturels qui soient strictement périodiques, comme par exemple la lumière émise par les pulsars. Supposons également que le signal d'entrée consiste en un mélange d'impulsions provenant d'une part d'un train d'impulsions dont on sait que la densité est proportionnelle à un signal périodique à détecter et d'autre part d'une série d'impulsions provoquées par un très important bruit de fond ou, numériquement et statistiquement parlant, d'une série d'impulsions distribuées aléatoirement au cours du temps. Remarquez que l'analogie du pulsar tient toujours : dans ce cas, le bruit de fond est constitué par le voile de lumière nocturne qui camoufle le signal en provenance de l'étoile déchue.

Nous allons envoyer une impulsion de remise à zéro puis des impulsions d'avance de canal au *MCS* de manière à balayer séquentiellement les 1024 canaux de l'appareil en T secondes, qui va de la sorte enregistrer les impulsions d'entrée (impulsions de signal et impulsions de bruit) dans les différents canaux de la mémoire lors de chaque balayage. Au cours des balayages successifs, les impulsions relatives au signal à détecter vont s'accumuler dans la même zone de canaux parce que le temps de balayage de tous les canaux a été choisi pour coïncider avec la périodicité du signal à mesurer. Le signal intéressant s'additionne toujours au même endroit tandis que le signal de bruit se répand partout ; la somme accumulée ne cesse de croître au fil des balayages et finit par émerger du total de bruit.

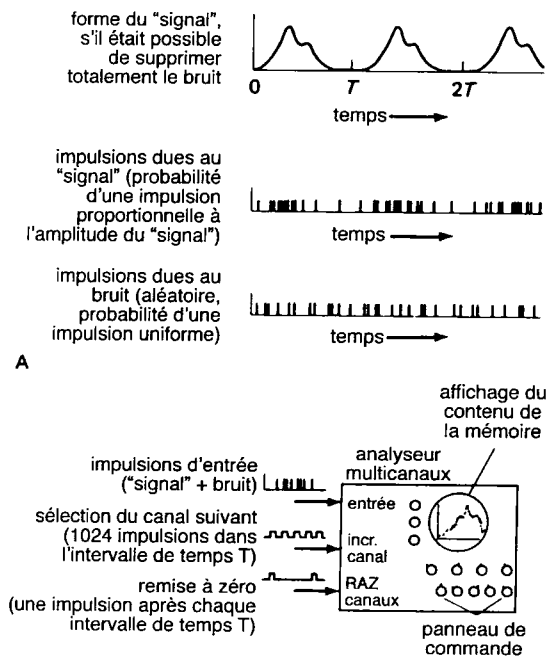
Calcul du rapport signal/bruit

Essayons de traduire ce comportement en chiffres. Pour ne pas parler dans le vide, nous admettrons tout d'abord que la densité des impulsions de bruit apporte à chaque balayage une quantité moyenne de n_b impulsions à chaque canal de mémoire, et que la

densité des impulsions relatives au signal apporte à chaque balayage une quantité supplémentaire de n_s impulsions dans le canal où se situe sa valeur de crête (reportez-vous à la figure 15.34). Le rapport signal/bruit est volontairement défini comme très mauvais, avec $n_s \ll n_b$, ce qui signifie que la plupart des incréments ajoutés lors de chaque balayage à tous les canaux de mémoire proviennent d'impulsions dues au bruit plutôt qu'au signal. Que se passe-t-il réellement ? D'une part, si le contenu des différents canaux de la mémoire était représenté sous forme de graphique, le signal devrait apparaître comme une bosse au-dessus du niveau du bruit d'arrière-plan. D'autre part, puisque $n_s \ll n_b$, vous pourriez croire que le contenu de la mémoire d'un canal concerné par le signal à détecter est comparable au contenu de la mémoire d'un canal qui ne reçoit que du bruit. Ce raisonnement n'est pas correct, et voici pourquoi : la valeur *moyenne* apportée par le bruit est sans importance, puisqu'elle est la même partout ; mais ce qui par contre est très important, c'est l'ampleur des *fluctuations* de cette valeur moyenne provoquées par le signal à détecter.

Nous pouvons maintenant écrire qu'un signal à mesurer aura un mauvais rapport signal/bruit lorsque $n_s \ll \sqrt{n_b}$, ce qui signifie quand même que le signal ne pourra pas, en un seul balayage, être discerné du « brouillard » formé par l'accumulation d'impulsions issues du bruit d'arrière-plan. Si l'apparition d'un radical dans la définition d'un mauvais rapport signal/bruit permet de deviner une fameuse réduction du nombre de mesures qu'il faudra effectuer pour extraire le signal du bruit, ce ne sont pas non plus quelques dizaines de mesures qui permettront d'arriver à un résultat exploitable. Essayons de chiffrer ces déductions, tout en nous plaçant quand même dans des conditions exécrables de rapport signal/bruit : $n_s = 10$ et $n_b = 1000$. Dans ces conditions, un MCS initialement remis à zéro recevra lors du premier balayage une valeur moyenne de mille impulsions dans chaque canal, avec un supplément de dix impulsions dans quelques canaux (adjacents) concernés par le signal à détecter. Puisque la fluctuation dans le total des canaux est estimée à 31 ($\sqrt{1000}$), les dix impulsions supplémentaires du signal passeront complètement inaperçues parmi les ondulations

des valeurs moyennes du premier relevé. Mais après disons mille balayages, la valeur moyenne enregistrée dans chaque canal sera de 1 000 000, avec une fluctuation de valeur moyenne estimée à $\sqrt{10^6}$ ou 1000. Les canaux concernés par le signal auront, quant à eux, accumulé un supplément de 1000×10 ou dix mille impulsions. Le rapport signal/bruit est maintenant égal à 10 000/1000 ou 10. En d'autres termes, le signal a émergé du bruit.



Lors du comptage des impulsions dans un canal, au moment où le "signal" existe (il fait une "bosse" sur la forme d'onde fictive en A.), il apporte une contribution moyenne de n_s impulsions au total final du canal.

Lors du comptage des impulsions dans un canal, à n'importe quel moment, le signal de bruit apporte une contribution moyenne de n_b impulsions au total final du canal.

B

15-34

Figure 15.34 - Traitement d'un signal impulsionnel par un échantillonneur à canaux multiples.

Exemple : la résonance de Mößbauer

La figure 15.35 représente juste à propos un résultat de mesure obtenu par l'application de cette méthode d'analyse. Il s'agit du signal d'une résonance de Mößbauer, qui consiste en six creux dans la transmission de rayons gamma produits par une source de cobalt-57 radioactif à travers une feuille de plastique

sur laquelle une pellicule de fer enrichi à l'isotope fer-57 a été déposée. Les conditions de mesure ($n_s \approx 0,1$ et $n_b \approx 0,4$) représentent une situation de rapport signal/bruit médiocre. Le signal de Mößbauer est complètement étouffé par le bruit, même après dix ou cent balayages ; il ne commence à émerger qu'après environ mille mesures consécutives. Les résultats sont présentés après 1000, 10 000 et 100 000 balayages avec adaptation du facteur d'échelle pour conserver la même taille à la représentation du signal proprement dit. Remarquez l'élévation du niveau de la « ligne de base » produite par l'accumulation des impulsions de bruit et le rétrécissement simultané de son épaisseur, prouvant le bien-fondé de l'utilisation du facteur $\sqrt{n_b}$ pour l'estimation des fluctuations. Remarquez également l'amélioration du rapport signal/bruit en relation avec l'augmentation du nombre de balayages.

tude de la « ligne de base » formée par les gouttelettes du brouillard est également proportionnelle au temps t ; mais les « fluctuations » de la ligne de base (le bruit ou l'épaisseur de la nappe) n'augmentent qu'en proportion de la racine carrée de t . Donc, le rapport entre le signal et les fluctuations du bruit d'arrière-plan varie comme t divisé par la racine carrée de t . En d'autres termes, l'augmentation du rapport signal/bruit vaut la racine carrée du temps si la valeur de référence est le rapport signal/bruit obtenu après avoir mesuré pendant une seconde ; cela revient aussi à dire que l'augmentation du rapport signal/bruit entre deux séries de mesures vaut la racine carrée du rapport du nombre de mesures de chaque série.

[N.d.T. : Vous pouvez appliquer ce raisonnement aux graphes reproduits par la figure 15.35, les rapports signal/bruit sont d'environ 54, 17 et 5,4 fois pour l'avant-dernier « dip » ; une extrapolation au premier balayage donne une valeur de 0,17 fois ou $n_b = 0,59$ pour $n_s = 0,1$. Petite remarque amicale qui permet de bien montrer la difficulté d'effectuer de telles mesures : l'appareil qui a été utilisé pour faire ces mesures avait besoin d'une révision ou avait trop

Il est d'ailleurs assez facile de calculer la proportion dans laquelle l'amplitude du signal recherché augmente au cours du temps (ou relativement au nombre de mesures) par rapport aux fluctuations du « brouillard » d'arrière-plan. L'amplitude du signal recherché augmente proportionnellement au temps t ; l'ampli-

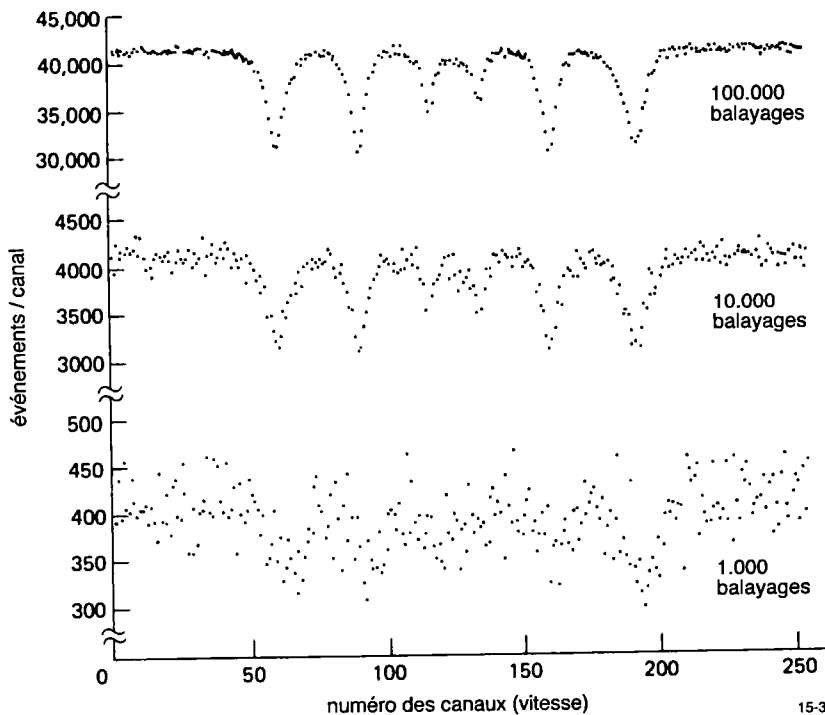


Figure 15.35 - L'effet de l'échantillonnage apparaît on ne peut plus clairement sur ces relevés du signal de Mößbauer.

chaud : il n'a pas tenu les promesses de $n_b = 0,4$ pour $n_s = 0,1 \dots$

Analyse par échantillonnage à canaux multiples de signaux analogiques (calcul de valeur moyenne)

Vous pouvez très simplement recommencer ce petit jeu avec des signaux analogiques : il suffit de placer un convertisseur tension/fréquence à l'entrée de l'appareil. Les MCS du commerce contiennent souvent toute l'électronique nécessaire ; ils vous offrent ainsi la possibilité de travailler en mode de mesure d'impulsions ou de mesure de signaux analogiques. Sous cette forme, ces équipements sont généralement appelés calculateurs de moyenne de signal ou calculateurs de moyenne de transitoires. L'un des fabricants (TMC) a donné le surnom de « CATS » (des chats, pour eux comme pour nous !) à ses MCS – leur trouvaille provient de *Computer for Averaged Transients*, qui rejoint la deuxième appellation française. Il paraît que ces « chats » ont du succès, dans certains cercles du moins.

Il est possible de construire un MCS entièrement analogique en utilisant une série d'intégrateurs pour mémoriser les différents signaux accumulés. Un appareil plus simple connu sous le nom de *boxcar integrator* qui pourrait se traduire par « intégrateur à échantillons multiples » est un calculateur de valeur moyenne analogique qui n'utilise qu'un seul canal d'intégration qui « glisse » devant une série de circuits de maintien des différentes valeurs analogiques. L'énorme réduction de prix intervenue sur le marché des mémoires numériques au cours des dix dernières années a relégué les MCS analogiques au musée des bonnes idées, d'où ils ne sortent que pour quelques applications spécialisées.

Analyse par échantillonnage à canaux multiples vue sous l'angle de la réduction de bande passante

Au début de cette discussion, nous avons suggéré qu'il existait une équivalence entre la réduction de la bande passante réelle de mesure et les vertus « magiques » des méthodes de mesure par MCS pour l'amélioration du rapport signal/bruit. Il n'est pas difficile d'établir la similitude entre les deux procédés. Imaginez une interférence produite par un signal superposé au signal d'entrée dont la période T' soit

légèrement différente de la période de mesure programmée T . Après quelques balayages, ce signal d'interférence va également provoquer l'accumulation d'impulsions de comptage dans les canaux de la mémoire et perturber les premiers totaux obtenus. Mais attendez (au sens propre du terme !) : au fur et à mesure que le temps s'écoulera, la « bosse » du signal de période T' parcourra progressivement les canaux de la mémoire et apportera graduellement les mêmes impulsions excédentaires à tous les canaux.

[N.d.T. : le même phénomène se reproduit lorsque vous examinez deux signaux de fréquences très proches à l'aide d'un oscilloscope à double trace réglé en balayage découpé et synchronisé sur l'un des canaux : l'image de l'autre canal glisse lentement d'un côté à l'autre de l'écran.]

Cette « bosse » aura parcouru une première fois tous les canaux après un temps égal à

$$t = 1 / \Delta f$$

où Δf vaut la différence de fréquence $1/T' - 1/T$ entre le signal d'interférence et le signal à mesurer.

Exercice 15.1

Prouvez ce résultat.

En d'autres termes, l'information accumulée pendant un temps t (comme défini par l'équation précédente) par le signal d'interférence aura disparu parce qu'elle aura été répandue de manière identique à travers tous les canaux. Une autre manière d'exprimer le même résultat consiste à inverser la formule en disant que la bande passante a (plus ou moins) été réduite à

$$\Delta f = 1 / t$$

par l'accumulation de données pendant le temps t . Si vous effectuez la mesure sur un grand intervalle de temps, vous parvenez à éliminer toutes les interférences jusqu'aux fréquences très proches de celle qui correspond à une période élémentaire de mesure. En réalité, vous parvenez à supprimer presque complètement l'influence du bruit, puisqu'il est aussi réparti sur tout le spectre de fréquences éliminées. Vu sous cet éclairage, le bénéfice apporté par l'analyse par échantillonnage à canaux multiples peut se définir comme une amélioration du rapport signal/bruit par une réduction de la bande passante de mesure, réduction due à la seule prise en compte de la puissance

apportée par le signal et à l'annulation de la puissance apportée par le bruit.

Essayons de traduire ces quelques mots en formule mathématique.

- 1) Définissons la densité de puissance du signal de bruit comme égale à p_n , exprimé en watts par hertz.
- 2) Définissons la puissance apportée par le signal dans la bande passante de mesure comme égale à P_s , exprimé en watts.
- 3) Après un temps de mesure t , la bande passante du signal mesuré est réduite à $\Delta f = 1/t$

Si nous voulons établir une formule de rapport signal/bruit, nous devons comparer deux quantités exprimées dans la même unité. Pour trouver la densité de puissance du signal mesuré par unité de fréquence, il suffit de diviser la puissance de ce signal par la bande passante de mesure :

$$p_s = P_s / \Delta f = P_s / (1/t) = P_s \times t \text{ (W/Hz)}$$

[N.d.T. : Cela peut sembler bizarre, mais n'oubliez pas que l'unité du hertz est équivalente à s^{-1} !]

Le rapport signal/bruit exprimé en décibels en fonction du rapport des puissances des quantités concernées peut maintenant s'écrire sous la forme :

$$SNR = 10 \log(p_s/p_n) = 10 \log(P_s t/p_n)$$

ou encore, en redéfinissant cette valeur en fonction de la racine carrée du temps :

$$SNR = 20 \log [(P_s/p_n) \times \sqrt{t}]$$

Ainsi présentée, cette formule montre clairement que le rapport signal/bruit s'améliore proportionnellement à la racine carrée du temps ou encore qu'il augmente de 3 dB lorsque le temps de mesure est multiplié par 2 ; cette formulation de l'expression du rapport signal/bruit permet de tirer une conclusion qui rejoint entièrement les déductions faites à partir de l'exemple de l'expérience de Mößbauer, où il était question du nombre d'impulsions accumulées par canal et de la fluctuation de la valeur moyenne de ce nombre, égale à la racine carrée du nombre d'événements comptabilisés (figure 15.35).

15.14 Rendre un signal périodique

Nous avons déjà signalé au début de cette discussion que tous les procédés basés sur le calcul de valeur moyenne de signaux avaient besoin d'un signal d'entrée qui se répète un très grand nombre de fois pour apporter une amélioration significative au rapport signal/bruit. Puisque la plupart des mesures à effectuer ne comportent pas de composantes intrinsèquement périodiques, il est généralement nécessaire de forcer la répétition du signal à mesurer. Il existe de nombreuses méthodes pour arriver à ce comportement ; dans la plupart des cas, elles sont intimement liées au type de mesure à effectuer. Plutôt que d'essayer de définir un certain nombre de règles, nous préférons vous citer quelques exemples parmi les plus significatifs.

Une quantité mesurable qui dépend d'un paramètre extérieur peut facilement être rendue périodique en faisant varier ce paramètre au cours du temps. Dans le domaine de la résonance magnétique nucléaire (RMN ou *NMR* de *Nuclear Magnetic Resonance*), la fréquence de résonance varie linéairement en fonction du champ magnétique appliqué ; le procédé habituellement utilisé pour faire varier cette fréquence au cours du temps consiste simplement à moduler le courant d'un petit enroulement d'excitation magnétique auxiliaire. Dans les études apparentées aux expériences de Mößbauer, la source radioactive est mise en mouvement et sa vitesse est modifiée pour produire un spectre de fréquences (par effet *Doppler*) répétitif au cours du temps.

Dans d'autres circonstances, un effet peut contenir une transitoire bien définie mais permettre également un déclenchement extérieur. Un exemple classique de cette situation consiste en l'analyse de l'impulsion de dépolarisation d'une fibre nerveuse. Pour pouvoir obtenir une représentation graphique correcte de la forme d'onde de ce genre d'impulsion, il suffit de déclencher la réaction de la fibre nerveuse en lui appliquant une impulsion électrique et de démarrer simultanément le processus de balayage d'un MCS. Il est également possible d'anticiper la lecture des impulsions ; pour ce faire, il suffit de démarrer le MCS puis d'appliquer une impulsion électrique à la fibre nerveuse avec un retard constant. Dans un cas comme

dans l'autre, il faudra choisir un cycle de répétition suffisamment lent pour permettre à la fibre nerveuse de « récupérer » complètement entre chaque mesure. Ce dernier cas illustre dramatiquement la nécessité absolue de disposer d'un phénomène répétitif : si la grenouille qui vous sert de cobaye est sur le point de passer l'arme à gauche, votre expérience est fichue, quel que soit le rapport signal/bruit !

Contrairement à ce que vous pourriez croire, il doit être précisé que ce sont les phénomènes qui possèdent une période bien définie qui posent le plus de problèmes lors des mesures. Vous devez connaître cette période avec précision et ajuster le temps de balayage du MCS en conséquence. C'est le revers de la médaille : si le MCS n'est pas réglé correctement, le signal à mesurer disparaît de la même manière que le signal T utilisé pour le calcul du rapport signal/bruit. Le graphique de la « courbe de lumière » (lumière en fonction du temps) de la figure 15.36 est un exemple de réglage critique. Nous avons tracé cette courbe au moyen d'un MCS relié à la sortie d'un tube photomultiplicateur placé au foyer d'un télescope de 60 pouces de diamètre (1524 mm) et commandé en synchronisme parfait avec la rotation du pulsar. Malgré la

dimension du télescope, il n'a pas fallu moins de **cinq millions** de balayages pour obtenir une courbe de la qualité de la figure 15.36, parce que le nombre moyen de photons détectés pour chaque impulsion complète du pulsar frôlait l'unité. Les circuits de commande d'avance des canaux du MCS devaient satisfaire à des conditions de stabilité et de précision draconiennes à cause de la très courte période de mesure. Nous avons dû utiliser une horloge dont la stabilité se mesurait en parties par milliard, et il fallait régulièrement corriger la fréquence pour compenser l'effet de la rotation de la Terre.

Nous ne répéterons jamais assez que la finalité du calcul de valeurs moyennes est la réduction de la bande passante de mesure obtenue par la répétition de la même expérience pendant un long intervalle de temps. L'abscisse de la figure 15.36 représente la longueur totale de la mesure d'un cycle du pulsar ; le taux particulier de balayage ou de modulation n'a pas grande importance, pourvu qu'il vous maintienne suffisamment éloigné du bruit en $1/f$ de plus en plus important au fur et à mesure que vous vous rapprochez du continu. Voici une astuce qui permet d'y échapper : il suffit de considérer la modulation

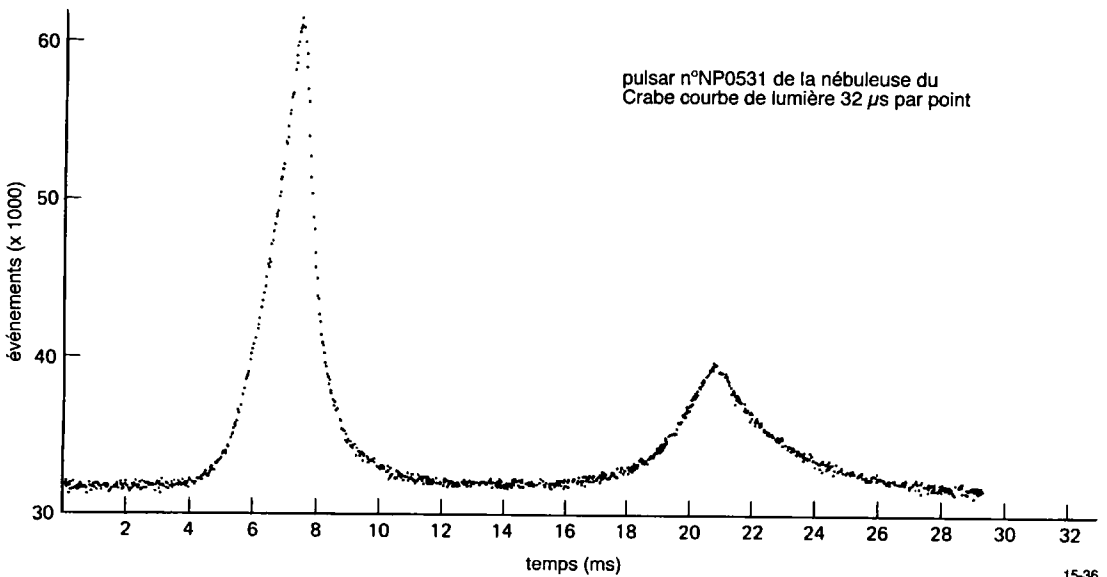


Figure 15.36 - Luminosité d'un pulsar de la nébuleuse du Crabe en fonction du temps (graphique appelé « courbe de lumière »).

comme un déplacement du signal proche du continu que vous souhaitez mesurer vers une fréquence f_{mod} . L'effet de l'accumulation de données pendant un long intervalle de temps est alors de déplacer la bande passante de mesure effective $\Delta f = 1/t$ autour de f_{mod} plutôt que de la laisser au voisinage du continu.

15.15 Détection cohérente

La détection cohérente, ou *lock-in detection*, est la concrétisation analogique de l'astuce que vous venez de découvrir il y a quelques instants. Elle permet de détecter des signaux presque continus de très faible amplitude (et donc noyés dans le bruit ...) en les modulant à basse fréquence (typiquement 100 Hz) et en appliquant le principe de la détection de phase pour obtenir une détection d'amplitude. C'est un procédé de mesure vraiment très subtil qui mériterait d'être qualifié de génial. Pour bien comprendre de quoi il retourne, nous allons revoir la détection de phase sous l'angle des signaux analogiques, sujet qui a déjà été abordé à la section 9.27 du deuxième tome de ce traité mais où il était question de tension de sortie proportionnelle à la différence de phase de signaux numériques.

Détecteur de phase analogique

La détection cohérente s'applique dans la plupart des cas à l'extraction de faibles signaux analogiques d'un environnement bruyant. Le cœur du système étant composé d'un détecteur de phase pour signaux analogiques, une étude préliminaire du fonctionne-

ment de ce circuit nous aidera à bien saisir la finesse du procédé.

Le schéma synoptique d'un détecteur de phase pour signaux analogiques est représenté par la figure 15.37. Le signal analogique passe par un amplificateur linéaire dont le gain est inversé par un signal rectangulaire de « référence » qui permet de contrôler un inverseur à transistors *FET*. Le signal de sortie est appliqué à un filtre passe-bas *RC*. C'est aussi simple que cela ; voyons à présent ce qu'il y a moyen d'obtenir d'un tel schéma.

♦ \diamond *Signal de sortie du détecteur de phase*

Pour analyser le fonctionnement du détecteur de phase, nous devons commencer par définir une forme mathématique du signal d'entrée telle que

$$E_s \cos(\omega t + \Phi)$$

ainsi qu'une position des transitions du signal rectangulaire de référence. Ces transitions seront situées aux instants $t = 0, t = \pi / \omega, t = 2 \times (\pi / \omega), \dots$ c'est-à-dire aux instants qui annuleront la valeur de $\sin \omega t$. La valeur moyenne du signal de sortie V_{sortie} sera obtenue par le passage au travers d'un réseau *RC* dont la constante de temps est beaucoup plus longue qu'une période :

$$\tau = RC \gg T = 2\pi/\omega$$

Le signal de sortie du filtre passe-bas s'écrit sous la forme

$$\langle E_s \cos(\omega t + \Phi) \rangle |_{\tau/\omega} - \langle E_s \cos(\omega t + \Phi) \rangle |_{\frac{2\pi/\omega}{\tau/\omega}}$$

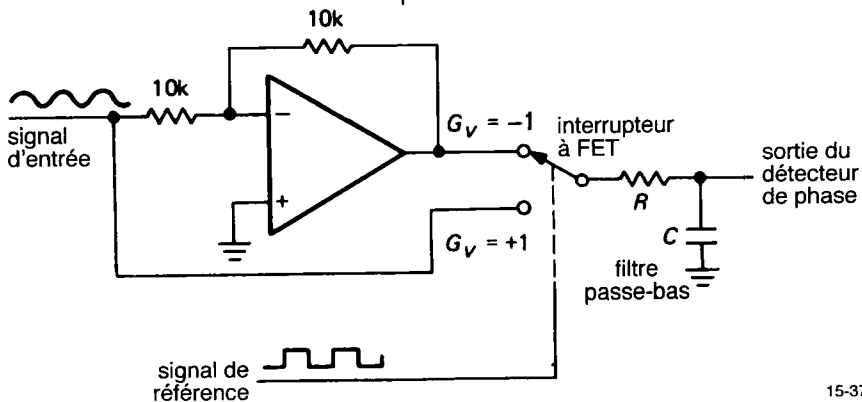


Figure 15.37 - Détecteur de phase pour signaux d'entrée analogiques. Ce schéma est utilisé dans le circuit intégré AD630.

où les traits verticaux indiquent qu'il s'agit de la valeur moyenne sur l'intervalle indiqué et où le signe moins indique que le gain est inversé pour chaque moitié du cycle du signal de référence $V_{\text{réf}}$. Après intégration et simplification des résultats, la formule du signal de sortie devient

$$\langle V_{\text{sortie}} \rangle = -(2E_s / \pi) \sin \Phi$$

Exercice 15.2

Calculez les valeurs moyennes par intégration sur les intervalles indiqués pour obtenir ce résultat lorsque le gain de l'amplificateur est unitaire.

Le résultat montre que, pour un signal dont la fréquence est identique à la fréquence du signal de référence, la tension moyenne de sortie est proportionnelle à l'amplitude du signal d'entrée V_s et varie comme la sinusoïde de la différence de phase ϕ .

Nous avons encore besoin d'une expression mathématique avant de pouvoir discuter de la détection cohérente. Comment évolue la tension de sortie lorsque la fréquence du signal d'entrée est très proche sans être égale à la fréquence du signal de référence ? La réponse est facile à trouver puisque dans les expressions précédentes, c'est maintenant l'écart de phase ϕ qui varie lentement au cours du temps par le biais de la différence de fréquence :

$$\cos(\omega + \Delta\omega)t = \cos(\omega t + \Phi)$$

$$\text{avec } \Phi = t \Delta\omega$$

En remplaçant ϕ par sa valeur dans l'expression précédente, nous constatons que le signal de sortie se transformera en sinusoïde de même amplitude que le signal continu maximum et de pulsation égale à $\Delta\omega$ et traversera le réseau RC à peu près indemne si $\Delta\omega < 1/\tau$ ou $1/RC$ et sera fortement atténué si $\Delta\omega > 1/\tau$.

$$V_{\text{sortie}} = (2E_s/\pi) \sin(\Delta\omega) t$$

Fonctionnement d'un détecteur cohérent

Nous disposons à présent de toutes les informations nécessaires pour aborder le vif du sujet : l'amplificateur ou le détecteur cohérent, encore appelé détecteur (d'amplitude) sensible à la phase, ou détecteur synchrone. En premier lieu, et pour ne pas changer, il faut donner une certaine périodicité au signal de faible amplitude à mesurer. La fréquence choisie se situera habituellement aux alentours de 100 Hz. Le petit signal contaminé par le bruit est amplifié et détecté en phase par rapport au signal de modulation.

Le schéma de principe complet d'un détecteur cohérent est reproduit par la figure 15.38. Le phénomène que vous désirez étudier doit posséder au moins deux « boutons » de commande, le premier pour appliquer la modulation rapide à 100 Hz nécessaire à la détection de phase et le second pour pouvoir balayer (très) lentement une caractéristique particulière du signal à étudier. En résonance magnétique nucléaire, par exemple, la modulation rapide peut être une faible modulation à 100 Hz du champ magnétique tandis

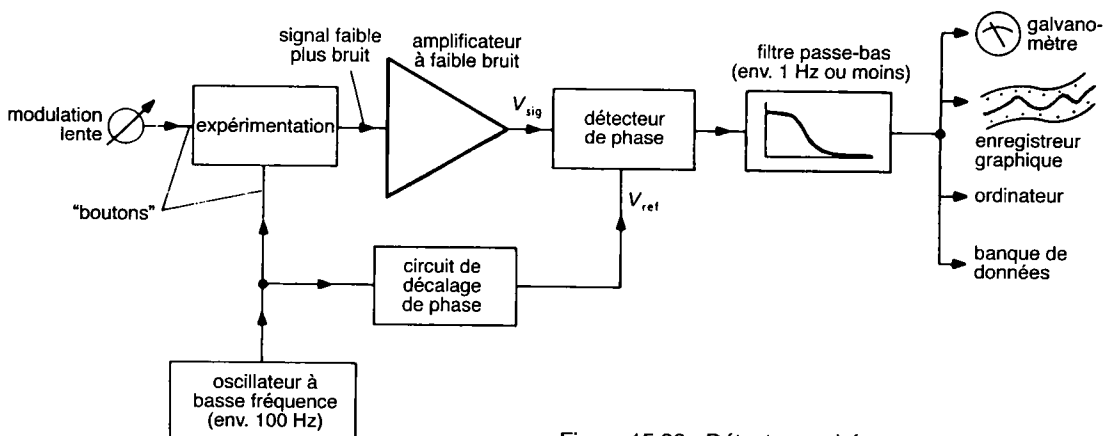


Figure 15.38 - Détecteur cohérent

que la modulation lente peut être un balayage de fréquence étalé sur dix minutes autour de la fréquence de résonance à étudier. Le circuit de décalage de phase est ajusté pour obtenir le signal de sortie maximum (ce qui revient à rendre $\sin\phi$ égal à 1 en l'absence de modulation lente) et la constante de temps du réseau RC est choisie suffisamment grande pour obtenir un bon rapport signal/bruit. La fréquence de coupure de ce filtre passe-bas fixe la bande passante de mesure, si bien qu'une fréquence de coupure de 1 Hz, par exemple, vous permettra d'obtenir un signal de sortie débarrassé de tout bruit, à l'exception des quelques signaux de bruit ou sporadiques dont la fréquence se trouverait dans une bande passante de 2 Hz centrée sur la fréquence de modulation. Cette largeur de bande détermine également la vitesse à laquelle vous pouvez agir sur la commande de modulation lente, parce que vous ne pouvez intervenir sur les paramètres du système qu'à la condition que la vitesse de la réponse soit plus faible que la vitesse de réaction du filtre passe-bas. Les constantes de temps dépendent des phénomènes étudiés, elles s'échelonnent généralement entre quelques fractions et plusieurs dizaines de secondes. Dans ce dernier cas, la commande de modulation lente est souvent effectuée par un petit moteur électrique synchrone et un réducteur à engrenages qui agit réellement sur l'un des boutons de commande du système étudié !

Remarquez que la détection cohérente rejoint l'ensemble des procédés utilisant la réduction de bande passante pour l'amélioration du rapport signal/bruit. Dans ce cas, la bande passante est limitée par la fréquence de coupure du filtre passe-bas placé après le système de détection. Et comme dans le cas de calcul de valeur moyenne, l'effet de la modulation est de déplacer le signal utile autour de la fréquence de modulation rapide pour éviter de devoir le traiter à proximité du continu et se débarrasser de la sorte du bruit en $1/f$, du bruit sporadique, des dérives, etc.

Deux méthodes de modulation rapide

Il existe plusieurs méthodes de modulation rapide, mais deux d'entre elles sont diamétralement opposées : par rapport à la caractéristique de signal que vous désirez étudier, vous utilisez soit une très petite forme d'onde sinusoïdale, soit une large forme

d'onde rectangulaire (forme de la courbe en fonction du champ magnétique en résonance magnétique nucléaire, par exemple). Ces deux méthodes sont représentées par la figure 15.39.

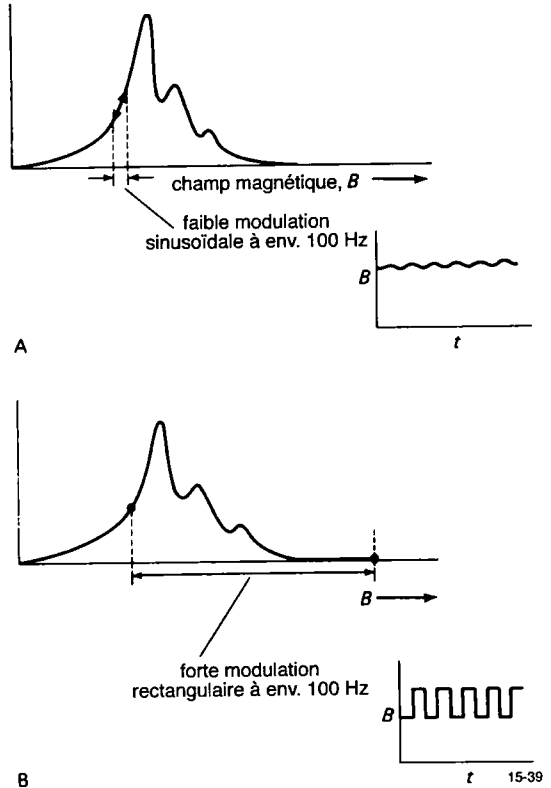


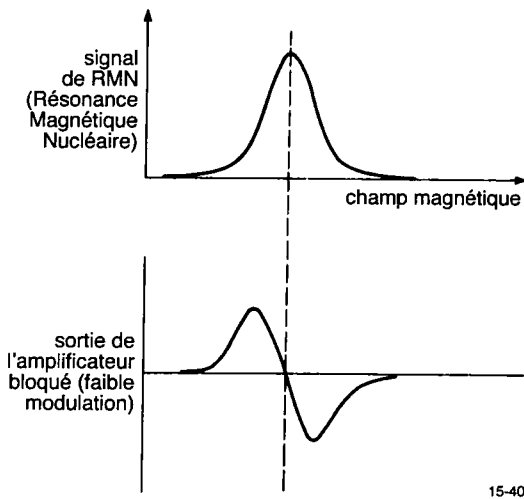
Figure 15.39 - Méthodes de modulation pour la détection cohérente.

- A. Petite sinusoïde
- B. Fort signal rectangulaire

Dans le premier cas, le signal de sortie du détecteur cohérent est proportionnel à la pente de la courbe (sa dérivée), tandis que dans le second cas ce signal est proportionnel à la courbe elle-même (en supposant que la valeur de la courbe soit égale à zéro à l'autre extrémité du point de modulation). C'est la raison pour laquelle toutes ces lignes de résonance en résonance magnétique nucléaire ressemblent toujours à des courbes de Gauss (voyez en figure 15.40).

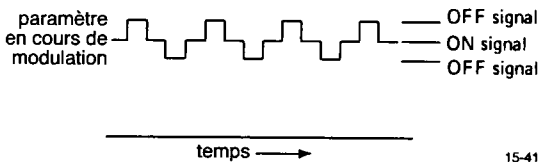
Il existe une méthode ingénieuse de suppression de l'influence de la fréquence de modulation lorsque la

modulation par une forme d'onde rectangulaire de grande amplitude pose des problèmes. La figure 15.41 représente cet autre type de modulation rectangulaire à grande amplitude.



15-40

Figure 15.40 - Différenciation de la courbe de réponse en RMN produite par le détecteur cohérent.



15-41

Figure 15.41 - Procédé de modulation permettant de supprimer l'influence de la fréquence de modulation.

Les décalages au dessus et au dessous de la ligne centrale interrompent le signal et provoquent une modulation de ce dernier en tout ou rien à deux fois la fréquence fondamentale de la forme d'onde de modulation. C'est une méthode qu'il ne faut utiliser que dans certains cas particuliers ; ne vous laissez pas trop séduire par son originalité !

La modulation par forme d'onde rectangulaire à grande amplitude est la méthode favorite des chercheurs en astronomie du rayonnement infrarouge, où les miroirs secondaires des télescopes sont oscillants et commutent l'image à étudier en tout ou rien sur des

détecteurs de ces rayonnements. Cette méthode est également répandue en radioastronomie, où elle est appelée interrupteur de Dicke.

Les amplificateurs pour détection cohérente disponibles dans le commerce possèdent une source de modulation de fréquence variable et un filtre de réglage de phase qui suit la fréquence de modulation, un réseau de filtrage après détection à constante de temps commutable, un amplificateur à large dynamique et à faible bruit (vous n'utiliserez pas de détection cohérente si vous n'avez pas de problèmes de bruit) et un bon détecteur de phase linéaire. Ils permettent également d'utiliser une source de modulation extérieure. Un bouton prévu pour le réglage du décalage de phase vous permet d'obtenir le maximum de signal détecté. Tout le système est monté dans un boîtier pratique pourvu d'un galvanomètre pour la visualisation du signal de sortie. Ces appareils coûtent en moyenne quelques milliers de dollars US et sont fabriqués par des compagnies telles que EG&G, Princeton Applied Research (PAR), Ithaco et Stanford Research Systems. Les sous-ensembles sont fabriqués par Evans Electronics, entre autres.

Pour démontrer la puissance de la détection cohérente, nous avons l'habitude de réaliser une petite expérience pour convaincre nos étudiants. Nous modulons une petite LED, telle que celle que l'on trouve sur les faces avant des appareils, à une fréquence d'environ 1 kHz à partir du signal fourni par l'oscillateur d'un détecteur cohérent. Le courant est rendu très faible, de sorte qu'il soit difficile de distinguer la luminosité de la LED de l'éclairage ambiant. Deux mètres plus loin, un phototransistor est tourné dans la direction générale de la LED ; son signal de sortie est appliqué à l'entrée du détecteur cohérent. Lorsque l'éclairage de la pièce est éteint, le phototransistor produit un signal très faible (et noyé dans du bruit) à la fréquence de modulation que le détecteur cohérent perçoit correctement, en utilisant une constante de temps de quelques secondes. Puis nous rallumons l'éclairage (fluorescent) de la pièce. L'influence des tubes est telle que le signal du phototransistor devient un énorme signal de 120 Hz complètement haché (nous sommes aux États-Unis) avec des variations d'amplitude de plus de 50 dB. À

l'oscilloscope, la situation semble catastrophique, mais le détecteur cohérent est toujours là, imperceptible, qui continue de percevoir le signal à 1 kHz avec la même amplitude. Vous pouvez facilement vérifier qu'il fonctionne toujours : pour le voir réagir, il suffit d'interrompre le faisceau de lumière entre la LED et le phototransistor. Il y a de quoi rester pantois.

15.16 Analyse d'amplitude d'impulsion

Un analyseur d'amplitude d'impulsion (*Pulse-Height Analyser* ou *PHA*) est un appareil qui découle de l'extension du principe de l'échantillonneur à canaux multiples ; c'est un instrument de mesure très important en physique des particules et des rayonnements. L'astuce est la simplicité même : plutôt que d'envoyer les impulsions d'amplitude variable vers l'entrée du MCS pour qu'elles soient simplement comptabilisées, dirigeons-les donc vers un circuit de détection de crête associé à un convertisseur analogique/numérique (*ADC* ou *Analog to Digital Converter*) rapide pour obtenir une adresse de canal qui permette de commander le MCS différemment. Celui-ci n'aura plus qu'à incrémenter le contenu du registre de mémoire adressé d'une unité ; le graphique du contenu de toutes les mémoires formera un histogramme des différentes amplitudes d'impulsions. C'est tout !

L'utilisation intensive d'analyseurs d'amplitude d'impulsion provient du fait que beaucoup de détecteurs de particules, de rayons X ou de rayons gamma produisent des impulsions de sortie dont l'amplitude est proportionnelle à l'énergie de la radiation détectée (citons par exemple les détecteurs proportionnels, les détecteurs à semiconducteurs, les détecteurs à barrière de surface et les scintillateurs mentionnés au paragraphe 7 de ce chapitre). L'analyseur d'amplitude d'impulsion permet de représenter un spectre d'énergie à partir des impulsions produites par les détecteurs de radiations.

Auparavant, les analyseurs d'amplitude d'impulsions étaient conçus en fonction de l'application qui devait les utiliser, avec un nombre impressionnant de circuits intégrés et de composants discrets. À présent, il suffit presque de retrouver un microcontrôleur au fond d'un tiroir, de lui associer quelques circuits périphériques

et, bien sûr, de compléter le montage par un circuit d'acquisition d'impulsions suivi d'un convertisseur analogique/numérique rapide. En procédant de la sorte, vous vous méngez la possibilité de créer toutes sortes de petites routines informatiques destinées par exemple à soustraire le bruit de fond, à enclencher des processus d'étalonnage de niveaux d'énergie ou d'identification de lignes en RMN, à commander l'enregistrement des données sur disque ou sur bande ; ou encore de laisser à un microprocesseur le soin de contrôler une expérience en temps réel. Chez nous, il y a un appareil qui :

- 1) balaie un échantillon au moyen d'un microfaisceau de protons selon une trame d'acquisition à deux dimensions,
- 2) détecte les rayons X émis,
- 3) les classe par élément chimique,
- 4) enregistre une image de la distribution de chacun des éléments contenus dans l'échantillon,
- 5) vous permet de voir le spectre de rayons X,
- 6) dessine ce spectre au fur et à mesure de l'acquisition des données,
- 7) croit qu'il n'est qu'un analyseur d'amplitude d'impulsions, et
- 8) ne réalise pas qu'il est un petit ordinateur.

Il y a quand même une subtilité intéressante à signaler à propos du convertisseur analogique/numérique utilisé à l'entrée d'un analyseur d'amplitude d'impulsion. Il apparaît qu'il est impossible d'utiliser un convertisseur A/D basé sur le principe des approximations successives, en dépit de la rapidité de fonctionnement de tels circuits. En effet, il n'est pas possible d'obtenir une largeur de mesure identique pour tous les canaux, ce qui conduit au désastre : la reproduction d'une ligne de base morcelée à partir d'un spectre d'énergie uniformément réparti. Tous les *PHA* utilisent un convertisseur de Wilkinson ; c'est une variante du convertisseur à simple pente où l'impulsion d'entrée charge un condensateur qui est ensuite déchargé à courant constant pendant qu'un compteur rapide (typiquement 200 MHz) évolue jusqu'à l'adresse du MCS qu'il faudra incrémenter. Cela présente le désavantage de produire un temps mort à la fin de chaque comptage qui dépend de l'amplitude de la dernière impulsion enregistrée ; mais le procédé garantit une stricte égalité du temps

de calcul autorisé, qui peut également se définir comme une « largeur temporelle » allouée à chaque canal du MCS.

La plupart des analyseurs d'amplitude d'impulsion comporte des entrées qui vous permettent de les utiliser en tant qu'échantillonneurs à canaux multiples. Pourquoi ne le feraient-ils pas ? Toute l'électronique nécessaire est déjà incluse dans l'appareil ! Les grands fabricants d'analyseurs d'amplitude d'impulsions sont Canberra Industries, EG&G, Nuclear Data et Tracor-Northern.

15.17 Convertisseurs temps/amplitude

En physique nucléaire, il est souvent important de connaître la répartition des temps de décroissance des particules à courte durée de vie. Ce n'est pas compliqué à mesurer, il suffit de placer un convertisseur temps/amplitude (*Time-to-Amplitude Converter* ou *TAC*) à l'entrée d'un analyseur d'amplitude d'impulsion. Le *TAC* consiste en un circuit qui démarre une rampe de tension lorsqu'il reçoit une impulsion sur une entrée et l'interrompt lorsqu'il reçoit une impulsion sur une seconde entrée. La rampe de tension est ramenée à zéro et le circuit produit une impulsion de sortie qui est proportionnelle à l'intervalle de temps entre les deux impulsions. Il est possible de réaliser des circuits qui permettent d'approcher la résolution de la picoseconde.

La figure 15.42 représente la mesure de la durée de vie du muon réalisée par un étudiant en mesurant le délai entre la capture d'un muon d'origine cosmique par un scintillateur et sa désintégration dans l'instrument de mesure (un muon termine sa vie sous la forme d'un électron et de deux neutrinos). Chaque événement produit un éclair de lumière ; un convertisseur temps/amplitude est utilisé pour transformer les intervalles de temps en impulsions. Un muon d'origine cosmique pénètre dans l'appareil de l'étudiant à raison d'un par minute en moyenne ; cet homme d'une patience extraordinaire a dû attendre **18 jours** avant de pouvoir estimer la durée de vie du muon à $2,198 \mu\text{s} \pm 0,02 \mu\text{s}$. Le résultat est aussi extraordinaire, puisque la durée admise est de $2,197134 \mu\text{s} \pm 0,00008 \mu\text{s}$. Remarquez l'utilisation de coordonnées différentes (logarithmique et linéaire)

pour le traçage aisé d'une courbe qui devrait avoir une allure exponentielle ainsi que les repères de l'erreur en $n^{1/2}$ due à la dérive systématique du comptage. Le trait plein correspond à la décroissance obtenue à partir de la valeur acceptée de la durée de vie et est représenté par la formule

$$n(t) = n_0 \exp(-t / \tau).$$

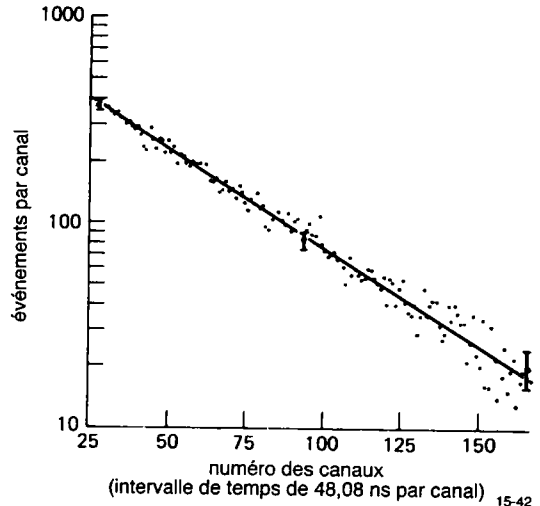


Figure 15.42 - Mesure de la durée de vie du muon à partir d'un spectre d'intervalles de temps (*TAC* et *PHA*).

ANALYSE SPECTRALE ET TRANSFORMÉES DE FOURIER

15.18 Analyseurs de spectre

L'analyseur de spectre est un instrument d'une utilité considérable pour le travail dans le domaine des radiofréquences. Ces appareils produisent un graphique en xy sur l'écran d'un oscilloscope, où y représente la force du signal (généralement sur une échelle logarithmique, donc exprimée en décibels) et où x représente la fréquence du signal mesuré. En d'autres termes, un analyseur de spectre vous permet de visualiser le contenu d'une bande de fréquences puisqu'il trace la courbe de l'amplitude du signal en fonction de la fréquence. Vous pouvez aussi considérer l'image obtenue comme une décomposition de Fourier de la forme d'onde d'un signal d'entrée, si vous avez déjà tâté de ce genre de mathématiques, ou comme la

15. MESURES ET TRAITEMENT DE SIGNAUX

réponse que vous obtiendriez si vous tourniez le bouton de syntonisation d'un récepteur à large bande de très bonne qualité (large dynamique, stable, sensible, ...) pour parcourir toutes les fréquences qu'il peut recevoir. Cette possibilité peut être très pratique lorsqu'il faut analyser des signaux modulés, rechercher des produits d'intermodulation ou des traces de distorsion, analyser une dérive ou un signal de bruit, essayer de mesurer avec précision la fréquence d'un signal de faible amplitude en présence de signaux proches et puissants, ... La liste des applications d'un analyseur de spectre est vraiment difficile à clôturer !

Il existe deux modèles de base d'analyseurs de spectre, qui diffèrent par leur système d'acquisition de données : les uns utilisent un procédé de balayage de fréquences tandis que les autres font appel à l'analyse de spectre de fréquences en temps réel. Les analyseurs à balayage sont les plus répandus ; le schéma synoptique d'un analyseur de spectre est représenté à la figure 15.43.

Ce qu'elle reproduit s'apparente très fort à un schéma de récepteur superhétérodyne (décrit au cours du chapitre consacré aux hautes fréquences) dont l'oscillateur local peut être déplacé en fréquence par une rampe de tension produite par un circuit de l'appareil. Les différentes fréquences du signal d'entrée sont mélangées avec le signal de l'oscillateur local qui parcourt une certaine gamme de fréquences ; le signal résultant traverse un circuit d'amplification de la fréquence intermédiaire résultante puis un filtre de limitation de bande passante avant d'être appliqué à un

circuit de détection et de conversion logarithmique. Le signal obtenu à la sortie du convertisseur sert à commander la déviation verticale du faisceau d'un tube cathodique, tandis que la déviation horizontale est assurée par le signal de rampe qui pilote simultanément la variation de fréquence de l'oscillateur local.

Supposons par exemple que vous disposez d'un analyseur de spectre dont la fréquence intermédiaire est de 200 MHz et dont l'oscillateur local peut produire les fréquences comprises entre 200 et 300 MHz. Lorsque l'oscillateur local est réglé sur 210 MHz, tout signal d'entrée dont la fréquence est égale à 10 MHz (plus ou moins la moitié de la bande passante de la fréquence intermédiaire) crée un signal de différence qui est amplifié et filtré par la chaîne de la fréquence intermédiaire avant d'être redressé et appliqué aux plaques de déviation verticale du tube cathodique. Les signaux proches de 410 MHz (la fréquence « image ») produiront le même résultat et peuvent perturber la mesure ; il faut donc les éliminer avant qu'ils n'atteignent l'étape de mélange des fréquences en plaçant un filtre passe-bas de fréquence de coupure adéquate à l'entrée de l'analyseur. Les signaux dont la fréquence est inférieure de 200 MHz à la fréquence de l'oscillateur local sont détectés en permanence ; avec les chiffres que nous avons choisis, l'analyseur de spectre balaie continûment les fréquences comprises entre 0 et 100 MHz.

Les analyseurs de spectre du commerce offrent une foule de réglages : la gamme de fréquences, la fréquence centrale, la largeur de la bande passante de la

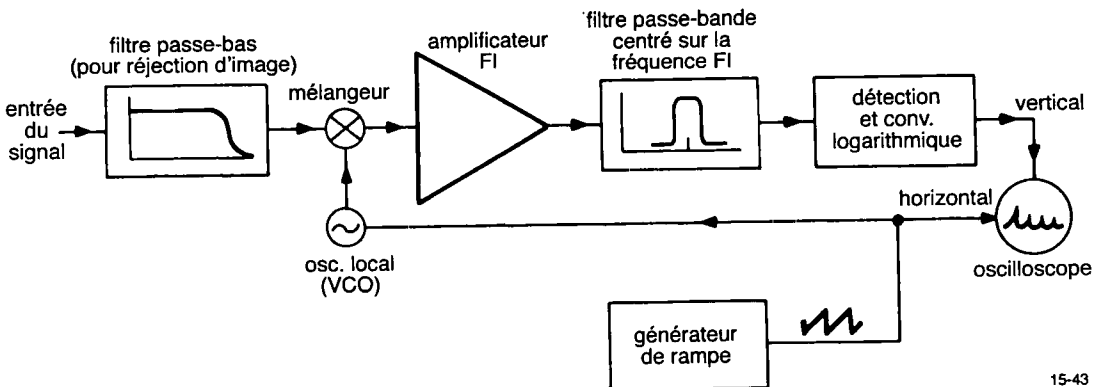


Figure 15.43 - Schéma synoptique d'un analyseur de spectre à balayage par oscillateur local commandé en tension.

fréquence intermédiaire, l'affichage de différentes échelles sur l'écran, etc. Les gammes de fréquences s'étendent de quelques hertz à plusieurs gigahertz avec des largeurs de bande de fréquence intermédiaire variant du hertz à quelques mégahertz. La gamme de fréquences standard pourrait être de 10 MHz à 22 GHz, avec une résolution de bande passante de 10 Hz à 3 MHz. Les analyseurs de spectre de haut de gamme possèdent en plus des dispositifs qui facilitent leur utilisation, comme par exemple un circuit d'étalonnage des amplitudes de signaux mesurés, ou un système d'enregistrement permanent du spectre pour éviter tout clignotement de l'écran lors de balayages lents, ou un calculateur pour la comparaison et la normalisation des mesures, ou encore un procédé d'affichage simultané des réglages sur l'écran. Les analyseurs de spectre vous permettent d'étudier les variations de phase en fonction de la fréquence, ils produisent des « marqueurs » de fréquence, peuvent être programmés depuis le bus IEEE-488, comportent des oscillateurs de poursuite (pour l'augmentation de la dynamique de mesure), réalisent des mesures de fréquence précises des composantes du spectre, produisent des tensions de bruit de stimulation de processus, et peuvent même réaliser des calculs de valeur moyenne, très utiles pour la mesure de signaux perturbés par du bruit.

Remarquez cependant que ce type d'analyse de spectre par balayage ne mesure qu'une seule fréquence à la fois et reconstitue un spectre complet en balayant toutes les fréquences en fonction du temps. Cela peut présenter un réel désavantage lorsque vous voulez étudier des phénomènes transitoires. De plus, un balayage à bande de fréquence intermédiaire étroite doit être effectué lentement. Finalement, à chaque instant, l'analyse ne porte jamais que sur une petite partie du spectre de fréquences d'entrée.

Ces inconvénients des analyseurs de spectre par balayage n'existent plus dans les analyseurs de spectre en temps réel. Ici encore, plusieurs approches des mesures ont été étudiées pour parvenir à des résultats similaires. Les modèles les plus anciens utilisaient une série de filtres à bande passante étroite pour scruter plusieurs fréquences simultanément. De nos jours, l'analyse spectrale est devenue numérique ; elle

est basée sur les transformées de Fourier embarquées dans les appareils de haut de gamme et rendue particulièrement puissante par l'incorporation aux logiciels de la fameuse transformée rapide de Fourier mise au point par Cooley et Tukey et désignée par *FFT* de *Fast Fourier Transform*. Ces instruments transforment le signal analogique d'entrée (après mélange, filtrage, etc.) en nombres au moyen de convertisseurs analogique/numérique rapides. Un microprocesseur spécialisé fait valser ses octets pour exécuter toutes les opérations requises par la *FFT* puis reconstitue un spectre de fréquence sous forme numérique. Puisque cette méthode analyse simultanément toutes les fréquences, elle possède d'excellents paramètres de sensibilité et de vitesse et peut idéalement être utilisée pour l'étude des phénomènes transitoires. Elle est également très appréciée dans le domaine des basses fréquences où les analyseurs à balayage deviennent trop lents. Il est également possible d'effectuer toutes sortes de calculs sur les signaux mesurés, comme par exemple des calculs de corrélation : puisque l'information est disponible sous forme numérique, qui aurait tort de vouloir utiliser toute la puissance de l'outil informatique en général et du calcul de valeur moyenne en particulier ?

Notez que les analyseurs de spectre en temps réel sont ralentis dans leurs performances par la nécessité d'effectuer un très grand nombre de calculs ; ils possèdent une bande passante d'acquisition de données *beaucoup* plus petite que celle des modèles équivalents en radiofréquences (avec oscillateur local ou avec série de filtres de bande). Par exemple, le modèle HP3561A peut travailler à partir de 125 μ Hz mais sa limite supérieure de fréquence ne dépasse pas 100 kHz. Mais vous pouvez quand même l'utiliser pour examiner une bande de fréquence d'une largeur inférieure à 100 kHz située plus haut dans le spectre à condition bien sûr de déplacer cette bande vers le bas par hétérodynage pour la ramener dans la zone de fonctionnement de l'appareil.

Un analyseur de spectre astucieux peut également être construit en utilisant la transformée dite de « Chirp/Z ». Dans cette méthode, un filtre de dispersion (temps de propagation proportionnel à la fréquence) remplace le filtre de bande passante de la

15. MESURES ET TRAITEMENT DE SIGNAUX

fréquence intermédiaire dans l'analyseur de spectre à balayage par oscillateur local commandé en tension de la figure 15.43. Si vous faites concorder la vitesse de balayage de l'oscillateur local au taux de dispersion du filtre, vous obtenez un signal de sortie qui ressemble superficiellement au signal normalement obtenu par l'analyseur par balayage traditionnel, c'est-à-dire un examen de la fréquence linéaire en fonction du temps au cours de chaque balayage. Mais la grosse différence réside dans le fait que maintenant, toutes les fréquences du signal sont prises en compte simultanément grâce au filtre de dispersion : l'analyse se fait en temps réel.

Une autre technique intéressante d'analyse spectrale en temps réel emploie une cellule à cristal tournant, ou cellule de Bragg (« acoustico-opto-spectromètre »), dans laquelle le signal de la fréquence intermédiaire est utilisé pour créer des ondes acoustiques dans un cristal transparent. Les déformations dévient un faisceau laser et permettent d'obtenir une image en temps réel du spectre de fréquences en fonction du temps traduit par une intensité lumineuse en fonction d'une position. Un réseau de photodétecteurs complète le circuit de mesure de l'analyseur de spectre. Les spectromètres à cellule de Bragg sont utilisés en radioastronomie. Le modèle standard possède 2 GHz (!) de bande passante instantanée, analysés en 16 000 canaux de 125 kHz de bande passante chacun.

Lorsque vous décidez d'acheter un analyseur de spectre, faites bien attention à tous les paramètres qui peuvent vous concerner, en relation avec le genre de mesures que vous avez l'intention d'entreprendre : la largeur de bande, la linéarité, la résolution, la dynamique de mesure, et ... le prix.

La figure 15.44 : voilà le genre de spectres de radiofréquences qui rend les analyseurs très chers aux gens qui gagnent leur vie au-dessus du MHz.

Les quatre premiers dessins concernent des oscillateurs : le dessin A correspond à un signal sinusoïdal pur ; le dessin B provient du même signal entaché de distorsion, puisqu'il contient des harmoniques de la fondamentale ; le dessin C contient des bandes latérales de bruit ; et le dessin D est celui d'un oscillateur instable (dérive ou FM résiduelle), puisqu'il représente une *bande* de fréquences étroite. Vous pouvez mesurer les produits de la distorsion par intermodulation sur un graphique similaire à celui de la figure 15.44E : les fréquences d'intermodulation du second, du troisième et du quatrième ordre sont visibles dans le signal de sortie d'un amplificateur attaqué par un signal composé des deux fréquences sinusoïdales pures superposées f_1 et f_2 (le fameux *TTT* ou *Two-Tone Test* ou test du signal à deux tons). Nous terminerons provisoirement par le diagramme assez bizarre de la figure 15.44F qui représente l'essentiel du comportement d'un mélangeur à double équilibrage ; vous pouvez constater qu'il reste des traces

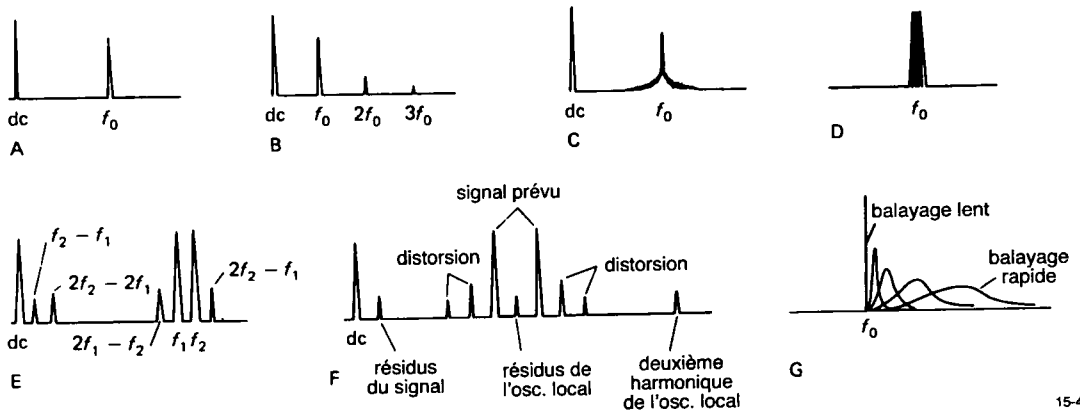


Figure 15.44 - Quelques copies d'écrans produits par les analyseurs de spectre.

(un « *feedthrough* ») de la fréquence de l'oscillateur local et du signal d'entrée dans le signal de sortie, que celui-ci contient quelques produits de distorsion par intermodulation ($f_{OL} \pm 2 \times f_{sig}$, $f_{OL} \pm 3 \times f_{sig}$) et qu'il y a peut-être un problème lié à la pureté de la fréquence de l'oscillateur local, dont la seconde harmonique apparaît à l'extrême droite du tracé du spectre. Ce graphique peut vraiment représenter le comportement d'un mélangeur de qualité très respectable, tout dépend des échelles utilisées pour le représenter. Les analyseurs de spectre sont conçus pour posséder une énorme dynamique de mesure : les produits de la distorsion créée par l'appareil sont souvent inférieurs à -70 dB, sinon mieux ; avec un préamplificateur commandé, ces produits de distorsion dégringolent à -100 dB. Le moindre des défauts du meilleur des circuits n'échappera pas à un bon analyseur de spectre.

Jetons un dernier coup d'œil à la figure 15.44 avant de vous parler de ce qui fait notre fierté. Le dessin de la figure 15.44G nous montre ce qu'il advient du signal de sortie d'un analyseur de spectre lorsque la fréquence de l'oscillateur local est déplacée trop rapidement. Si la vitesse de balayage oblige un signal à traverser le filtre de bande passante Δf pendant un temps t' plus court que $\Delta t \approx 1 / \Delta f$, ce signal sera élargi en une largeur de bande $\Delta f' \approx 1 / \Delta t'$.

15.19 Les analyseurs de spectre à l'écoute de l'univers

L'application de la transformée rapide de Fourier aux informations numériques fournies par une expérimentation constitue une méthode très puissante d'analyse, particulièrement lors de la reconnaissance de signaux de faible amplitude et de périodicité bien définie noyés dans le bruit et les interférences, ou pour l'identification de phénomènes oscillatoires ou vibratoires. En l'occurrence, nous avons utilisé la transformée rapide de Fourier pour la recherche de pulsars, pour l'analyse de signaux basse fréquence ; pour l'amélioration de la résolution des images obtenues en radioastronomie, et pour la recherche de l'intelligence extra-terrestre.

[N.d.T. : il s'agit de programmes de recherche américains très sérieux, appelés programmes *SETI* pour

Search for Extra Terrestrial Intelligence. Le premier programme, baptisé Ozma, a été lancé par Fr. Drake du National Radio Astronomy Observatory en 1960. En 1992, au moins huit programmes de recherche avaient été lancés de par le monde ; l'un d'entre eux, le programme MOP (le *Microwave Observing Project*) est supervisé par la NASA (*National Aeronautics and Space Administration*). Son intérêt est double : une première équipe doit scruter l'entièreté du ciel depuis le *Jet Propulsion Laboratory*, pendant que la seconde, basée au *Ayres Research Center*, est chargée de la surveillance de 1000 étoiles semblables au soleil.]

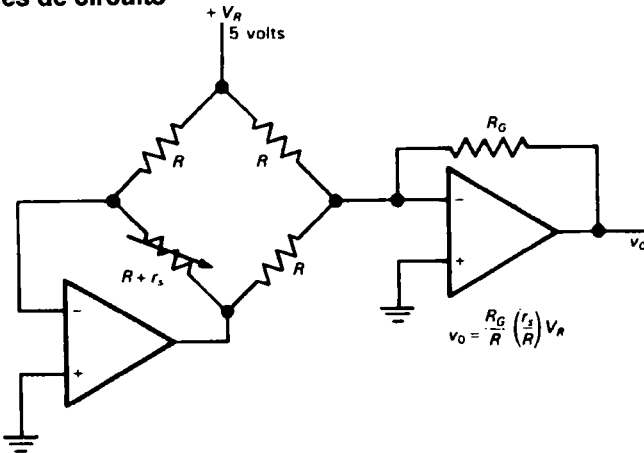
L'appareil que nous avons mis au point utilise un amplificateur à transistors GaAsFET relié à une antenne parabolique de 84 pieds (25,6 mètres) de diamètre qui permet de scruter 68 % du ciel. Cet amplificateur est suivi d'un récepteur superhétérodyne qui permet d'analyser en temps réel une bande passante de plus de 400 kHz répartie en 8,4 millions de canaux de 0,05 Hz chacun. Notre analyseur de spectre numérique est constitué de 20 000 circuits intégrés et comporte 500 000 points de soudure, tous réalisés à la main ! En une intégration de 20 secondes, il est capable de détecter des signaux de bande passante étroite qui se trouvent 60 dB plus bas que le niveau de bruit de fond du récepteur. Cette performance correspond à la détection d'une émission radio de un nanowatt dispersée sur toute la surface du disque terrestre.

CIRCUITS

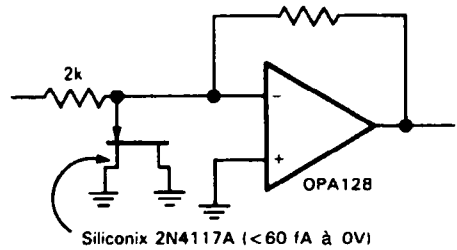
QUI-S'EXPLIQUENT-D'EUX-MÊMES

Quelques exemples de circuits utiles dans les applications de mesures et de contrôle ont été réunis dans la figure 15.45.

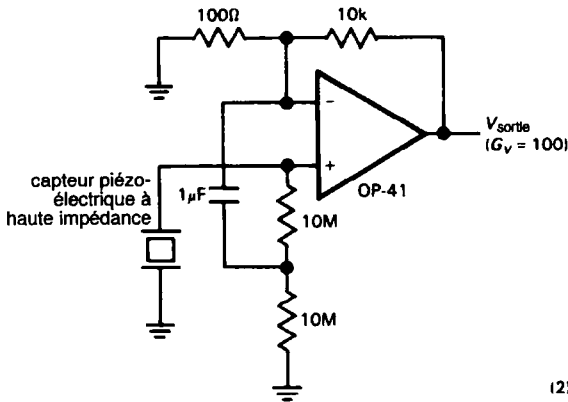
Idées de circuits



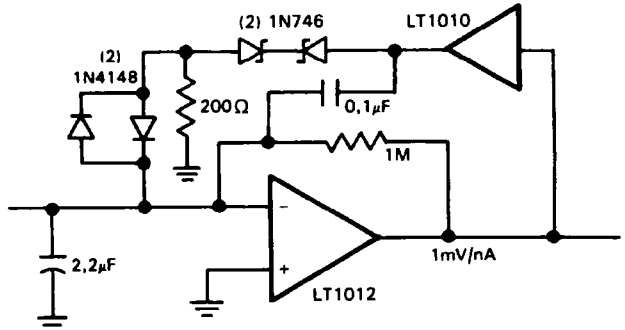
A. Améliore la linéarité de la réponse du pont avec effet minimum sur V_{OS} ; notez que beaucoup de ponts (comme par exemple les ponts de jauges de contrainte en semiconducteurs) ont des résisteurs à fort coefficient de température.



C. Circuit de protection à faibles pertes pour l'entrée d'un amplificateur de charge

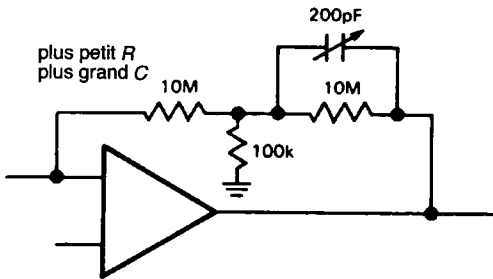
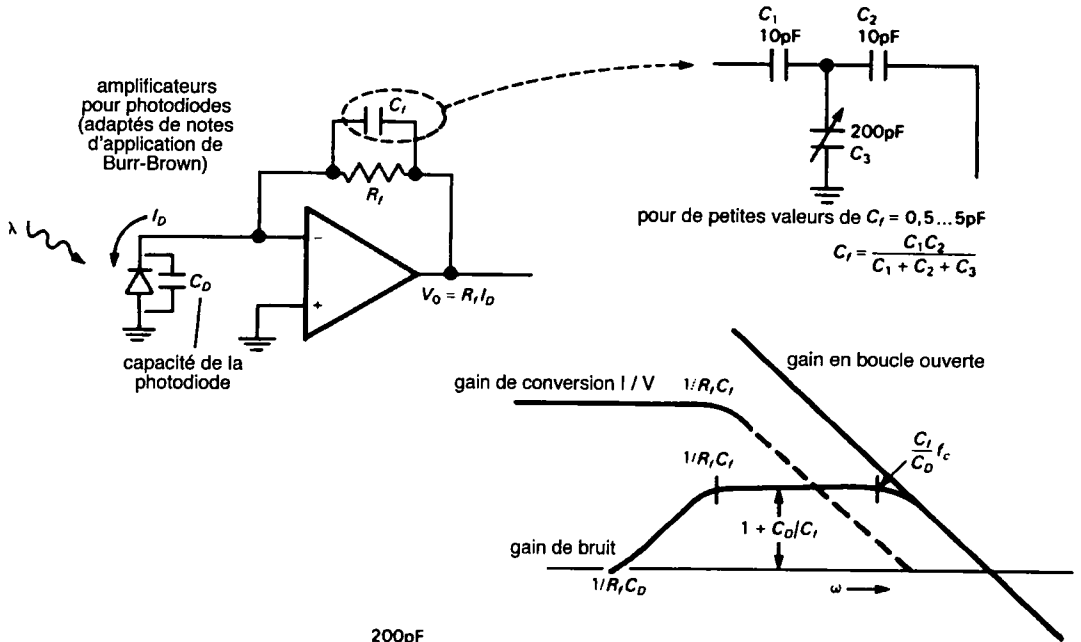


B. Amplificateur à haute impédance d'entrée pour capteur piézo-électrique (montage autoélevateur = bootstrap)



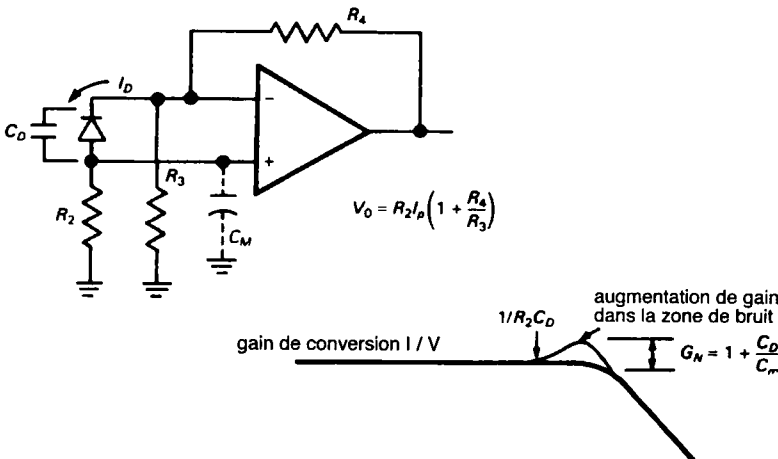
D. Convertisseur courant / tension, sensible jusqu'à 35 pA, capable de supporter des surcharges d'entrée jusqu'à ± 150 mA

Figure 15.45



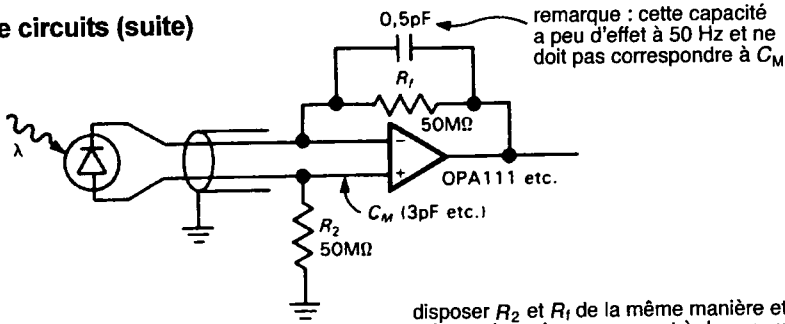
E. Stabilisation du gain des amplificateurs pour photodiodes; comment contourner la nécessité de R élevé et de C faible

configuration à un circuit avec gain de bruit modéré

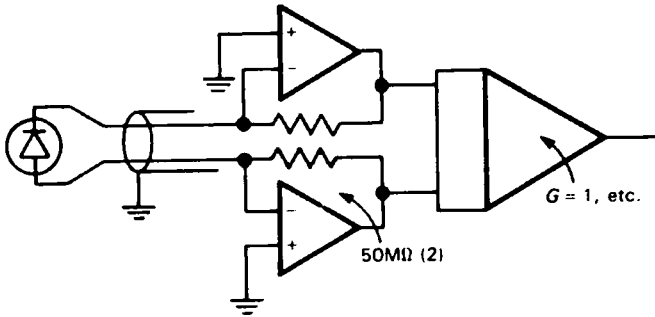


F. Variante d'amplificateur pour photodiode

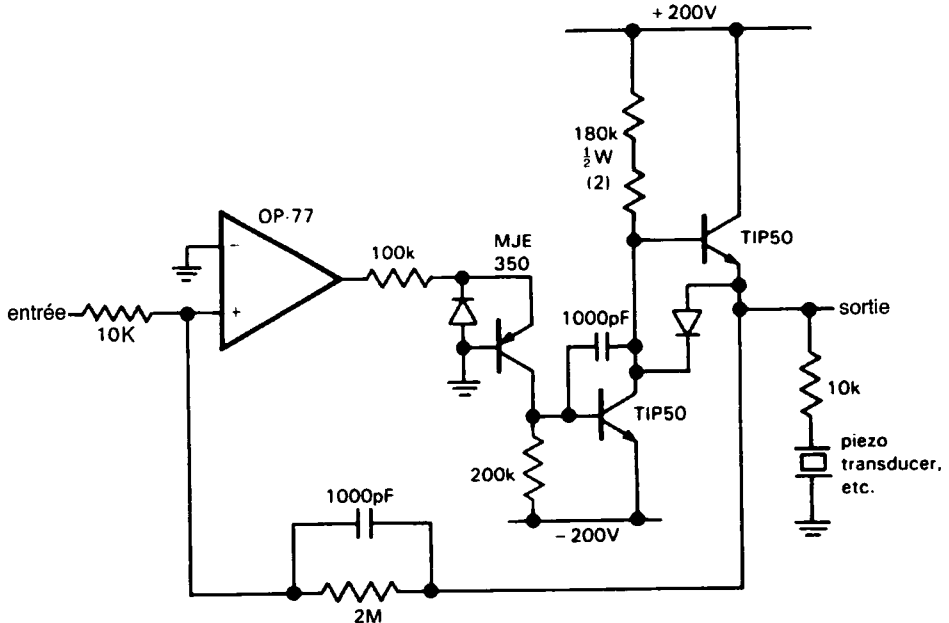
Idées de circuits (suite)



disposer R_2 et R_f de la même manière et avec la même orientation par rapport à des sources de champ magnétique proches ; en cas d'interférences radio, filtrer avant le préamplificateur



G. Amplificateurs symétriques pour photodiodes avec longs câbles de liaison



H. Amplificateur de précision en haute tension ($\pm 200V$).
Source : note d'application 106 de PMI

Tableau 15.2 - Equivalence des normes américaines, anglaises et européennes

normes S.W.G. ^a	dimensions du fil nu			poids en livres par 1000 yards ^b			D.S.C.	longueur/Ohm		courant de travail ^c	normes A.W.G. ^d
	diamètre	section		Émaillé	Lewmex			anglaise	métrique		
		pouce	mm		pouce ²	mm ²					
10	0,128	3,2512	0,01287	8,3020	151	-	-	537 yds	489 m	12,87 A	8
12	0,104	2,6416	0,00850	5,4805	100	-	-	353	324	8,50	10
14	0,080	2,0320	0,00503	3,2430	59,00	-	-	209	191	5,03	12
16	0,064	1,6256	0,00322	2,0755	37,69	38,07	37,75	134	122,5	3,22	14
18	0,048	1,2192	0,00181	1,1675	21,22	21,43	21,28	75,3	68,72	1,81	17
20	0,036	0,9144	0,001018	0,6567	11,96	12,10	12,02	42,4	38,75	1,02	19
21	0,032	0,8128	0,000804	0,5189	9,467	9,591	9,517	33,4	30,53	804 mA	20
22	0,028	0,7112	0,000616	0,3973	7,257	7,329	7,296	25,6	23,40	616	21
23	0,024	0,6096	0,000452	0,2919	5,341	5,406	5,385	18,8	17,18	452	22
24	0,022	0,5588	0,000380	0,2453	4,494	4,560	4,536	15,8	14,44	380	23
25	0,020	0,5080	0,000314	0,2027	3,719	3,775	3,769	13,1	11,97	314	24
26	0,018	0,4572	0,000254	0,1642	3,016	3,069	3,057	10,6	9,688	254	25
27	0,0164	0,4166	0,000211	0,1363	2,504	2,554	2,541	9,08	8,339	211	26
28	0,0148	0,3759	0,000172	0,1110	2,043	2,089	2,083	7,18	6,563	172	27
29	0,0136	0,3454	0,000145	0,0937	1,726	1,763	1,757	6,05	5,540	145	28
30	0,0124	0,3150	0,000121	0,0779	1,436	1,474	1,477	5,08	4,643	121	28
32	0,0108	0,2743	0,0000916	0,0591	1,090	1,122	1,119	3,82	3,491	92	29
34	0,0092	0,2337	0,0000665	0,0429	0,792	0,805	0,820	2,77	2,532	67	31
36	0,0076	0,1930	0,0000454	0,0293	0,543	0,565	0,562	1,89	1,728	45	33
38	0,0060	0,1524	0,0000283	0,0182	0,339	0,358	0,359	1,18	93,05 cm	28	34
40	0,0048	0,1219	0,0000181	0,0117	0,217	0,232	0,235	27,0 in	68,58	18	36
42	0,0040	0,1016	0,0000126	0,0081	0,151	0,165	0,169	18,87	47,93	38	38
44	0,0032	0,0813	0,0000080	0,0052	0,097	0,109	0,113	10,77	27,36	8	40
46	0,0024	0,0610	0,0000045	0,0029	0,055	0,064	0,069	6,78	17,22	4,5	42
47	0,0020	0,0508	0,0000031	0,0020	0,038	0,047	0,051	4,73	12,01	3,1	44

^a S.W.G. (Standard Wire Gauge) : norme de fil standard. ^b 1 livreyard = 506 g/m. ^c Courant de travail pour une densité de courant de 1000 A/pouce² ou 1,5 A/mm².

^d A.W.G. (American Wire Gauge) : norme américaine du fil pour le diamètre le plus proche.

16 Bibliographie

Manuels

Fink, D. G. et Christiansen, D., éd. 1982
Electronic engineers' handbook, NY, McGraw-Hill
Encyclopédique.

Fink, D. G. et Beaty, H. W., éd. 1986
Standard handbook for electrical engineers, NY,
McGraw-Hill. Articles informatifs sur des sujets
d'ingénierie électrique.

Giacoletto, L. J., éd. 1977
Electronics designers' handbook, NY, McGraw-Hill
Excellent pour les travaux pratiques et les données.

Jordan, E., éd. 1985
*Reference data for engineers : radio, electronics,
computer, and communications*, Indianapolis : Howard
W. Sams & Co. Données de conception à usage général.

Catalogues généraux

EEM : Electronic engineers master catalog, Garden
City, NY, Hearst Business Communications, Inc
Des milliers de pages de feuilles de caractéristiques des
fabricants, plus les adresses des entreprises, de leurs
représentants et des distributeurs locaux.
Très utile. Publication annuelle.

IC master, Garden City, NY, Hearst Business
Communications, Inc. Guides de sélection exhaustifs et
des milliers de pages de feuilles de caractéristiques.
Très utile. Publication annuelle.

Livres

Bracewell, R. N. 1986
The Fourier transform and its applications, NY,
McGraw-Hill. Le classique dans son domaine.

Brigham, E. O. 1973
The fast Fourier transform, Englewood Cliffs, NJ,
Prentice-Hall. Très lisible.

Higgins, R. J. 1983
Electronics with digital and analog integrated circuits,
Englewood Cliffs, NJ, Prentice-Hall
« Le livre d'électronique qui n'est pas de Horowitz et
Hill », selon son auteur.

Lathi, B. P. 1987
Signals and systems, Carmichael, CA,
Berkeley-Cambridge Press. Théorie des réseaux,
méthodes de transformation et communication.

Mead, C. et Conway, L. 1980
Introduction to VLSI systems, Reading, MA,
Addison-Wesley. Physique des appareils et conception
des circuits ; un classique.

Millman, J. et Grabel, A. 1987
Microelectronics, NY, McGraw-Hill. Texte et références
sur tous les sujets ; fortement recommandé.

Savant, C. J., Jr., Roden, M. S. et Carpenter, G. L. 1987.
Electronic circuit design, Menlo Park, CA,
Benjamin/Cummings. Bonne introduction aux circuits
électroniques.

Senturia, S. D. et Wedlock, B. D. 1975
Electronic circuits and applications, NY, Wiley
Bon manuel d'introduction à l'étude de circuits.

Siebert, W. M. 1986
Circuits, signals, and systems, Cambridge, MA, MIT
Press. Théorie des réseaux, méthodes de transformation,
traitement des signaux.

Smith, R. J. 1984
Circuits, devices, and systems, NY, Wiley
Manuel d'introduction large à l'étude de circuits.

Tietze, U. et Schenk, C. 1978
Advanced electronic circuits, Berlin, Springer-Verlag
Excellente référence sur tous les sujets.

CHAPITRE 1

Holbrook, J. G. 1966 (épuisé)
Laplace transforms for electronic engineers, NY,
Pergamon Press. Bon pour l'apprentissage du plan S

Johnson, D. E., Hilburn, J. L. et Johnson, J. R. 1986
Basic electric circuit analysis, Englewood Cliffs, NJ,
Prentice-Hall. Analyse des circuits passifs.

Purcell, E. M. 1985
*Electricity and magnetism (Berkeley physics course,
vol. 2)*, NY, McGraw-Hill
Excellent manuel de la théorie électromagnétique.
Sections pertinentes sur la conduction électrique et

l'analyse des circuits alternatifs par les nombres complexes.

Les feuilles de caractéristiques sont essentielles pour la conception d'un circuit.

CHAPITRE 2

Ebers, J. J. et Moll, J. L. 1954

Large-signal behavior of junction transistors, Proc. I.R.E. 42 : 1761-1772. L'équation d'Ebers-Moll est née.

Grove, A. S. 1967

Physics and technology of semiconductor devices, NY, Wiley. Principes de fabrication et de fonctionnement des transistors bipolaires et à effet de champ.

Schilling, D. L. et Belove, C. 1979

Electronic circuits : discrete and integrated, NY, McGraw-Hill
Traitement traditionnel du transistor par les paramètres h.

Searle, C. L., Boothroyd, A. R., Angelo, E. J., Jr., Gray, P. E. et Pederson, D. O. 1966

Elementary circuit properties of transistors (semiconductor electronics education committee, vol.3), NY, Wiley. Physique des transistors.

Sze, S. M. 1981

Physics of semiconductor devices, NY, Wiley

Discrete products databook et Transistor databook

Des recueils de caractéristiques de transistors sont publiés épisodiquement sous ces titres par tous les fabricants de semi-conducteurs, en particulier GE, Motorola, National et TI. Les feuilles de caractéristiques sont essentielles pour la conception d'un circuit.

CHAPITRE 3

Muller, R. S. et Kamins, T. I. 1986

Device electronics for integrated circuits, NY, Wiley
Propriétés des transistors dans les circuits intégrés.

Richman, P. 1973

MOS field-effect transistors and integrated circuits, NY, Van Nostrand Reinhold. Recommandé.

Tsividis, Y. P. 1987

Operation and modeling of the MOS transistor, NY, McGraw-Hill

Voir aussi Grove, A. S., dans la liste relative au chapitre 2.

FET databook et Power MOSFET databook

Des recueils de caractéristiques de transistors à effet de champ et de notes d'applications sont publiés à intervalles de quelques années sous des titres similaires par tous les fabricants de *FET*, en particulier GE (Intersil, RCA), Hitachi, IR, Motorola, National, Siemens et TI.

CHAPITRE 4

Frederiksen, T. M. 1984

Intuitive IC op-amps, Santa Clara, CA, National Semiconductor Corp
Très bon traitement à tous les niveaux.

Graeme, J. G. 1987

Applications of operational amplifiers : third generation techniques, NY, McGraw-Hill
Une des séries de Burr-Brown.

Jung, W. G. 1986

IC op-amp cookbook, Indianapolis, Howard W. Sams & Co. Beaucoup de circuits, avec des explications.
Voir aussi *Audio IC op-amp applications* de Jung.

Meyer, R. G., éd. 1978

Integrated circuit operational amplifiers, NY, IEEE
Ré-impressions choisies, un peu anciennes.

Rosenstark, S. 1986

Feedback amplifier principles, NY, Macmillan
Principes de conception des circuits discrets.

Smith, J. I. 1971

Modern operational circuit design, NY, Wiley
Un favori, maintenant épuisé.

Soclof, S. 1985

Analog integrated circuits, Englewood Cliffs, NJ, Prentice-Hall. La conception des circuits intégrés linéaires.

Stout, D. F. et Kaufman, M. 1976

Handbook of operational amplifier circuit design, NY, McGraw-Hill
Explication des procédés de conception. Voir aussi leur *Handbook of microcircuit design and application*.

Wait, J. V., Huelsman, L. P. et Korn, G. A. 1989

Introduction to operational amplifier theory and applications, NY, McGraw-Hill

Linear databook, Analog databook et Op-amp databook

Des recueils de feuilles de caractéristiques et de notes d'application sont publiés à peu près tous les deux ans sous l'un de ces titres par tous les fabricants de circuits intégrés linéaires, en particulier Analog Devices, Burr-Brown, GE (RCA, Intersil), Linear Technology, Maxim, Motorola, National, Precision Monolithics et TI. Les recueils de caractéristiques sont essentiels pour la conception des circuits.

CHAPITRE 5

- Bingham, J. A. C. 1988
Theory and practice of modem design, NY, Wiley
Bon guide de l'étude de circuit ; inclut les filtres et les oscillateurs.
- Clarke, K. K. et Hess, D. T. 1971
Communication circuits, analysis and design, Reading, MA, Addison-Wesley. Bon chapitre sur les oscillateurs
- Hilburn, J. L. et Johnson, D. E. 1982
Manual of active filter design, NY, McGraw-Hill
- Jung, W. C. 1983
IC timer handbook, Indianapolis, Howard W. Sams & Co
Tout sur les 555.
- Lancaster, D. 1979
Active filter cookbook, Indianapolis, Howard W. Sams & Co. Explications de la méthode de conception ; facile à lire.
- Loy, N. J. 1988
An engineer's guide to FIR digital filters, Englewood Cliffs, NJ, Prentice-Hall. Méthodes de conception et discussion.
- Parzen, B. 1983
Design of crystal and other harmonic oscillators, NY, Wiley. Circuits oscillateurs discrets.
- Zverev, A. I. 1967
Handbook of filter synthesis, NY, Wiley
Tableaux complets pour la conception des filtres passifs à quartz et réseaux LC. Voir aussi Graeme, J. G., dans la liste relative au chapitre 4.

CHAPITRE 6

- Hnatek, E. R. 1981
Design of solid-state power supplies, NY, Van Nostrand Reinhold. Alimentations à découpage.
- Pressman, A. I. 1977
Switching and linear power supply, power converter design, Rochelle Park, NJ, Hayden Book Co ; épuisé.
- Voltage regulator databook* et *Power databook*
Des recueils de feuilles de caractéristiques de régulateurs de tension, de composants de puissance et de notes d'application sont publiés épisodiquement sous ces titres par Apex, Motorola, National, TI et Unitrode. Les *Linear databooks* cités pour le chapitre 4 contiennent aussi des feuilles de caractéristiques de régulateurs, essentiels pour la conception des circuits.

CHAPITRE 7

- Buckingham, M. J. 1983
Noise in electronic devices and systems, NY, Wiley
- Morrison, R. 1986
Grounding and shielding techniques in instrumentation, NY, Wiley
- Motchenbacher, C. D. et Fitchen, F. C. 1973
Low-noise electronic design, NY, Wiley
Recommandé pour la conception des amplificateurs à faible bruit.
- Netzer, Y. 1981
The design of low-noise amplifiers,
Proc. IEEE 69 : 728-741. Excellent rapport.
- Ott, H. 1988
Noise reduction techniques in electronic systems, NY, Wiley. Blindage et circuits à faible bruit.
- Sheingold, D. H., éd. 1976
Nonlinear circuits handbook, Norwood, MA, Analog Devices. Fortement recommandé.
- Van Duzer, T. 1981
Principles of superconductive devices and circuits, NY, Elsevier
Revue des supra-conducteurs classiques et applications.
- Wong, Y. J. et Ott, W. E. 1976 (épuisé)
Function circuits : design and applications, NY, McGraw-Hill. Circuits non linéaires et applications insolites des amplificateurs opérationnels.
- Data acquisition databook* ou *Linear databook*
Des recueils de feuilles de caractéristiques et de notes d'application relatives aux circuits de précision sont publiés sous des titres similaires, à intervalles de quelques années, par de nombreux fabricants de semi-conducteurs, en particulier Analog Devices, Burr-Brown, Linear Technology, Maxim, National, Precision Monolithics et Teledyne Semiconductor.

CHAPITRE 8

- Blakeslee, T. R. 1979
Digital design with standard MSI and LSI, NY, Wiley
Approche rafraîchissante de la pratique des circuits logiques ; comporte deux chapitres de « dures réalités ».
- Hill, F. J. et Peterson, G. R. 1981
Introduction to switching theory and logical design, NY, Wiley. Manuel classique de conception logique.

Lancaster, D. 1979
TTL cookbook, Indianapolis, Howard W. Sams & Co
 Circuits pratiques, lecture utile.

Lancaster, D. 1988
CMOS cookbook, Indianapolis, Howard W. Sams & Co
 Bonne lecture, applications les pieds sur terre. Comporte
 la technique M²L (Mickey Mouse Logic), utilisée
 couramment mais rarement citée.

Wickles, W. E. 1968
Logic design with integrated circuits, NY, Wiley
 Ancien, mais toujours bon.

TTL databook, Logic databook et CMOS databook
 Des recueils de feuilles de caractéristiques et de notes
 d'applications sont publiés, tous les deux ans environ,
 sous des titres similaires par la plupart des fabricants, en
 particulier AMD/MMI, GE (RCA), Motorola, National,
 Signetics et TI. Voyez aussi les « Programmable logic
 databooks » (et des titres similaires) de fabricants comme
 Altera, AMD/MMI, Cypress, Gazelle, Lattice, National,
 VTI et Xicor. Pas de conception sans feuilles de
 caractéristiques.

CHAPITRE 9

Best, R. E. 1984
Phase-locked loops, NY, McGraw-Hill
 Techniques avancées.

Davies, A. C. 1969
Digital generation of low-frequency sine waves, IEEE
 Trans. Instr. Meas. 18:97
 Production numérique d'ondes sinusoïdales.

Gardner, F. M. 1979
Phaselock techniques, NY, Wiley
 Le livre classique des boucles à phase verrouillée :
 l'accent est mis sur les bases.

Hnatek, K. R. 1988
A user's handbook of D/A and A/D converters, NY,
 Wiley. Applications.

Jung, W. G. 1978
IC converter handbook, Indianapolis, Howard W. Sams
 & Co. Utilisation des circuits intégrés convertisseurs
 modernes.

Sheingold, D. H., éd. 1976
Nonlinear circuits handbook, Norwood, MA, Analog
 Devices

Sheingold, D. H., éd. 1980.
Transducer interfacing handbook, Norwood, MA,
 Analog Devices.

Sheingold, D. H., éd. 1986.
Analog-digital conversion handbook, Englewood Cliffs,
 NJ, Prentice-Hall. La bible de la conversion
 analogique/numérique, selon Analog Devices.

Yariv, 1976.
Introduction to optical electronics, NY, Rinehart &
 Winston. Physique de l'opto-électronique, des lasers et de
 la détection.

**Conversion products databooks et Data acquisition
 databook**

Des recueils de feuilles de caractéristiques et de notes
 d'application sont publiés périodiquement sous ces titres
 ou des titres similaires par les fabricants de
 semi-conducteurs, en particulier Analog Devices,
 Analogic, Brooktree, Burr-Brown, Crystal, Datel, Hybrid
 Systems, Teledyne Semiconductor et Telmos.
 Les feuilles de caractéristiques sont essentielles pour la
 conception des circuits.

Interface databook

Des recueils de feuilles de caractéristiques et de notes
 d'application sont publiés à intervalles de quelques
 années sous ces titres ou des titres similaires par les
 fabricants de semi-conducteurs, en particulier Motorola,
 National, Sprague et TI.

CHAPITRE 10

Eggebrecht, L. C. 1986
Interfacing to the IBM personal computer, Indianapolis,
 Howard W. Sams & Co. Par l'architecte du système PC
 et chef de l'équipe de conception.

Osborne, A. 1987
**An introduction to microcomputers. Vol. 1, Basic
 concepts**, Berkeley, CA, Osborne/McGraw-Hill

Sargent, M., III et Shoemaker, R. L. 1986
The IBM PC from the inside out, Reading, MA,
 Addison-Wesley
 Guide détaillé du matériel et de la programmation.

Sloan, M. E. 1980
Introduction to minicomputers and microcomputers,
 Reading, MA, Addison-Wesley
 Accent sur le calcul ; orienté vers le logiciel.

Sloan, M. E. 1983
Computer hardware and organization, Chicago,
 Science Research Assoc

Tanenbaum, A. S. 1984
Structured computer organization, Englewood Cliffs, NJ, Prentice-Hall
Gros systèmes, micros et bit à bit. Voyez aussi Bingham, J. A. C., dans la liste relative au chapitre 5, de même que les manuels et feuilles de caractéristiques des 8086/8088 (Intel ; *MCS-86 user's manual*, *iAPX 86,88 user's manual*, *The 8086 family user's manual* etc.).

CHAPITRE 11

Cramer, W. et Kane, G. 1986
68000 microprocessor handbook, NY, McGraw-Hill
Introduction au matériel du 68000.

Eccles, W. J. 1985
Microcomputer systems - a 16-bit approach, Reading, MA, Addison-Wesley.
Matériel et logiciel, illustré par le 68000.

Hancock, L. et Krieger, M. 1982
The primer, NY, McGraw-Hill
Introduction pour les débutants.

Hansen, A. 1986
Proficient C, Bellevue, WA, Microsoft Press
Le langage C de Microsoft sur l'IBM PC.

Harbison, S. P. et Steele, G. L., Jr., 1987
C : a reference manual, Englewood Cliffs, NJ, Prentice-Hall. Lisible et précis ; avec les extensions ANSI.

Motorola, Inc. 1986
M68000 programmer's reference manual, Englewood Cliffs, NJ, Prentice-Hall
Indispensable si vous envisagez d'écrire du code 68000.

Peatman, J. B. 1977
Microcomputer-based design, NY, McGraw-Hill
Large panorama des applications des microprocesseurs.

Peatman, J. B. 1987
Design with microcontrollers, NY, McGraw-Hill

Voyez aussi les manuels et feuilles de caractéristiques des 68000/68008 (Motorola *M68000 family reference book*, P/N FR 68K/D).

CHAPITRE 12

Coombs, C. F., Jr., éd. 1988
Printed circuits handbook, NY, McGraw-Hill
Une mine d'informations sur la conception, la fabrication et l'utilisation des platines à circuit imprimé.

Technical manual and catalog, Westlake Village, CA, Bishop Graphics, Inc
Catalogue des produits, fréquemment remis à jour, et informations relatives au dessin de circuits imprimés.

CHAPITRE 13

Carson, R. S. 1982
High-frequency amplifiers, NY, Wiley
Amplificateurs à transistors à radio-fréquences.

DeMaw, D. 1982
Practical AF design manual, Englewood Cliffs, NJ, Prentice-Hall
Conception pratique des circuits à radio-fréquences.

Edwards, T. C. 1981
Foundations for microstrip circuit design, NY, Wiley

Gonzalez, GH. 1984
Microwave transistor amplifier analysis and design, Englewood Cliffs, NJ, Prentice-Hall
Conception d'oscillateurs et amplificateurs à l'aide des paramètres s en petits signaux.

Hayward, W. H. 1982
Introduction to radiofrequency design, Englewood Cliffs, NJ, Prentice-Hall. Techniques de conception ; bon pour les systèmes récepteurs.

Matick, R. E. 1969
Transmission lines for digital and communication networks, NY, McGraw-Hill

Milligan, T. 1985
Modern antenna design, NY, McGraw-Hill
Ce que vous devez savoir à propos de toutes les antennes.

Rohde, U. L. 1983
Digital PLL frequency synthesizers, Englewood Cliffs, NJ, Prentice-Hall. Théorie et beaucoup de détails de circuits.

Rohde, U. L. et Bucher, T. N. 1988
Communications receivers, NY, McGraw-Hill
Excellent condensé sur les récepteurs, les mélangeurs, la modulation et la détection.

Skolnik, M. I., éd. 1979
Radar handbook, NY, McGraw-Hill
Incroyable concentré d'informations sur les radars.

Unitrode Corp. 1984
Pin diode designers' handbook and catalog, Lexington, MA, Unitrode Corporation
Théorie, feuilles de caractéristiques et applications.

Viterbi, A. J. 1966 (épuisé)

Principles of coherent communication, NY, McGraw-Hill. Un classique ; théorie de la modulation.

Weinreb, S. 1980

Low-noise cooled GASFET amplifiers, IEEE Trans. Microwave Theory and Techniques. MTT-28, 10:1041 - 1054. Théorie et pratique des amplificateurs à faible bruit, par les spécialistes mondiaux.

The radio amateur's handbook, Newington, CT, American Radio Relay League. Publié chaque année, manuel standard des radio-amateurs.

RF transistor data book

Des recueils de feuilles de caractéristiques et de notes d'application sont publiés épisodiquement sous ce titre ou un titre similaire par les fabricants de transistors pour radio-fréquences, en particulier AvanteK, GE (RCA), Mini-circuits, Mitsubishi, Motorola, Siliconix et TRW.

Wobschall, D. 1987

Circuit design for electronic instrumentation, NY, McGraw-Hill. Capteurs et électronique associée.

Temperature measurement handbook, Stamford, CT, Omega Engineering Corp (révisé chaque année) Thermocouples, thermistances, pyromètres, thermomètres à résistance.

Notes d'application de Hewlett-Packard : AP52-2 (*Timekeeping and frequency calibration*), AP150 (*Spectrum analyzer basics*) et AP200 (*Fundamentals of quartz oscillators*). Disponibles gratuitement auprès de Hewlett-Packard Corp., Palo Alto, CA.

Voyez aussi les catalogues annuels de Hewlett-Packard Corp., EG&G Princeton Applied Research, Fluke/Philips et Tektronix.

CHAPITRE 14

Meindl, J. D. 1969

Micropower circuits, NY, Wiley. Daté, mais bon pour la conception des circuits discrets. Voyez aussi les notes d'application occasionnelles de Linear Technology, Maxim et National.

Des recueils de caractéristiques complets et des notes d'application sont disponibles chez Duracell, Electrochem, Eveready (Union Carbide), Gates, Kodak, Power Conversion, Power Sonic, Saft, Tadiran et Yuasa, entre autres. Pour les informations sur les cellules solaires, contactez des fabricants comme Arco Solar, Solarex et Solavolt.

CHAPITRE 15

Ferbal, T., éd. 1987

Experimental techniques in high energy physics, Reading, MA, Addison-Wesley

Meade, M. L. 1983

Lock-in amplifiers, principles and applications, London, P. Peregrinus Ltd. Comment fonctionnent les amplificateurs synchrones et comment les dessiner.

Radeka, V. 1988

Low-noise techniques in detectors, Ann. Rev. Nucl. and Part. Physics, 38 : 217-277.

Conception des amplificateurs, traitement du signal et limites absolues dans la mesure de charge.

17 Lexique

a

AC : (tension ou) courant alternatif
accuracy : précision
ACK (acknowledge) : acquittement, accusé de réception
actual : réel
ADC (analogue to digital converter) : convertisseur analogique-numérique CAN
add (to) : additionner
adder : additionneur
address decoder : décodeur d'adresse(s)
almost : presque
ALU (arithmetic logic unit) : unité logique et arithmétique
AM (amplitude modulation) : modulation (par variation) d'amplitude
AND : ET
array : réseau
artwork : dessin
ASCII (american standard code for information interchange) : protocole de transmission de données
asynchronous : asynchrone (se dit de signaux non synchronisés avec une horloge commune)
automotive : embarqué
available : disponible
average : moyenne
avoid (to) : éviter

b

backplane : fond de panier
backup : sauvegarde, copie
balanced : équilibré symétrique
balun (balanced-to-unbalanced) : transformateur de type et/ou de valeur d'impédance
bandwidth : largeur de bande bande passante
battery, primary : pile
battery-backed : sauvegarde par batterie
battery, secondary : accumulateur

baud rate : débit ou taux de transmission sérielle exprimé en bits par seconde
baudrate : débit ou taux de transmission sérielle
BCD (binary coded decimal) : décimal à codage binaire
bead : perle (ferrite)
beam : faisceau
best case : conditions favorables
BFO (beat frequency oscillator) : oscillateur de fréquence de battement pour la détection précise de la SSB
bias : polarisation
bin : coffre, case
bit (binary digit) : chiffre binaire
bootstrap (circuit) : autoélévateur
bootstrap : amorçage
borrow : emprunt (soustraction)
bottom : fond, bas
bottom view : vue de dessous
bounce : rebond
BPF (band pass filter) : filtre passe-bande
breadboard : montage d'essai
breakdown voltage : tension d'effondrement, de claquage
bridge : pont (redresseur)
broadband : à large bande
broadcasting : émission (radio)
broadside : entrées et sorties disposées vis-à-vis
bubble memory : mémoire à bulles
buffer : tampon
built-in : embarqué
bulk charge : charge massive
bundle : faisceau, botte
burst : salve, rafale
busy : occupé
BW (bandwidth) : largeur de bande passante
bypass : dérivation, découplage, shunt
bypass(ed) : découplage, découplé, shunté
byte : octet

c

cabinet : boîtier, coffre(t)
cage : casier
cancel(ing) : annuler, annulation
cancellation : annulation, élimination
capture range : plage de synchronisation
card cage : panier à cartes
carrier : porteuse (HF) ; porteur de charge (jonctions de transistors)
carry : retenue
carry look-ahead : retenue anticipée
cartridge : cartouche
cascode : transistor en émetteur commun qui pilote un montage en base commune
case : boîtier (d'un composant)
cavity : cavité (circuit résonnant pour micro-ondes)
CCD (charge coupled device) : composant à couplage de charges
CCITT : Comité Consultatif International pour la Télégraphie et les Télécommunications
CE (chip enable) : validation de boîtier (sélection de circuit)
channel : canal
cheap : bon marché
check : vérification
chip : puce, circuit intégré
circuit diagram : schéma électrique
clamp (to) : fixer, rétablir le niveau
clear : remise à zéro
clear (to) : effacer remettre à zéro
clever : ingénieux
clock : horloge
closed-loop : en boucle fermée (par une contre-réaction,...)
CMRR (common mode rejection ratio) : taux de réjection en mode commun
coil : bobine
cold boot : démarrage "à froid" ou séquence d'initialisation complète de circuits à microprocesseurs

collapse : disparition
compliance voltage : tension en courant constant (source de courant)
compliance : souplesse
control : commande, asservissement, (*rarement*) contrôle
cool (to) : refroidir
cooling : refroidissement
core : noyau
counter : compteur
CPU (central processing unit) : unité centrale, processeur
crimping tool : outil à sertir
cross-over distortion : distorsion d'intermodulation
crosstalk : diaphonie
crystal : quartz
CS (chip select) : sélection de circuit (validation de boîtier)
CT (center tap) : prise médiane
cubic foot : 28,315 dm³
cut off frequency : fréquence de coupure

d

DAC (digital to analogue converter) : convertisseur numérique-analogique CNA
data bus : bus de données
dB (décibel) : unité de comparaison de niveaux
DC : courant continu
DDR (data direction register) : registre de sens de transfert
decade counter : compteur décimal
decade counter : compteur par dix
delay equalizer : réseau correcteur
delay : retard
depletion : appauvrissement
design : conception, élaboration
desktop publishing : édition électronique, PAO
device : circuit, appareil, unité
digit : chiffre
digital : numérique
dimmer : gradateur
DIP (dual in-line package) : boîtier à double rangée de broches
disable : inactiver, invalider, bloquer

display : afficheur
downstream : en aval
drift : dérive
driver : circuit de commande, de puissance, pilote, tampon, attaquer*
drop : chute (de tension)
drop (to) : chuter
dropout : différence de tension (minimale) entre entrée et sortie d'un régulateur
dry-switching : commutation à bas niveau
DSBSC (double side band suppressed carrier) : modulation à deux bandes latérales et porteuse supprimée
DTACK (data transfer acknowledge) : acquittement de transfert de donnée(s)

dual : double
dummy : factice, fictif
duration : durée
duty cycle : rapport cyclique, facteur de forme

e

easel : chevalet, cadre
edge triggered : déclenché par un flanc
edge connector : connecteur imprimé, en nez de carte, en bout
embedded : emboîté
emitter follower : émetteur suiveur (collecteur commun)
enable : validation activation
enclosure : boîtier, compartiment
enhancement : enrichissement
EPROM (erasable programmable read only memory) : mémoire morte programmable effaçable
even : pair
exceed (to) : dépasser, excéder
EXOR : OU exclusif

f

fading : évanouissement
failure : défaut erreur
fall-off : pente (des flancs)
fall time : temps de descente
false : faux (se dit d'une condition qui n'est pas remplie)
fan out : sortance

fan in : entrance
fan : ventilateur
fast : rapide
FC (function code) : code de fonction
features : caractéristiques
feed-forward : réaction positive
feed-through : passage (condensateurs ou fuite de signal)
feedback : réinjection
feedback : réinjection, contre-réaction, réaction négative
feedthrough : traversée
ferrite : amalgame fer/céramique
few : peu
FIFO (first in/first out) : file d'attente (premier entré/premier sorti)
figure : caractéristique, facteur, indice

FILO (first in/last out) : pile (premier entré/dernier sorti)
fix (to) : réparer
flag : indicateur, drapeau, témoin
flange : bride, joue (de bobine)
flip over : réversible
flip-flop : bascule
float(ing) : flotter, flottant
floating point : virgule flottante
flowchart : ordinogramme
flying-capacitor : condensateur commuté (convertisseurs de tension)
flywheel : volant d'inertie
FM (frequency modulation) : modulation (par variation) de fréquence
follow (to) : suivre
forward voltage : tension directe
front-end : en tête (d'un montage)
FSK (frequency shift keying) : modulation (par décalage) de fréquence
full duplex : duplex

g

galvanic isolation : isolation galvanique ou électrique
garbage : chaos, anarchie, désordre, confusion, désagrégation; informations déstructurées, chamboulées, disloquées

gas discharge display : afficheur à plasma
gate : porte, opérateur logique grille (FET), gâchette (triacs)
gauge : un système de mesures empirique
glitch : pic, pointe de tension, pointe de conversion
grid-dip : appareil de mesure de selfs ou de condensateurs par fréquence de résonance
ground plane : plan de masse

h

half duplex : alternat
halt : arrêt, blocage
handle (to) : manipuler ; supporter
handshake : acquittement ("poignée de main")
hardware : matériel
hex : hexadécimal, sextuple
high order : de poids fort
high : élevé, important, haut, niveau logique "1"
hold : maintien, entretien
holding : maintien
home : (retour à la) position de départ
host : hôte
hum : ronflement, bruit à très basse fréquence

i

I/O (input/output) : entrées/sorties
idle : inactif, remplissage
IF (intermediate frequency) : fréquence intermédiaire (FI)
immediate : immédiat (sans intermédiaire)
impedance matching : adaptation d'impédance
input : entrée
inrush current : courant d'enclenchement
instrument : appareil
insulation : isolation
interlaced : entrelacé
interrupt : interruption
IRQ (interrupt request) : demande d'interruption

j

job : tâche

joystick : manche de commande
jump : saut
junper : cavalier

k

key : clef (d'un code secret), touche d'un clavier
knee : genou ; coude (d'une courbe)

l

label : nom, étiquette
large : grand, élevé
latch : verrou
latching relay : relais bistable
latchup : verrouillage à l'état conducteur
layer : couche
layout : dessin, plan, tracé
LCD (liquid-crystal display) : afficheur à cristaux liquides
lead : broche, patte ; plomb
leakage current : courant de fuite
least significant : de poids (le plus) faible

LED (light emitting diode) : LED, diode électroluminescente (DEL)

left : gauche
less : moins
level : niveau
lifetime : durée de vie
lightning : foudre
line tuner : adaptateur d'impédances de lignes de transmission

link : liaison, maillon, bobine de couplage
load : charge
lock-up : accrochage
lock range : plage de synchronisme
logger : enregistreur (de données)
logic state : niveau ou configuration logique
long-range : grande distance
lookup table : table à consulter
loss : perte
low order : de poids faible
low : bas, niveau logique "0"
low cost : bon marché
low-noise : à faible bruit
LSB (least significant bit) : bit de poids faible

LTP (long tailed pair) : (= paire à longue queue) paire différentielle
lug : cosse (à souder)

m

main : principal
mains supply : alimentation secteur
Maser (microwave amplification by stimulated emission of radiation) : amplificateurs moléculaires à ultra faible bruit
mask : masque
master : maître, principal
match (to) : adapter
matched pair : paire appariée
maximum ratings : valeurs limites
mean (value) : moyen, valeur moyenne [$2/\pi \times V_{\text{crête}} (\sinus)$]
micropower : micropuissance
microstrip : voir stripline
microwaves : micro-ondes
mismatch : défaut d'adaptation, désadaptation, défaut d'appariement
mixer : mélangeur
monitor(ing) : surveillance
most significant : de poids (le plus) fort
move : transfert, déplacement
MSB (most significant bit) : bit de poids fort
mute : silencieux
MUX (multiplexer) : multiplexeur

n

NAND : ET inversé, ET complémenté (ET NON, et non pas NON ET)
narrow : étroit
NC (not connected) : non connecté, broche libre
negate (to) : rendre négatif
network : réseau
NIC (negative-impedance converter) : convertisseur d'impédance (négative)
nitrogen : azote
NMR (nuclear magnetic resonance) : résonance magnétique nucléaire
noise : bruit

noise pickup : intrusion, infiltration, invasion, passage, incursion de bruit

NOR : NON OU

notch filter : filtre coupe-bande à bande étroite, réjecteur fin

O

octal : octal, octuple

odd : impair

off-axis pole : pôle décalé

off-hook : (téléphone) décroché

off-the-shelf : sous la main, disponible immédiatement

offset : décalage, déplacement

on chip : intégré (sur la puce)

on-hook (hang-up) : (téléphone) raccroché

one's complement : complément à 1

op-amp : amplificateur opérationnel

open collector : collecteur ouvert

open : ouvert, non connecté

open-loop : en boucle ouverte

optocoupler : photocoupleur, coupleur optique

OR : OU

output : sortie

overall : global, général

overdrive : suralimentation (saturation des transistors), surmodulation, attaque excessive, surattaque*

overflow : dépassement de capacité

overlay : superposition, surimpression

overload : surcharge

overrange : dépassement (de gamme)

overshoot : dépassement

overtone : harmonique

overvoltage crowbar (spike suppressor) : protection contre les surtensions (éclateur, varistance ou galvanorésistance)

overvoltage : surtension

P

package : boîtier

PAM (pulse amplitude modulation) : modulation par amplitude d'impulsion

parts : composants

party line : ligne partagée

pass transistor : transistor de multiplication de courant (chargeurs)

passivation : endormissement

pattern : motif

PCB (printed circuit board) : platine, circuit imprimé

PCM (pulse coded modulation) : modulation par impulsions codées

peak value : valeur de crête

phase-locked-loop (PLL) : boucle à phase asservie

phase shift : déphasage, rotation de phase

phase splitting : séparation de phases

photoplotter : phototraceur

pin : broche

pixel (PICTure ELeMent) : pixel, point d'image

plate : plaque (anode) d'un tube à vide

PLL (phase locked loop) : boucle à phase asservie (boucle à verrouillage de phase)

PM (phase modulation) : modulation par variation de phase

pointer : pointeur

power up : mise sous tension

power supply : alimentation

power : puissance

ppm : partie par million

PPM (pulse position modulation) : modulation par position d'impulsion

pps : photon par seconde

pre-emphasis : préaccentuation

press-fit : autodénuant

previous : précédent

processor status : état du processeur
program counter : compteur ordinal (pointeur d'instructions)

pull-up resistor : résisteur de forçage, de polarisation, de rappel (au niveau haut)

pull-down : forçage au niveau bas

pull-up : forçage au niveau haut

pulldown resistor : résisteur de forçage, de polarisation, de rappel (au niveau bas)

pulse : impulsion

purpose : fonction, but

PWM (pulse width modulation) : modulation par largeur d'impulsion

q

quadrature : avec décalage de phase de 90 degrés

quantization : quantification

quantum : quantité élémentaire (un photon de lumière)

query : question

queue : file d'attente

quick : rapide, instantané

quiescent : de repos

quotes : guillemets

r

R/W (read/write) : lecture/écriture

rack : bâti, casier

rail-to-rail : d'un pôle à l'autre (d'alimentation)

RAM (random access memory) : mémoire vive (lecture et écriture)

random : aléatoire

range : domaine, plage

raster : trame (de balayage)

ratio : taux rapport

read (to) : lire

read-modify-write : (opération ou cycle de) lecture-modification-écriture

readout : affichage indicateur, visualisation

refresh : rafraîchissement (mémoire)

register : registre

rejection : atténuation, réjection

reliability : fiabilité

remainder : reste (d'une division)

remote : à distance

repeller : réflecteur, électrode réflectrice (tube hyper)

request : demande

reset : remise à zéro (RAZ), initialisation

resolution : définition

reverse voltage : tension inverse

reverse breakdown : claquage (inverse), avalanche

RF (radio frequency) : fréquence utilisée pour les émissions de radio
ribbon cable : câble plat, câble en nappe
ribbon : ruban (métallique)
right : droit(e)
ringing : appel par sonnerie, oscillations, ondulations
ripple : ondulation résiduelle
rise time : temps de montée
RMS (root mean square) value : valeur quadratique moyenne (racine carrée de la somme des carrés d'une suite de valeurs), valeur efficace (tension, courant) ; *RMS* est aussi l'acronyme de *radio measurement standard*
RMW (read-modify-write) : (opération ou cycle de) lecture-modification-écriture
rolloff : coupure, atténuation croissante (BF), augmentation d'amortissement (HF)
rolloff : décroissance en fonction d'un paramètre
ROM (read only memory) : mémoire morte (lecture seule)
roughly : grosso modo
row : rangée (par opposition à colonne = *column*)
RTTY : abréviation de radiotélétype
rule : règle

S

safety : sécurité
sample : échantillon
scale : échelle, graduation
SCR : thyristor
sealed : scellé
sensor : capteur
set : mise à "1", niveau logique haut
set up time : temps d'établissement
settling time : temps de stabilisation
shaft : cage (de Faraday)
shape : forme
shared : partagé
sharp : raide
shelf life : durée de conservation
shield : écran, blindage
shift : décalage
short circuit : court-circuit

shut-down : protection, coupure d'alimentation
silkscreen : (écran de) sérigraphie
single : unique
single step : pas à pas
sink (to) : drainer (du courant), recevoir, accepter
sink current : courant drainé
SIP (single in-line package) : boîtier en barrette
size : taille, dimensions
sketch : croquis, esquisse
skirt : « jupe », pentes d'un filtre, zone de transition
slab : plaque
slave : esclave, auxiliaire
slew rate : vitesse de balayage, temps de montée
slice : tranche
slope : pente, rampe
slot : fente, connecteur d'extension
slow : lent
slug-tuned : réglé (ou accordé) par noyau à visser
small : petit, faible
smart : intelligent
SNR (signal to noise ratio) : rapport signal/bruit
soar (to) : s'élever
SOAR (safe operating area) : zone de fonctionnement sans risque de destruction d'un composant
socket : support (de circuit intégré par ex.)
source (to) : fournir (du courant), envoyer, débiter
source follower : source suiveuse, drain commun
speed : vitesse
split (to) : séparer, scinder
spreading resistance : résistance de diffusion
spurious : erroné, parasite
square inch : 6,451 cm²
square : carré
sqlch : silencieux
SR flip-flop : bascule RS
SSB (single side band) : modulation à bande latérale unique (BLU)
stack : pile
stand by : veille

star network : réseau en étoile
state-variable filter : filtre variable, programmable
status register : registre d'état
step-response : réponse à un échelon
step-down : abaisseur (de tension)
step-up : éleveur (de tension)
stop-band : bande coupée, éliminée, atténuée
storage : stockage
straightforward : qui parle de soi-même, évident
stray : parasite, dû au câblage (capacité, inductance)
stray capacitance : capacité parasite
stream : flot, flux, courant
stretch (to) : étendre
stripline : technique de simulation de composant (self, condensateur, transformateur, ligne de transmission) par des tronçons de piste de circuit imprimé
strobe : échantillonnage, validation
stub : morceau (de coaxial) utilisé pour adapter une impédance
supply voltage : tension d'alimentation
swap : permutation, échange
sweep : balayage, déflexion
swing (voltage swing) : plage de tension, excursion
switch : interrupteur, commutateur
switching : commutation
SWR (standing wave ratio) : taux d'ondes stationnaires (TOS)
S & H (sample and hold) : échantillonneur-bloqueur

T

tank : circuit résonnant parallèle
tap (ping) : prélever un signal par une prise sur un enroulement
TCXO (temperature compensated crystal oscillator) : oscillateur à quartz compensé en température
tempco : abréviation de coefficient de température
terminate (to) (line) : refermer sur une charge, boucler (une ligne)
thermal shutdown : protection thermique
thin-film : en film mince

three state : à trois états
threshold : seuil
tight : serré
time delay : retard, temporisation
timer : temporisateur
tip and ring : fils "a" (+) et "b" (-)
 du téléphone
top : sommet, haut
top view : vue de dessus
totem-pole : totem-pole,
 antisymétrique, cascade à point
 milieu*
tracer : traceur
tracking : poursuite
trade-offs : compromis
transceiver : émetteur-récepteur,
 trancepteur*
transducer : capteur
transfer ratio : gain interne
transient : transitoire
transmitter : émetteur
tri-state (3-state) : haute impédance
trickle current : courant de
 "ruissellement", inférieur au
 courant de maintien de charge
 normal d'un accumulateur
trigger : déclenchement
triggerable : déclenchable
trimm (to) : régler, ajuster
true : vrai (se dit d'une condition
 remplie)
truth table : table de vérité
tune (to) : accorder, régler
turn-off : blocage, extinction
turn-on : mise en conduction,
 allumage
twin-lead : câble plat (à conducteurs
 "jumeaux")
twisted pair : paire torsadée
two's complement : complément à 2

U

*UART (universal asynchronous
 receiver and transmitter)* :
 émetteur/récepteur de données
 sérielles asynchrone
unassigned : non attribué,
 disponible, non défini
up/down (U/D) counter :
 compteur/décompteur
upper : supérieur

UPS (uninterruptible power supply)
 : alimentation ininterrompue
upstream current : courant de
 démarrage
user program : programme
 utilisateur

V

vacuum : vide (pression zéro)
value : valeur
varactor : varicap, diode à capacité
 variable
VCO (voltage controlled oscillator)
 : oscillateur commandé en
 tension
*VCVS (voltage-controlled
 voltage-source)* : source de
 tension commandée en tension
versus : en fonction de, comparé à
VFO (variable frequency oscillator)
 : oscillateur à fréquence variable
via : traversée (sur une platine)
voltage : tension
voltage drop : chute de tension
VOX (voice operated x(trans)mitter)
 : équipement (émetteur)
 déclenché par la voix

W

wait cycle : cycle d'attente
wall plug-in : module
 d'alimentation par le secteur
wave : onde
waveguide : guide d'onde (moyen
 de transmission des micro-ondes)
wax : cire
weight : poids (binaire)
wide : large, étendu
width : largeur, durée
wire : fil
Wire-Wrap : Wire-Wrap,
 connexions enroulées
wired OR : fonction OU logique
 câblée
word : mot (2 octets par opposition
 à byte)
worst case : conditions
 défavorables
write (to) : écrire

X

X : niveau logique indéterminé
XOR (EXOR) : fonction logique
 OU exclusif

Z

Z (high Z) : haute impédance
zero-voltage detector : détecteur de
 passage par zéro
zero-crossing : au passage par zéro

* néologismes proposés par
 Michel Fleutry, Dictionnaire
 encyclopédique d'électronique,
 Paris, 1991

INDEX

!					
1488, remplacement <i>CMOS</i>	532	acheminement	368	amnésie	207
1488, 1489, interfaces RS-232	337	adaptateur hôte	266	amplificateur	411
555, variantes <i>CMOS</i>	521	adaptation d'impédance	130	accordé	419
68000	205, 213, 233, 276	ADC	604	audio	502
code de fonction	287	additionneur	7, 27	base commune	403
interruption	287	adressage		cascode	403, 457
jeu d'instructions	277	indirect	207, 283	charge capacitive	499
vecteurs	321	relatif	207	configuration HF	402
68008	205, 276	adressage direct	207, 212	contre-réaction double	408
synchronisation lecture/écriture	286	adressage indirect	212	courant-tension	148
horloge	293	adressage par page	207	différentiel	401, 403, 463
signaux de bus	1, 284, 285, 287, 289, 291	adresse	212	émetteur-suiveur	403
spécialisé	288	contiguë	300	faible bruit	410
68020	207	décodage incomplet	297	GPD	410
80386	207, 213	PC	217	HF	401
80387	272	post-incrémentation	283	intégrateur de charge	570
8086	205, 210, 335	registres internes des CI	300	modulaire	408
jeu d'instructions	210	relative	281	opérationnel à large bande	412
8088	335	<i>Advanced CMOS</i>	99	paire à rétroaction série	504
<i>CMOS</i>	529	affichage		paramétrique	445
80C31/51	531	chenillard	326	pour cellule magnétique	566
8255, port parallèle	334	circuit intégré	77	pour microélectrodes	577
8259 contrôleur d'interruptions	226	multiplexé	75, 341	pour microphone	566
8530		plasma	125	pour thermocouple	547
configuration	337	rafraîchissement	311, 326	pour tube photomultiplicateur	455
port sériel	301, 337	scintillement	311	programmable	497
port sériel, interface	303	afficheur	121	radiofréquences	419
port sériel, registres	338	à sept segments	123	shunt-série	408
8536		intelligent	124	transrésistance	516
capture	331	<i>ALE, address latch enable</i>	335	vidéo	412, 459
port parallèle	301	aléa logique	69	amplificateur opérationnel	108
port/temporisateur	331	alignement de données	344	alimentation unique	507
temporisateur monostable	331	alimentation		compensation	518
A		à isolation galvanique	486	compensation de décalage	509
à la vague, soudure	368	à travers un relais	483, 487	excursion de sortie	513
ABEL	59	commutation	517	faible puissance	504
absorption diélectrique	158	modules pour le 220 V	478	programmable	507, 514, 515
accéléromètres	565	par courant de boucle	483, 487	amplification	
accès direct à la mémoire	1, 234, 235, 237	par ligne téléphonique	463, 483	à intégration de charge	556
accessibilité	390	par RS-232C/D	483, 488	par multiplication d'électron	555
accumulateurs	1, 23, 465, 472	permanente (UPS)	465	analogique, montre	522
au nickel/cadmium	472	précautions	479	analyse	
au plomb/acide	472	pulsée	520	asynchrone	357
charge en « deux-temps »	474	symétrique	515	d'amplitude d'impulsion	604
durée de vie	472	unique	108	en temps réel	607
effet de mémoire	473	alimentation commutée	490	spectrale	591, 605
étanchéité	472	courant d'enclenchement	491	synchrone	357
Nicad	472	limitation de courant	491	analyseur logique	355, 357, 359
procédures de charge	472	par <i>MOSFET</i>	490	anti-rebonds	35, 80, 107, 322
rétenion de charge	472	par porte logique	490	logiciel	307
		par régulateur	490	apériodique, bruit	306
		par relais	490	APL	247
		par transistor	490	appareil, construction	386
		ALU	28	AppleTalk	268

application spécialisée	275	blindage HF	443	bus de données	209
approximation		boîte de circuit-connexion	361	bruit	132
d'onde sinusoïdale	200	boîtier de table	388	C	
arbre de parité	188	boîtier modulaire	386	câblage en botte	387
architecture repliée	32	<i>bootstrap</i>	207	câble	
argument	211	borne à visser encartable	371	charge capacitive	130
ASCII	134, 247, 254	bouclage	193, 195	en nappe	371
binaire 8 bits	252	boucle à phase asservie	173	faisceaux	134
communication	336	boucle de courant	255	interférences	134
ASIC		boucle du premier ordre	178	multiconducteurs	244
(circuit intégré personnalisé)	385	boucle du second ordre	178	plat	245, 371
assembleur	210	boucles de courant	126	plat à paires torsadées	139
croisé	355	boucles de garde	577	plat en nappe	134
assertorique, notation	1, 12	Bragg	608	<i>Twist-n'-flat</i>	244
astuces HF	443	brochage aligné	334	cache de disque	251
ASV	578	bruit	505	calcul de valeur moyenne	593
asynchrone	44, 81	analogique	190	CAN	
transmission	254	de Johnson	592	à approximations successives	153
bus	210, 240	blanc	190	à intégration, commentaires	160
autocorrélation	187, 191	de modulation	608	à poursuite	156
automate fini	61, 66, 296, 343	blanc gaussien	187	choix	84, 167
autonettoyant, contact	107	de Nyquist	592	comme bouton de commande	333
avalanche	108	en mode commun	138	convertisseur	
B		facteur	410, 411	analogique/numérique	301
back diode	430	immunité	3, 18	critères	167
bain étameur	368	mesure	412	delta sigma	159
Baker	450	numérique	187	demi-flash	153
balayage	306, 322	photodiode	554	double rampe	158
<i>balun</i>	419	rose	196	entrée en courant	161
banalisée, E/S	277	bus	18, 216, 244	erreurs	170
bande de base	438	acceptation	291	flash	153
bande de forage	381	alimentation auxiliaire	455	impulsions de courant	160
bande de valence,		arbitrage	291	simple rampe	157
en micropuissance	500	asynchrone	210, 240, 284	temps de pose	153
bande passante, réduction par MCS	597	attente par défaut	284	vidéo	162
barrière optique	129	commande	133	vitesse de balayage	156
BAS, état logique	2	commande par transistor	453	CAO	369
bascule	1, 8, 35, 39	conflit	18	CAO/FAO	375
entrées multiples	36	EISA	243	capacité	
JK	39	émetteurs-récepteurs	134	accélératrice	451
synchrone	1, 36, 37, 39	en chaîne	232, 289	câble coaxial	416
basculement en série	44, 55, 81	GPIB	252	circuits accordés	419
BASIC	247	GPIB	246	commandée en tension	400
bâti	388	IBM PC	1, 238	contre-réaction	399, 404, 446, 505
batteries		IEEE-488	252	courant dynamique	527
primaires	466	HPIB	246	de contre-réaction	453
secondaires	472	interface flegmatique	344	de dissipation	525
<i>baud rate</i>	255	IEEE-488	246	de perte, câblage	131
bauds, modulation FSK	441	IPI	252	de perte, entrée	131
bibliothèque		ISA	241	effective	524
compilation	247	Micro-Channel	241	entre enroulements	462
d'entrées/sorties	248	multiplexé	335, 535	interélectrode	399, 404
binaire	3	résisteur de charge	455	neutralisation	421
BIOS	350	SCSI	246, 252	parasite	419
bit baladeur	342	synchrone	210, 239	transistor	398
bit d'état, généralisation	225	tirage à + 3 V	455	capteur	
BITNET	267	VAXBI	241	basse pression	569
		VME	241	d'accélération	562

INDEX

de force	565	circuits		commande, caractère	252
de pression	562, 565	accordés	403, 408, 419	commande	
de vitesse	565	de micropuissance	461	de charges par <i>NMOS</i>	120
magnétiques	565	intégrés, achat	395	commande de face avant	333
température absolue	536	synchrones, lignes	135	commande de périphérique	117
capture des 1	322	circulateurs	425	commande différentielle	136
caractère		clavier	254	commande thermique de vitesse	392
alphanumérique	252, 253	à effet Hall	568	commande trapézoïdale	136
commande	252	<i>CMOS</i>	100	communication, concepts	431
carré		4000	520	communication,	
symétrique	77	555	521	standards sériels	258
carte d'évaluation	355, 357, 359	alimentation par les diodes de		communication synchrone	341
carte mère	133, 387	protection	528	commutateur, <i>CMOS</i>	505
carte prototype	245	alimentation par les entrées	85	commutation	
cartographie de mémoire	251	alimentation solaire	481	à froid	24, 394
CAS	348	amplificateur opérationnel	513	au passage par zéro	118
cascode	403, 404, 502	caractéristiques	15	en haute tension	452
inversé	457	commutateur	505	commande de bus	453
casier, accumulateur	306, 327	courant dynamique	524	d'alimentation	531
CCD	557	diodes de protection	525	de condensateur	160
CD-ROM	208	entrées en l'air	525	des alimentations	488
cellule		<i>EPROM</i>	535	haute vitesse	446
de Bragg	608	fuites	524	intégration	448
magnétique	567	grille en polysilicium	523	modèle simplifié	447
voir étalon	592	grille métallique	523	outils informatiques	451
cellules solaires	23, 479	microprocesseur	529	worst-case	451
caractéristiques	480	oscillateur à relaxation	520	compact-disc (CD audio)	443
pour <i>CMOS</i>	481	périphérique	533	compactage de données	270
puissance utile	480	problèmes	84, 527	comparateur	28, 108
stockage d'énergie	481	protection par condensateur	483	alimentation	111
Centronics	247	remplacement de <i>NMOS</i>	529	charge active	520
port parallèle	263, 265	sauvegarde	471	compensation en fréquence	518
signaux	263, 265	sortie	102	de phase, rapport cyclique	176
césium		tension de sortie	102	entrée <i>FET</i>	112
étalon de fréquence	580	trigger de Schmitt	525	excursion totale	521
standard de fréquence	422	unité centrale	293	programmable	520
chambre		<i>CNA</i>	68, 84, 145, 147	temps de propagation	112
à dérive	574	choix	151	très faible consommation	520
à scintillation	574	critères	151	compatibilité	102
d'ionisation	570, 574	stabilisation	148	compatible	103
champ magnétique	568	tension	147	compatible microprocesseur	220
charge		vidéo numérique	162	compensation	
accumulateurs Nicad	473	multiplieur	150	seuil de diode (H.P.)	428
accumulateurs plomb/acide	474	coaxial	142	de décalage	509
active	111	câble	134	compilateur	247
capacité	524	code		compilation	
capacitive	299, 528	convertisseur	27	bibliothèque	247
principe du « deux-temps »	474	de date	395	complément à 2	145, 327
châssis modulaire	388	Gray	7	complément à 9	29
châssis transformable	388	indépendant de la position	279	composants	
chauffage	126	machine	282	fiabilité	392
chemins de masse	132	numérique	145	mise en place	380
chiffrement	187	objet	210	compromis	
<i>Chirp/Z</i>	607	codeur de priorité	27, 151	vitesse/consommation	518
chronomètre	88	codeur parallèle	151	comptage, réciproque	586
circuit, valeur absolue	426	codeur rotatif	333	compteur	26, 40
circuit imprimé	366, 368	codeurs rotatifs	129	à scintillation	574
contrôle	384	collecteur ouvert	1, 18, 117	avec afficheur	55

avec verrou	54	expérience sur 16 bits	344	déphasage contrôlé	180
cadence	74	vitesse de conversion	344	dérouleur à 9 pistes	208
chargement direct	74	convertisseur N/A	326	dérouleur de bande	208
chargement parallèle	54	transitoire	343	désassembleur	357
d'événements	40	Cooley-Tukey	607	dessin, platine	368
de durée	583	COPS	522	dessoudage	374
de fréquence	583	correction d'erreur	187	détecteur	
de Johnson	199	corrélateur	28	à accumulation de charge	560
de période	583	corrélation	187	à argon liquide	574
décimal codé en binaire	53	corrosion	373	à barrière de surface	574
décompteur	53, 77	cosse à souder	371	à capacitance	562
diviseur par 2 ⁿ	40	côté composants	369	à effet Hall	129
division par 2	39	côté soudures	369	angulaire	564
en cascade	40, 53	couche d'isolement	350	à semiconducteur	
modulo n	53, 73, 174	couplage, capacitif	524	(X et gamma)	571
ordinal	206, 276	lignes	135	de Geiger	570
proportionnel	570	couplage optique	118	de particules	569
synchrone	53, 73	coupleur, directionnel	425	de pente	440
temporisateur	51	coupleur acoustique	261	de phase	173, 175
conception assistée par ordinateur		coupleur hybride	261	de produit	437
(CAO)	369	courant		de proximité	129
condensateur		boucle de mesure	464	de quadrature	440
à double couche	483, 486	de polarisation	111	de rapport	440
commuté	198	de repos	539	de rayons gamma	570
de passage	443	de signalisation	483	de rayons X	570
découplage	84	d'obscurité	554, 556	de Schmitt	583
flottant	538	de particules	462	de Tcherenkov	574
passage	421	photovoltaïque	463	d'ions	577
puces	444	pointes	84	homodyne	427
quantité d'énergie	524	courbe de lumière	599	phase	423
conflit de bus	18	courbe de prix	336	PLL	440
connecteur		court-circuit d'alimentation	524	scintillateur	557
bifurcation	373	CRC	267	synchrone	423, 561
DIN 41612	386	cristaux liquides	125	valeur moyenne	440
DIP	371	critère de Nyquist	308	détection	
imprimé	362, 371, 386	CSMA/CD	267	AM	426
multibroche	245	CUPL	59	cohérente	580, 600
multi-points	371	D		de phase analogique	600
SMA	410	DB-25, fiche	256	d'erreurs	187
VME	386	DCE	255	de sonnerie	539
connexions enroulées	363, 365	DCF	582	discriminateur	440
fabrication automatisée	384	DCL Utilogic	95	FM en quadrature	184
consommation dynamique	103	débit	338	homodyne	184, 435
convection	391	débit de données	134	horloge	442
convention de notation Intel	211	débogage	355	limiteur	440
conversion analogique/numérique		débordement, test	325	lock-in	581, 600
	68, 84, 144, 151	décalage binaire	145	loi quadratique	428
conversion fréquence/tension	149	décalage circulaire	29	modulation FM	439
conversion tension/fréquence	156	DECNET	267	signal de LED cohérent	603
convertisseur		décodage	535	synchrone	176
à simple pente	605	décodeur	26, 30	valeur absolue	426
ADC	604	d'instructions	206	diagramme sagittal	43
analogique/numérique	108, 536	découplage	109	dialogue	240, 256, 332
compatible microprocesseur	343	condensateur	131	signaux	256
de niveau	103, 104	demande de bus	235	enclenchement	343
de Wilkinson	604	démarrage à froid	293, 531	impulsions	343
temps/amplitude	605	démultiplexeur	26	logiciel	258
convertisseur A/N N/A	344	densité, énergie des piles	471	programmation	342

INDEX

matériel	338	logiciel	322, 332	signé	272
diaphonie	168, 199	stop	328	entrée	
diélectrique, platine	374	Droitwitch	583	comparateur	17, 35, 111
différence de phase	173	<i>dropout voltage</i>	492	en l'air	85
différentiel, pilote	246	DTE	255	flottante	531
diode		durée		inutilisée	46, 84
de Baker	450	interpolation à vernier	590	logique	17, 35, 49, 67, 83, 109
ajustable	457	interpolation linéaire	589	numérique	105
back diode	446	mesure	583, 588	ouverte	110, 525
compensation	426	dynamique	199	<i>TTL</i>	101
compensation inhérente		virgule flottante.	273	entrées/sorties banalisées	533
de seuil	428	dynode	555	entrées/sorties en temps réel	208
Gunn	446	E		entrées/sorties, bibliothèque	248
hot carrier	426	E/S banalisées	300	enveloppe	184
IMPATT	446	échantillonnage		EPLD	68
inverse	430, 446	à canaux multiples	594	<i>CMOS</i>	68
laser	129	loi de Shannon	441	époxy	367
photodiode	554	échantillonneur-bloqueur	153	EPROM	30, 292, 296
PIN	446, 554	échauffement,		algorithme intelligent	351
protection	525	conducteur imprimé	374	endurance	351
protection d'entrée	84	échelle	145	lentur	299
redresseur à poursuite	428	échelle automatique	307	OTP	351
Schottky	426, 446, 450	écho-sondage	520	photoconduction	350
Schottky, protection	527	<i>ECL</i>	13	principe	350
SNAP	424, 446	écouteur	246	programmateur	352
tunnel	424, 430, 446	écran, affichage	326	simulateur	355
varactor	400	écrêtage	77	équilibrage de charge	160
varicap	400, 420, 424, 439, 446	éditeur	247	erreur, décalage	145
DIP étroit	334	éditeur de liens	249	erreur de bus	297
dispersif	143	EEPOT	352	erreur de conversion	145
dispersion, seuils <i>CMOS</i>	528	EEPROM	351	ESDI	266
disque dur	208, 250	endurance	353	espacement	370
disque en RAM	250	fantôme	353	espion de courant	525
disque optique	1	flash	353	étalon	
disque virtuel	208	effacement	252	à l'hydrogène	581
disquette	208, 234, 250	effet		au césium	581
distorsion,		Corona	462	au méthane	582
analyse par spectromètre	608	de ligne de transmission	132	au rubidium	580
distributeur automatique	63	Doppler	583, 598	de fréquence	579
distributeur de charges	156	mémoire des Nicad	473	de Josephson	592
diviseur, de Kelvin-Varley	592	Miller		de résistance	591
division	39	398, 399, 401, 402, 403, 404, 407		de tension	591
division par 3	41	Mößbauer	595	de Weston	591
division, test de zéro	325	thyristor	84, 517, 523	définition	591
DMA	1, 234, 235, 237, 241, 284	effet Hall	568	primaire	581
DMA, contrôleur	235	interrupteur	107	transmis par radio	582
DMA, transfert de bloc	250	égaliseur	261	étanche, joint	373
Don Lancaster	248	éjecteur de carte	386	état interdit	43
Doppler	598	électricité statique	84, 101	Ethernet	209, 267
DOS	350	électrochimie	578	excess-3 (XS3)	30
double-face	367	électrodes, de détection d'ions	577	excursion complète	103
drain ouvert	18	émetteur-récepteur, câble coaxial	142	excursion totale	103
DRAM	346	émulateur	355, 357, 359	extension	26
affaissement et oscillation	349	encodeur de priorité	289	de signe	327
bruit	349	enraiment	80	F	
circuit pilote	349	enregistrement de données	223	F/V	149
drapeau	206, 247	enregistreur	532, 533, 535, 537, 539	fabrication des platines	381
d'état	225, 341	entier	3, 7, 272	facteur de forme	435

- facteur de qualité 421
familles logiques 17, 35, 49, 67, 83, 95, 99
familles logiques Schottky 98
Fastbus 244
FAUX 2
ferrite, perles HF 443
FET
*Ga*ASFET 411, 412, 445
oscillateur 420
photodiode 554
FFT 607
fiabilité, MTBF 465
fibre optique 134, 143, 558
fichier 249, 250
FIFO, mémoire 70
filtrage analogique 192
filtrage numérique 192, 196
filtre
à commutation 198
anti-repliement 308
à radiofréquences 392
Butterworth 77
céramique 425
cristaux 425
en Pi 419, 421
facteur de forme 425
intégrateur 308
passe-bas 77, 308, 398
piézoélectrique 425
RF 425
SAW 425
symétrique 197
FIR 28
fluorescence 556
flux-gate magnetometer 569
flying capacitor 493
fonction d'enveloppe 192
fond de panier 387
format européen, platine 386
format Gerber 381
FORTRAN 247
Fourier 605
France Inter 582
fréquence
comparaison 587
compression 432
décalage 438, 441
déviation 439
dispersion 609
doubleur 424
excursion 439
image 424, 435, 606
intermédiaire 435
mesure 583
multiplexage 432
multiplieur 424, 440
multiplication 585
fréquence-mètre 40, 70, 583
front montant 300
front descendant 284
front, de fin 334
fuite, entrée endommagée 528
full duplex 261
fusible 394
G
GaAs 13
gain de boucle 178, 180
calcul 181
gain programmable 170
GAL 68
galvanoplastie 368
gauchissement 81, 84
gauchissement d'horloge 528
Ge(Li) 571
General Purpose Interface Bus 246
générateur de bauds 336
générateur de caractères 350
générateur de rampe 157
Gerber 381
glissière 386
GPIO
émetteur 267
récepteur 267
GPS 583
gradient de température 112
grille
en silicium 527
enfouie 350
flottante 31, 352
silicium 84
gros système 205
guide de carte 386
H
HAUT, état logique 2
HBG 582
HDL 336
HEMT 445
hexadécimal 5
hibernation 538
hiérarchisé, CAO 375
HIFI, microphones 562
High speed CMOS 99
homodyne 427
horloge
rafraîchissement 346
très faible consommation 522
horloge calendrier 291, 533
interface 304
horloge en temps réel 1, 222
HPIB, GPIB 266
hybrides 424
hydrogène, étalon de fréquence 580
hystérésis 17, 35, 82, 101, 109
I
IBM PC, PC/AT 205
IEEE-488 246, 267
IG 572
image
intensificateur 557
tube dissecteur 557
immunité au bruit 3, 95, 106, 109, 134
impédance
adaptation 416
caractéristique 133, 400, 416, 463
imprimante 263
impulsion avec temporisateur numérique 331
impulsion avortée 82
impulsion de courant 130
impulsion logicielle 311
impulsion logicielle 265
incompatibilité dynamique 104
indirect, adressage 207
inductance
amélioration HF 403
neutralisation 403
injection en avalanche 350
instruction, 68000 277
intégrateur, en commutation 448
intégrateur de courant 172
intégration boxcar 597
intelligence extra-terrestre 609
intensificateur 557
à microcanaux 558
ISIT 557
SIT 557
interférence secteur, annulation 157
interféromètre, quantique 568
interféromètres 564
intermodulation, analyse par spectromètre 608
interpréteur 247
interrupteur 17, 35, 105
effet Hall 107
entrée inversée 322
optique 129
interruption 225, 230, 284
accusé de réception 232
bus en chaîne 301
contrôleur 8259 234
demande 226
demande du temporisateur 327
exception 325
front 233
hiérarchie 230
ligne partagée 230
ligne spécialisée 289
logicielle 234
niveau 233, 288
non masquable 296

INDEX

périodique	522	LocalTalk	268	mantisse	272
priorité	230, 289	logiciel		maquette	71
routine	289	boucle	322	marge de phase	179
sous-programme	325	dialogue	254	mark	255, 261
temps de traitement	330	module	292	maser	445
vecteur	289	performances	1, 330	à hydrogène	581
vecteur automatique	287, 296, 325	logique		masque	28
intervalle de temps	308	3,3 V	80	masque de soudure	368
inutilisées, entrées	17, 35, 110	AC, ACT	13	masse	
<i>invertir regulator</i>	493	aléa	69	châssis	256
ions aléatoires (<i>ion events</i>)	558	anti-métastabilité	81	analyseur de piste	507
IPI	246, 263, 265	arbitraire	29	bruit	84
ISIT	557, 559	attaque directe	135	flottante	496, 577
iso-T	425	caractéristiques des familles	15	maillée	304
isolateur	425	cas le plus défavorable	299	plan	349
optique	127	circuit interne	1, 14	saut	84
isolation galvanique	126, 463	combinatoire	20	transitoires	349
isolation optique	126	discrète	66	masse virtuelle	496
J		DTL	95	compensation	499
jauge d'ionisation	569	ECL	98	impédance	498
jauge de contrainte	562	familles	13, 523	instabilité	498
JEDEC	60	identités	20	par amplificateur opérationnel	497
Johnson	592	LS	15	par références de tension	500
jonction sommatrice	145	majoritaire	29	matériau de contact	108
Josephson	592	Mickey Mouse	524	matrice de portes, configurable par	
K		multiplexeur	24	RAM	68
K et k, définition	207	négative	2	MCS	594
Karnaugh	42	niveaux logiques (encadré)	4	mélangeur	423
Karnaugh, tableau	21	numérique, courant instantané	130	détection FM	440
Kelvin-Varley	592	opérateur	1, 7, 9	équilibré	176, 423, 437, 608
klystrons	445	PAL	29	hybride	436
L		pathologies	80	réjection d'image	436
LAN <i>Local Area Network</i>	209	porte	8	mémoire	297, 346
langage assembleur	210, 306	positive	2	agencement	298
langage C	210, 247	programmable	30	cache	207, 347
langage de haut niveau	210, 247	programmable, effaçable	67	décodage d'adresse	298
langage machine	210	séquentielle	1, 20, 35, 41, 43	dynamique, rafraîchissement	238
laser, divergence	129	seuil	3, 84	écriture intempesive	531
laser à semi-conducteur	129	simplification	21	état d'attente	298
latence	70	SUHL	95	FIFO	70
Leclanché	466	synchrone	66, 81	images	298
LED	113, 121	tableau de Karnaugh	21	non volatile	30, 296, 344
matrices	123	terme redondant	69	OTP	31
pilotage par la logique <i>HCT</i>	300	<i>TTL</i>	95	pré-charge des colonnes	348
résisteur	300	loi quadratique, non-linéarité	423	programmée par masque	30
Lexan	390	long (mot)	276	RAM	52
lignes de transmission	415	longueur maximale	188	ROM	30
désadaptation	416	Loran-C	582	temps d'accès	298, 299, 347
générateur d'impulsion	416	LSB	40	temps de cycle	347
propagation	416	lumière cohérente	129	virtuelle	251
taux d'ondes stationnaires	418	LVDT	560	mesure	543
transformateur quart d'onde	417	M		contrainte	560
limitation, de bande passante	593	macro-cellule	32, 68	de courant	85
liste de nœuds	368, 377	magnétomètres, discriminateurs de		de rapport	150
lithium, pile	304	flux	569	d'intervalles de temps	588
localisation par satellites	583	magnétron	446	déplacement	560
		mainframe	205	par boucle de courant	464
		maître de bus	240	température	544

- métallisation des trous 367
 métastabilité 290
 métastable 40
 métronome 514
Mickey Mouse Logic 524
Micro-Channel 241
 micro-ondes 432
 micro-ordinateur 205
 micro-puissance, amplificateur audio 502
 micro-séquenceur 68
 microchannel 558
 microcontrôleur 71, 276, 531
 définition 205
 microélectrodes 575
 microphone
 à condensateur 562
 électrodynamique 566
 préamplis à *FET* 563
 microprocesseur 71, 275
 circuits auxiliaires 333
 définition 205
 incompatibilité 276
 logique auxiliaire 333
 superviseur 296, 304
 microprogramme 275
 micropuissance 461
 capteurs de température 500
 isolation 462
 références de tension 500
 MicroVax 272
 MICROWIRE® 522
 Miller 398, 399, 401, 402, 403, 404, 407, 505
 effet 419, 420, 446
 mini-interrupteurs 291, 300
 mini-ordinateur 205
minterm 30
 miroir de courant 507
 mise en page 248
 mise sous tension 296
 mnémotique 247, 282
 mode, commun 401
 mode différentiel 139
 modélisation, CAO 377
 modem 199, 209, 251, 259
 alimentation commutée 539
 dialogue 337
 full duplex 261
 Hayes 261
 modes d'adressage 279
 immédiat 279
 indexé indirect avec décalage 279
 indirect 279
 indirect avec décalage 279
 indirect post-incrémenté 279
 indirect pré-décrémenté 279
 registre direct 279
 relatif à PC avec décalage 279
 relatif à PC avec index et décalage 279
 modulateur 423
 équilibré 423
 modulation 423
 amplitude 423, 432
 angle 438
 bande de base 438
 bauds 441
 désaccentuation 438
 détection FM 439
 DSBSC 437
 enveloppe 433
 fréquence 438
 FSK 435, 441
 indice 432, 437, 439
 largeur d'impulsion 149
 largeur de bande 432
 PAM 441
 par impulsions 441
 par impulsions codées 442
 PCM 442
 phasing 437
 pour détection cohérente 602
 PPM 441
 PWM 441
 RTTY 441
 SNR 439
 spectre 437
 SSB 437
 modulo 2 9
 modulo n 77
 moniteur 249
 moniteur, programme 355
 mono-puce, microprocesseur 354
 monomode, fibre optique 143
 monostable 46
 redéclenchable 46
 remplacement 46
 par temporisateur 331
 monotone 137, 159
 monotonie 145
 Monroe, Marilyn 535
 Möbbauser 595
 MOSFET 98
 commutateur 531
 en commutation 448
 complémentaires 102
 mot 206
 long 327
 moteur pas-à-pas 71, 522
 motorboating 112, 513
 moyennage 150
 MS-DOS 250
 MSB 40
 MSF 582
 multi-couches, circuit imprimé 304
 multi-tâches 249
 Multibus 241, 252, 266
 multimètres numériques 159
 multimode, fibre optique 143
 multiplex, affichage 75
 multiplexage 123
 par impulsions 441
 multiplexage d'adresses 348
 multiplexeur, PAL 56
 multiplexeur analogique 168, 309
 multiplicateur 23, 28, 89
 -accumulateur (MAC) 28
 à quatre quadrants 176
 circuit intégré 424
 de débit 150
 de fréquence 179, 181, 424
 fractionnaire 70
 loi quadratique 423
 quatre-quadrants 423
 multivibrateur, monostable 46
 Multiwire 384
 muon, durée de vie 605
 mylar 369
N
 NAN, not a number 272
 NASA 609
 NAVSTAR 583
 neutralisation 403, 421
 NIST 591
 niveau bas actif 109
 niveaux logiques 103
 NMOS 99
 tension de seuil 119
 NMR 568, 598
 nom symbolique 210
 nombre
 format 271, 273
 binaire décalé 273
 dénormalisé 272
 format IEEE 272
 premier 23
 signe/module 272
 virgule flottante 272
 non-linéarité 145
 non-récursif 197
 notation, convention Intel 211
 noyau 367
 nœud de sommation 145
 Nubus 241, 289
 null-modem 256
 numération, systèmes 1, 3, 5
 numérisation de formes d'ondes 153
 Nyquist 592
O
 octal 5
 octet 5, 206
 Omega 582

INDEX

ondes réfléchies	133	PHA	604	contrôle	382
opto-isolateur	125	phase, modulation	261	interconnexion	132
optocoupleur	118	PhoneNET	268	multicouche	367, 369
optoélectronique	120	photo		pastille	369
ordinateur,		Darlington	128	piste	369
synoptique	1, 206, 207, 209	diode	126, 516, 554	quatre couches	349
ordinateur portable	533	diodes appariées	129	spécifications	382
ordinogramme	311	fibres optiques	558	<i>PLL</i>	173, 585
oscillateur		photo-darlington	555	applications	183, 185
à cristal de quartz	580	PMT	556	PMT	455, 556
à cristal thermostaté	580	thyristor	128	point d'arrêt	
à fréquence de battement	437	transistor	554	logiciel	356
à fréquence variable (VFO)	420	triac	128	matériel	356
à pilule diélectrique	422	photocoupleur	125	pointe négative	130
atomique	581	commande en alternatif	128	pointes de tension	109
<i>CMOS</i>	76	linéaire	129	pointeur de pile	206, 276, 296
commandé en tension (VCO)	421	photodétecteur	118, 125	polarisation	
COPS	522	photomultiplicateur	455, 555	bus	209
double transition	516	scintillateur	571	résistance	520
<i>LC</i>	422	sécurité	556	<i>pole splitting</i>	407
local	435	photon	455, 555	pont de Wheatstone	562, 592
<i>MOSFET</i>	420	photoresist	368	pont de mesure	150
non synchronisé	522	phototransistor	126	ponts de soudure	368
quartz	77	pic positif	130	port lecture/écriture	286
relaxation	516	piège à rats	425	port parallèle	291, 342
stabilisation	533	piézo-électrique	517	Centronics	263, 265
stabilité, quartz	522	<i>piggyback</i>	351	port sériel	209, 291, 535
thermostaté	422	piles	1, 23, 206, 213, 296, 465, 466	porte	
très faible consommation	520, 521	à forte capacité	466	AOI	13
		alcaline	537	discrète	1, 10
P		à l'oxyde d'argent	471	ET	8
paire torsadée	133, 136	alcalines	469	ET câblé	19
PAL	287, 333, 348	à souder	476	OU	8
à registres	44	au lithium	471	OU câblé	1, 19
multiplexeur	56	au mercure	471	OU exclusif	187
programmeur	56	endormissement	471	<i>TTL</i>	13
séquentiel		explosion	471	porteurs	
56, 57, 59, 61, 63, 65, 67, 69		fonctionnement sous 9 V	523	durée de vie	450
transitoire	69	Heavy Duty	466	extraction	450
vitesse	68	recommandation	475	porteuse	432
PALASM	59	sèches	466	potentiostat	578
panier à cartes	386	spéciales <i>CMOS</i>	477	préimprimée, platine d'essai	361
panneau à LED	121	Ultralife	476	priorité, encodeur	289
parité	28, 338	pilote à drain de courant		programmable, amplificateur	
parleur	246	différentiel	138	opérationnel	507
PASCAL	247	pilote de clavier	254	programmeur	32
passage	367	pilote logiciel	251	programme	
par zéro	128	PIN, photodiode	554	débogage	296
plans de masse	372	PIXE	573	moyenneur de signal	306
PCM, modulation par impulsions		pixel	560	programme, compteur	206
codées	1	PLA	32	programme, fichiers	208
période, mesure	583, 586	plage d'asservissement	178	programmer-planter	355
périodemètre	85	plage de synchronisation	183	promenade aléatoire	193
périodicité, de signaux continus	598	plage dynamique	172	protection d'entrée <i>CMOS</i>	108
périphérique	208, 241, 252, 296, 300	plan de masse	131	prototype	361
pilote	19	flexible	244	PS/2	250
registres internes	300	Planck	592	pseudo-aléatoire	187, 261
pertes de code	156	platine		pseudo-décalage	252
pertes par effet Joule	465				


puissance		registres UC		RMN	598
échantillonneur	425	adresses	276	ROM	30, 205, 207, 250, 275, 344, 350
mesure en HF	426	données	276	fantôme	321
répartiteur	425	réglage automatique du zéro	158	fusible	351
pulsar, mesure par MCS	599	règle des 15-15	370	masquée	351
pyromètre	553	règle non spécifiée	82	ROM-BIOS	350
Q		régulateurs		rotation de phase	179
Q	425	abaisseurs de tension	493	roue codeuse	51, 73, 77
Q-bus	241, 252	éleveurs de tension	493	routage automatique	380
quadrature, impulsions	333	faible déchet	538	route, platine	368
quanta	555	inverseurs de tension	493, 495	routine d'interruption	226
quartet	5, 206	pour micropuissance	495	RS-232	134, 246, 252, 255, 337
quartz		pour micropuissance (tension négative)	493, 495, 496	boîte d'essai	258
diapason	522	pour micropuissance (tension positive)	492	câbles	257
fenêtre	296	réjection du mode série	157	condensateurs flottants	337
incorporé	522	relais	114, 117	Ctrl-Q	258
R		relais à semi-conducteur	118, 126	émetteur-récepteur	532
radiateur	391	relais statique	291, 293, 300	génie	258
rafraîchissement de la mémoire dynamique	238	relatif, adressage	207	interfaces	337
RAM	207	repliement	308	pilote	303
dynamique	346	réponse impulsionnelle finie, RIF	197	RS-232C/D, caractéristiques	
non volatile	353	réponse impulsionnelle infinie	197	statiques	488
sauvegarde par pile	353	réseau		RS-422	136, 245, 258, 268
statique	346	adaptation	421	RS-422/3	138
voir mémoire	297	de LED	129	RS-423	258
rapport cyclique	531	local, LAN	209, 251, 267	RS-485	258
rapport signal/bruit	594	Token-ring	268	RTL	95
RAS	348	reset	64	ruban	369
RàZ, remise à zéro	80	résine	374	de crêpe noir	370
rebond, interrupteur	17, 35, 106	resist	367	rubidium	
récepteur		résistance		étalon de fréquence	580
à conversions multiples	435	d'obscurité	554	standard de fréquence	422
différentiel, ligne	137	de diffusion	447	RVDT	560, 564
front-end	435	diffusion	407	S	
superhétérodyne	434	résisteur		SASI	246
récuratif	197	amortissement	349	saut d'indice, fibre optique	143
redresseur		de forçage	98	scintillateur	557, 571
à diodes de comparaison	428	de platine	551	scrutation	284
actif	426	intégré	300	de colonne	348
commandé en courant	428	résolution, multiplication	585	SCSI	265
référence		resolver	564	SDLC	268, 293, 336
étalon	579	résonance		seconde, définition internationale	581
faible puissance	504	de Mößbauer	595	sélection	525
réflexions	137	magnétique nucléaire	598, 568, 601	self	
refusion	368	résonateur, mécanique	425	choc	421
régénération d'un signal	185	retard de phase	178	dechoc	443
registre	1, 41, 52, 206	retour chariot	252	sensibilité au bruit,	
caché	64	retour de masse	109	familles logiques	132
décalage	55	rétroaction, série	504	séquences binaires	
dynamique	293	réveil temporisé	520	pseudo-aléatoires	187
segment	212, 276	RF		série 4000 CMOS	98
unité centrale	211	éléments de circuits	422	série de Fourier	197
usage général	212	mesure de niveaux	426	sériel, port	209
registre à décalage bidirectionnel	187, 296	RIF	197	sérigraphie	
RAM	56	RII	197	face avant	389
				masque de soudure	368
				SETI	609


INDEX

seuil	101	synchroniseur	1, 44, 45	tension	
dispersion <i>CMOS</i>	528	synchronisme	178	d'alimentation, limite des	
logique	3	synthèse d'ondes sinusoïdales	199	amplificateurs <i>CMOS</i>	513
phototransistor	126	synthèse de parole	71	d'avalanche	104
<i>TTL</i>	101	synthétiseur de fréquence	77	de bruit	191
shunt	525	synthétiseur à <i>PLL</i>	180	de claquage	463
Si(Li)	571	synthétiseur de musique	71	différentielle d'entrée	111
signal		système, logiciel	246	d'insertion	492
moyenne	291, 306	système d'exploitation	235, 249, 251	terminaison de bus	209
dialogue	240, 256	système de développement	282	terminaison de ligne	133
signaux d'horloge, transmission	132	T		terminaison en alternatif	133
signaux horaires	582	T magique	425, 444	terminal	134, 208
signaux numériques, câble	130	table de saut	297	test, mise sous tension	309
signe/module		table de valeurs	350	TEX	249, 251
nombre	272, 273	tableau de commande	322	thermistance	
<i>SIMM</i>	348	TAC	605	circuits	550
simple face	367	tampon à trois états	334	linéarité	550
simulation, CAO	377	tampon bidirectionnel	335	thermocouple	
SIT	557, 559	tampon de caractères	223	alliages	545
<i>SMD</i>	266	taux de réussite	208	compensation	546
solvant organique	373	<i>TAXIchip</i>	139	mesure du vide	569
sortance	95, 100	<i>TCXO</i>	580	thermographie	553
sortie	17, 35, 102	téléphone, bande passante audio	261	thermostat, sans pile	463, 478
sortie à collecteur ouvert	110	téléphonie		thermostatique, fer à souder	373
source de courant d'échelle	147	agrémentation	487	thionyl	471
sous-programme	311	caractéristiques	463	thyristor, blocage	527
<i>space</i>	255, 261	charges admissibles (REN)	485	tiroir	388
spectre de puissance	191	fonctionnement	483	<i>totem-pole</i>	95
spectromètre	605	récupération d'énergie	486	trancepteur	134
de Bragg	608	sécurité	484	de ligne	142
opto-acoustique ou à cristaux		télescope	77	transfert programmé	284
tournants	608	téléscripteur	338	transfert en courant	128
SPICE	451	température		transformateur	
SQUID	568	asservissement	549	de couplage	139
SRAM	346	capteurs intégrés	552	différentiel	560
ST-506	266	cryogénique	553	d'impulsions	118
stabilité	179	mesure par quartz	552	ferrite	419
standard		résisteur de platine	551	ligne de transmission	419
atomique	422	thermistance	549	quart d'onde	417
fréquence	422	thermocouple	544	transformée	
<i>start bit</i>	254	temporisateur		de Cooley-Tukey	607
station graphique	369	numérique	51	de Fourier	605
<i>step-down regulator</i>	493	œuf à la coque	304	de <i>Chirp/Z</i>	607
<i>step-up regulator</i>	493	très faible consommation	520, 521	transistor	
stop bit	254	temps		caractéristiques	400
<i>strip-lines</i> , réalisation	444	de transit	450	fT	400, 402, 404, 412
super-gain	513	d'établissement	40, 81, 284, 286	<i>GaAsFET</i>	422
support, circuit intégré	372	de délai	447, 450	HEMT	411, 412
suppresseur de transitoires	394	de descente	447	phototransistor	554
suppression mutuelle	139	de latence	288, 343, 520	polarisation	398
surface de contact	108	de maintien	40	résistance de base	407
symbole-transfert	369	de montée	447	saturé	447
symboles électroniques,		mort	296	shunt-série	408
bibliothèque	375	réel, entrées/sorties	208	transitions multiples	105
synchrone	41	de réponse	181	transitoire	44
sensibilité au bruit	131	de stockage	447, 450	dans les DRAM	349
synchrone, bus	210, 240	de traversée	70	détection	357
synchronisation	183, 185	Temps Universel	582	dynamique	70


PAL	69	voltamétrie	578
statique	70	voltmètre numérique	170
transmission		W	
par impulsions	441	Weston	591
répéteurs	442	Wheatstone	592
transparent	367, 369	Wilkinson	604
verrou	334	<i>Wire-Wrap</i>	363
<i>TRI-STATE</i>	17	Y	
trigger de Schmitt	101, 134, 293	YIG	422
trois états	1, 17		
trou métallisé	367		
<i>TTL</i> , sortie	102		
tube			
à ondes progressives	445		
dissecteur d'image	557, 560		
intensificateur	557		
microcanaux	558		
photomultiplicateur	599		
vidicon	557		
turbine	392		
TWT	445		
U			
UART, simulation par logiciel	538		
UHF	432		
unité centrale	205, 206		
UNIX	250		
UPS	465		
V			
valence, mesure de température	552		
valeur moyenne			
par MCS	597		
statistiques	596		
varicap	420		
VCO	173, 177, 585		
VCO à onde sinusoïdale	177		
VCXO	580		
ventilateur	391		
centrifuge	392		
sans balais	392		
ventilation forcée	390		
verrou			
adressable	52		
à trois états	334		
transparent	284, 287, 334		
verrou-décodeur-pilote	125		
verrouillage	168		
par front	333		
V/F	156		
VHF	431		
via	372		
virgule flottante	28		
nombre	272		
vitesse d'exécution	330		
vitesse en fonction de la puissance	98		
VLF	431, 582		
VME	241		
volant	178		


 **Concevoir et réaliser un éclairage halogène** • La technique, les composants, leur mise en œuvre
99 FF • 150 pages illustrées • Avec schéma de télécommande infra-rouge et gradateur.


 **Automates programmables en BASIC avec le 8052AH et le SCALP d'Elektor**
249 FF • 250 pages illustrées • format 17 x 23,5 cm • couverture cartonnée • Avec disquette


 **Thyristors & triacs : Les semi-conducteurs à avalanche et leurs applications**
avec de nombreux tests, exercices et questions à choix multiple (avec les réponses justes) pour tester vos connaissances
283 pages • format 17 x 23,5 cm • 199 F


 **L'art de l'Amplificateur Opérationnel : Le composant et ses principales utilisations**
avec de nombreux tests, exercices et questions à choix multiple (avec les réponses justes) pour tester vos connaissances
171 pages • format 17 x 23,5 cm • 155 F


 **Électronique et programmation pour débutants**
Initiation aux microcontrôleurs et aux systèmes monocarte
95 FF • 150 pages illustrées • format COMPACT 12 x 23 cm


 **J'exploite les interfaces de mon PC**
Mesurer, commander, réguler avec les ports standard de mon PC
155 FF • 155 pages illustrées • format 14 x 21 cm

 **Je pilote l'interface parallèle de mon PC**
Commander, réguler simuler avec avec le port d'imprimante de mon micro-ordinateur
155 FF • 170 pages illustrées • format 14 x 21 cm

 **Amplificateurs à tubes pour guitare et HiFi : Principes, dépannage et construction**
229 FF • 185 pages illustrées • format 17 x 23,5 cm • couverture cartonnée


 **Multimédia ? Pas de Panique ! Assemblez vous-même votre PC multimédia**
Assemblage, extension et évolution
169 FF • 264 pages illustrées • format 14 x 21 cm


 **Le manuel des GAL** • Théorie et pratique des réseaux logiques programmables
275 FF • 288 pages illustrées • couverture cartonnée • Avec disquette

 **Environnement et pollution** • Comment mesurer ? Comment réagir ?
159 FF • 230 pages illustrées • format 14 x 21 cm

 **Le manuel des microcontrôleurs 8032, 8051 & 80535**
229 FF • 272 pages illustrées • couverture cartonnée • Avec disquette

 **Alarme ? Pas de Panique !** • Guide de l'installation réussie
95 FF • 88 pages illustrées • format 19 x 19 cm

 **Logique floue & régulation PID – FUZZY, mode d'emploi**
Le point sur la régulation en logique floue et en PID
188 FF • 245 pages • couverture cartonnée • disquette 3,5 pouces incluse

 **Le manuel du bus I²C** (prononcer «i deux c») • Schémathèque «elektor»
Théorie et pratique avec des applications d'Elektor • Schémas et fiches de caractéristiques en français
229 FF • 344 p. • couverture cartonnée • disquette gratuite incluse avec des logiciels d'une valeur de plus de 200 F

 **Le manuel du microcontrôleur ST62** • Description et application
249 FF • 2564 p. • couverture cartonnée

POUR RECEVOIR GRATUITEMENT LE CATALOGUE DE TOUTES NOS PUBLICATIONS

il suffit de nous retourner ce bon (après l'avoir rempli)

par télécopie au (1) 44.72.28.44

ou par la poste en l'adressant à

PUBLITRONIC/ELEKTOR • 21-23, rue des Ardennes • 75019 PARIS

En répondant aux quelques questions,
vous contribuez à l'amélioration de nos services.

Vous avez eu connaissance de l'existence de ce livre

- en librairie
- en bibliothèque
- par une annonce publicitaire
- autres (veuillez préciser.....)

Vous l'avez trouvé

- en librairie
- chez un revendeur
- autres (veuillez préciser.....)

Vos domaines de prédilection en électronique sont

- l'initiation et les principes théoriques
- l'audio et la musique
- la haute--fréquence
- les techniques numériques
- les micro-ordinateurs et l'informatique
- le modélisme
- les applications domestiques
- autres (veuillez préciser.....)

Connaissez-vous le magazine Elektor ?

- Oui je suis abonné je l'achète régulièrement
 je l'achète de temps en temps
 Non je désire faire sa connaissance

Nom :

Prénom :

Adresse :

Code Postal :

071



cochez les cases correspondant à votre choix

10 bonnes raisons de lire* *ELEKTOR* le magazine de l'électronicien créatif



1. ELEKTOR, le sérieux



2. ELEKTOR, la qualité



3. ELEKTOR, l'originalité



4. ELEKTOR, la clarté



5. ELEKTOR, la variété



6. ELEKTOR, la précision



8. ELEKTOR, le savoir-faire



9. ELEKTOR, l'imagination



10. ELEKTOR, les plus belles platines

**CHAQUE MOIS CHEZ
VOTRE MARCHAND DE JOURNAUX
abonnements :
ELEKTOR • 21-23 rue des Ardennes • 75019 PARIS**

* ce sont aussi 10 bonnes raisons de s'abonner